

Laboratório 9

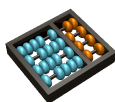
Instruções:

Antes de iniciar o laboratório faça o download do arquivo 'lab09_material_v2018.1.zip' no moodle, ele contém arquivos de apoio para a execução dos exercícios, incluindo modelos para arquivos da entrega. Caso algum arquivo da entrega não possua um modelo, o formato é livre, desde que respeitados os nomes dos arquivos.

Os enunciados dos exercícios descrevem os nomes e tipos dos arquivos, entidades e conexões. Quaisquer entregas que não seguirem o padrão fornecido serão **desconsideradas**.

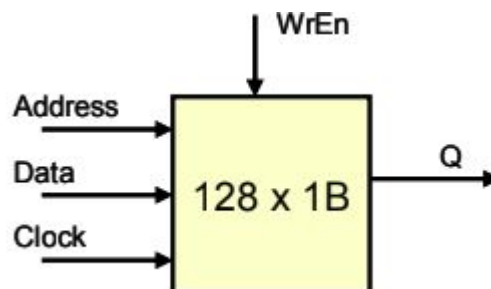
Deixe os arquivos que serão gravados na placa para demonstração em projetos separados e já pré-compilados, de forma que não seja necessária a recompilação do projeto no momento da demonstração. Assim, basta abrir o projeto correspondente e programar a placa, economizando o tempo da aula dedicado às avaliações.

Os arquivos que estiverem carregados no Moodle no momento do prazo final de entrega serão considerados como finais, mesmo que estejam marcados como rascunho. Portanto, não é necessário e nem recomendável marcar o envio como final, para que seja possível alterar os arquivos da submissão antes do prazo.

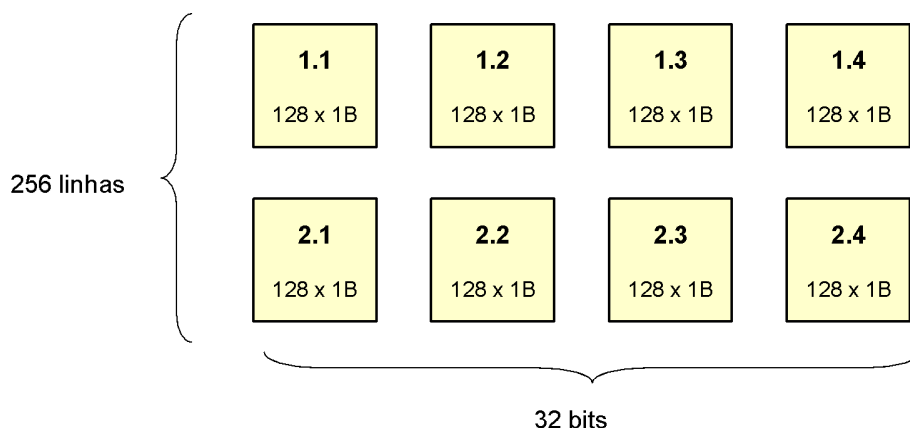
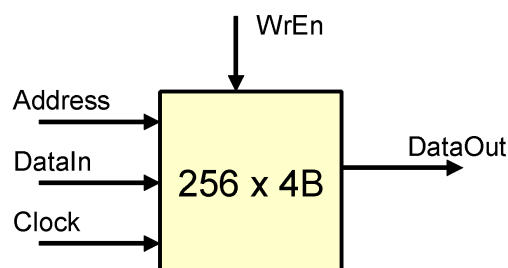


1. Projetar um sistema de memória a partir de um chip (módulo) básico de memória, de acordo com os passos de projeto abaixo.

- a) Projete na entidade *ram_block* <ram_block.vhd> o módulo de memória RAM de 128 bytes (128 x 1B) da figura ao lado, usando instanciação direta. Observe que devem ser usados sinais separados para as palavras de dados de leitura (Q) e escrita (Data). A memória deve ter escrita síncrona, na borda de subida do clock, e leitura assíncrona, bastando colocar o endereço desejado. **Entregar o arquivo ram_block.vhd.**



- b) Projete na entidade *ram* <ram.vhd> um sistema de memória RAM de 1KB, com organização de 256 x 4B, conforme a figura, utilizando 8 módulos *ram_block* desenvolvidos no item (a). Considere que o barramento de endereços (Address) tem 10 bits (capacidade para endereçar 1024 linhas), e portanto alguns endereços serão inválidos. Utilize oito módulos *ram_block*, conforme mostrado no diagrama da figura abaixo. Para isso, você precisará projetar o decodificador de endereços. **IMPORTANTE:** a saída do sistema de memória (DataOut) deve ter alta impedância caso o endereço seja inválido. **Entregar o arquivo ram.vhd.**



- c) Desenhe o mapa de memória do sistema do item (b). Indique no mapa quais módulos (de 1.1 a 2.4) mapeiam para quais regiões de endereçamento. Indique também as regiões válidas e não válidas. **Entregar um arquivo ram_map.pdf com o mapa (formato livre).**