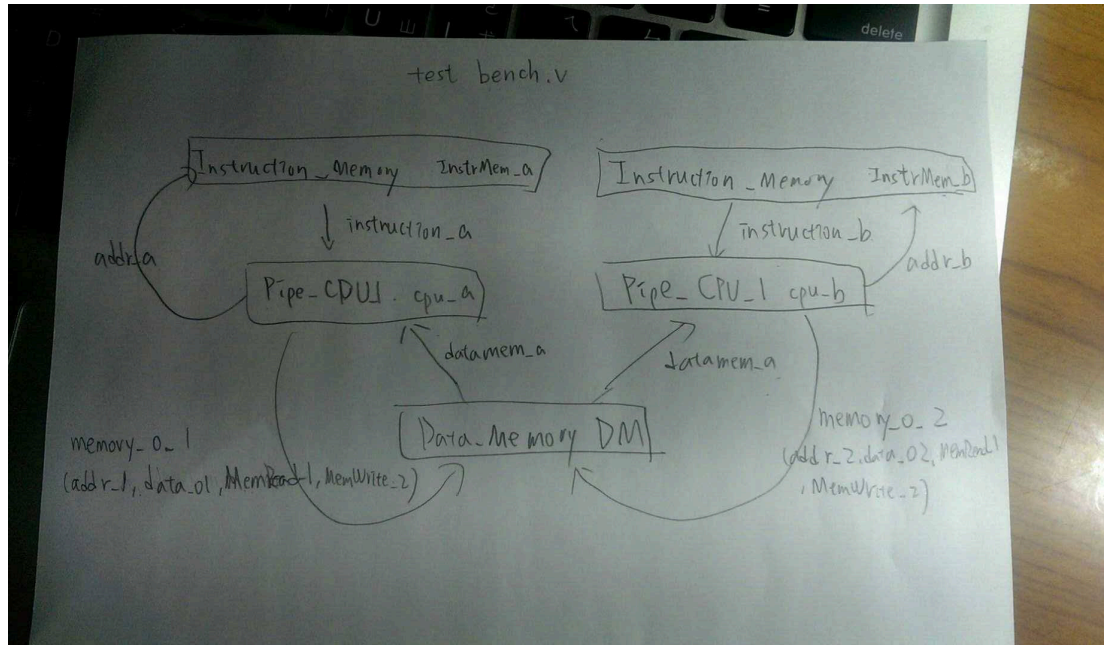


Lab 6: Multi-Core

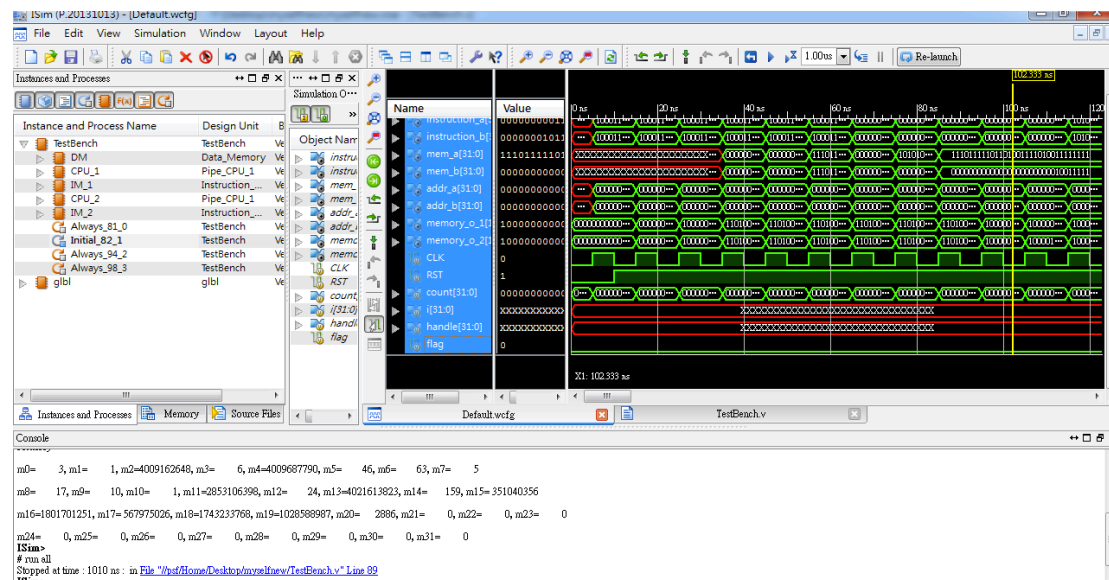
系統架構：



設計模組分析：

這次主要就是分成兩個 cpu，利用 test bench 把兩個 cpu 連結來作運算，細部來看，datamemory 這個模組連接著兩個 cpu，而 cpu 這個模組就是用上次 lab5 的 code。

設計結果與功能說明：



遭遇困難與解決方法：

1. How do you separate the program for the two cores

一個 code 去計算左邊那個 matrix，另一個去計算右邊那個 matrix。

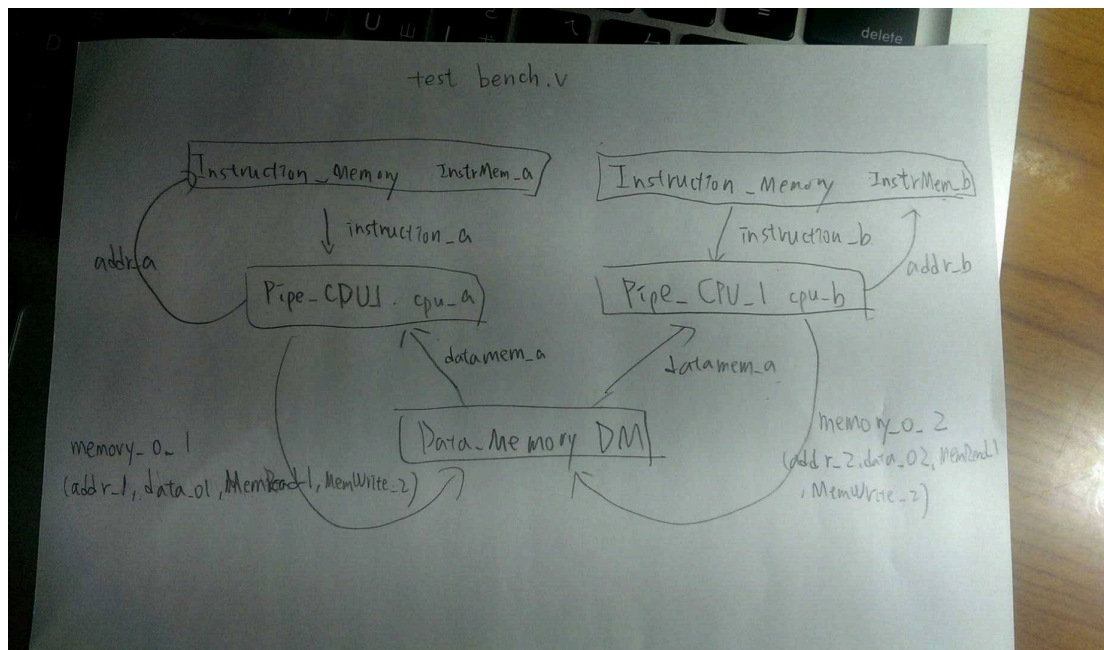
2. Assumed that programmers do not know the platform architecture (i.e. single core or multi-core) how can programmers manage their program partition?

We should divide the program into many threads.

3. Assumed that each core has private cache. If core1 write a new data at address 0x123, how could core 2 get the new data from 0x123? (hint: coherence)

如果那個 private cache 的每一個 core 都有 coherence，那麼 code2 就可以得到新的資料從 0x123。

4. Draw the detail architecture and describe your design in your report.



作業心得討論：

讓我們更了解多核心的運作，如果在哪邊的哪條線接錯可能就會導致整的 cpu 的錯誤，所以在每條線時的 bit 數都要算好，已免發生不必要的錯誤。