

# INF3400

## Obligatoriske oppgaver, DEL 3

---

Av Magnus Andersen ([magnuand@student.uio.no](mailto:magnuand@student.uio.no))

### Oppgave 1

Vi har gitt følgende prosessparameterverdier for en 90nm CMOS-prosess med  $V_{DD} = 1.2V$

$$t_{ox} = 40\text{\AA}^1, \mu_n = 180 \frac{\text{cm}^2}{V \cdot s}, \mu_p = 90 \frac{\text{cm}^2}{V \cdot s}, V_{tn} = 0.25V, V_{tp} = -0.25V,$$

$$\lambda_n = \lambda_p = 0.25V^{-1}$$

og transistorstørrelser  $\frac{W_n}{L_n} = \frac{100nm}{1.4\mu m}$  for nMOS-transistoren og  $\frac{W_p}{L_p} = \frac{200nm}{1.4\mu m}$  for pMOS-transistoren. Vi skal modellere nMOS- og pMOS-transistoren vha. transistormodeller med kanallengdemodulasjon i MATLAB.

### Generelt

Vi finner først  $C_{ox}$ :

$$C_{ox} = \frac{3.9 \cdot 8.85 \cdot 10^{-14}}{40 \cdot 10^{-8}} \frac{F}{cm \cdot cm} = 8.62875 \cdot 10^{-7} \frac{F}{cm^2}$$

### a) Plotting av nMOS-transistorstrøm $I_{dsn}$ som funksjon av $V_{dsn}$

Vi finner  $\beta_n$ :

$$\begin{aligned}\beta_n &= \mu_n \cdot C_{ox} \cdot \frac{W_n}{L_n} = 180 \frac{\text{cm}^2}{V \cdot s} \cdot 8.62875 \cdot 10^{-7} \frac{F}{\text{cm}^2} \cdot 0.0714285714 \\ &= 1.109410714 \cdot 10^{-5} \frac{F}{V \cdot s} = 1.109410714 \cdot 10^{-5} \frac{A \cdot s}{V \cdot s \cdot V} \\ &= 1.109410714 \cdot 10^{-5} \frac{A}{V^2}\end{aligned}$$

---

<sup>1</sup>  $1\text{\AA} = 1 \cdot 10^{-8}cm = 1 \cdot 10^{-10}m$

Tar vi hensyn til kanallengdemodulasjon har vi for nMOS-transistoren at:

AV:  $I_{dsn} = 0$  gitt  $V_{gsn} < V_{tn}$

LINEÆR:  $I_{dsn} = \beta_n \left( V_{gsn} - V_{tn} - \frac{V_{dsn}}{2} \right) V_{dsn} (1 + \lambda_n V_{dsn})$  gitt  $V_{gsn} > V_{tn}, V_{dsn} < V_{dsatn}^2$

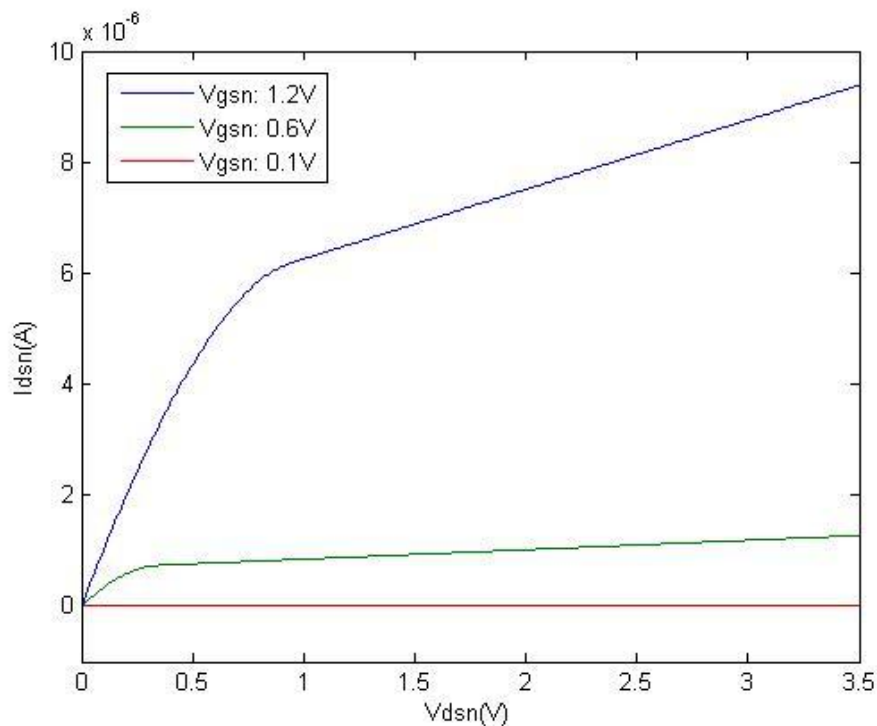
METNING:  $I_{dsn} = \frac{\beta_n}{2} (V_{gsn} - V_{tn})^2 (1 + \lambda_n V_{dsn})$  gitt  $V_{gsn} > V_{tn}, V_{dsn} > V_{dsatn}^2$

En MATLAB-funksjon (nmos\_chanmod.m) som representerer de ovenstående ligningene er:

```
function ret = nmos_chanmod(Vgsn, Vdsn, Vtn, beta, lambda)
    dsat = (Vgsn - Vtn);

    if Vgsn < Vtn
        ret = 0;
    elseif (Vgsn > Vtn) & (Vdsn < dsat)
        ret = beta*(Vgsn - Vtn - (Vdsn/2))*Vdsn*(1+(alfa*Vdsn));
    else
        ret = ((beta/2)*(Vgsn - Vtn)^2)*(1+(alfa*Vdsn));
    end
end
```

Plot-resultatet blir:



**Figur 1:** nMOS-transistorstrøm med kanallengdemodulasjon

<sup>2</sup>  $V_{dsatn} = V_{gsn} - V_{tn}$

## b) Plotting av pMOS-transistorstrøm $I_{sdp}$ som funksjon av $V_{sdp}$

Vi finner  $\beta_p$ :

$$\begin{aligned}\beta_p &= \mu_p \cdot C_{ox} \cdot \frac{W_p}{L_p} = 90 \frac{\text{cm}^2}{\text{V}\cdot\text{s}} \cdot 8.62875 \cdot 10^{-7} \frac{\text{F}}{\text{cm}^2} \cdot 0.1428571429 \\ &= 1.109410715 \cdot 10^{-5} \frac{\text{A}}{\text{V}^2}\end{aligned}$$

Tar vi hensyn til kanallengdemodulasjon har vi for pMOS-transistoren at:

AV:  $I_{sdp} = 0$  gitt  $V_{sgp} < |V_{tp}|$

LINEÆR:  $I_{sdp} = \beta_p \left( V_{sgp} - |V_{tp}| - \frac{V_{sdp}}{2} \right) V_{sdp} (1 + \lambda_p V_{sdp})$  gitt  $V_{sgp} > |V_{tp}|$ ,  
 $V_{sdp} < V_{dsatp}^3$

METNING:  $I_{sdp} = \frac{\beta_p}{2} (V_{sgp} - |V_{tp}|)^2 (1 + \lambda_p V_{sdp})$  gitt  $V_{sgp} > |V_{tp}|$ ,  $V_{sdp} > V_{dsatp}$

En MATLAB-funksjon (pmos\_chanmod.m) som representerer de ovenstående ligningene er:

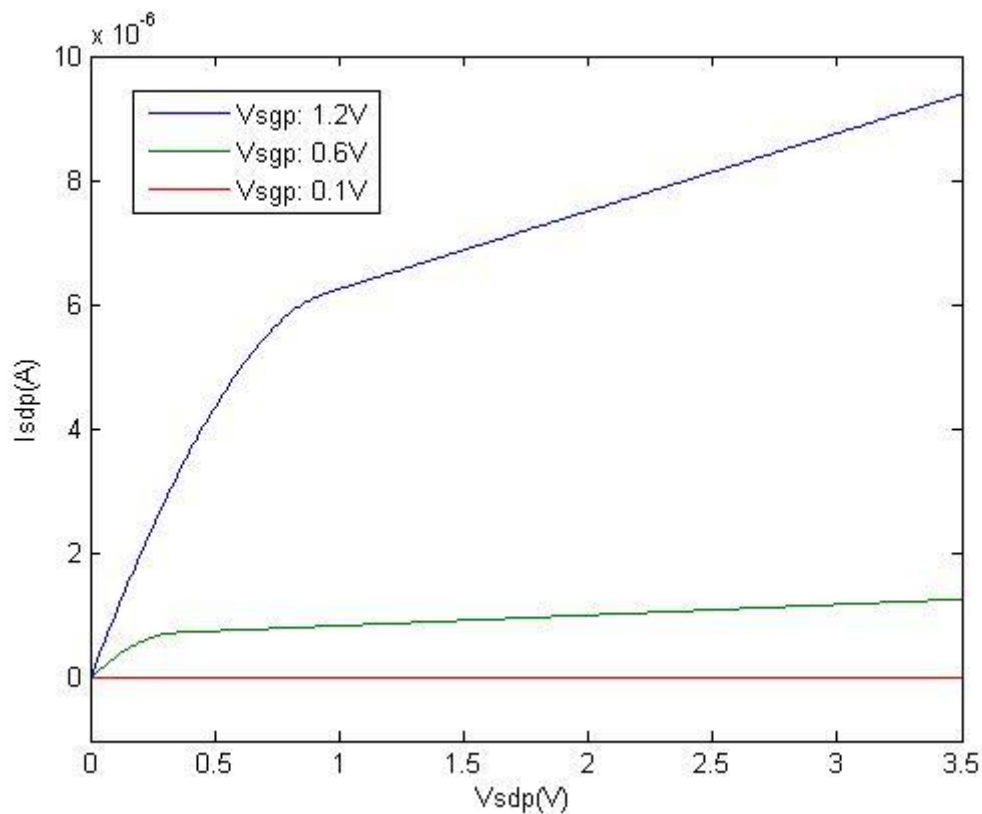
```
function ret = pmos_chanmod(Vsgp, Vsdp, Vtp, beta, alfa)
    dsat = Vsgp - abs(Vtp);

    if Vsgp < abs(Vtp)
        ret = 0;
    elseif (Vsgp > abs(Vtp)) & (Vsdp < dsat)
        ret = beta*(Vsgp - abs(Vtp) - (Vsdp/2))*Vsdp*(1+(alfa*Vsdp));
    else
        ret = ((beta/2)*(Vsgp - abs(Vtp))^2)*(1+(alfa*Vsdp));
    end
end
```

---

<sup>3</sup>  $V_{dsatp} = V_{sgp} - |V_{tp}|$

Plot-resultatet blir:



**Figur 2:** pMOS-transistorstrøm med kanallengdemodulasjon

## Kommentar

Med de gjeldende prosessparametrene blir nMOS- og pMOS-transistorstrøm identisk. Dette fordi at selv om mobiliteten til nMOS-transistoren er dobbelt så stor som mobiliteten til pMOS-transistoren, så er lengden til pMOS-transistoren dobbelt så lang som lengden til nMOS-transistoren (kompensasjon), og følgelig blir resultatet av likningene og grafene identiske.

## Oppgave 2

I denne oppgaven skal vi ta utgangspunkt i MATLAB-transistormodellene fra oppgave 1, og skissere en inverter-DC-karakteristikk (V-V) vha. disse i MATLAB.

Vi begynner med å utlede  $V_{UT}$  som funksjon av  $V_{INN}$  for de ulike områdene i DC-karakteristikken.

### a) Skissering av inverter-DC-karakteristikk i MATLAB

#### Generelt

Det er lurt å merke seg at

$$V_{tn} = |V_{tp}|$$

og at

$$\beta_n = \beta_p, \lambda_n = \lambda_p$$

i henhold til modellene fra oppgave 1.

Videre kan vi omformulere betingelsene for at nMOS- og pMOS-transistorene skal være i de ulike operasjonsområdene. Vi har at

$$V_{gsn} = V_{INN}, V_{dsn} = V_{UT}$$

$$V_{sgp} = V_{DD} - V_{INN}, V_{sdp} = V_{DD} - V_{UT}$$

Bruker vi dette på følgende tabell:

	nMOS	pMOS
<b>AV</b>	$V_{gsn} < V_{tn}$	$V_{sgp} < V_{tn}$
<b>PÅ; lineært</b>	$V_{dsn} < V_{gsn} - V_{tn}$	$V_{sdp} < V_{sgp} - V_{tn}$
<b>PÅ; metning</b>	$V_{dsn} > V_{gsn} - V_{tn}$	$V_{sdp} > V_{sgp} - V_{tn}$

får vi omformulerte betingelser som kan oppsummeres i følgende tabell:

	nMOS	pMOS
<b>AV</b>	$V_{INN} < V_{tn}$	$V_{DD} - V_{INN} < V_{tn}$
<b>PÅ; lineært</b>	$V_{UT} < V_{INN} - V_{tn}$	$V_{DD} - V_{UT} < V_{DD} - V_{INN} - V_{tn}$ $V_{UT} > V_{INN} + V_{tn}$
<b>PÅ; metning</b>	$V_{UT} > V_{INN} - V_{tn}$	$V_{DD} - V_{UT} > V_{DD} - V_{INN} - V_{tn}$ $V_{UT} < V_{INN} + V_{tn}$

(Jeg ser her bort i fra kanallengdemodulasjonen; jeg prøvde med kanallengdemodulasjon først, men ligningene ble for kompliserte (spesielt område B og D) og vanskelig å holde orden på og jeg klarte ikke å hente ut  $V_{UT}$  alene når jeg tok dette med i beregningen)

## Område A

I dette området er

$$0 < V_{INN} < V_{tn} = 0.25V$$

nMOS-transistoren er følgelig AV, men

$$V_{DD} - V_{INN} = 1.2V - V_{INN} > V_{tn} = 0.25V$$

(siden  $V_{INN}$  ligger mellom 0 og terskelspenningen), så pMOS-transistoren må være PÅ. Siden

$$I_{dsn} = 0, \text{ må}$$

$$I_{dsp} = 0 \text{ og følgelig } V_{sdp} = 0,$$

hvilket gir at

$$V_{sdp} = V_{DD} - V_{UT}$$

$$V_{DD} - V_{UT} = 0$$

$$V_{DD} = V_{UT}$$

Dermed har vi at

$$V_{DD} = V_{UT} = 1.2V > V_{INN} + V_{tn} = V_{INN} + 0.25V$$

og følgelig vil pMOS-transistoren være i det lineære området.

Vi setter opp ligningen:

$$nMOS_{AV} = pMOS_{lineært}$$

$$I_{dsn} = I_{sdp}$$

$$0 = \beta_p \left( V_{sgp} - |V_{tp}| - \frac{V_{sdp}}{2} \right) V_{sdp}$$

$$0 = \beta_p \left( V_{DD} - V_{INN} - |V_{tp}| - \frac{V_{sdp}}{2} \right) (V_{DD} - V_{UT})$$

$$V_{UT} = V_{DD}$$

## Område B

I dette området har vi at

$$V_{tn} = 0.25V < V_{INN} < \frac{V_{DD}}{2} = 0.6V$$

Gitt dette får vi

$$V_{INN} > V_{tn} \text{ og}$$

$$V_{DD} - V_{INN} = 1.2V - V_{INN} > V_n = 0.25V$$

( $V_{INN}$  er maks ca.  $0.6V$ , og  $1.2V - 0.6V = 0.6V > 0.25V$ ) som vil si at både nMOS- og pMOS-transistoren må være PÅ.

Videre vet vi også at

$$V_{UT} > \frac{V_{DD}}{2},$$

og har vi at

$$V_{UT} > 0.6V > V_{INN} - V_{tn} = V_{INN} - 0.25V < 0.35V$$

(siden  $V_{INN}$  maks er like under  $\frac{V_{DD}}{2} = 0.6V$ ). Dermed er kriteriet for at nMOS-transistoren skal være i metning oppfylt.

Når det gjelder pMOS-transistoren, vet vi at denne er i lineært område dersom

$$V_{UT} > V_{INN} + V_{tn}$$

$$V_{UT} > V_{INN} + 0.25V < 0.85V$$

Rett etter område A, vil  $V_{UT} \approx V_{DD} = 1.2V$ , og  $V_{INN} \approx V_{tn} = 0.25V$ . Dvs. at rett etter område A, når vi begynner på neste område, vil pMOS fortsatt være i lineært område fordi

$$V_{UT} \approx V_{DD} = 1.2V > V_{INN} + 0.25V \approx 0.25V + 0.25V = 0.5V$$

Det som skjer etterpå er at  $V_{UT}$  og  $V_{INN}$  så henholdsvis vil synke og stige mot  $\frac{V_{DD}}{2} = 0.6V$ . Dette vil etter hvert føre til at både nMOS og pMOS går i metning.

Området før sistnevnte skjer kaller vi område B, og i dette området vil altså nMOS-transistoren være i metning mens pMOS-transistoren vil være i lineært område.

Vi setter opp ligningene (husk at  $\beta_n = \beta_p$  og  $V_{tn} = |V_{tp}|$ ):

$$nMOS_{metning} = pMOS_{lineært}$$

$$I_{dsn} = I_{sdp}$$

$$\frac{\beta_n}{2} (V_{gsn} - V_{tn})^2 = \beta_p \left( V_{sgp} - |V_{tp}| - \frac{V_{sdp}}{2} \right) V_{sdp}$$

$$\frac{\beta_p}{2} (V_{gsn} - V_{tn})^2 = \beta_p \left( V_{sgp} - V_{tn} - \frac{V_{sdp}}{2} \right) V_{sdp}$$

$$\frac{(V_{gsn} - V_{tn})^2}{2} = \left( V_{sgp} - V_{tn} - \frac{V_{sdp}}{2} \right) V_{sdp}$$

$$V_{UT} = V_{INN} + V_{tn} + \sqrt{(V_{DD} - 2V_{INN})(V_{DD} - 2V_{tn})}$$

## Område C

I dette området nærmer både inngangsspenningen og utgangsspenningen seg  $\frac{V_{DD}}{2} = 0.6V$ , men  $V_{UT}$  synker mot  $0.6V$ , og  $V_{INN}$  stiger mot  $0.6V$ . Da får vi at

$$V_{UT} > V_{INN} - V_{tn} = 0.6V - 0.25V = 0.35V$$

og dermed vil nMOS-transistoren være i metning.

Videre har vi at

$$V_{UT} < V_{INN} + V_{tn} = 0.6V + 0.25V = 0.85V$$

og dermed vil også pMOS-transistoren være i metning.

Ligningen blir dermed:

$$nMOS_{metning} = pMOS_{metning}$$

$$I_{dsn} = I_{sdp}$$

$$\frac{\beta_n}{2} (V_{gsn} - V_{tn})^2 = \frac{\beta_p}{2} (V_{sgp} - |V_{tp}|)^2$$

$$\frac{\beta_p}{2} (V_{gsn} - V_{tn})^2 = \frac{\beta_p}{2} (V_{sgp} - V_{tn})^2$$

$$(V_{INN} - V_{tn})^2 = (V_{DD} - V_{INN} - V_{tn})^2$$

$$V_{INN} = \frac{V_{DD}}{2}$$



## Område D

I dette området har vi

$$\frac{V_{DD}}{2} = 0.6V < V_{INN} < V_{DD} - V_{tn} = 0.95V$$

Siden

$$V_{UT} < V_{INN} - V_{tn} < 0.95V - 0.25V = 0.7V$$

er nMOS-transistoren i lineært område, og siden

$$V_{UT} < V_{INN} + V_{tn} < 0.95V + 0.25V = 1.2V = V_{DD}$$

må pMOS-transistoren være i metning.

Ligningen blir:

$$nMOS_{lineært} = pMOS_{metning}$$

$$I_{dsn} = I_{sdp}$$

$$\beta_n \left( V_{gsn} - V_{tn} - \frac{V_{dsn}}{2} \right) = \frac{\beta_p}{2} (V_{sgp} - |V_{tp}|)^2$$

$$\beta_n \left( V_{gsn} - V_{tn} - \frac{V_{dsn}}{2} \right) = \frac{\beta_p}{2} (V_{sgp} - V_{tn})^2$$

$$\left( V_{INN} - V_{tn} - \frac{V_{UT}}{2} \right) = (V_{DD} - V_{INN} - V_{tn})^2$$

$$V_{UT} = V_{INN} - V_{tn} - \sqrt{(2V_{INN} - V_{DD})(V_{DD} - 2V_{tn})}$$

## Område E

I dette området har vi

$$V_{DD} - V_{tn} < V_{INN} < V_{DD}$$

dvs. at inngangsspenningen er nær  $V_{DD}$ .

Siden

$$V_{UT} < V_{INN} - V_{tn} < 1.2V - 0.25V = 0.95V$$

vil nMOS her være i lineært område, men siden

$$V_{INN} > V_{DD} - V_{tn} = 1.2V - 0.25V = 0.95V$$

vil pMOS-transistoren være AV.

Ligningen blir:

$$nMOS_{lineært} = pMOS_{AV}$$

$$I_{dsn} = I_{sdp}$$

$$\beta_n \left( V_{gsn} - V_{tn} - \frac{V_{dsn}}{2} \right) V_{dsn} = 0$$

$$V_{dsn} = 0$$

$$V_{UT} = 0$$

## Oppsummering av områder

**Område A:**  $V_{UT} = V_{DD}$

**Område B:**  $V_{UT} = V_{INN} + V_{tn} + \sqrt{(V_{DD} - 2V_{INN})(V_{DD} - 2V_{tn})}$

**Område C:**  $V_{INN} = \frac{V_{DD}}{2}$

**Område D:**  $V_{UT} = V_{INN} - V_{tn} - \sqrt{(2V_{INN} - V_{DD})(V_{DD} - 2V_{tn})}$

**Område E:**  $V_{UT} = 0$

## MATLAB-implementasjon

En MATLAB-funksjon som representerer de ulike områdene er:

```
function ret = inv_dcchar(VINN, VDD, Vtn)
    if VINN < Vtn
        ret = VDD;
    elseif (VINN >= Vtn) & (VINN < (VDD/2))
        ret = VINN + Vtn + sqrt((VDD - (2*VINN))*(VDD - (2*Vtn)));
    elseif (VINN > (VDD/2)) & (VINN <= (VDD - Vtn))
        ret = VINN - Vtn - sqrt(((2*VINN) - VDD)*(VDD - (2*Vtn)));
    elseif (VINN > (VDD - Vtn))
        ret = 0;
    else
        ret = VDD/2;
    end
end
```

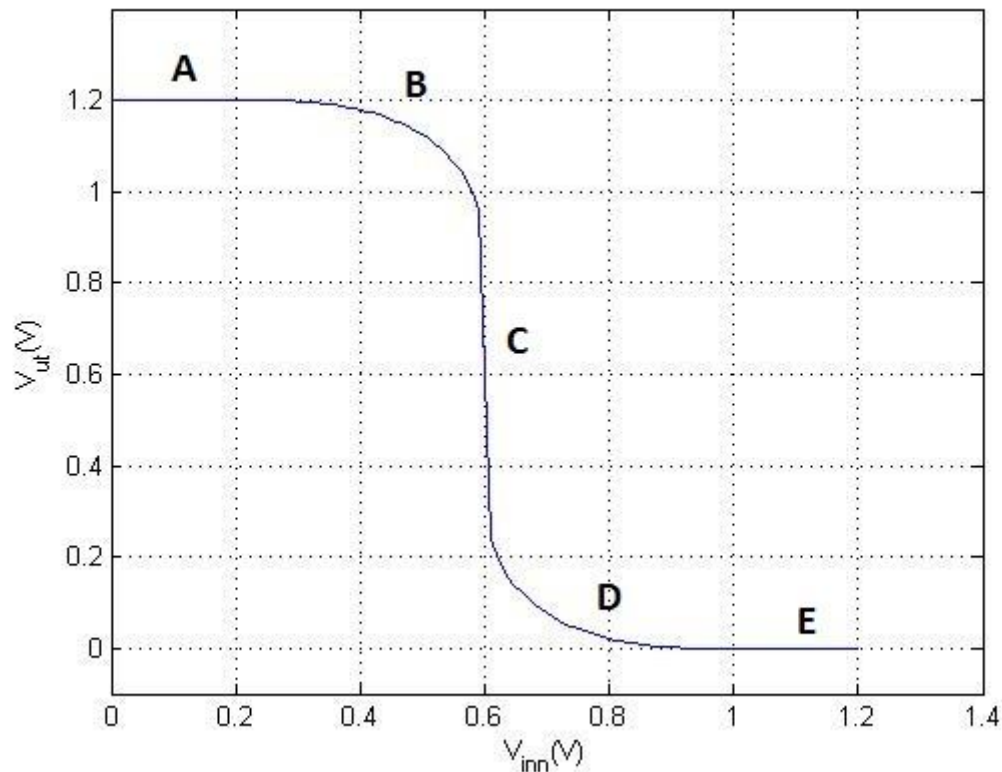
Den øvrige koden er:

```
VINN = 0:0.01:1.2;
VUT = zeros(length(VINN),1);

for i=1:length(VINN)
    VUT(i) = inv_dcchar(VINN(i), 1.2, 0.25);
end

plot(VINN, VUT)
grid on
xlabel('V_i_n_n(V)')
ylabel('V_u_t(V)')
ylim([-0.1 1.4])
```

Plot-resultatet er:



**Figur 2:** Inverter DC-karakteristikk. A: nMOS AV, pMOS lineær. B: nMOS metning, pMOS lineær. C: nMOS metning, pMOS metning. D: nMOS lineær, pMOS metning. E: nMOS lineær, pMOS metning.

## Forsterkning

Forsterkningen til inverteren kan uttrykkes som

$$forsterkning = \frac{\Delta V_{UT}}{\Delta V_{INN}},$$

hvor  $\Delta V_{INN} < V_{DD}$ .

Forsterkningen til inverteren kan med andre ord ses på som den deriverte av  $V_{UT}$  med hensyn på  $V_{INN}$ . Til dette kan vi bruke ligningen fra enten område B eller område D (siden disse ligningene inneholder de to tingene vi trenger); jeg velger ligningen fra område B.

Vi skal altså derive

$$\begin{aligned}
 V_{UT} &= V_{INN} + V_{tn} + \sqrt{(V_{DD} - 2V_{INN})(V_{DD} - 2V_{tn})} \\
 &= V_{INN} + 0.25 + \sqrt{(1.2 - 2V_{INN})(1.2 - 0.5)} \\
 &= V_{INN} + 0.25 + \sqrt{0.7(1.2 - 2V_{INN})} \\
 &= V_{INN} + 0.25 + \sqrt{0.84 - 1.4V_{INN}}
 \end{aligned}$$

med hensyn på  $V_{INN}$ :

$$\begin{aligned}
 \frac{d(V_{UT})}{d(V_{INN})} &= 1 + 0 - \frac{1}{2}(0.84 - 1.4V_{INN})^{-\frac{1}{2}} \cdot 1.4 \\
 &= 1 - \frac{0.7}{\sqrt{(0.84 - 1.4V_{INN})}}
 \end{aligned}$$

Setter så dette uttrykket lik -1:

$$\begin{aligned}
 1 - \frac{0.7}{\sqrt{(0.84 - 1.4V_{INN})}} &= -1 \\
 \sqrt{(0.84 - 1.4V_{INN})} - 0.7 &= -\sqrt{(0.84 - 1.4V_{INN})} \\
 2\sqrt{(0.84 - 1.4V_{INN})} &= 0.7 \\
 4(0.84 - 1.4V_{INN}) &= 0.49 \\
 0.84 - 1.4V_{INN} &= \frac{0.49}{4} \\
 1.4V_{INN} &= 0.84 - 0.1225 \\
 V_{INN} &= \frac{0.84 - 0.1225}{1.4} = 0.5125
 \end{aligned}$$

Og så ble jeg litt usikker på hvordan jeg skal gå videre nå for å finne forsterkningen analytisk. Forslag mottas med takk!

Om vi ser på Figur 2, kan det se ut som forsterkningen gjennom område B, C og D ca. blir:

$$\frac{\Delta V_{UT}}{\Delta V_{INN}} = \frac{(1.2-0)}{0.9-0.3} = 2$$

## b) Inverterens inngangsterskel

Inverterens inngangsterskel er definert som

$$V_{it} = V_{INN} = V_{UT}$$

Det vil si når inngangsspenningen er lik utgangsspenningen, og dette ser vi fra Figur 2 at skjer når

$$V_{INN} = V_{UT} = \frac{V_{DD}}{2} = \frac{1.2V}{2} = 0.6V$$

Inverterens inngangsterskel er altså

$$V_{it} = 0.6V$$

### **Oppgave 3**

*I denne oppgaven skal vi plote DC-karakteristikk (V-V) for en inverter i Cadence. Vi skal bruke  $V_{DD} = 1.2V$ , og transistorstørrelser  $\frac{W_n}{L_n} = \frac{120nm}{1.4\mu m}$  og  $\frac{W_p}{L_p} = \frac{240nm}{1.4\mu m}$ .*

**Oppsett av inverter**

**Utgangsspenning som funksjon av inngangsspenning**

**nMOS-transistorstrøm som funksjon av inngangsspenning**

**Forsterkning**

**Inngangsterskel**

**Støymarginer**