

## Лабораторная работа № 2.

Тема: Синтез комбинационных суммирующих устройств. АЛУ.

### 1. Цель работы:

Изучить принципы работы суммирующих устройств.

### 2. Программа работы.

- 2.1. Синтезировать и начертить схему полусумматора и одноразрядного сумматора.
- 2.2. Ввести схему полусумматора и проверить его работу.
- 2.3. Ввести схему одноразрядного сумматора и проверить его работу.
- 2.4. Изучить принцип работы 4-х разрядного АЛУ К155ИПЗ (SN74181).
- 2.5. Начертить и ввести схему исследования АЛУ.
- 2.6. Исследовать работу АЛУ К155ИПЗ.

### 3. Краткие теоретические сведения.

Сумматор – схема, осуществляющая получение арифметической суммы двух одноразрядных двоичных чисел. Числа в двоичной системе складываются по тем же правилам, что и в десятичной системе счисления:

Например:

$$\begin{array}{r} 21 \\ + 22 \\ \hline 43 \end{array}$$
$$\begin{array}{r} \overset{1}{\overset{1}{\overset{1}{\leftarrow}}} \text{Перено} \text{с} \\ \begin{array}{r} 1011 \\ + 1001 \\ \hline 10100 \end{array} \end{array}$$

Основу сумматоров составляют либо элементарные одноразрядные комбинационные сумматоры, либо элементарные автоматы с памятью. Соответственно принято делить сумматоры на комбинационные и накапливающие.

Одноразрядные комбинационные сумматоры, осуществляют сложение двух двоичных разрядов  $X$ ,  $Y$  и значения переноса  $Z$  из младшего разряда и осуществляют выработку значения суммы  $S$  и переноса  $P$  в старший разряд.

Одноразрядный сумматор с тремя входами строится в соответствии с таблицей 1 двоичного сложения.

Таблица. 1.

| $X$ | $Y$ | $Z$ | $S$ | $P$ |
|-----|-----|-----|-----|-----|
| 0   | 0   | 0   | 0   | 0   |
| 0   | 0   | 1   | 1   | 0   |
| 0   | 1   | 0   | 1   | 0   |
| 0   | 1   | 1   | 0   | 1   |
| 1   | 0   | 0   | 1   | 0   |
| 1   | 0   | 1   | 0   | 1   |
| 1   | 1   | 0   | 0   | 1   |
| 1   | 1   | 1   | 1   | 1   |

Полусумматор осуществляет функцию неравнозначности или суммы по модулю два (исключающее ИЛИ) и реализуется в соответствии с таблицей 2

Таблица 2.

| $X$ | $Y$ | $S$ | $P$ |
|-----|-----|-----|-----|
| 0   | 0   | 0   | 0   |
| 0   | 1   | 1   | 0   |
| 1   | 0   | 1   | 0   |
| 1   | 1   | 0   | 1   |

#### 4. Методические указания по выполнению работы.

4.1.Синтезировать полусумматор в соответствии с переключательной функцией приведённой в таблице 2. Отразить процедуру синтеза в отчёте.

4.1.1.Зарисовать в отчет схему электрическую принципиальную, в соответствии с полученным аналитическим выражением, по примеру функциональной схемы на рис. 1.

4.1.2. Ввести схему полусумматора.

4.1.3.Продемонстрировать преподавателю правильность функционирования полусумматора.

4.2.Синтезировать одноразрядный комбинационный сумматор в соответствии с переключательной функцией приведенной в таблице 1. Отразить процедуру синтеза в отчёте.

4.2.1.Зарисовать в отчёт схему электрическую принципиальную, в соответствии с полученным аналитическим выражением, по примеру функциональной схемы на рис.2.

4.2.2. Ввести схему сумматора.

4.2.3. Продемонстрировать преподавателю правильность функционирования сумматора.

4.3.Изучить принцип работы АЛУ K155ИПЗ (SN74181).

Арифметико-логическое устройство кроме арифметических операций позволяет выполнять и логические операции. Примером АЛУ является микросхема K155ИПЗ графическое обозначение которой приведено на рис.3.

В соответствии с графическим обозначением:

-A1÷A4 - информационные входы первого 4-х разрядного операнда (A); -B1÷B4 - информационные входы второго 4-х разрядного операнда (B); -F0÷F3 - входы по которым осуществляется задание выполняемой функции;

-  $\bar{Z}$  - вход переноса, он используется в тех случаях, когда производятся операции над числами с разрядностью больше четырёх;

-M - вход задания режима работы АЛУ, при M=0 - режим арифметических операций, при M=1 - режим логических операций;

-S1÷S4 - информационные выходы, на которых фиксируется результат выполнения операции;

-  $\bar{P}$  - выход переноса.

Данная ИС имеет выходы, предназначенные для ускоренного распространения переносов. Описание этих выводов здесь опускается.

В табл. 3 приведена таблица истинности ИС К155ИПЗ в режиме арифметических операций. В табл.4 приведена таблица истинности ИС К155ИПЗ в режиме логических операций. Знак X в таблицах обозначает любое значение: 0 или 1 (безразличное значение); знак  $\square$  обозначает суммирование по модулю два.

Таблица 3.

| Z | F3 | F2 | F1 | F0 | Операции   |
|---|----|----|----|----|------------|
| 0 | 0  | 0  | 0  | 0  | A+1        |
| 1 | 0  | 0  | 0  | 0  | A          |
| 0 | 0  | 0  | 1  | 1  | 0000       |
| 1 | 0  | 0  | 1  | 1  | 1111       |
| 0 | 0  | 1  | 1  | 0  | <b>A-B</b> |
| 1 | 0  | 1  | 1  | 0  | A-B-1      |
| 0 | 1  | 0  | 0  | 1  | A+B+1      |
| 1 | 1  | 0  | 0  | 1  | <b>A+B</b> |
| 0 | 1  | 1  | 0  | 0  | A+A+1      |
| 1 | 1  | 1  | 0  | 0  | A+A        |
| 0 | 1  | 1  | 1  | 1  | A          |
| 1 | 1  | 1  | 1  | 1  | A-1        |

На базе данной ИС можно строить и многоразрядные АЛУ разрядности кратной четырём.

Данная ИС имеет большие возможности арифметической и логической обработки информации.

4.3.1. Занести в отчёт схему на рис.4.

4.3.2. Ввести схему.

4.3.3. Проверить работу схемы, и продемонстрировать преподавателю, в режиме выполнения логических функций:

Таблица 4.

| Z | F3 | F2 | F1 | F0 | Операц<br>ии            |
|---|----|----|----|----|-------------------------|
| X | 0  | 0  | 0  | 0  | $\overline{A}$          |
| X | 0  | 0  | 0  | 1  | $\overline{A}V$<br>$B$  |
| X | 0  | 0  | 1  | 0  | $\overline{A}B$         |
| X | 0  | 0  | 1  | 1  | 0                       |
| X | 0  | 1  | 0  | 0  | $\overline{A}B$         |
| X | 0  | 1  | 0  | 1  | $\overline{B}$          |
| X | 0  | 1  | 1  | 0  | $A \oplus B$            |
| X | 0  | 1  | 1  | 1  | $\overline{A}$<br>$B$   |
| X | 1  | 0  | 0  | 0  | $\overline{A}VB$        |
| X | 1  | 0  | 0  | 1  | $\overline{A \oplus B}$ |
| X | 1  | 0  | 1  | 0  | B                       |
| X | 1  | 0  | 1  | 1  | $AB$                    |
| X | 1  | 1  | 0  | 0  | 1                       |
| X | 1  | 1  | 0  | 1  | $AV \overline{B}$       |
| X | 1  | 1  | 1  | 0  | $AVB$                   |
| X | 1  | 1  | 1  | 1  | A                       |

- поразрядной конъюнкции ( $AB$ ) двух операндов A и B, для A=0110, B=1101;
- поразрядной дизъюнкции ( $AVB$ ), для A=1010, B=0111;
- суммирования по модулю два ( $A \oplus B$ ), для A=0011, B=0101

4.3.4. Проверить работу схемы, и продемонстрировать преподавателю, в режиме выполнения арифметических операций:

- вычитания ( $A-B$ ), для A=1110, B=0101;
- сложения ( $A+B$ ), для A=0110, B=0101;

## 5. Содержание отчёта.

5.1 Описание процедуры синтеза схем.

5.2 Схемы синтезированных устройств.

5.3 Схема ALU на ИС K155ИПЗ.

5.4 Выводы

## 6. Контрольные вопросы.

6.1. Нарисовать две модификации схемы одноразрядного полусумматора.

6.2. Начертить таблицу истинности для одноразрядного полусумматора.

### Функциональная схема полусумматора.



Рис. 1 Функциональная схема одноразрядного комбинационного сумматора.



Рис.2 .

### Условное обозначение ИС К155ИПЗ.

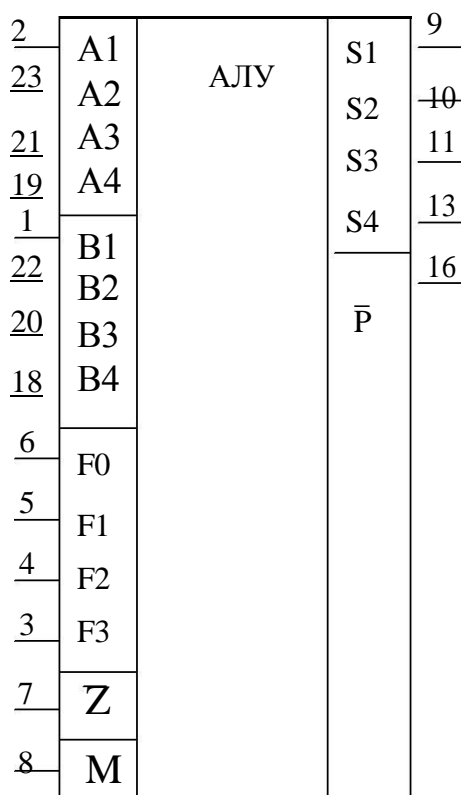


Рис.3.

Схема для исследования ИС К155ИПЗ.

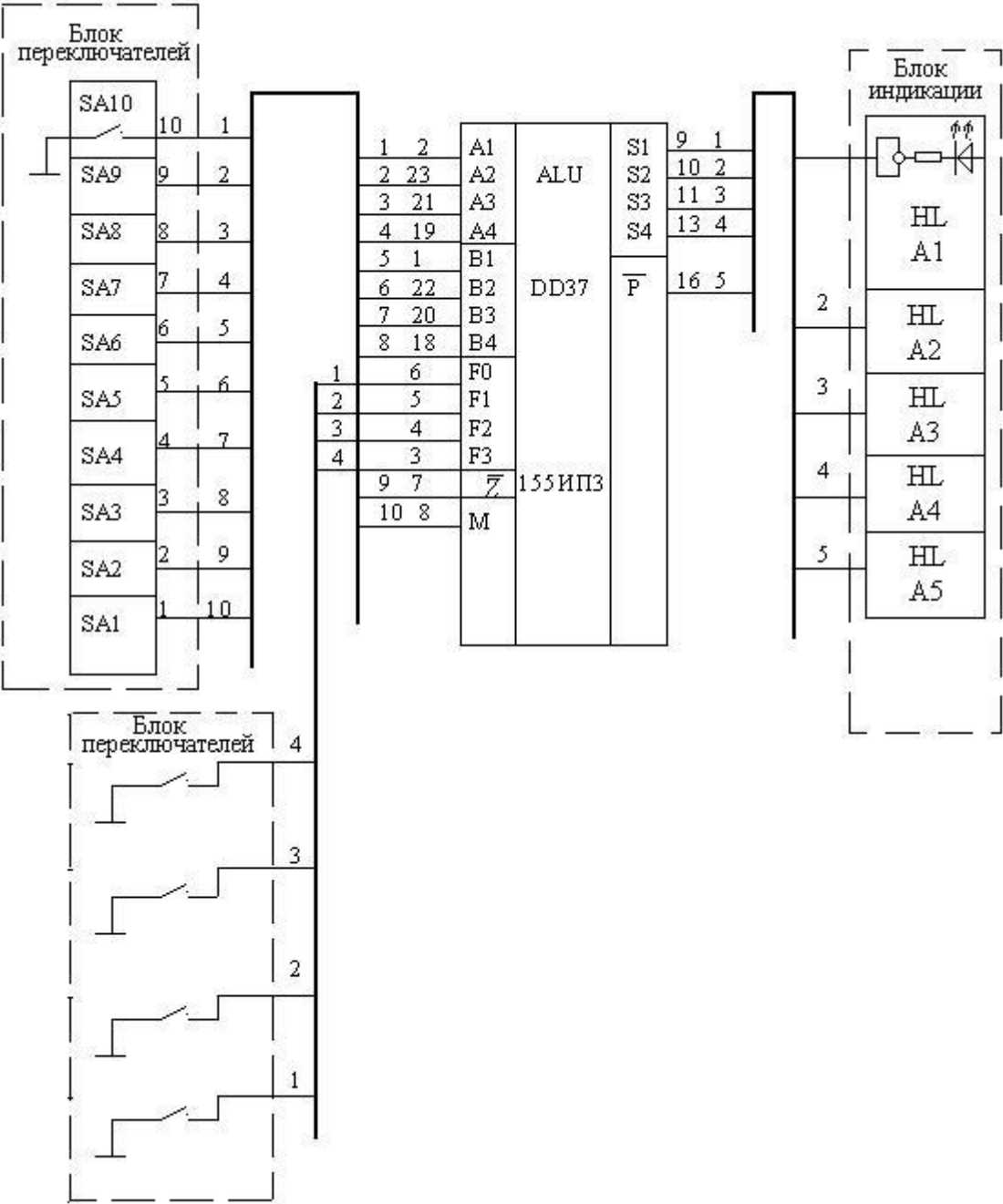


Рис.4.