

Treść zadań

a, b to liczby 2 bitowe

$$a + b = c$$

Zbudować układ, że jeżeli $c \neq 0$ oraz c podzielne przez 2 lub 3, to wyjście równe 1

Zadanie 1

Użyć 16-bitowego multipleksera.

Zadanie 2

Użyć 8-bitowego multipleksera.

Zadanie 3

Użyć 16-bitowego demultipleksera.

github.com/krzysztof/polsl-sprawozdania-tuc

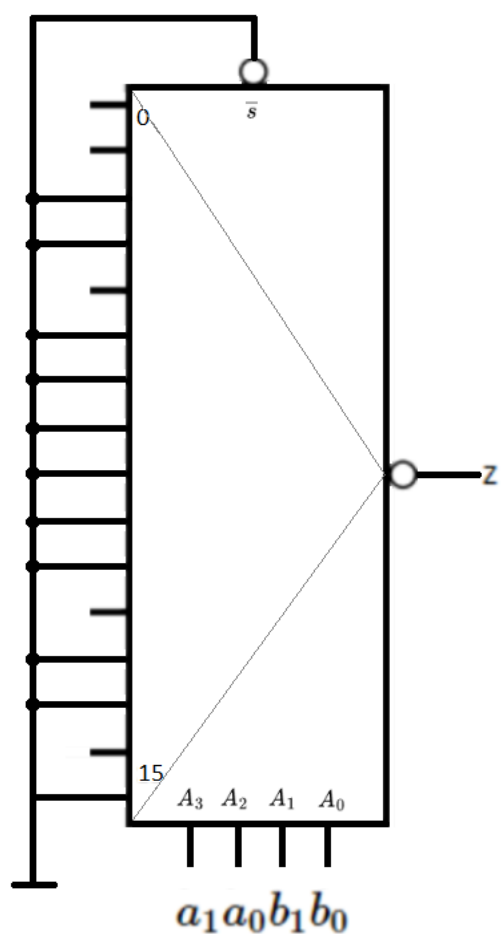
Zadanie 1

D	$a_1a_0b_1b_0$	a	b	c	Z
0	0000	0	0	0	0
1	0001	0	1	1	0
2	0010	0	2	2	1
3	0011	0	3	3	1
4	0100	1	0	1	0
5	0101	1	1	2	1
6	0110	1	2	3	1
7	0111	1	3	4	1
8	1000	2	0	2	1
9	1001	2	1	3	1
10	1010	2	2	4	1
11	1011	2	3	5	0
12	1100	3	0	3	1
13	1101	3	1	4	1
14	1110	3	2	5	0
15	1111	3	3	6	1

$$Z = \sum (2, 3, 5, 6, 7, 8, 9, 10, 12, 13, 15)_{a_1a_0b_1b_0}$$

$$Z = \prod (0, 1, 4, 11, 14)_{a_1a_0b_1b_0}$$

Schemat układu:



Zadanie 2

$a_1 a_0 b_1$

b_0	000	001	010	011	100	101	110	111	
0	0	1	0	1	1	1	1	0	Z
1	0	1	1	1	1	0	1	1	
	D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7	

$$D_0 = 0$$

$$D_1 = D_3 = D_4 = D_6 = 1$$

$$D_2 = D_7 = b_0$$

$$D_5 = \overline{b_0}$$

Wyjście z multipleksera jest zanegowane, więc wartości odczytane z tablicy również musieliśmy zanegować. Ostatecznie do wejść demultipleksera podpięliśmy następujące funkcje:

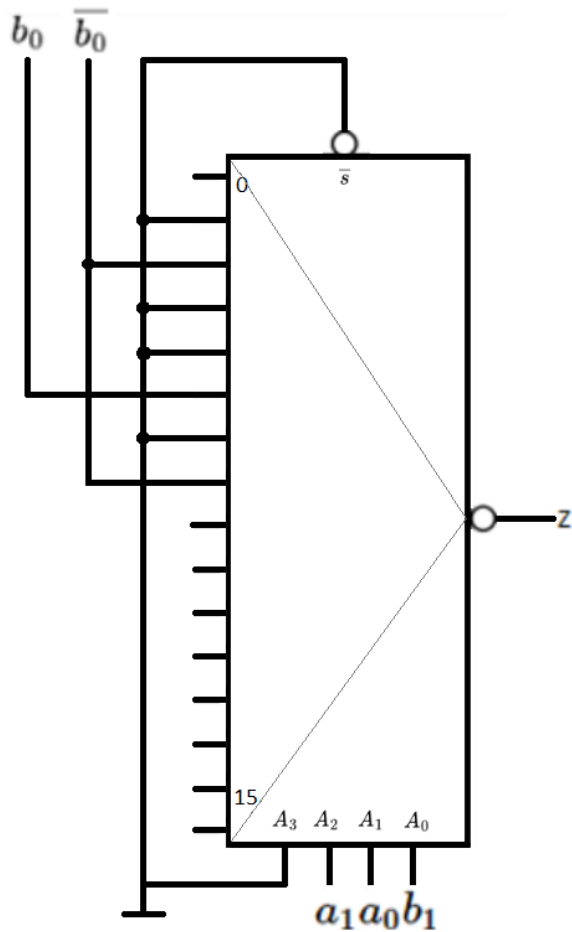
$$\overline{D_0} = 1$$

$$\overline{D_1} = \overline{D_3} = \overline{D_4} = \overline{D_6} = 0$$

$$\overline{D_2} = \overline{D_7} = \overline{b_0}$$

$$\overline{D_5} = b_0$$

Schemat układu:

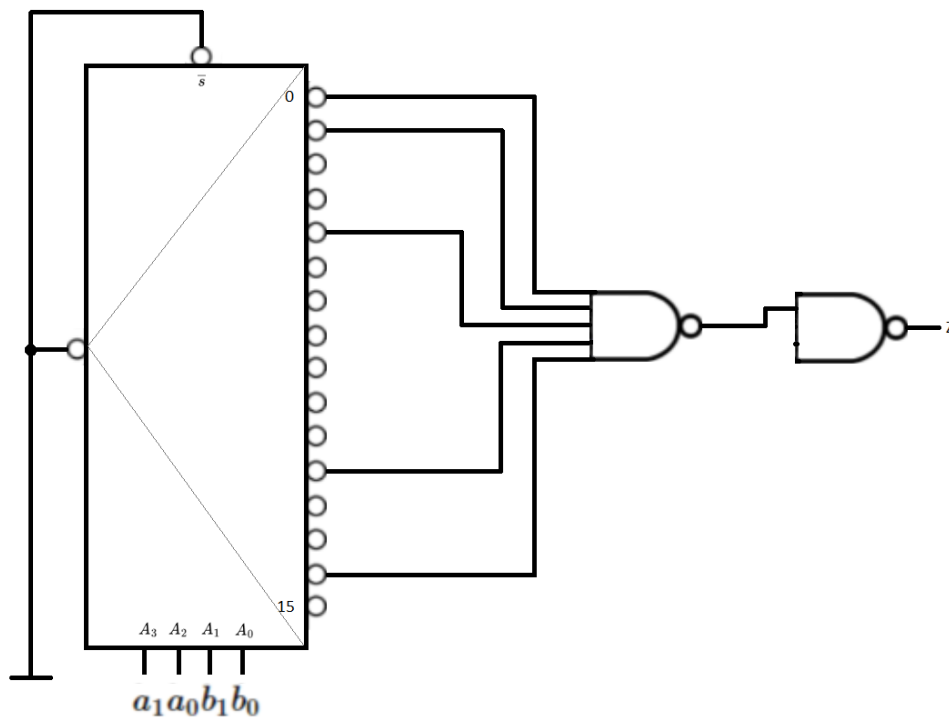


Zadanie 3

$$Z = \sum (2, 3, 5, 6, 7, 8, 9, 10, 12, 13, 15)_{a_1 a_0 b_1 b_0}$$

$$Z = \prod (0, 1, 4, 11, 14)_{a_1 a_0 b_1 b_0}$$

Schemat układu:



Wnioski

Podczas laboratorium zbudowaliśmy, uruchomiliśmy i przetestowaliśmy wszystkie opisane układy. Działały poprawnie. Zaletą komutatorów jest to, że w układzie zbudowanych przy ich pomocy łatwo można zmienić wyjście dla określonych wejść niż w przypadku układów zbudowanych na bramkach logicznych. Na przykład, żeby zmienić wyjście multipleksera dla określonych wejść adresowych wystarczy dostosować stan odpowiedniego wejścia informacyjnego. W przypadku bramek, natomiast, konieczne byłoby ponowne wyznaczenie funkcji i przeprojektowanie układu.