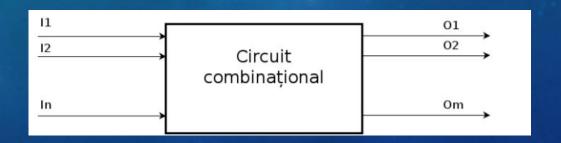
# TEMA NR.5: CIRCUITELE LOGICE COMBINAȚIONALE

- 1. Noțiuni generale elementele funcționale
- 2. Sinteza Convertoarelor de cod

Circuit logic combinațional (CLC) - circuit logic format din elemente logice cu n intrări și cu m ieșiri, la care combinația valorilor de la ieșire depinde doar de combinația valorilor variabilelor de la intrare în momentul dat de timp și nu depinde de combinația variabilelor de la intrare din momentele de timp anterioare.



### Sinteza CLC se realizează conform următoarelor etape :

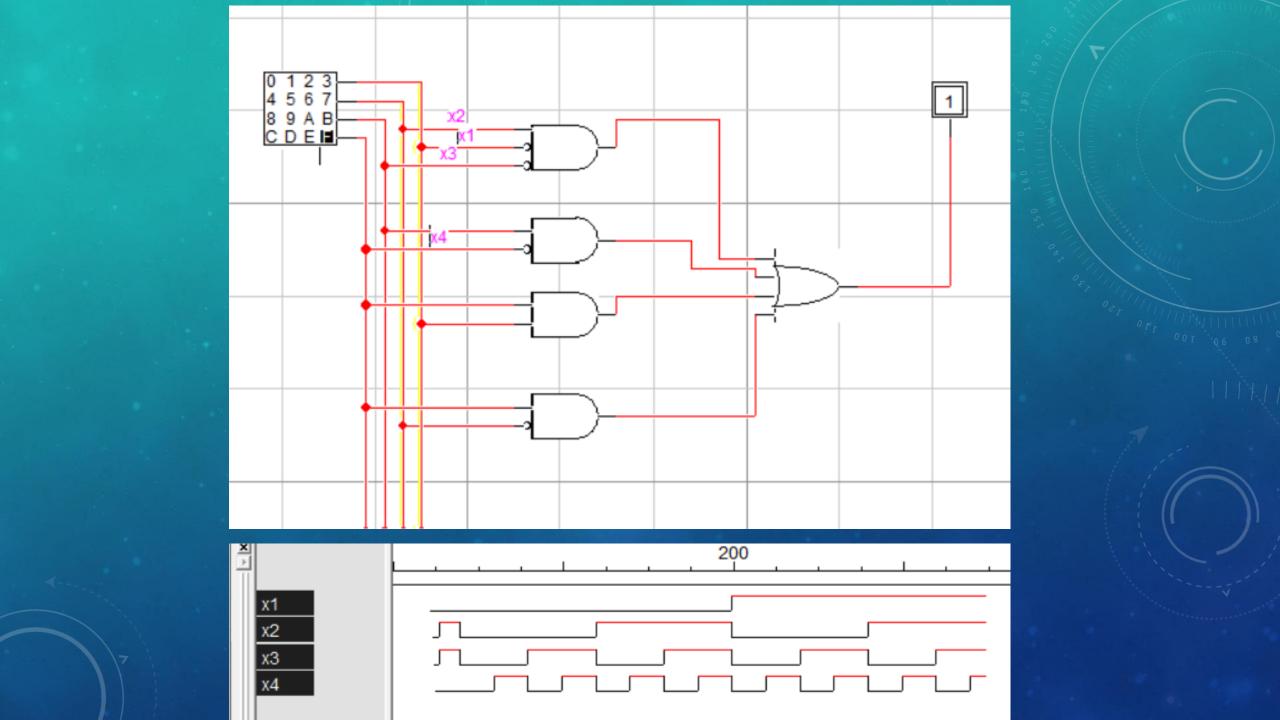
- 1) Descrierea verbală sau grafică a funcțiilor care trebuie să le îndeplinească dispozitivul respectiv;
- 2) Elaborarea tabelului de adevăr a dispozitivului sinteza căruia trebuie să fie efectuată în baza descrierii lui la etapa precedentă;
  - 3) Minimizarea funcțiilor din tabelul de adevăr;
- 4) Depistarea părților comune a funcțiilor minimizate pentru a fi realizate în circuit o singură dată;
- 5) Realizarea schemei dispozitivului în baza funcțiilor minimizate luând în considerație părțile comune și utilizând baza de elemente necesară.

Pentru a aduce funcțiile minimizate cît mai aproape de baza elementară necesară ele se transformă în una din acele 8 forme care este cea mai apropiată de baza de elemente respective.

Exemplu: Y=V(1,2,3,4,5,6,9,10,11,13,14,15)

x1x2 x3x4	0 0	0 1	11	10	
0 0		1			
01	1	1	1	1	
11	1		1	1	
10	1	1	1	1	

y = x1x2x3Vx3x4Vx1x4Vx2x4



2. Convertoar de cod – CLC cu n intrări și m ieșiri destinat transformării unui cod binar în altul.

Aria tipurilor de convertoare de cod este foarte largă, iar valorile n și m ale lor pot coincide, dar pot fi și diferite, în dependență de tipul de coduri de la intrarea și, respectiv, de la ieșirea convertorului de cod.

În calitate de convertoare de cod la care numărul de intrări coincide cu numărul de ieșiri pot servi cele care transformă codul direct al unui număr binar în codul lui invers, sau în cel complementar. Tot în această categorie intră convertoarele unui cod binar- zecimal în altul etc.

Convertoare de cod cu număr diferit de intrări și ieșiri sînt acelea care efectuează conversia numerelor dintr-un sistem de numerație în altul, convertoarele care transformă codul binar-zecimal de patru biți în codul pentru indicatoarele numerice de șapte segmente (șapte biți) ș.a.

Convertoare de cod cu număr diferit de intrări și ieșiri sînt acelea care efectuează conversia numerelor dintr-un sistem de numerație în altul, convertoarele care transformă codul binar-zecimal de patru biți în codul pentru indicatoarele numerice de șapte segmente (șapte biți) ș.a.

Sinteza convertoarelor de cod, indiferent de tipul lor, are loc în felul următor:

1. Elaborarea tabelului de adevăr cu următorii parametri: numărul de variabile este egal cu numărul biților codului, care se aplică la intrările convertorului, iar numărul funcțiilor cu numărul de biți ai codului, care trebuie obținut la ieșirile convertorului de cod.

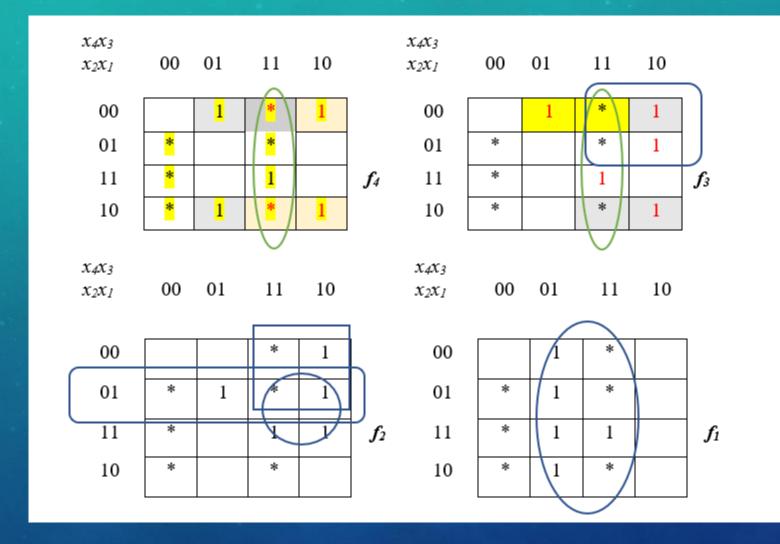
Notă: Funcțiile logice pot fi parțial determinate, dacă numărul combinațiilor codului de intrare este mai mic decît **2**°.

- 2. Minimizarea tuturor funcțiilor din tabelul de adevăr.
- 3. Depistarea conjuncțiilor comune ale formelor minimale ale tuturor funcțiilor, pentru a evita dublarea elementelor logice, care realizează părți comune ale mai multor funcții.
- 4. Implementarea circuitului.

### Sinteza unui convertor de cod binar-zecimal 87(-2)(-4) - 4221

Nr.		87 (–2	2) (-4)		4 2 2 1						
crt.	<i>X</i> <sub>4</sub>	<i>x</i> <sub>3</sub>	$x_2$	$x_1$	$f_4$	$f_3$	$f_2$	$f_1$			
0	0	0	0	0	0	0	0	0			
1	0	1	1	1	0	0	0	1			
2	1	0	1	1	0	0	1	0			
3	0	1	0	1	0	0	1	1			
4	1	0	0	1	0	1	1	0			
5	0	1	1	0	1	0	0	1			
6	1	0	1	0	1	1	0	0			
7	0	1	0	0	1	1	0	1			
8	1	0	0	0	1	1	1	0			
9	1	1	1	1	1	1	1	1			
10	0	0	0	1	*	*	*	*			
11	0	0	1	0	*	*	*	*			
12	0	0	1	1	*	*	*	*			
13	1	1	0	0	*	*	*	*			
14	1	1	0	1	*	*	*	*			
15	1	1	1	0	*	*	*	*			

Diagramele Karnaugh pentru minimizarea funcțiilor  $f_4$ ,  $f_3$ ,  $f_2$ ,  $f_1$ .



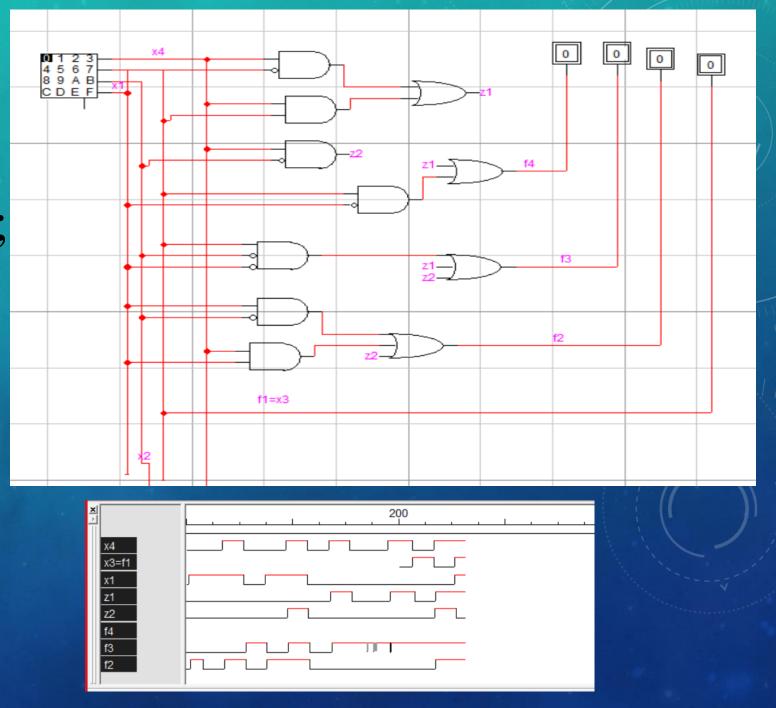
În rezultatul minimizării au fost obținute următoarele funcții logice:

$$\begin{split} f_4 &= x_3 \bar{x}_1 \vee x_4 \bar{x}_1 \vee x_4 x_3; \\ f_3 &= x_3 \bar{x}_2 \bar{x}_1 \vee x_4 \bar{x}_2 \vee x_4 \bar{x}_1 \vee x_4 x_3; \\ f_2 &= x_4 \bar{x}_2 \vee \bar{x}_2 x_1 \vee x_4 x_1; \\ f_1 &= x_3. \end{split}$$

$$z_1 = x_4 \overline{x}_1 \lor x_4 x_3;$$
  
 $z_2 = x_4 \overline{x}_2.$ 

$$f_4 = x_3 \overline{x}_1 \lor z_1;$$
 $f_3 = x_3 \overline{x}_2 \overline{x}_1 \lor z_1 \lor z_2;$ 
 $f_2 = \overline{x}_2 x_1 \lor x_4 x_1 \lor z_2;$ 
 $f_1 = x_3.$ 

$$z_1 = x_4 \overline{x}_1 \lor x_4 x_3;$$
  
 $z_2 = x_4 \overline{x}_2.$ 



# TEMA NR.6: SINTEZA DECODIFICATOARELOR SI CODIFICATOARELOR

1. **Decodificatorul** – este elementul funcțional combinațional destinat decodificării cuvintelor binare aplicate la intrarea lui. Un decodificator complet cu n intrării va avea **2**<sup>n</sup> ieșiri unde n este numărul biților cuvîntului de intrare a decodificatorului.

Decodificarea are loc în felul următor: Dacă la intrare se aplică una din oarecare **2**<sup>n</sup> combinații atunci la ieșire vom avea semnalul 1 doar la ieșirea care corespunde acestei combinații, la ieșirea celorlalte **2**<sup>n</sup>-1 ieșiri vom avea zero, cu alte cuvinte pentru orice combinație de la intrarea decodificatorului la ieșirea vom avea o singură unitate iar la restul ieșirilor va fi zero.

Un asemenea cod se mai numește cod unitar.

Nr.	Х3	<b>X</b> 2	<b>X</b> 1	yo	<b>y</b> 1	<b>y</b> 2	<b>y</b> 3	<b>y</b> 4	<b>y</b> 5	<b>y</b> 6	<b>y</b> 7	
ord	0	0		4				0				$y_0 = x_3 x_2 x_1$
0	O	0	0	1	$\mid 0$	0	0	0	0	0	0	
1	0	0	1	0	1	0	0	0	0	0	0	CALL STATE NEW YORK
2	0	1	0	0	0	1	0	0	0	0	0	$y_1 = x_3 x_2 x_1$
3	0	1	1	0	0	0	1	0	0	0	0	
4	1	0	0	0	0	0	0	1	0	0	0	$y_2 = x_3 x_2 x_1$
5	1	0	1	0	0	0	0	0	1	0	0	3 2 3 2 7 1
6	1	1	0	0	0	0	0	0	0	1	0	1///
7	1	1	1	0	0	0	0	0	0	0	1	$y_3 = x_3 x_2 x_1$

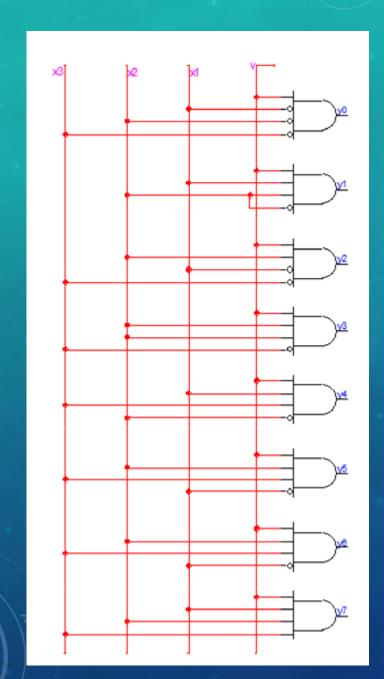
$$y_{4} = x_{3} x_{2} x_{1}$$

$$y_{5} = x_{3} x_{2} x_{1}$$

$$y_{6} = x_{3} x_{2} x_{1}$$

$$y_{7} = x_{3} x_{2} x_{1}$$

### Circuitul logic si reprezentarea grafică a decodificatorului:



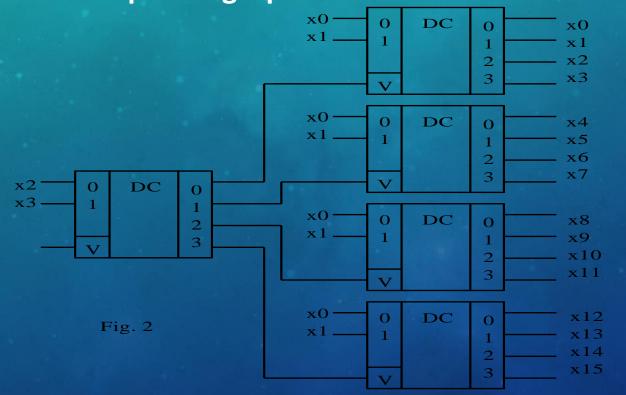




V - Intrarea de validare (E)

Întrarea de validare a decodificatorului se folosește sau pentru validarea funcțiilor decodificatorului sau pentru extinderea funcțiilor pe care el le îndeplinește.

O funcție de extindere: Un grup de decodificatoare în cazul de față 4 dec se utilizează pentru decodificarea celui mai puțin semnificativi biți al cod care trebuie decodificat. Numărul acestor biți depinde de numărul de intrări ai decodificatorului utilizat. Celelalte ranguri ale codului care trebuie decodificate se utilizează cu ajutorul unui alt cod la selectarea decodificatoarelor din primul grup.



**Decodificator incomplet** – De multe ori în calculatoare nu se folosesc toate 2<sup>n</sup> combinații a cuvintelor de n biți Şi-n acest caz nu este neapărată necesar de a avea un decodificator cu n intrării și 2<sup>n</sup> eșiri. Decodificatoarele la care numărul de ieșiri n este <2<sup>n</sup> și mai >2<sup>n</sup>-1 se numesc decodificator incomplete.

Sinteza unui decodificator incomplet poate fi redusă la minimizarea a m funcții particular determinate de n variabile fiecare unde n este numărul intrărilor decodificatorului iar m este numărul ieșirilor decodificatorului (m>2<sup>n</sup>).

Aceste funcții au următorul specific: ele sunt egale cu 1 doar pentru o singură combinație și anume, pentru acea combinație pe care ieșirea respectivă trebuie să o decodifice și nu sunt determinate pentru 2<sup>n</sup>-m combinații și anume acele combinații care nu sunt utilizate în decodificatorul respectiv. În așa fel structura decodificatorului incomplet va avea mai mici cheltuieli de aparataj decît în cazul cînd sinteza lui se va efectua doar prin eliminarea elementelor logice care ar decodifica combinațiile neutilizate.

Cifuo	Codu	l binaı			۷					11,47		1		
Cifre	5	3	2	-1										
Zeciiii	$X_4$	<b>X</b> <sub>3</sub>	$X_2$	$\mathbf{X}_1$	y <sub>0</sub>	<b>y</b> 1	<b>y</b> 2	<b>y</b> 3	<b>y</b> 4	<b>y</b> 5	<b>y</b> 6	<b>y</b> 7	<b>y</b> 8	<b>y</b> 9
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	0	1	1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0	0	0	0	0
3	0	1	0	0	0	0	0	1	0	0	0	0	0	0
4	0	1	1	1	0	0	0	0	1	0	0	0	0	0
5	1	0	0	0	0	0	0	0	0	1	0	0	0	0
6	1	0	1	1	0	0	0	0	0	0	1	0	0	0
7	1	1	0	1	0	0	0	0	0	0	0	1	0	0
8	1	1	0	0	0	0	0	0	0	0	0	0	1	0
9	1	1	1	1	0	0	0	0	0	0	0	0	0	1
10	0	0	0	1	*	*	*	*	*	*	*	*	*	*
11	0	1	0	1	*	*	*	*	*	*	*	*	*	*
12	0	1	1	0	*	*	*	*	*	*	*	*	*	*
13	1	0	0	1	*	*	*	*	*	*	*	*	*	*
14	1	0	1	0	*	*	*	*	*	*	*	*	*	*
15	1	1	1	0	*	*	*	*	*	*	*	*	*	*

$X_4 X_3$ $X_2 X_1$	00	01	11	10
00	<b>y</b> 0	<b>y</b> 3	<u>y</u> 8	<b>y</b> 5
01	*	*	<b>y</b> 7	*
11	$v_1$	<b>y</b> 4	<b>y</b> 9	<b>y</b> 6
10	<b>V</b> 2	*	*	*

$$y_{0} = \overline{x_{4}} x_{3} x_{2}$$

$$y_{1} = \overline{x_{4}} x_{3} x_{1}$$

$$y_{2} = \overline{x_{2}} x_{1}$$

$$y_{3} = \overline{x_{4}} x_{3} x_{2}$$

$$y_{4} = \overline{x_{4}} x_{3} x_{2}$$

$$y_{5} = \overline{x_{4}} x_{3} x_{2}$$

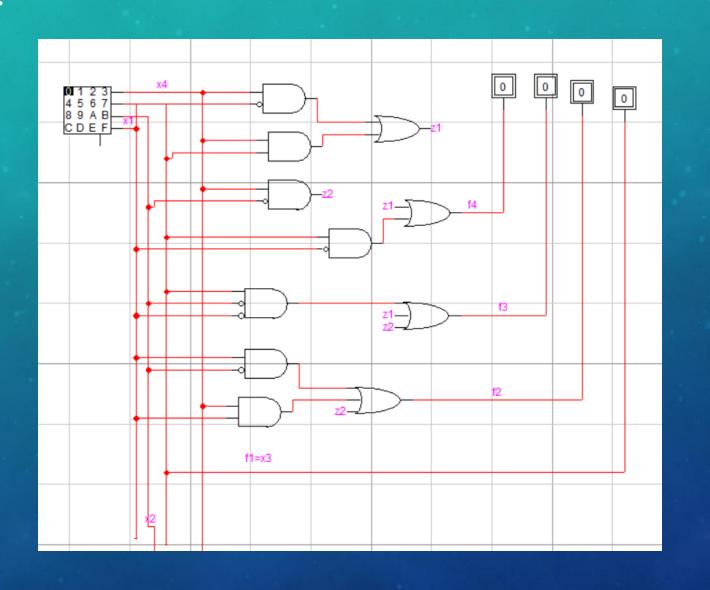
$$y_{6} = \overline{x_{4}} x_{3} x_{2}$$

$$y_{7} = \overline{x_{2}} x_{1}$$

$$y_{8} = \overline{x_{4}} x_{3} x_{2}$$

$$y_{9} = \overline{x_{4}} x_{3} x_{2}$$

# Circuitul logic:



Codificator - un element funcțional combinațional care este destinat transformării unui semnal unitar de intrare într-un cod binar la ieșire.

Codificatorul codifică semnalele de intrare. Codificarea se utilizeaza în

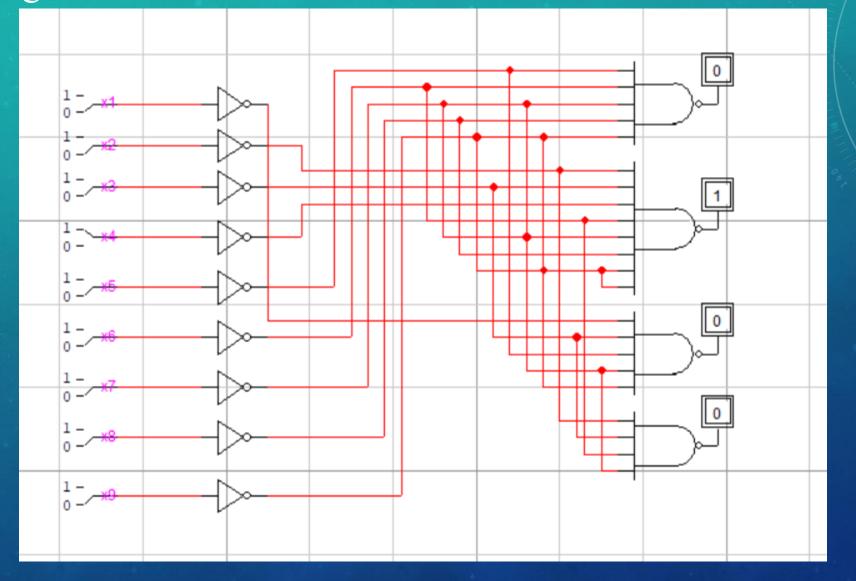
calculatoarele numerice atît în unitațile centrale cît și în cele periferice.

Sinteza oricărui codificator are specificul său care constă în faptul că variabilele de intrare reprezintă un cod unitar (o singură unitate) iar variabilele de ieșire sunt variabilele logice obișnuite, adică ele pot avea în orice poziție valoarea 0 sau 1. Acest specific tabel de adevăr al Codificatorului practic exclude procedura de minimizare ca etapă a sintezei iar valorile funcțiilor se stabilesc ca disjuncția valorilor variabilelor de intrare unde ele sunt egale cu 1.

Cifra					Iesirile									
zecimala											4	4	1	-2
	x0	x1	x2	x3	х4	x5	х6	x7	x8	x9	f4	f3	f2	f1
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0	0	1	0
2	0	0	1	0	0	0	0	0	0	0	0	1	0	1
3	0	0	0	1	0	0	0	0	0	0	0	1	1	1
4	0	0	0	0	1	0	0	0	0	0	0	1	0	0
5	0	0	0	0	0	1	0	0	0	0	1	0	1	0
6	0	0	0	0	0	0	1	0	0	0	1	1	0	1
7	0	0	0	0	0	0	0	1	0	0	1	1	1	1
8	0	0	0	0	0	0	0	0	1	0	1	1	0	0
9	0	0	0	0	0	0	0	0	0	1	1	1	1	0

f4= x5 V x6 V x7 V x8 V x9 f3=x2 V x3 V x4 V x6 V x7 V x8 V x9 f2= x1 V x3 V x5 V x7 V x9 f1=x2 V x3 V x6 V x7

# Circuitul logic în setul de elemente SI-NU:



# Vă mulţumesc pentru atenție!

