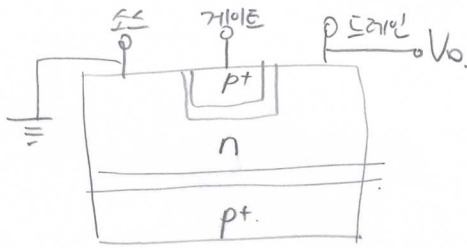


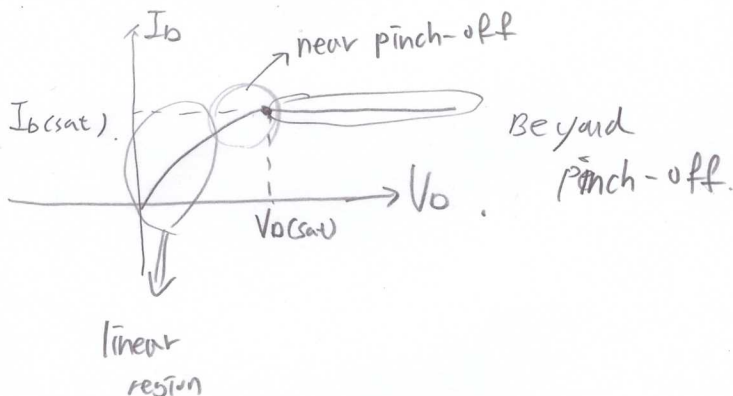
1. n-channel JFET에서 gate bias 전압 조건 및 drain 전압조건에 따라 얻어지는 output I-V curve set을 도어 하고, 해당 output set들이 도출되는 이유를 설명해 보시오. Channel pinch-off 이후 drain 전압에서 saturation current가 나타나는 이유에 대해서도 정성적으로 설명해 보시오.

JFET의 내부 구조는 다음과 같다.



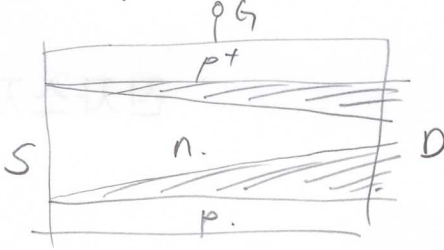
이때 게이트와 소스는 역방향 바이어스를 걸어주어 사용하는데 그 이유는  $I_G = 0$ 으로 만들기 위해서이다.

전압이 source에서 Drain으로 가야하므로 전압은  $V_0$ 가 더 높아야한다 ( $V_s$ 이 비해)



linear region이 생기는 이유는 채널의 길이가 일정하므로 conductance도 일정해  $V_{DS}$  증가시  $I_{DS}$ 는 당연히 따라 증가한다.

near pinch-off가 생기는 이유는



$V_{GD} = V_G - V_D$ 에서  $V_G = 0$ 이므로

$V_{GD} = -V_D$ 가 된다. 즉 역방향 바이어스가 걸리므로 Depletion Region이 증가하게 된다. 채널의 움직일수 있는 전하량이 감소하게 되므로

$I_{DS}$ 의 증가가 linear region이 비해 낮다.

Beyond pinch-off 상태에선  $V_{DS}$ 를 더 올려도, 즉  $V_{DS(sat)} + \Delta V$ 를 증가해도  $I_{DS}$ 는  $I_{DS(sat)}$ 과 일정하다.

$V_{DS}$ 를 더 올리면  $\Delta V$ 만큼은 왼쪽 채널로 이동되고 실제 채널인  $V_{DS}$ 가 줄었다.

long channel Case의 경우  $\frac{\Delta L}{L} \approx 0$ 이라  $L - \frac{\Delta L}{L}$ 도 기온  $L$ 과 같은 1이다.

$\Delta L$ 이 증가해 채널이 이동해도  $\Delta L$ 이 무작각아 채널길이의 변화가 거의없어  $I_{DS}$ 가 일정하다. Short channel Case의 경우  $\frac{\Delta L}{L}$ 이 0이 아니므로 실제 실험  $L$ 값은 감소한다.

$V = Ed$ 에서  $d$ 인  $L$ 이 감소하고  $V_{DS}$ 가 증가해 E-Field는 증가한다.

E Field 증가시  $I_{DS}$ 가 증가하고

저항특성에서도  $R = \rho \frac{l}{A}$ 이므로  $l$ 이 감소해 저항도 감소해  $I_{DS}$ 가 증가한다.