

1. SRAM의 경우 2개의 inverter (즉 4개의 MOSFET)와 2개의 pass transistor가 필요하다. 이로 인해 단위 면적당 집적도가 상대적으로 낮아진다. 그리고 V_{DD} 가 항상 공급되어야만 데이터가 존재한다. MOSFET 하나로 이루어져 있어 속도가 느린 캐시메모리에 주로 사용된다.

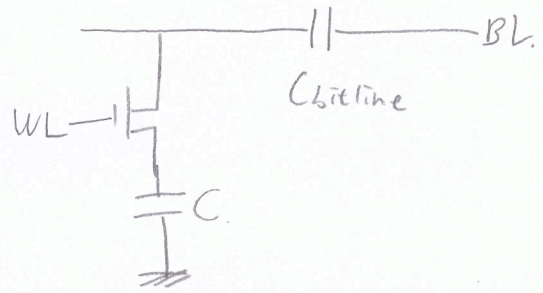
DRAM의 경우 1개의 NMOSFET과 1개의 커패시터로 구성되어 있어 단위 면적당 집적도가 높고 가격이 저렴한 편이다. V_{DD} 가 항상 공급되어야 한다. 커패시터에 충전된 전하는 계속 방전을 하여 하일로 리프래시를 통해 값을 유지해야 한다. 주로 컴퓨터의 DDR RAM에 사용된다.

Flash Memory의 경우 MOSFET이 복수 게이트가 특화된 SET로 구성되어 있다. 복수 게이트에 charge를 담기 때문에 V_{DD} 없이 데이터를 유지할 수 있다. 9개의 MOSFET 1개에 1 데이터 이므로 집적도가 상당히 높다.

다만 tunneling이나 Hot-electron injection Reading을 할 수 있다.

Rewrite를 하느라 한계가 있으며 (불변하리) USBLL SSD에 사용된다.

2.



Reading을 하려고 그냥 WL을 High로 해서 스위치를 닫아버리면 Cbitline에 의해 (클러치 달려있는 기생커패시터들) 전압 레벨이 떨어진다.

그래서, 비트라인에 V_{DD} 를 프리차지시킨다. 워드라인 신호 WL=1에 의해 액세스 트랜지스터의 도통이 일어나면 셀 커패시턴스와 비트라인의 기생커패시턴스 사이에 전하 재분배가 일어나 V_{BL} 이 변하게 된다.

셀의 데이터가 1이 저장되어 있다면 C에 저장된 전하가 Cbitline으로 이동해 V_{BL} 이 증가하고 0이 저장되어 있다면 Cbitline에 저장된 전하가 C으로 이동해 V_{BL} 이 감소한다. 이러면 V_{BL} 을 게이트로 이용하여

Reading을 할 수 있다.