

1. IC 칩 크기가 올라갈 때, MOSFET의 intrinsic channel length modulation 으로 바라볼 수 있는 voltage gain 이 저하되기 한 가지 이유 MOSFET 설계 시, Scaling rule 을 따르는 것이 바람직함을 증명해보시오.

Output conductance 는 이상적으로는 0 이 되는 것이, 바람직하다. Maximum Voltage Gain

$$= \frac{g_{m \text{ sat}}}{g_{ds}} \quad \text{이기에 따를 수 있다.}$$

$$g_{ds} \equiv \frac{dI_{ds \text{ sat}}}{dV_{ds}} \quad \text{으로 정의가 되는 데}$$

$$\text{이것을 } \frac{dI_{ds \text{ sat}}}{dV_t} \frac{dV_t}{dV_{ds}} \quad \text{으로 분리시켜 볼 수 있고}$$

$$I_{ds} \propto V_{gs} - V_t \quad \text{이 되게 하므로}$$

$$\frac{dI_{ds \text{ sat}}}{dV_t} = - \frac{dI_{ds \text{ sat}}}{dV_{gs}} \quad \text{일 것이다.} \quad \frac{dI_{ds \text{ sat}}}{dV_{gs}} = g_m$$

이 된다.

$$V_t = V_{t0} - (V_{ds} + 0.4) e^{-\frac{L}{\lambda d}} \quad \text{이므로}$$

$$\frac{dV_t}{dV_{ds}} = -e^{-\frac{L}{\lambda d}} \quad \text{일 것이다.}$$

$$\therefore g_{ds} = \frac{dI_{ds \text{ sat}}}{dV_t} \cdot \frac{dV_t}{dV_{ds}} \quad \text{이 된다}$$

$$g_{ds} = g_{m \text{ sat}} \times e^{-\frac{L}{\lambda d}} \quad \text{이므로}$$

$$\text{Intrinsic voltage gain} = \frac{g_{m \text{ sat}}}{g_{ds}} = e^{\frac{L}{\lambda d}}$$

이 된다.

L 이 작아지면  $\lambda d$  도 작아져야만

바람직한 voltage gain 을 얻을 수 있다.

$$\text{channel length modulation 으로 바라볼 때에도.} \quad I_{ds \text{ sat}} = \frac{W}{2mL} \mu_n C_{ox} (V_{gs} - V_t)^2 \left(1 + \frac{\lambda L}{L}\right)$$

$$\text{이므로 } g_{ds} = \frac{dI_{ds \text{ sat}}}{dV_{ds}} = I_{ds \text{ sat}} \cdot \frac{\partial \lambda L}{\partial V_{ds}}$$

$$\approx \frac{\lambda d}{L} \cdot \frac{I_{ds \text{ sat}}}{V_{ds} - V_{ds \text{ sat}}} \quad \text{을 볼 수 있다.}$$

Channel Length (수평방향 dimension)

대비 Small  $\lambda d$  (수직방향 dimension) 을

중심으로 생각해 만들어 주어야  $g_{ds}$  를 0 이 가까이 만들 수 있다.