

1. Short-channel MOSFET에서 high k dielectric oxide 층의 두께도 같이 스케일링해서 줄여나
을 썼을 때 장점과 함께 이제 유이사항도 늘어났다. 단, Uniform body doping과 비모
의 보시오.

high-k dielectric technology를 적용시
실제 두께가 비례 t_{ox} 가 더 작게 느껴진다.

즉 두께를 두껍더라도 얇은 두께일 때와 같은
결과를 얻을 수 있다.

하지만 유전율이 크면 화학적 반응이 실리콘
Substrate와 일어나서 불순물이 존재하기 쉽게
된다.

Si-SiO₂ 시스템이 비례 surface mobility도
감소하고 oxide charge가 더 많아져 문턱전압
의 shift를 유발한다.

이를 또 해결하려면 게이트 끝변에 k가 낮은
SiO₂를 적입해야 한다.

2. Long-channel MOSFET에서 또는 short
-channel MOSFET에서 기판으로 steep
retrograde doping된 기판을 썼을 때 가전
수 있는 장점을 논하시오.

W_{dep} 를 줄이기 위한 방법 중 하나가
steep retrograde doping을 하는 것이다.

표면에는 light doping layer를 깔고
내부에는 very heavy doping을 하는 것이다.

이로 인해 트랜지스터 사이즈도 더 줄일 수 있고
cost 감소, impurity scattering 감소가 가능하다.

수식에서 Steep retrograde doping을 하려
라도 Depletion Width를 줄이면

oxide 층의 두께도 같이 스케일링해서 줄여나
Uniform body doping과 비모
시 Uniform은 분리가 고가 일러한 steep
retrograde는 분리가 고가 일러한. 같은 W_{dep}
유리하기 위해 W_{dep} 를 1/2로 줄일 수 있다.

inversion layer에서 이론화된 impurity/
scattering이 감소하고 surface mobility
가 커질 수 있는 장점이 있다.

3. Junction depth를 줄이기 위해 metal source/
Drain으로 소과 구조를 가져갈 때에 비례되는
장점과 유이사항을 논하시오.

Schottky source/drain MOSFET
은 shallow junction을 가져올 수 있고

높은 각각 저항을 가져올 수 있다
C N⁺나 P⁺ Si보다 10배 큰 conductivity
를 silicide가 가짐!

Parasitic resistance의 증가를 줄이는 것이
매우 중요하다.

$V_{gs}=0$ 일 때는 에너지 밴드 다이어그램이 일러한 MOSFET
과 비슷하지만 on state에서는 에너지 배리어
 ϕ_B 가. 임박한 전류 흐름을 만든다.

문제점으로는 ϕ_B 가 너무 크면 일러한 MOSFET
보다 I_{on} 가 낮아질 수 있다.

따라서 적정한 수준을 Schottky barrier를
만들어야 한다.

Schottky barrier의 두께를 줄이기 위해
substrate doping density를 커야 한다.

ϕ_B 가 너무 작으면 off current가 증가한
우려가 있다.

\Rightarrow off current를 줄이기 위해 metal source/drain
을 썼는데 off current 커질 수도 있다. ϕ_B 도 중요!