

Курсовая работа по дисциплине схемотехника. Тема курсовой работы: универсальный 10-ти разрядный регистр сдвига. Выполнил студент группы ИУК2-61Б Артем Сарафанов. Руководитель курсовой работы Максимов А.В.

СОДЕРЖАНИЕ

Введение.....	4
1. Исследовательская часть.....	5
1.1. Анализ функциональных особенностей разрабатываемого устройства.	5
1.2. Анализ методов проектирования существующих аналогов.	10
2. Конструкторская часть	18
2.1. Разработка структурной схемы устройства.	18
2.2. Разработка принципиальной схемы устройства.	20
3. Технологическая часть. Тестирование разработанного узла.	24
3.1. Объект испытаний.	24
3.2. Цель испытаний.....	24
3.3. Общие положения.....	24
3.4. Объем испытаний.....	24
3.5. Материальное обеспечение испытаний.	25
Заключение.....	26
Список используемых источников.....	27

Введение.

Целью данной курсовой работы является разработка универсального 10-ти разрядного регистра сдвига и его функциональной модели.

Для достижения цели будет проведен анализ функциональных особенностей регистра сдвига, сформулированы требования к его функционалу и проанализированы существующие прототипы устройств.

В конструкторской части работы будет произведен расчет параметров регистра сдвига и составлена принципиальная схема устройства.

В технологической части будет разработана программа для функционирования устройства. Курсовая работа имеет практическое значение, поскольку создание универсального 10-ти разрядного регистра сдвига может быть полезно при проектировании различных электронных устройств.

1. Исследовательская часть.

1.1. Анализ функциональных особенностей разрабатываемого устройства.

В соответствии с техническим заданием предполагается, что устройство будет частью вычислительной системы. Соответственно, устройство будет находиться в блоке с другими вычислительными платами, подключение будет производиться по общей шине.

Исходя из написанного выше, возможные действия оператора над устройством сводятся к подключению или отключению устройства путем физического включения модуля в разъем.

Разрабатываемое устройство используется для записи, хранения и считывания n -разрядных двоичных данных и выполнения других операций над ними. Регистр представляет собой упорядоченный набор триггеров, обычно D-триггеров, число которых соответствует числу разрядов в слове. По техническому заданию, разрядность регистра – 10. Соответственно, количество триггеров в разрабатываемом устройстве – 10.

Ниже представлен перечень операций, которые будет выполнять разрабатываемое устройство:

- Параллельная запись информации - возможность записи данных одновременно в несколько ячеек памяти. Данные записываются одновременно на все места, и в результате получается, что информация записана параллельно.
- Последовательная запись информации - возможность записи данных последовательно в ячейки памяти. Данные записываются последовательно, то есть каждый следующий бит записывается после предыдущего.
- Хранение информации - способность хранения данных в ячейках памяти. Данные сохраняются в памяти до тех пор, пока не будет произведена операция сброса или перезаписи.

- Сдвиг слова влево и вправо на n разрядов с выбором режима сдвига (модифицированный и немодифицированный сдвиг) - возможность смещения битов данных на заданное количество разрядов влево или вправо. Режимы сдвига могут быть модифицированным, когда новый бит заполняется 1, или немодифицированным, когда биты сдвигаются между собой без добавления новых бит.

- Чтение в прямом и обратном коде параллельно - возможность чтения данных из памяти одновременно из нескольких ячеек. При этом данные могут быть представлены в прямом или обратном коде.

- Чтение в прямом и обратном коде последовательно - возможность последовательного чтения данных из памяти, при этом данные могут быть представлены в прямом или обратном коде.

Рассмотрим подробно операцию сдвига.

Существует 2 подхода для выполнения операции сдвига:

1. Сдвиг на n разрядов за n тактов
2. Сдвиг на n разрядов за 1 такт

Проектирование регистра, который выполняет операцию сдвига за n тактов, где n – количество разрядов, на которое необходимо произвести сдвиг, имеет ряд преимуществ. Данный подход является более простым и дешевым. В то же время основным недостатком является медленная работа.

С другой стороны, регистр, который сдвигает за 1 такт обеспечивает более быструю передачу данных, так как каждый бит сдвигается на новую позицию в одном такте. Однако этот регистр имеет и недостатки – сложность при проектировании и большая стоимость, по сравнению с регистром, выполняющим сдвиг за n тактов.

В связи с вышесказанным, выбираем проектировать регистр, который выполняет операцию сдвига за 1 такт. Этот выбор обусловлен тем, что в наше время большинство цифровых схем должны работать с максимально

возможной скоростью, а задержка в n тактов может привести к снижению производительности и ухудшению функциональности устройства.

Рассмотрим пример:

Для начала определимся с направлением сдвига. Допустим, мы хотим сдвинуть данные вправо на 3 разряда. В этом случае, первые 3 бита будут отброшены, а новые 3 бита будут заполнены нулями или единицами в зависимости от сигнала SMOD. Данные в оставшихся 7 битах сдвинутся вправо на 3 позиции.

Предположим, что у нас есть регистр на 10 разрядов со значением 1011010110. Чтобы выполнить логический сдвиг вправо на 3 позиции, мы должны выполнить следующие действия:

1. Сохранить значения первых трех битов (от старшего к младшему).
2. Заполнить первые три бита регистра нулями или единицами в зависимости от сигнала SMOD.
3. Сдвинуть оставшиеся 7 битов вправо на 3 позиции.
4. Результатом этой операции будет значение 0001011010, хранящееся в регистре при значении сигнала SMOD 0 и 1111011010 при значении сигнала SMOD 1.

По сути, 1, 2, 3 пункты алгоритма выполняются одновременно. В момент передачи сигнала на мультиплексор, на триггер подается разрешающий сигнал, соответственно, мы подаем данные с триггера и в то же время заносим в него новое значение, и так для всех $10-n$ триггеров, где n - число сдвига. В старшие n триггеров будет записан 0 или 1 в зависимости от того, что подано на управляющий сигнал, который отвечает за решим сдвига SMOD.

Таким образом, сдвиг в регистре позволяет перемещать данные на определенное количество позиций вправо или влево, заполняя новые позиции нулями.

Таким же образом происходит сдвиг влево.

Для разработки внутренней составляющей устройства сначала необходимо понять, какой интерфейс оно должно реализовывать.

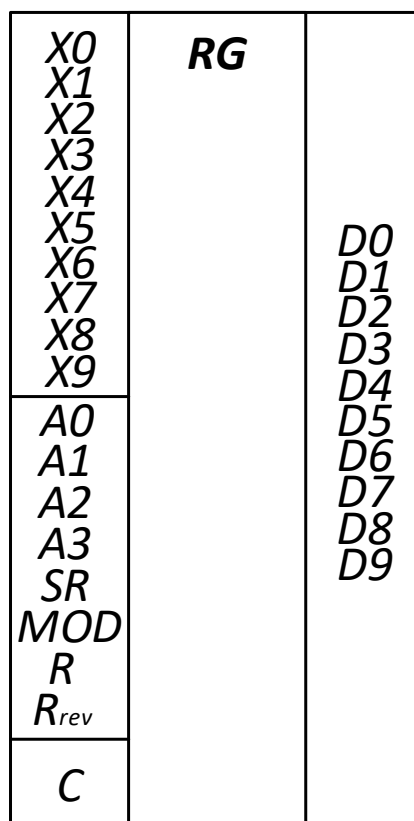


Рисунок 1 – Регистр сдвига на 10.

Входы *X0-X9* – информационные входы. Входы *A0-A3* – входы, отвечающие за то, на сколько разрядов будет производиться сдвиг. Если при этом на вход *SR* подан 0, сдвиг производится влево, а если 1 – сдвиг производится вправо. Вход *MOD* отвечает за то, что будет записано в битах, порядковый номер которых больше *n* при сдвиге больше чем на *n* разрядов, при том, что нумерация битов начинается со стороны, противоположной направлению сдвига и начинается с нуля. Вход *R* – вход, разрешающий чтение. При подаче 1 на вход *R_{rev}* чтение происходит в обратном коде. Операция записи и сдвига происходит при подаче синхросигнала *C*.

Исходя из вышеперечисленного для подключения устройства требуется 21 контакт, 10 информационных входов/выходов, 9 входов, управляющих работой устройства, а также, контакты, осуществляющие питание и заземление устройства. Соответственно, для подключения устройства требуется шина, разрядностью не меньше 21. Подробнее это будет

рассмотрено в ходе выполнения курсовой работы.

Подключение устройства с 21 контактами можно выполнить через USB или PCI шину. Рассмотрим каждый из вариантов подключения и сделаем сравнительную таблицу, чтобы выбрать наиболее подходящий вариант для нашей курсовой работы.

USB шина:

Простота подключения к компьютеру без необходимости установки дополнительных драйверов.

Ограниченное количество передаваемых данных (скорость передачи данных для USB 2.0 составляет до 480 Мбит/с).

Необходимость использования конвертеров для преобразования сигналов с 23 контактов нашего устройства в формат USB.

PCI шина:

Высокая скорость передачи данных (скорость передачи данных для PCI Express 3.0 составляет до 8 Гбит/с).

Большой объем передаваемых данных.

Сложность подключения, требующая наличия свободных слотов на материнской плате компьютера.[2]

Таблица 1.

Характеристика	PCI	USB
Скорость	До 133 МБ/сек	До 10 ГБ/сек
Количество устройств	До 256	До 127
Количество контактов	От 32 до 124	От 4 до 24
Затраты на производство	Дороже	Дешевле
Задержка	Низкая	Высокая
Пропускная способность	Широкая	Узкая
Распространенность	Широко используется	Широко используется
Гибкость	Гибкий	Ограниченная
Применение	Для стационарных ПК	Для переносных устройств

Таким образом, исходя из таблицы 1, для курсовой работы лучшим вариантом подключения является PCI шина, так как она позволяет передавать больший объем данных и имеет более высокую скорость передачи, что особенно важно при работе с регистром данных. Кроме того, использование PCI шины позволяет избежать необходимости преобразования сигналов с нашего устройства в формат USB, что упрощает подключение и уменьшает вероятность ошибок при передаче данных.[3]

1.2. Анализ методов проектирования существующих аналогов.

Анализ методов проектирования существующих аналогов является важным этапом в разработке нового устройства или системы. Это помогает определить преимущества и недостатки различных подходов и выбрать наиболее эффективный метод для конкретного проекта.

Существует множество методов проектирования аналогов. Рассмотрим 2 категории методов:

1. Методы, основанные на использовании дискретных компонентов. Это стандартный подход, который используется в электронике на протяжении многих лет. Этот метод позволяет получить высокую точность и контроль над процессом проектирования, но требует большого количества компонентов и может быть неэффективен с точки зрения затрат. В данном случае, под дискретными компонентами понимаются диоды, транзисторы, конденсаторы, резисторы. Эти компоненты могут быть подключены в различные комбинации, чтобы создавать логические вентили, триггеры и другие цифровые устройства.

Преимущества:

- Доступность компонентов на рынке и возможность их замены;
- Более высокий уровень контроля над процессом проектирования;

- Более гибкий подход к реализации сложных цифровых устройств.

Недостатки:

- Трудоемкость изготовления и монтажа устройств;
- Большой размер и сложность схем;
- Сложность отладки.

2. Методы, основанные на использовании микросхем. Этот подход стал популярным в последние десятилетия, благодаря быстрому развитию микроэлектроники. Микросхемы позволяют уменьшить количество компонентов и снизить стоимость производства, но требуют высокой квалификации специалистов для их проектирования и обеспечения надежной работы.

В данной курсовой работе для разработки схемы универсального регистра мы будем использовать подход, с использованием методов проектирования, основанном на использовании микросхем, поскольку данный подход является менее трудоемким и более надежным, а также нет необходимости в гибкости, которую предоставляет подход с использованием дискретных элементов.

Рассмотрим варианты построения триггера с использованием методов проектирования, основанном на использовании микросхем:

Регистр на D триггерах:

Регистры на триггерах D-типа являются одним из наиболее распространенных видов цифровых регистров. Они используются для хранения и обработки цифровых данных в различных электронных устройствах, включая компьютеры, микроконтроллеры, микросхемы управления и другие схемы.

Каждый триггер D-типа может хранить 1 бит информации, которая может быть 0 или 1. Таким образом, если мы используем n триггеров D-типа, мы можем создать регистр, который может хранить n -битное двоичное число. Данные на вход регистра поступают параллельно на входы всех триггеров, что

означает, что мы можем одновременно записать все n бит информации в регистр.

Однако, для того чтобы записать данные в регистр, необходимо использовать тактовый сигнал. Этот сигнал позволяет синхронизировать операцию записи данных в регистр. Когда на вход регистра подается тактовый сигнал, данные одновременно переносятся во все триггеры, и регистр начинает хранить новые данные. Таким образом, мы можем записать данные в регистр параллельно, что позволяет существенно ускорить процесс записи.

Разрядность проектируемого регистра может быть любой и может зависеть от конкретной задачи, которую нужно решить. Например, для хранения адреса в памяти компьютера может использоваться 16-битный регистр, а для хранения состояния устройства управления может использоваться 8-битный регистр.

Помимо этого, существуют различные функции, которые можно реализовать с помощью регистров на триггерах D-типа. Например, можно использовать последовательную и параллельную запись, сдвиг на n тактов за 1 разряд, асинхронный и синхронный сброс, управление тактовым сигналом, проверка четности и другие функции. Это позволяет создавать более сложные цифровые устройства с большим числом возможностей и функций.

Регистр на микросхеме 74НС595:

Возможна реализация регистра на микросхеме 74НС595, которая содержит 8 триггеров сдвига на одной микросхеме. Данные на вход регистра подаются последовательно на вход триггера сдвига, и затем, используя сигнал тактирования, данные передаются последовательно от одного триггера к другому, пока не заполнится весь регистр. Затем данные можно параллельно считать из всех триггеров. Этот регистр можно подключать к микроконтроллеру или другому устройству через интерфейс PCI. Поскольку в данной работе необходимо спроектировать регистр, который позволяет производить операцию записи как последовательно, так и параллельно, данное решение нам не подходит.

Регистры на микросхеме 74НС595, как упоминалось ранее, позволяют хранить 8 бит данных и использовать их для последующей передачи. Это позволяет использовать данную микросхему для управления множеством устройств, таких как светодиодные матрицы или семисегментные дисплеи. Однако, если требуется производить операцию записи как последовательно, так и параллельно, то необходимо использовать другие типы регистров, например, регистры сдвига на основе триггеров D-типа, как уже упоминалось.

Для регистров сдвига на основе триггеров D-типа также существуют микросхемы, которые содержат несколько триггеров на одной микросхеме, например, 74НС165, которая содержит 8 триггеров сдвига. Эти микросхемы могут использоваться для параллельного чтения данных из внешних устройств, таких как кнопки или датчики.

Таким образом, выбор конкретного типа регистра зависит от требований проекта, таких как разрядность, скорость операций записи и чтения, а также возможности выполнения операций параллельной и последовательной записи и чтения данных.

Регистр на микросхеме 74НС164:

Возможна реализация регистра на микросхеме 74НС164, которая содержит 8 параллельных входов и 8 последовательных выходов. Данные на вход регистра поступают параллельно на входы микросхемы, и затем, используя сигнал тактирования, данные передаются последовательно на выходы микросхемы. Затем данные можно считать последовательно через выходы микросхемы. Этот регистр также может быть подключен к микроконтроллеру или другому устройству через интерфейс PCI. По аналогии с предыдущим решением, мы отказываемся от проектирования регистра на микросхеме 74НС164, поскольку на ней невозможно построить регистр, который будет удовлетворять требованиям технического задания.

Исходя из таблицы 2, можно сделать вывод о том, что регистр на триггерах D-типа является более эффективным решением в данном случае, поскольку обеспечивает сдвиг на n разрядов за 1 такт и является более

дешевым в использовании. Для удовлетворения всех требований технического задания построение регистра на триггерах D-типа будет идеальным вариантом.

Таблица 2.

Характеристики	Регистр на триггерах D-типа	Регистр на микросхеме 74НС595	Регистр на микросхеме 74НС164
Скорость сдвига	Сдвиг на n разрядов за 1 такт	Сдвиг на 1 разряд за 1 такт	Сдвиг на 1 разряд за 1 такт
Стоимость	Дешевле, поскольку используются только триггеры	Дороже, поскольку требуются дополнительные микросхемы для расширения количества выходов	Дешевле, поскольку используется меньше компонентов
Расширяемость	Сложнее расширить до большего числа разрядов	Просто расширяем до большего числа выходов с помощью каскадного подключения	Просто расширяем до большего числа выходов с помощью каскадного подключения

Таким образом, дальнейшее проектирование устройства будет строиться на следующей элементной базе:

- D-триггеры
- Схемы И
- Схемы ИЛИ
- Мультиплексоры

В соответствии с выше сказанным, для реализации схемы сдвига на 10 разрядов с использованием микросхем триггеров, мультиплексоров, схем И, мы можем использовать следующий подход:

1. Создание каскада триггеров для хранения данных. Для хранения данных нам нужен каскад из 10 триггеров, каждый из которых хранит значение соответствующего бита нашего регистра.
2. Использование мультиплексоров для передачи данных от одного триггера к другому или для записи данных с шины. Для этого мы будем использовать мультиплексор, который выберет значение с

нужного триггера или шины в зависимости от входного сигнала управляющего устройства.

3. Чтение данных в прямом и обратном коде, будет представлено логикой, построенной на схемах И и ИЛИ.

1.3. Анализ особенностей применения выбранной элементной базы.

Выбранная элементная база включает в себя D-триггеры, схемы И и мультиплексоры. Рассмотрим особенности применения каждого из этих элементов.

D-триггеры — это элементы, которые позволяют запоминать состояние входного сигнала на момент фронта тактового сигнала. Эти элементы широко используются в цифровых схемах для создания регистров, счетчиков, и других устройств

D-триггеры являются одними из наиболее распространенных элементов цифровой логики и широко используются для построения регистров и других устройств памяти. Они имеют два входа: вход данных и тактовый вход. Когда на тактовый вход поступает сигнал, значение на входе данных копируется в триггер и сохраняется до следующего тактового сигнала. D-триггеры обычно используются для хранения одного бита информации. Для построения регистра на 10 разрядов необходимо 10 таких триггеров. Регистр на D-триггерах может быть использован для хранения двоичных чисел, состоящих из n бит. Регистры также могут использоваться для хранения состояний устройств, а также для реализации сдвиговых регистров и других устройств, которые требуют хранения и переноса данных. D-триггеры отличаются высокой устойчивостью к помехам и шумам, что делает их надежными и удобными для использования в различных приложениях. Они также обладают высокой скоростью работы и малым энергопотреблением, что позволяет использовать их в системах с ограниченной мощностью и высокой производительности.

Схема ИЛИ (OR) является одной из основных логических схем и используется в цифровых схемах для выполнения операции логического ИЛИ

над двумя или более входными сигналами. Схема ИЛИ имеет два входа и один выход. Если хотя бы один из входных сигналов равен 1, то на выходе будет выдано логическое значение 1, в противном случае на выходе будет 0. Схема ИЛИ может быть реализована с использованием диодов или транзисторов, а также в виде интегральной микросхемы. В цифровых схемах схема ИЛИ может использоваться для объединения нескольких сигналов или для выбора одного из нескольких входных сигналов в зависимости от значения других сигналов. Например, если на входы схемы ИЛИ подать два сигнала А и В, то на выходе будет логическая функция $A \text{ OR } B$. Если оба входных сигнала равны 0, то на выходе будет 0, если только один из них равен 1, то на выходе будет 1, и только если оба входных сигнала равны 1, то на выходе также будет 1. Схема ИЛИ может использоваться вместе с другими логическими схемами, такими как схема И (AND) и схема НЕ (NOT), для создания более сложных цифровых схем. Кроме того, она может использоваться для решения различных задач, таких как отбор сигналов, управление переключателями, обработка цифровых сигналов и других.

Схемы И, также известные как элементы И, представляют собой логические элементы, которые позволяют создавать логическую функцию И. Они используются для выполнения логических операций в цифровых схемах, таких как проверка условий, сравнение значений, выборочная фильтрация и т.д. Схемы И имеют высокую скорость работы и эффективность использования. Они могут быть построены на различных технологиях, включая транзисторы, диоды, релейные контакты и т.д. Одним из примеров использования схем И является их использование в логических элементах, таких как инверторы, которые используются для создания логической функции НЕ. Кроме того, схемы И могут быть использованы для синхронизации данных в цифровых схемах, таких как регистры сдвига и счетчики. В этих схемах схемы И обеспечивают управление тактовыми импульсами и синхронизацию переноса данных между регистрами. В целом, схемы И являются одними из наиболее важных и широко используемых

элементов в цифровых схемах. Они обеспечивают высокую скорость и надежность работы, что делает их идеальным выбором для выполнения логических операций в цифровых устройствах.[1]

Мультиплексоры — это одни из наиболее распространенных элементов цифровых схем. Они могут быть использованы для выбора одного из нескольких источников данных и переключения на выход соответствующего сигнала. Мультиплексоры также могут использоваться для комбинирования нескольких входных сигналов в один выходной сигнал. Одна из основных причин использования мультиплексоров — это экономия на количестве управляющих линий. Например, для выбора одного из восьми источников данных потребуется всего 3 управляющих линии. Мультиплексоры могут иметь различное количество входов и выходов, от двух до нескольких десятков. Они могут также быть управляемыми или неуправляемыми. Управляемые мультиплексоры могут иметь дополнительный вход, который позволяет управлять выбором источника данных, в то время как неуправляемые мультиплексоры выбирают источник данных автоматически в соответствии с входными данными. Мультиплексоры широко используются в различных устройствах и системах, таких как сетевые коммутаторы, цифровые системы обработки сигналов, микроконтроллеры и другие устройства. Они обладают высокой эффективностью использования и надежностью работы, что делает их одними из наиболее важных элементов цифровых схем.

Таким образом, выбранная элементная база, включающая D-триггеры, схемы И, ИЛИ и мультиплексоры, имеет высокую надежность, эффективность использования и скорость работы, что делает ее подходящей для широкого спектра цифровых схем.

2. Конструкторская часть

2.1. Разработка структурной схемы устройства.

Структурная схема устройства будет реализована с использованием логических элементов определенных в п. 1.3. Каждый блок будет реализован с помощью соответствующих логических элементов и будет тесно взаимодействовать с другими блоками в рамках устройства.

Для реализации ввода-вывода мы будем использовать контроллер PCI, который будет подключен к регистру через интерфейс передачи данных. Контроллер PCI будет обеспечивать передачу данных между устройством и компьютером по шине PCI.

Для обеспечения правильной работы интерфейса передачи данных по шине PCI, мы также должны предусмотреть сигналы управления передачей данных.

Сигнал выбора операции подается на вход шины для определения типа операции. После этого, в зависимости от операции, будет определена логика последующих действий.

1. Если подан сигнал записи (0000 на входы A0-A3 и синхросигнал) осуществляется запись информации с входов X1-X10.
2. Если подан иной сигнал на входы A0-A3 и синхросигнал, осуществляется сигнал сдвига. Количество разрядов, на которое осуществляется сдвиг кодируется сигналами с этих входов. Направление сдвига определяется сигналом SR. Сигнал MOD определяет информацию, которая будет записана на место пустых разрядов при сдвиге. Данная логика включает в себя логику последовательной записи информации. Для того, чтобы последовательно записать информацию необходимо произвести сдвиг вправо с записью в самую левую ячейку информации. Это осуществляется путем подачи сигнала 0001 на входы A0-A3, сигнала SR,

равным единице и той информации, какую мы хотим записать в качестве сигнала *MOD*.

На основе данной схемы будет подобрана элементная база устройства, составлена принципиальная схема. Схема электрическая структурная представлена в приложении 1.

2.2. Разработка принципиальной схемы устройства.

Для построения принципиальной схемы устройства необходимо выбрать конкретные интегральные схемы.

Для реализации логики хранения информации была выбрана интегральная схема 74LVC1G79GW (Рисунок 2). 74LVC1G79GW - это однобитный двухэлементный D-тип триггер с прозрачным входом данных производства компании NXP Semiconductors. Этот триггер имеет широкий диапазон рабочего напряжения и может работать от 1,65 В до 5,5 В. Он также имеет низкий уровень потребления энергии и может быть использован в мобильных устройствах и других приложениях, где энергопотребление является важным фактором.

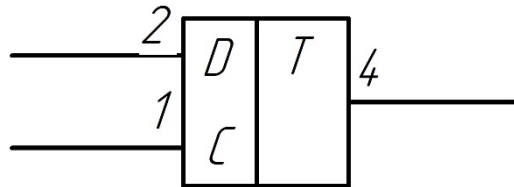


Рисунок 2 – Триггер 74LVC1G79GW

Для реализации логики чтения в прямом и обратном коде были использованы схемы:

1. Схема 4х2И – КР1561ЛИ2
2. Схема 4х2ИЛИ – ЭКФ1554ЛЛ1
3. Схема 6хНЕ – К555ТЛ2[4]

Для реализации логики сдвига и записи информации с шины были использованы схемы мультиплексоров 1х8:1 74НС4051D и 2х4:1 КР1541564КП2. Для построения схемы сдвига на 10 разрядов в обе стороны необходим мультиплексор 21:1 (10 разрядов вправо, 10 разрядов влево и режим записи при подаче на адресные входы 0000). Поскольку для каждого триггера входы мультиплексора определяются индивидуально, в чертеже будет использоваться схема мультиплексора, построенная на 4 мультиплексорах 8:1 и 1 мультиплексоре 4:1. В конечном итоге, схема будет упрощена, за счет того, что на все входы некоторых мультиплексоров будет подаваться значение входа *MOD*, но в целях упрощения проектирования и

экономии ресурсов на проектировании схемы собственного мультиплексора 21:1 будет использоваться мультиплексор 32:1, состоящий из нескольких мультиплексоров. Рассмотрим для примера схему мультиплексора 16:1 построенную на 5 мультиплексорах 4:1 (Рисунок 3).

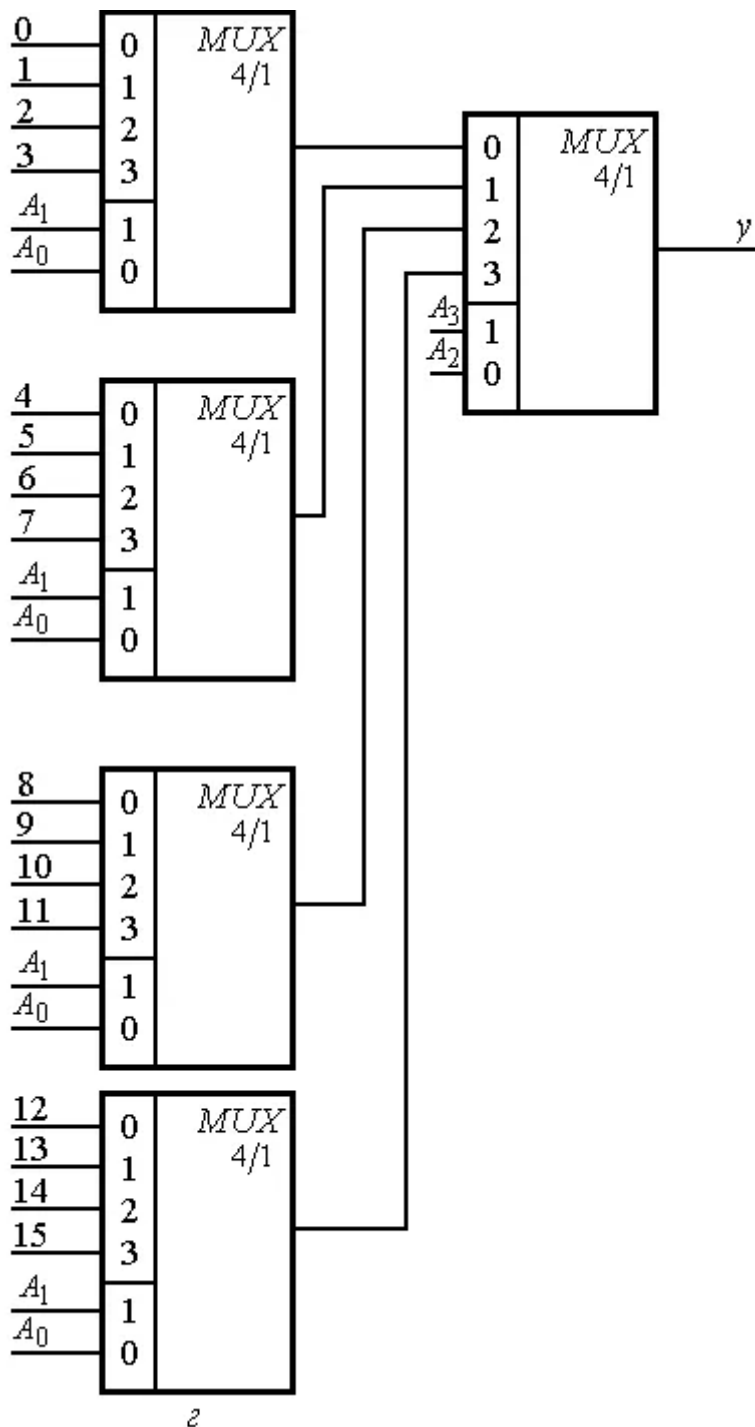


Рисунок 3 – Схема мультиплексора 16:1

Таким образом, на представленном рисунке старшими адресными разрядами выступают входы $A3$ и $A2$, а младшими адресными разрядами выступают входы $A1$ и $A0$.

В нашем случае на мультиплексор подаются сигналы $A0-A3$ и сигнал SR , отвечающий за направление сдвига. Рассмотрим мультиплексор, выход которого идет на вход первого триггера (Таблица 3).

Таблица 3.

SR	A0-A3	Информационные входы
0	0000	Сигнал с шины
0	0001	Сигнал с T2
0	0010	Сигнал с T3
0
0	1001	Сигнал с T10
0	1010	MOD
0	...	
0	1111	MOD
1	0000	Сигнал с шины
1	0001	MOD
1	0010	MOD
1	MOD
1	1111	MOD

Таким образом, для первого мультиплексора необходимо 3 схемы мультиплексора 8:1 и 1 схема мультиплексора 4:1. В качестве информационных входов мультиплексора 4:1 выступают выходы мультиплексоров 8:1 на первые 3 входа и сигнал MOD на 4 вход. В качестве адресных входов мультиплексоров 8:1 выступают сигналы $A2-A0$ (старший разряд $A2$), а в качестве адресных входов мультиплексора 4:1 выступают сигналы $A3$ и SR . SR – сигнал, отвечающий за направление сдвига (0 – сдвиг влево, 1 – сдвиг вправо).

Исходя из таблицы видно, что при сдвиге влево, когда код, записанный входами $A0-A3$ достигает значения 1010, что представляет собой число 10 в десятичной системе счисления, в триггер запишется значение входа MOD . Действительно, при сдвиге 10-разрядного слова на 10 мы не можем записать

информацию из 11 триггера, поскольку разрядность схемы 10. Соответственно, запись происходит исходя из сигнала *MOD*.

Таким образом будет осуществляться запись и сдвиг в нашем регистре.

Стоит отметить, что все операции, реализуемые схемой, осуществляются в один такт. Следовательно, нет необходимости в представлении временных диаграмм функционирования схемы.

Схема электрическая принципиальная представлена в приложении 2.

3. Технологическая часть. Тестирование разработанного узла.

3.1. Объект испытаний.

Объектом испытаний является устройство, реализующего универсальный 10-ти разрядный регистр сдвига. Испытательная система должна состоять из тестовой платы с разъемом PCIx32, подключенной к персональному компьютеру. Также необходимо присутствие специализированного ПО на ПК, интерпретирующего сигналы от тестируемого устройства.

3.2. Цель испытаний.

Целью испытаний является тестовая проверка работоспособности устройств и корректности вычислений, проводимых на нем.

3.3. Общие положения.

Руководящим документом для проведения испытаний является ГОСТ Р 55744-2013 «ПЛАТЫ ПЕЧАТНЫЕ [5]. Методы испытаний физических параметров».

Местом для проведения испытаний может являться любое специально оборудованное место, соответствующее условиям испытаний, указанным в п.3.1. Продолжительность испытаний ограничивается достаточным количеством циклов проверки работоспособности устройства и определяется испытующим.

3.4. Объем испытаний.

В рамках испытаний проводится проверка выполняемых устройством функций – применение функции сдвиг влево на n разрядов, сдвиг вправо на n разрядов, запись данных с шины. Проверка имеет следующие этапы:

- Подача питания на устройство
- Подача входных значений на устройство
- Принятие результата применения функции

- Проверка корректности результата

При испытаниях необходимо применять меры электробезопасности, установленные СанПиН 2.2.2/2.4.1340-03 «Гигиенические требования к персональным электронно-вычислительным машинам и организации работы».[6]

Дополнительные требования к персоналу при испытаниях не предъявляются. Условием допуска к испытаниям является изучение графической части пояснительной записки к устройству.

3.5. Материальное обеспечение испытаний.

Для проведения испытаний необходимо следующее материальное обеспечение:

- Персональный компьютер, имеющий специализированное ПО для работы с устройством
- Плата с разъемом PCIx32 в составе или отдельно от ПК

Заключение.

В данной курсовой работе была произведена разработка устройства, реализующего универсальный 10-ти разрядный регистр сдвига. Для достижения данной цели решены следующие задачи: проанализированы функциональные особенности разрабатываемого устройства – алгоритм работы, действия оператора; определена элементная база устройства; составлена принципиальная, структурная схемы устройства.

В исследовательской части проведен анализ функциональных особенностей устройства, на его основе составлены требования к элементной базе и к итоговому его функционалу. Проведен анализ существующих аналогов.

В конструкторской части составлены логические функции работы устройства. На основе данных функций выбрана компонентная база устройства, составлены структурная и принципиальная схемы.

Список используемых источников.

1. Оператор логического "И"[Электронный ресурс] URL: <https://docs.microsoft.com/ru-ru/cpp/cpp/logical-and-operator-amp-amp?view=msvc-170> (дата обращения: 26.04.2023).
2. Основные шины компьютера: электрон. журн. "Losst"[Электронный ресурс] URL: <https://losst.ru/osnovnye-shiny-kompyutera#PCI-Express> (дата обращения: 26.04.2023).
3. Распиновка PCI Express 1x, 4x, 8x, 16x разъёмов: электрон. журн. "Две схемы" [Электронный ресурс] URL: https://2shemi.ru/raspinovka-pci-express-1x-4x-8x-16x-razyomov/#_PCI-Express_1x (дата обращения: 26.04.2023).
4. Шесть логических элементов НЕ с буферным выходом [Электронный ресурс] URL: <http://radio-hobby.org/uploads/datasheets/k/k561ln2.pdf> (дата обращения: 26.04.2023).
5. ГОСТ Р 55744-2013 «ПЛАТЫ ПЕЧАТНЫЕ [Электронный ресурс] URL: <https://docs.cntd.ru/document/1200108789> (дата обращения: 26.04.2023).
6. ПОСТАНОВЛЕНИЕ от 13 июня 2003 года* N 118 «О введении в действие санитарно-эпидемиологических правил и нормативов СанПиН 2.2.2/2.4.1340-03» [Электронный ресурс] URL: <https://docs.cntd.ru/document/901865498> (дата обращения: 26.04.2023).