

1 研究目的、研究方法など

本研究計画調書は「中区分」の審査区分で審査される。記述に当たっては、「科学研究費助成事業における審査及び評価に関する規程」（公募要領参照）を参考にすること。

本研究の目的と方法などについて、6 頁以内で記述すること。

冒頭にその概要を簡潔にまとめて記述し、本文には、(1) 本研究の学術的背景、研究課題の核心をなす学術的「問い」、(2) 本研究の目的及び学術的独自性と創造性、(3) 本研究の着想に至った経緯や、関連する国内外の研究動向と本研究の位置づけ、(4) 本研究で何をどのように、どこまで明らかにしようとするのか、(5) 本研究の目的を達成するための準備状況、について具体的かつ明確に記述すること。

本研究を研究分担者とともに行う場合は、研究代表者、研究分担者の具体的な役割を記述すること。

（概要）

現在の量子コンピュータは、ハードウェア由来のさまざまなノイズによるエラーを訂正できない過渡期の計算機である。量子コンピュータを実用的な問題に活用するためには、計算途中で随時エラーを検知し訂正を行う、**誤り耐性量子コンピュータ (FTQC)** が必要である。FTQC では、論理量子ビットを構成する物理量子ビットの一部を測定してエラーを検知し、その結果から論理量子ビットのエラーを訂正するユニタリー演算を決定し、訂正を行う。この**エラー検知のための信号処理とエラーから回復するための操作の決定に多くの計算資源が必要**であり、FTQC 実現の障害の一つになっている。本研究は、**量子状態の読み出しとエラー検知・エラー訂正の基本操作に焦点を当て、その基礎技術をハードウェアとソフトウェアの両面で確立**する。特にジョセフソン接合を用いた小型高周波素子の開発と読み出し信号の多重化、問題が持つ物理的な対称性に基づいたエラー訂正手法の開発によって、**実用的な科学問題への量子コンピュータの応用**を加速し、将来的に**スケールアップ可能なエラー訂正の基礎技術を実現**する。

（本文）

(1) 本研究の学術的背景、研究課題の核心をなす学術的「問い」

量子コンピュータ、特にノイズによるエラーを訂正できない現在の量子コンピュータ (NISQ と総称される) は、Google の超伝導量子コンピュータによる量子超越性の実証など、特定の限られた問題では古典計算を超える性能を発揮できることが示されている。実用的な問題に対しては、NISQ コンピュータの優位性を実証できる段階にはまだ至っていないが、**スピン多体系のシミュレーション**など、物理的に意味のある問題への NISQ の応用が進んでおり、問題によっては古典計算と同等かそれ以上の結果が得られつつある [3]。NISQ を有効に活用するためには、量子計算を多数回繰り返してノイズの性質をモデル化し、その結果を使って期待値からエラーによるバイアスを取り除く「エラー緩和」の技術が必要である。しかし、エラー緩和を使ってバイアスのない期待値を推定するためには、量子回路中で起こるエラーの発生率に対して指数的な数のサンプリングを行う必要がある。そのため、通常多数の量子ビットを必要とする実用的な問題に対しては、エラー緩和を使って優位性を示すことは一般的に難しいと考えられている。

将来的に、幅広く量子コンピュータを実用問題に活用するためには、**計算途中で随時エラーを検知し訂正を行う、誤り耐性量子コンピュータ (FTQC) が必要**になる。FTQC では、多数の物理量子ビットを組み合わせて論理量子ビットを構成する。そして、その物理量子ビットの一部を測定してエラーを検知し、その結果から論理量子ビットのエラーを訂正する。FTQC でのエラー訂正は、一般的に**多数の物理量子ビットで起こるエラーを検知するための信号処理と、エラーからリカバリーするためのユニタリー演算を決定する古典計算 (デコーダー)**に多くの計算資源が必要であり、FTQC 実現の障害の一つになっている。言い換えれば、**エラー検知のための量子状態の操作と読み出し、デコーダーによるリカバリー演算の決定を繰り返し行うというエラー訂正の基本操作を、その基礎技術から確立する必要がある**ことを強く示唆している。

超伝導量子コンピュータ開発を先導する企業の一つである IBM は、2025 年までに 4,158 量子

【1 研究目的、研究方法など（つづき）】

ビット、その後 2033 年までに 10 万量子ビットを実現すべく研究を進めている。数千物理量子ビットのシステムはエラー訂正の初期実装に十分であり、数万～数十万量子ビットでは FTQC が現実味を帯びてくる。本研究課題は、FTQC 時代の到来を見据え、『拡張性(スケーラビリティ)を持つエラー訂正の基礎技術を確立できるか？』を問うものである。

(2) 本研究の目的及び学術的独自性と創造性

本研究の大きな目的は、科学や社会応用など実用的な問題に対して、古典計算機より優れた性能を持つ量子コンピュータを実現することである。そのために、誤り耐性量子コンピュータに必要なエラー訂正について、その基礎技術をハードウェアとソフトウェアの両面で開発する。

超伝導量子コンピュータでの論理量子ビットのエラー訂正は、補助量子ビットの逐次測定と訂正パルスのフィードバックによって行われる。ゲート演算の度に補助量子ビットの状態は測定され、古典計算機がその読み出し情報からパリティ計算を行ってエラーの有無を判定する（デコード）。エラーを検出した場合、対応する物理量子ビットにエラーを訂正するゲート操作を行う。超伝導量子コンピュータの場合、ゲート操作や状態測定を含む全てのビット操作はマイクロ波の照射を通じて行われる。このような訂正スキームが有効になるためにはゲート操作や状態測定に一定以上の精度が要求される。一般的に冗長度が高いエンコード方式ほど要求が低くなることが知られており、例えば表面符号では 2 ビットゲートのエラー率が 1% 以下と比較的要求が低く、近年超伝導量子コンピュータではこの水準はクリアされつつある [1]。反面要求される量子ビットの総数は本来の物理ビットの 10-100 倍となり、今後引き続きゲート操作精度の向上によって改善が予想されるものの、エンコード方式を工夫することによって総ビットの数を減らすことは FTQC 実現にあたっての最重要テーマの一つである。

本研究ではまず計算対象となる問題の系の対称性に着目してエンコードを簡素化する可能性を模索する。解きたい問題に適した設計にすることで応用を加速する「Co-design」の考え方は過渡期の今は特に有効である。量子コンピュータの優位性を示すことができる可能性がある実用的な代表的な問題に、基礎物理や物性物理での量子多体系シミュレーションが挙げられるが、こういった系に往々に存在する対称性を利用することでどれくらいのリソース削減が実現できるかは興味深い問題である。本研究では超伝導量子コンピュータを想定した開発を行うが、対称性は物理系が持つ普遍的な性質である以上、対称性を用いたエラー訂正手法は他のハードウェアテクノロジー（半導体、光、イオンなど）でも原理的に応用が可能であることも注目に値する。さらに将来の量子コンピュータのアーキテクチャーとして、複数の量子チップを相互接続して計算を行う分散型量子計算が検討されているが、このアーキテクチャーでは解きたい問題を小さな問題に分割し、個々の量子チップで分割した問題を解いた後に結果を統合することが必要になる。問題の対象になる量子状態（例えばスピン系の基底状態）が対称性を持っている場合、その状態はヒルベルト空間全体ではなく一部の部分空間のみを張るため、対称性は問題を分割する一つの指針を与える。本研究が進める対称性を用いたエラー訂正手法は、将来的に FTQC が分散型量子計算へと発展していく場合にも応用が可能である。

また本研究では超伝導量子コンピュータのハードウェアで実装できる量子ビットの数を増やす方向の開発にも取り組む。現在ビット数をスケールアップするにあたって最大のネックは希釈冷凍機内の配線とマイクロ波回路素子である。量子ビット自身は微細加工で製作するため小型で（1 mm 平方程度）チップ上で容易にスケールするが、量子ビットを制御・測定するためのマイクロ波同軸ケーブル、それらにそれぞれ付随するアイソレータ・サーキュレーター・アンプなどの素子は数 cm 立法で希釈冷凍機のボリュームに対して無視できるサイズではなく、現在の IBM や Google などの実装方式では 1000 ビット前後で頭打ちになると予想されている。本研究では微

【1 研究目的、研究方法など（つづき）】

細加工でアイソレーター・サーキュレーターを小型化、および制御・読み出しチャンネルの多重化によって配線・素子を削減という2つのアイデアで、ボトルネックの直接解消のための基礎開発に取り組む。

(3) 着想に至った経緯、国内外の研究動向と本研究の位置づけ

普遍的な問題を想定してエンコードのアルゴリズムを改良する研究は業界で精力的に取り組まれている。例えば表面符号は、物理量子ビットのエラーレートに対する要求が比較的低いことと、平面上に配置した量子ビットにも使えることから最も研究が進んでいる。しかし、エラーに対してより強い耐性を持たせるために符号距離 d （補正できるエラーの数の目安）を大きくすると、1物理量子ビットあたりの論理量子ビットの作成レート R は $1/d^2$ に比例して小さくなるため効率が悪く、初期の FTQC には適さない。作成レート R が $1/d$ に比例する訂正符号の一つとして低密度パリティ検査 (LDPC) 符号が知られており、古典計算でのエラー訂正手法として広く使われてきた。その手法を取り入れた量子 LDPC 符号の研究が最近進展してきたが [5]、表面符号に比べると研究の初期段階にあり理解が不十分である。

問題の範囲を制限したときに達成しうるアルゴリズムのゲインの研究はまだ限定されている。NISQ から FTQC への過渡期において、量子コンピュータの優位性を示すことのできるアプリケーションに適しているのは基礎科学や物性物理の問題である。これらの物理の問題は、多くの場合対称性を内在している。例えば素粒子物理を記述するゲージ理論のシミュレーションでは、粒子数保存などの対称性を表現する量子ゲートを使うことで、基底状態のシミュレーションが効率的に行えることが分かっている。そのような対称性は誤り訂正にも応用可能であり、その手法によって現実的な物理問題での量子コンピュータの優位性を早期に示すことができると考え、本研究の着想に至った。対称性を用いて系の実行的な空間を圧縮する手法はエラー緩和ではすでに考慮されているが、それをエラー訂正に応用することは一定の確実性がありながらも新しい試みである。

ハードウェア課題の着眼点はよりシンプルである。アイソレータやサーキュレータは高周波マイクロ波の整流を行う素子であり、超伝導量子コンピュータでは読み出しケーブルから逆流してきたノイズがアンプを通じて増幅されるのを阻止する重要な役割を果たす。通常これらは強磁性体の偏極に対して特定の方向にしか光を通さない性質（相反性）を利用しているが、偏極させるための永久磁石の磁場を閉じ込めるためのシールドが必要であり

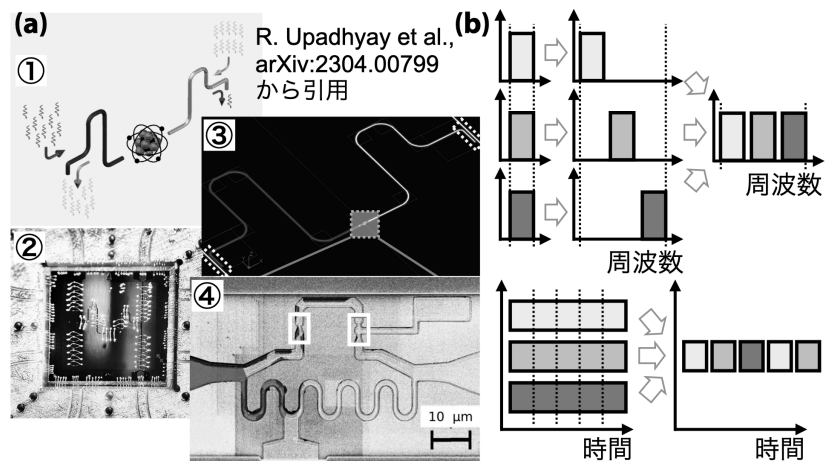


図 1: (a) ジョセフソン接合ベースの整流素子 ([8] から引用)。①一方向からの光だけを通しやすい性質を持つ。②実際のデバイスの写真。③3個のジョセフソン接合をもつ超伝導磁束量子ビット (中央の点線で囲まれた領域) と、左右に伸びる二つの共振器から構成される。④中央点線部分の拡大図。左の白四角に1個、右の白四角に2個のジョセフソン接合が作られている。(b) 周波数分割の多重化 (上) と時間分割の多重化 (下) のイメージ。

小型化のボトルネックとなっている。そこで近年強磁性体の代わりにジョセフソン接合の非線形光学効果を利用して相反性を実現する試みが提案され [6] 研究が盛んになってきている。ジョセフソン接合は通常 200 nm 四方程度の薄膜で表面実装される¹ため小型化が容易で、かつ量子ビットと同じチップ上に載せることも原理的に可能である。既にハードウェアの実装例もあるが (図 1(a))、

¹超伝導量子ビットを構成しているパーツの一つでもある。

【1 研究目的、研究方法など（つづき）】

まだ研究は初期段階にあり、相反性が小さいこと、挿入損失の大きいことなど課題は多く実用レベルにはない。これらを改善し**従来型素子の性能に近づけるのが本研究の目的である。**

一つの配線に信号を複数重畳させるチャンネル多重化に関しては、周波数領域での多重化が既に IBM の実機などで実装されている。量子ビットごとに固有周波数が違うことを利用し、異なる周波数のマイクロ波を重ねて処理・伝送するものだが（図 1(b) 上）、混線による制限があるため多重度は最大で 8-10 となっている。一方で異なる量子ビットの信号を時間方向で分散させて同じ配線で送る（図 1(b) 下）時間領域の多重化はまだ報告されていない。読み出しやゲート時間が多重度のだけ長くなるデメリットがあるが、エラー訂正込みの量子演算における所要時間のボトルネックは古典計算機の処理時間だと考えられているため、ある程度のところまでは問題とならない。² 従来の周波数領域での多重化とも同時に実装できるため実現できた場合は大きな改善となる。

(4) 何をどのように、どこまで明らかにしようとするのか

① 2次元の格子ゲージ理論における対称性・保存量の量子ゲート表現

初期の FTQC での優位性を示すことのできる問題として、素粒子物理を記述する**ゲージ理論の量子シミュレーション**を考える。特に**2次元の格子ゲージ理論 ($U(1)$ ゲージ場を離散化した \mathbb{Z}_2 ゲージ理論)**では、外部電場が存在する時に物質が**局所的な空間に閉じ込められる現象**が起こる。この現象を古典的にシミュレートするには、時間発展の各時間ステップごとに外部電荷の設定を変えて繰り返し計算する必要があるため、高い計算コストがかかる。量子シミュレーションは時間発展をより効率的に行えるため、量子コンピュータの優位性を示すことができる可能性がある。量子計算では2次元 \mathbb{Z}_2 ゲージ場のハミルトニアンによる時間発展を、鈴木-トロッター分解（図 2(a)）を使ってユニタリー演算子の積に近似して実行する。

本研究の最初のステップは**量子状態が保持する対称性(空間反転パリティ、粒子数)を取り入れた量子ゲートと一般的な量子ゲートを使って量子回路に実装することである**（図 2(b)）。これを利用し部分空間のみを考慮することで必要な演算ゲートの数の削減できることが期待でき、それを古典計算機のシミュレーターで評価する。逆にこれによって発生する冗長性が次項で述べるエラー訂正に利用できる。

② 対称性を用いたエラー訂正手法の開発

量子ビットは状態操作や読み出しのために外部環境と相互作用しなければならないため、外的な要因によってエラーが起こることは避けがたい。ある対称性を持つ物理系を考える場合、その**保存量を繰り返し測定し途中で結果が変わった場合、測定の間でエラーが起こったと推定**できる。そのための典型的なエラー検知の方法はスタビライザー測定と呼ばれており、物理量子ビットでビット反転や位相反転が起こった時に、測定した補助量子ビットのパリティ検査の結果からエラーを検知する。本研究では、2次元 \mathbb{Z}_2 ゲージ場での保存量として粒子数や空間反転パリティに着目し、それらの量を測定する対称オペレータを定義する。閉じ込め効果など興味のある観測量の測定をしながら、対称性を保っているか（エラーが起こっていないか）判定するためには、**観測量と可換な対称オペレータを同時に測定**する必要がある。エラー緩和の先行研究をベースに、この同時測

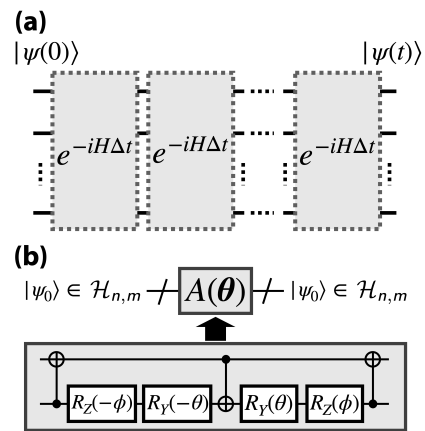


図 2: (a) ハミルトニアン時間発展 $|\psi(t)\rangle = e^{-iHt}|\psi(0)\rangle$ の鈴木-トロッター分解を用いた量子回路。(b) n 量子ビット系で粒子数 m を保存する量子回路 (上) は 2 量子ビットゲート (下) で実装可能。

²例えば (2) の冒頭で述べたパリティ計算は現在 FPGA を用いても $2 \mu\text{s}$ ほどはかかる。一方状態測定は現在最速の方法で 150 ns 、ゲート操作は典型的に $10\text{-}100 \text{ ns}$ である。

【1 研究目的、研究方法など（つづき）】

定のための手法を量子回路として実行する。対称オペレータの測定結果が初期状態での予想量と一致していない場合に、対称性を回復させる（エラーを訂正する）ためのデコーダーを開発する。

マイルストーン

- 20 量子ビットの系に対して、粒子数を対称オペレータ、時間発展状態のエネルギーを物理量として測定する量子回路を実装する。そこに 10%のエラーレートを持つ一般的な分極ノイズモデルを適用し、対称性によるエラー検知が可能であることを示す。
- 初期状態の粒子数に誤差 1%で訂正するためのユニタリー演算子を機械学習モデルを使って決定する（デコーダーの開発）。
- 量子コンピュータの実機を使って検証実験を行い、エネルギー測定の精度がエラー訂正によって向上することを確認する。

③ ジョセフソン接合を用いた低損失オンチップ小型サーキュレータ/アイソレータの開発

ジョセフソン接合ベースで現在最高の性能を出しているサーキュレータは相反度 (in/out ポートの順流・逆流でのマイクロ波透過率の比) が 3dB・挿入損失 (順流におけるマイクロ波透過率) が 10dB となっており [7]、強磁性体ベースのサーキュレータが典型的に相反度 40dB・挿入損失 2dB ほどであるとまだ実用には程遠い。理論上 15dB ほどの相反度が単体で見込めるとされているが [6]、実現のために複数あるジョセフソン接合の抵抗値を 0.1%のオーダーで揃える必要があるといわれており [7]、技術上不可能ではないものの相当な開発を要する。一方で微細化することのメリットの一つとして素子を直列に繋ぐことで性能を倍増させられるというものがある。挿入損失も倍増するが、こちらはまだ回路のデザイン次第で改善の余地が大きく、より現実的である。

マイルストーン

- 単体で相反度 5dB・挿入損失 1dB の低損失素子を実現する。
- 直列に並べたサーキュレーターを量子チップと同じチップに実装する。

④ 超伝導量子コンピューター配線の時間領域多重化

量子ビットのゲート操作と状態測定ともにマイクロ波の照射によって行われるが、本研究ではよりシンプルな状態測定に集中する。量子ビットの状態は、同じチップ上で量子ビットと結合した平面導波管にマイクロ波パルス透過させた際の位相を測定すること測定される。高周波回路では導波管は共振器としての性質もつが、この共振周波数が結合した量子ビットの状態によって変わることを利用している。このときのマイクロ波パルスの長さが現状最短で 150 ns である [2]。測定パルスの到達時間をズラして各量子ビットを区別する時間領域の多重化では、各々のパルス長が多重度の上限を決めることとなる。量子ビットと導波管の結合を強めることでこのパルスを短縮することができる。通常これは量子ビットとノイズの相互作用も増やすため短寿命化をもたらすが、量子演算を行う物理ビットが長い寿命 (100 μ s) を要求するのに対し、エラー訂正用の補助ビットは各演算操作ごとにリセットさせるためゲート間隔 (1 μ s) ほどの寿命で十分である。またマイクロ波パルスの間隔も、ジッターを制御することで 10 ns 以下にすることが可能である。これらの技術を組み合わせることで現在の技術で達成できる最大限の多重化を目指す。

マイルストーン

- 読み出し用導波管と強結合させた量子ビットを使って、測定精度 99%以上を維持しながら 100 ns を切る測定時間を実現する。
- 状態測定の時間を全体で 1 μ s に収めながら 5 倍の多重化を達成する。

(5) 目的を達成するための準備状況

最初のステップである物理問題の設定については、本研究に先行して、1 次元 $U(1)$ ゲージ理論であるシュウィンガー模型のシミュレーションに取り組んできた。シュウィンガー模型はシンプル

【1 研究目的、研究方法など（つづき）】

でありながら、カイラル対称性（粒子のスピンに関する変換対称性）の破れなど、現実世界の非可換ゲージ理論と同じ性質を共有しており、場の理論のシミュレーションではベンチマークとして良く活用される。本研究グループは、シュウィンガー模型でのエネルギー基底状態やその時間発展状態を近似する状態を、パラメータ化した量子回路を使って量子コンピュータに実装する研究を進めてきた。基底状態については変分量子固有値ソルバー、時間発展状態については時間依存変分量子シミュレーションと呼ばれる手法を使ってシミュレーションを行っている。1次元 \mathbb{Z}_2 ゲージ理論のハミルトニアン時間発展を鈴木-トロッター分解の方法を使ってシミュレーションを行い、その状態が電場の有無によって閉じ込め相と非閉じ込め相に別れていくことなどを確認した(図 3(a)) [7]。物理系が持つ対称性を考慮した量子回路の設計は、本研究の重要なステップである。本研究グループはシュウィンガー模型の時間発展シミュレーションの研究の中で、粒子数を保存する量子ゲートを実装した回路を使って長時間の時間発展シミュレーションを行うことに成功している。対称性を持つ量子回路が張るヒルベルト空間は全空間の一部に限定されるため、量子回路のパラメータ決定を効率良く行うことができる。この手法を \mathbb{Z}_2 ゲージ理論のシミュレーションに応用することは比較的容易である。

ハードウェア開発には、ジョセフソン接合を含めた超伝導量子素子の製作に必要な微細加工技術の習得と希釈冷凍機・マイクロ波制御のエレクトロニクスなどからなるテスト環境の整備が一通り達成されている。現在 $10\ \mu\text{s}$ 程度の寿命を持つ超伝導量子ビットは1日半ほどの製作時間で再現性よく作ることに成功している(図 3(b))。これは本研究の開発に要求される水準を十分にクリアしている。

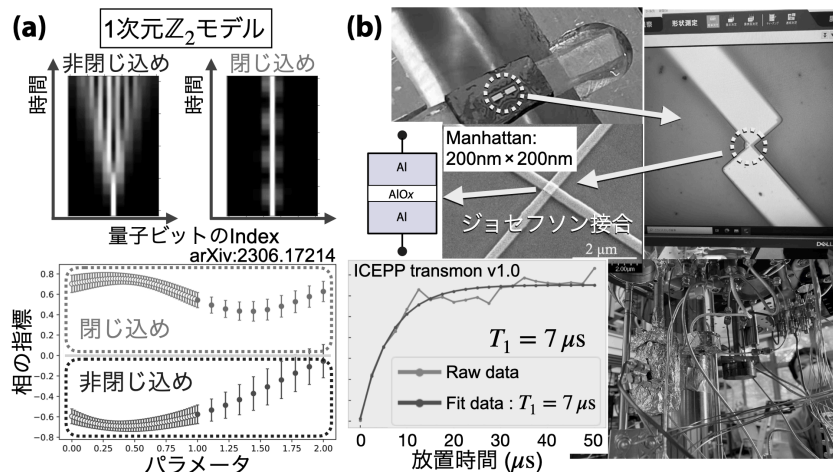


図 3: (a)1次元 \mathbb{Z}_2 ゲージ理論で、物質場が時間発展と共に拡散していく様子(非閉じ込め, 左)。右は拡散しない場合(閉じ込め)。鈴木-トロッター分解を用いた量子回路で時間発展状態をシミュレートし、閉じ込め相と非閉じ込め相の相分類を行った(下) [7]。(b) 本研究グループによって製作された超伝導量子ビットの写真。中央の $200\ \text{nm} \times 200\ \text{nm}$ の領域にジョセフソン接合がある。低温科学センターにある希釈冷凍機(右下)と、製作した超伝導量子ビットが $|1\rangle$ 状態から $|0\rangle$ に脱励起するまでの時間(T_1)の測定結果(左下)。 $T_1 = 7\ \mu\text{s}$ を達成している。

研究者の役割

研究協力者であるポスドク研究者・大学院生とともに、研究代表者が研究課題①を担当する。課題②については、古典計算ソフトウェアと超伝導量子ビットの物理シミュレーションの知識が豊富である研究分担者(飯山)が主導して進める。課題③④については、超伝導量子素子の製作に成功し、マイクロ波のエンジニアリング技術にも精通する研究分担者(陳)が中心となって進める。

参考文献

- [1] X. Xue *et al.*, *Nature* **601**, 343 (2022).
- [2] Y. Kim *et al.*, *npj Quantum Information* **9**, 26 (2023).
- [3] Y. Kim *et al.*, *Nature* **618**, 500 (2023).
- [4] Google Quantum AI, *Nature* **614**, 676 (2023).
- [5] M. A. Tremblay *et al.*, *Phys. Rev. Lett.* **129**, 050504 (2022).
- [6] C. Muller *et al.*, *Phys. Rev. Lett.* **120**, 213602 (2018).
- [7] R. Navarathna *et al.*, *Phys. Rev. Lett.* **130**, 037001 (2023).
- [8] R. Upadhyay *et al.*, arXiv:2304.00799.

2 応募者の研究遂行能力及び研究環境

応募者（研究代表者、研究分担者）の研究計画の実行可能性を示すため、(1)これまでの研究活動、(2)研究環境（研究遂行に必要な研究施設・設備・研究資料等を含む）について2頁以内で記述すること。

「(1)これまでの研究活動」の記述には、研究計画に関連した国際的な取組（国際共同研究の実施歴や海外機関での研究歴等）がある場合には必要に応じてその内容を含めること。また、研究活動を中断していた期間がある場合にはその説明などを含めてもよい。

(1) これまでの研究活動

応募者は欧州原子核研究機構 (CERN) にある大型ハドロン加速器 (LHC) を用いた大型実験 ATLAS に参画し、高エネルギー素粒子実験を最先端の現場で主導してきた。**ATLAS 検出器のデータ取得システムの構築・運転から物理データ解析、次世代加速器実験への増強計画**まで豊富な知識と経験を有しており、それらの技術をもとに**量子コンピュータのアルゴリズム開発、量子シミュレーション、量子ソフトウェアとハードウェアの開発**を進めている。

高エネルギー素粒子実験への応用に向け、研究代表者（寺師）は2019年初頭から量子コンピュータの研究を開始した。カナダ D-Wave 社の量子アニーリングマシンを使い、組み合わせ最適化問題として検出器信号から測定した粒子の飛跡を再構成する研究に、米国ローレンスバークレー国立研究所の研究者とともに取り組んだ。この種の取り組みとしては世界的に最初期のものであり、量子アニーリングによって高い再構成効率が実現できることを示した [5]。その後、**パラメータ化した量子回路を用いてデータの関連性を学習する「量子機械学習」の手法を素粒子実験のデータ解析に取り入れ、比較的少数のデータや学習パラメータで古典機械学習手法に匹敵する学習性能を持ちうることを示した [6]**。量子機械学習で古典データを学習する場合、まずデータを量子状態に符号化し、その状態をパラメータ化した量子回路で変換し測定する。教師あり学習では、その測定結果がデータの教師ラベルに合うようにパラメータを最適化する。量子機械学習は量子状態への符号化や学習回路の設計によっては学習が困難になることが知られており（勾配消失問題）、その解消に向けた研究を現在進めている。また本研究課題に先行して、研究課題①②に必要な場の理論の量子多体系シミュレーションにも取り組んできた。ポストドク研究者と共に、**シンプルで1次元シュウィンガー模型での基底状態や \mathbb{Z}_2 ゲージ理論の時間発展状態のシミュレーション**に取り組み、**生成された状態が期待される性質やエネルギーを持つことを確認した**。ここで生成したシミュレーションデータを使って、**IBM チューリッヒの研究者とともに量子状態（波動関数）から物理系の性質を直接学習する量子機械学習の応用**に取り組んだ [7]。ここではデータの符号化が必要ではなく、かつ古典畳み込みニューラルネットワーク (CNN) に着想を得た**量子 CNN**を学習回路として使うことで、勾配消失問題に強い学習が可能である。この学習モデルを使い、**シュウィンガー模型ではカイラル対称性の破れ、 \mathbb{Z}_2 ゲージ理論では外部電場による物質場の閉じ込めに由来する相転移のシミュレーションに成功した [7]**。

NISQ コンピュータでは、ノイズの影響を抑えるためにユニタリー演算をより少ない量子ゲートを使って実装することが望ましい。超伝導量子コンピュータでは、特に制御 NOT ゲートのエラーレートが1%程度と高く、主要なエラー源である。本研究グループは回路に現れる制御 NOT ゲートごとに量子状態を測定し、得られる計算基底の出現頻度から不要な制御 NOT ゲートを削減する最適化ツール **AQCEL**を開発した [8]。AQCEL を使い、**計算精度を落とすことなく場の理論のシミュレーション回路に現れる制御 NOT ゲートを75%程度削減できることを実証した [8]**。

研究分担者（飯山）は、CERN LHC のもう一つの大型実験である CMS 実験において、数十ペタバイトにも及ぶ実験データを管理するソフトウェアの構築、実装を行うなど、科学計算やソフトウェア開発に関する経験を多く有している [9]。また、**機械学習技術、特に FPGA など低レイテンシ環境でのアルゴリズム実行に関して、第一線での研究実績がある [10]**。2020 年から量子コンピューティング研究に携わり、素粒子物理学への応用を念頭においた**量子状態生成アルゴリズムの考案や、超伝導型量子ビットに代表される非調和振動子の物理シミュレーションの開発など**

【2 応募者の研究遂行能力及び研究環境（つづき）】

を行ってきた。

研究分担者(陳)は、ATLAS 実験においてデータ取得システムの運転とアップグレードに従事した豊富な経験がある。25 ns 毎に発生する陽子衝突を記録し、数十万以上の検出器チャンネルが正しいタイミングで帯域を逼迫させることなく後段に送ることを保証するという非常にシビアな要件のシステムであるが、それを満たすための開発や運用を通じて、高周波信号の時間制御やデータ圧縮・多重化に関する高いノウハウを有している。また 2022 年 1 月より量子コンピューターのハードウェア開発研究に携わっているが、ジョセフソン接合などの超伝導デバイスの製作技術を既に一通り習得している。測定系の立ち上げも同センターの稲田聡明助教・新田龍海特任助教とともに主導し、1 年のうちに実用に耐える超伝導量子ビットの製作とその性能評価に成功しており(図 1(b))、本研究課題のハードウェア開発に必要な技術水準に達している。また、量子力学基礎論の理論研究 [11] や超伝導量子ビットを用いた暗黒物質の探索手法の提案 [12] など、基礎物理と量子効果、量子計測技術などに対しても鋭い感覚を有している。

(2) 研究環境

本研究でのソフトウェア研究は、東京大学素粒子物理国際研究センターで運用する計算機システムを使って、量子多体系シミュレーションやアルゴリズムの開発を行う。量子ビット数とともに状態ベクトル空間は指数的に増大するため、量子系の古典計算機シミュレーションには大容量メモリが必要になる。本研究グループでは、すでに**テラバイトスケールのメモリと高性能GPGPUを搭載する計算機を複数台運用**しており、**シミュレータとして格子ゲージ理論の量子シミュレーションや量子機械学習を行うことが可能**である。本研究では、エラー訂正のための演算を決定するデコーダー用アルゴリズムの開発や、一般的な回路ノイズモデルに対するシミュレータでの性能検証が重要であり、そのためこの計算機環境をさらに拡張する。

ハードウェアに関しても開発に必要な環境は概ね整備できている。超伝導量子デバイスは東京大学武田先端知スーパークリーンルームおよび沖縄科学技術大学院大学 (OIST) の共同利用装置を用いて、電子線リソグラフィーや斜め蒸着・現像・エッチングを含めて 1 日半ほどで製作が可能である。特に超伝導量子ビットに関しては、領域のフロントランナーとして高い専門性を持っている東京大学の野口篤史准教授の指導を受け、10 μ s ほどの緩和時間を持つものを作ることに成功している(図??(a))。これは本研究に用いる補助量子ビットとしての性能をクリアしている。測定は東京大学低温科学研究センターの福山寛特任教授の指導の下、2022 年 4 月より低温科学センター・極低温プラットフォームの共同利用装置群を立ち上げ、希釈冷凍機を用いた低温環境での量子ビットや量子アンプの安定した測定に成功している(図??(c)(d))。現在同時に 10 量子ビット程度を同時に測定できる環境が既に確立されているが、本研究で多重化の研究を新たにするにあたってより多数のビットを同時測定できるよう、高周波回路素子、特に低温で動作する HEMT アンプや量子アンプなどを追加してシステムを増強する予定である。

参考文献

- [5] “Quantum annealing algorithms for track pattern recognition”, M. Saito, K. Terashi et al., *EPJ Web Conf.* **245**, 10006 (2020).
- [6] “Event Classification with Quantum Machine Learning in High-Energy Physics”, K. Terashi et al., *Comput. Softw. Big Sci.* **5**, 2 (2021).
- [7] “Quantum data learning for quantum simulations in high-energy physics”, L. Nagano, K. Terashi et al., arXiv:2306.17214.
- [8] “Initial-State Dependent Optimization of Controlled Gate Operations with Quantum Computer”, W. Jang, K. Terashi, Y. Iiyama et al., *Quantum* **6**, 798 (2022).
- [9] “Dynamo: Handling Scientific Data Across Sites and Storage Media”, Y. Iiyama et al., *Comput. Softw. Big Sci.* **5**, 2 (2021).
- [10] “Distance-Weighted Graph Neural Networks on FPGAs for Real-Time Particle Reconstruction in High Energy Physics”, Y. Iiyama et al., *Front. Big Data* **3**, 44 (2021).

【2 応募者の研究遂行能力及び研究環境（つづき）】

- [11] “Testing Bell’s inequality using charmonium decays”, S. Chen, Y. Nakaguchi, S. Komamiya, *Prog. Theor. Exp. Phys.*, 063A01 (2013).
- [12] “Detection of hidden photon dark matter using the direct excitation of transmon qubits”, S. Chen *et al.*, arXiv:2212.03884.

【2 応募者の研究遂行能力及び研究環境（つづき）】

「2 応募者の研究遂行能力及び研究環境」は2 ページ以内で書いてください。

3 人権の保護及び法令等の遵守への対応（公募要領参照）

本研究を遂行するに当たって、相手方の同意・協力を必要とする研究、個人情報の取扱いの配慮を必要とする研究、生命倫理・安全対策に対する取組を必要とする研究など指針・法令等（国際共同研究を行う国・地域の指針・法令等を含む）に基づく手続が必要な研究が含まれている場合、講じる対策と措置を、1 頁以内で記述すること。

個人情報を伴うアンケート調査・インタビュー調査・行動調査（個人履歴・映像を含む）、提供を受けた試料の使用、ヒト遺伝子解析研究、遺伝子組換え実験、動物実験など、研究機関内外の倫理委員会等における承認手続が必要となる調査・研究・実験などが対象となる。

該当しない場合には、その旨記述すること。

該当しない。

4 研究計画最終年度前年度応募を行う場合の記述事項（該当者は必ず記述すること（公募要領参照））

本研究の研究代表者が行っている、令和6（2024）年度が最終年度に当たる継続研究課題の当初研究計画、その研究によって得られた新たな知見等の研究成果を記述するとともに、当該研究の進展を踏まえ、本研究を前年度応募する理由（研究の展開状況、経費の必要性等）を1頁以内で記述すること。

該当しない場合は記述欄を削除することなく、空欄のまま提出すること。

研究種目名	課題番号	研究課題名	研究期間

当初研究計画及び研究成果

前年度応募する理由