

1 研究目的、研究方法など

本研究計画調書は「中区分」の審査区分で審査される。記述に当たっては、「科学研究費助成事業における審査及び評価に関する規程」（公募要領参照）を参考にすること。

本研究の目的と方法などについて、6頁以内で記述すること。

冒頭にその概要を簡潔にまとめて記述し、本文には、(1)本研究の学術的背景、研究課題の核心をなす学術的「問い」、(2)本研究の目的及び学術的独自性と創造性、(3)本研究の着想に至った経緯や、関連する国内外の研究動向と本研究の位置づけ、(4)本研究で何をどのように、どこまで明らかにしようとするのか、(5)本研究の目的を達成するための準備状況、について具体的かつ明確に記述すること。

本研究を研究分担者とともに行う場合は、研究代表者、研究分担者の具体的な役割を記述すること。

（概要）

現在の量子コンピュータは、ハードウェア由来のさまざまなノイズによるエラーを訂正できない過渡期の計算機である。量子コンピュータを実用的な問題に活用するためには、計算途中に随時エラーを検知し訂正を行う、誤り耐性量子コンピュータ (FTQC) が必要である。FTQC では、論理量子ビットを構成する物理量子ビットを測定してエラーを検知し、その結果から物理量子ビットのエラーを訂正するユニタリー演算を決定し、訂正を行う。このエラー検知のための信号処理とエラーから回復するための操作の決定に多くの計算資源が必要であり、FTQC 実現の障害の一つになっている。本研究は、量子状態の読み出しとエラー検知・エラー訂正の基本操作に焦点を当て、その基礎技術をハードウェアとソフトウェアの両面で確立する。特にジョセフソン接合を用いた小型高周波素子の開発と読み出し信号の多重化、問題が持つ物理的な対称性に基づいたエラー訂正手法の開発によって、実用的な科学問題への量子コンピュータの応用を加速し、将来的にスケールアップ可能なエラー訂正の基礎技術を実現する。

（本文）

(1) 本研究の学術的背景、研究課題の核心をなす学術的「問い」

量子コンピュータ、特にノイズによるエラーを訂正できない現在の量子コンピュータ (NISQ と総称される) は、Google の超伝導量子コンピュータによる量子超越性の実証など、特定の限られた問題では古典計算を超える性能を発揮できることが示されている。実用的な問題に対しては、NISQ コンピュータの優位性を実証できる段階にはまだ至っていないが、スピン多体系のシミュレーションなど、物理的に意味のある問題への NISQ の応用が進んでおり、問題によっては古典計算と同等かそれ以上の結果が得られつつある [1]。NISQ を有効に活用するためには、量子計算を多数回繰り返してノイズの性質をモデル化し、その結果を使って期待値からエラーによるバイアスを取り除く「エラー緩和」の技術が必要である。しかし、エラー緩和を使ってバイアスのない期待値を推定するためには、量子回路中で起こるエラーの発生率に対して指数的な数のサンプリングを行う必要がある。そのため、通常多数の量子ビットを必要とする実用的な問題に対しては、エラー緩和を使って優位性を示すことは一般的に難しいと考えられている。

将来的に、幅広く量子コンピュータを実用問題に活用するためには、計算途中で随時エラーを検知し訂正を行う、誤り耐性量子コンピュータ (FTQC) が必要になる。FTQC では、多数の物理量子ビットを組み合わせで論理量子ビットを構成する。そして、物理量子ビットに接続した補助量子ビットを新たに用意し、その測定から物理量子ビットのエラーを検知し訂正を行う。FTQC でのエラー訂正は、一般的に多数の物理量子ビットで起こるエラーを検知するための信号処理と、エラーからリカバリーするためのユニタリー演算を決定する古典計算 (デコーダ) に多くの計算資源が必要であり、FTQC 実現の障害の一つになっている。言い換えれば、エラー検知のための量子状態の操作と読み出し、デコーダによるリカバリー演算の決定を繰り返し行うというエラー訂正の基本操作を、その基礎技術から確立する必要があることを強く示唆している。

超伝導量子コンピュータ開発を先導する企業の一つである IBM は、2025 年までに 4,158 量子ビット、その後 2033 年までに 10 万量子ビットを実現すべく研究を進めている。数千物理量子ビットのシステムはエラー訂正の初期実装に十分であり、数万～数十万量子ビットでは FTQC が現

【1 研究目的、研究方法など（つづき）】

実味を帯びてくる。本研究課題は、FTQC時代の到来を見据え、『拡張性(スケーラビリティ)を持つエラー訂正の基礎技術を確立できるか？』を問うものである。

(2) 本研究の目的及び学術的独自性と創造性

本研究の大きな目的は、科学や社会応用など実用的な問題に対して、古典計算機より優れた性能を持つ量子コンピュータを実現することである。そのために、誤り耐性量子コンピュータに必要なエラー訂正について、その基礎技術をハードウェアとソフトウェアの両面で開発する。

超伝導量子コンピュータでの論理量子ビットのエラー訂正は、補助量子ビットの逐次測定と訂正用マイクロ波パルスのフィードバックによって行われる。ゲート演算の度に補助量子ビットの状態は測定され、古典計算機がその読み出し情報からパリティ計算を行ってエラーの有無を判定する(デコード)。エラーを検出した場合、対応する物理量子ビットにエラーを訂正するマイクロ波パルスを照射して状態を回復する。現在の超伝導量子コンピュータは、量子ビットの読み出しに約 $1\ \mu\text{s}$ 、古典計算機におけるデコードには高速のFPGAを用いてもそれぞれ数 μs の時間を消費する。演算に使用する制御ゲート時間が $20\ \text{ns}$ – $400\ \text{ns}$ であることを考えると、このエラー訂正のシーケンスが実行時間の支配的な成分となる。エラー訂正の実行中に量子ビットがコヒーレンスを失い訂正が失敗するリスクも上がるため、エラー訂正時間の短縮はFTQC時代においては喫緊の課題である。また、エラー訂正では大量の補助量子ビットが必要となるため¹、量子ビット数に対してスケールするハードウェア実装モデルの確立も重要である。特に量子ビットの読み出し・制御に用いる同軸ケーブル、読み出し信号の増幅に使う低温アンプ、ノイズから量子ビットを保護するアイソレータ・サーキュレータなどの高周波素子の数は実装する量子ビット数に比例して増えていくが、これらは数立方センチメートルの物理的なスペースを取るため、1,000 量子ビットを超える実装では典型的な希釈冷凍機のボリュウムに収めるのは極めて困難である。そのため単一配線で複数の量子ビットの読み出しを行う信号多重化と、これら高周波素子の小型化はスケールアップを考える上で避けて通れない課題である。本研究ではこれらのハードウェアの課題に対し、**(1) ジョセフソン接合を用いた小型高周波素子・エラーデコードの製作、(2) 時間領域における信号多重化の2つの方向から取り組む。**

さまざまな問題に幅広く活用できる量子コンピュータを実現するには、ハードウェアからアルゴリズム、ソフトウェアの各階層で多様なユースケースに対応する必要があり、開発に多くの時間がかかる。解きたい問題に適した設計にすることで応用を加速する「**Co-design**」の考え方は過渡期の今は特に有効であり、その考え方を誤り訂正技術の開発に取り入れる。そこで、本研究のソフトウェア面での開発では、量子コンピュータの優位性を示すことができる可能性がある実用的な問題として基礎物理や物性物理での量子多体系シミュレーションを考える。これらの物理系が持つ対称性を新たにエラー訂正に導入することで、よりスケーラブルなエラー訂正計算の手法を作る。対称性を用いるエラー緩和の手法はすでに提案されているが、その考えをエラー訂正に導入することは新しい試みであり、エラー緩和の手法をベースにすることで実現可能性も高い。

対称性は物理系が持つ普遍的な性質であり、対称性を用いたエラー訂正手法はどのようなハードウェア環境でも原理的に応用が可能であり、高い創造性を持つ。将来の量子コンピュータのアーキテクチャーとして、複数の量子チップを相互接続して計算を行う分散型量子計算が検討されている。このアーキテクチャーでは、解きたい問題を小さな問題に分割し、個々の量子チップで分割した問題を解いた後に結果を統合することが必要になる。問題の対象になる量子状態(例えばスピン系の基底状態)が対称性を持っている場合、その状態はヒルベルト空間全体ではなく一部の部分空間のみを張るため、対称性は問題を分割する一つの指針を与える。本研究が進める対称性を用いたエラー訂正手法は、将来的にFTQCが分散型量子計算へと発展していく場合にも応用

¹現在の単一量子ビットのコヒーレント時間 $100\ \mu\text{s}$ – $1\ \text{ms}$ では一つの論理量子ビットに対しておよそ 100 個の補助量子ビットが必要となる。将来量子ビットのコヒーレント時間が伸びるに従って改善される余地はあるが、ここ 5 年のうちに桁が変わるような変化が起こるとは考えづらい。

【1 研究目的、研究方法など（つづき）】

が可能である。

(3) 着想に至った経緯、国内外の研究動向と本研究の位置づけ

IBM は現有量子チップのエラー緩和技術を高度化し、それによって NISQ コンピュータを実用的な問題に応用する方向で開発を進めているが、論理量子ビットをどう構成してエラー訂正を行うかについては、まだ研究の初期段階であり明確な方針はない。Google は物理量子ビットの数を増やした時に論理量子ビットのエラー率が下がることを初めて実証する [2] など、エラー訂正技術の開発を中心に進めている。しかし、量子ビットの数を増やして単一の量子チップを大型化する方向に進んでおり、将来的にスケーラビリティをどう確保していくのか不明な点が多い。

エラー訂正符号の一つである表面符号は、物理量子ビットに対するエラーレートの要求が1%程度と比較的低いことと、平面上に配置した量子ビットにも使えることから最も研究が進んでいる。しかし、エラーに対してより強い耐性を持たせるために符号距離 d （補正できるエラーの数の目安）を大きくすると、1物理量子ビットあたりの論理量子ビットの作成レート R は $1/d^2$ に比例して小さくなるため効率が悪く、初期の FTQC には適さない。作成レート R が $1/d$ に比例する訂正符号の一つとして低密度パリティ検査 (LDPC) 符号が知られており、古典計算でのエラー訂正手法として広く使われてきた。その手法を取り入れた量子 LDPC 符号の研究が最近進展してきたが [3]、表面符号に比べると研究の初期段階にあり理解が不十分である。特に、量子状態の生成・変換・測定などさまざまな過程で起こる現実的なノイズに対しては、量子 LDPC 符号の効率的なデコーダが知られておらず、ハードウェアへの実装はまだ実現していない。

NISQ から FTQC への過渡期において、量子コンピュータの優位性を示すことのできるアプリケーションに適しているのは基礎科学や物性物理の問題である。これらの物理の問題は、多くの場合対称性を内在している。例えば素粒子物理を記述するゲージ理論のシミュレーションでは、粒子数保存などの対称性を表現する量子ゲートを使うことで、基底状態のシミュレーションが効率的に行えることが分かっている。そのような対称性は誤り訂正にも応用可能であり、その手法によって現実的な物理問題での量子コンピュータの優位性を早期に示すことができるのではないかと考え、本研究の着想に至った。また、以下のように本研究グループは研究に必要なハードウェアとソフトウェアの技術をすでに持っており、そのことも本研究を現実的なものにしている。

ハードウェア

- ジョセフソン接合の製作に必要な微細加工の技術に精通し、それを用いた超伝導量子素子の製作に成功している。
- 希釈冷凍機に実装する環境を構築し、コヒーレンス時間の測定など量子ビットとしての性能評価を行うことができる。
- 長年取り組んでいる大型素粒子実験を通じ、大量の読み出しチャンネルの時間制御技術を有している。

ソフトウェア

- 素粒子物理の基本原理に精通しており、対称性を量子回路に実装する技術を持っている。
- エラー検知には物理量子ビットと補助量子ビット間で大量の2量子ビットゲートを使うが、その超伝導量子コンピュータでの実装に使われる「交差共鳴パルス」のシミュレーションや最適なシーケンス設計に精通している。

本研究が目指すのは、誤り訂正を現実的に実現するための基礎技術を確立することである。表面符号や量子 LDPC 符号などさまざまな誤り訂正符号が提案され、今後発想の異なる全く新しい訂正符号が提案される可能性もある。しかし、本研究はその超伝導量子コンピュータ実装に必要なハードウェア技術を基礎から作るものであり、重要性が失われることはない。本研究で取り組む対称性を用いたエラー訂正手法は物理系が持つ普遍的な性質を用いるため、その基本原理はハードウェア環境に依存しない。超伝導電子回路や半導体、光、イオンなど多様な技術があり、どの

【1 研究目的、研究方法など（つづき）】

ような技術によって FTQC を実現できるのかまだ明確ではないが、本研究が考案するエラー訂正手法の原理はさまざまなハードウェアに広く応用することができる。

(4) 何をどのように、どこまで明らかにしようとするのか

① 物理問題の設定

初期の FTQC での優位性を示すことのできる問題として、素粒子物理を記述するゲージ理論の量子シミュレーションを考える。特に 2 次元の格子ゲージ理論 ($U(1)$ ゲージ場を離散化した \mathbb{Z}_2 ゲージ理論) では、外部電場が存在する時に物質が局所的な空間に閉じ込められる現象が起こる。この現象を古典的にシミュレートするには、時間発展の各時間ステップごとに外部電荷の設定を変えて繰り返し計算する必要があるため、高

い計算コストがかかる。量子シミュレーションは時間発展をより効率的に行えるため、量子コンピュータの優位性を示すことができる可能性がある。本研究では、まず 2 次元 \mathbb{Z}_2 ゲージ場のハミルトニアンによる時間発展を、鈴木-トロッター分解 (図 1(a)) を使ってユニタリー演算子の積に近似する。次に、量子状態が保持する対称性 (空間反転パリティ、粒子数) を取り入れた量子ゲートと一般的な量子ゲートを使って量子回路に実装する (図 1(b))。シミュレータを使って時間発展シミュレーションを行い、時間発展状態のエネルギーや外部電場による閉じ込め効果を測定する。

マイルストーン

- 20 量子ビットの系に対して、特定の鈴木-トロッター近似のオーダー Ω と時間ステップ N に対して、誤差 1% 以下でのエネルギー測定を行う。
- Ω と N を変え、誤差 0.1% 以下でのシミュレーションに必要な 2 量子ビットゲート数を評価する。その評価結果を 20 量子ビット以上の系に対して外挿する (図 1(c))。
- 対称性を取り入れた量子ゲートを使うことで、一般的な量子ゲートを使った場合の約半分の 2 量子ビットゲート数に抑えられることを示す (図 1(c))。

② 対称性を用いたエラー訂正手法の開発

量子ビットは状態操作や読み出しのために外部環境と相互作用しなければならないため、外的な要因によってエラーが起こることは避けがたい。ある対称性を持つ物理系を考える場合、その保存量を繰り返し測定し途中で結果が変わった場合、測定の間でエラーが起こったと推定できる。そのための典型的なエラー検知の方法はスタビライザー測定と呼ばれており、物理量子ビットでビット反転や位相反転が起こった時に、測定した補助量子ビットのパリティ検査の結果からエラーを検知する。本研究では、2 次元 \mathbb{Z}_2 ゲージ場での保存量として粒子数や空間反転パリティに着目し、それらの量を測定する対称オペレータを定義する。閉じ込め効果など興味のある観測量の測定をしながら、対称性を保っているか (エラーが起こっていないか) 判定するためには、観測量と可換な対称オペレータを同時に測定する必要がある。エラー緩和の先行研究をベースに、この同時測定のための手法を量子回路として実行する。対称オペレータの測定結果が初期状態での予想量と一致していない場合に、対称性を回復させる (エラーを訂正する) ためのデコーダを開発する。

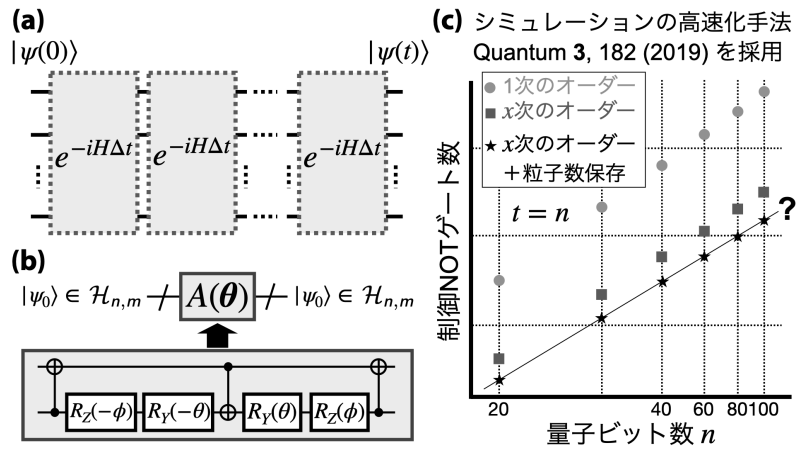


図 1: (a) ハミルトニアン時間発展 $|\psi(t)\rangle = e^{-iHt}|\psi(0)\rangle$ の鈴木-トロッター分解を用いた量子回路。(b) n 量子ビット系で粒子数 m を保存する量子回路 (上) は 2 量子ビットゲート (下) で実装可能。(c) 誤差 0.1% でシミュレートするために必要な量子ビット数-制御 NOT ゲート数の関係を、鈴木-トロッター近似のオーダーと時間ステップを変えて評価する。

【1 研究目的、研究方法など（つづき）】

マイルストーン

- 20 量子ビットの系に対して、粒子数を対称オペレータ、時間発展状態のエネルギーを物理量として測定する量子回路を実装する。そこに 10%のエラーレートを持つ一般的な分極ノイズモデルを適用し、対称性によるエラー検知が可能であることを示す。
- 初期状態の粒子数に誤差 1%で訂正するためのユニタリー演算子を機械学習モデルを使って決定する（デコーダの開発）。
- 量子コンピュータの実機を使って検証実験を行い、エネルギー測定の精度がエラー訂正によって向上することを確認する。

③ スケーラブルな超伝導量子コンピュータのためのハードウェア開発

アイソレータやサーキュレータは高周波マイクロ波の整流を行う素子であり、超伝導量子コンピュータでは読み出しケーブルから逆流してきたノイズがアンプを通じて増幅されるのを阻止する重要な役割を果たす。通常これらは偏極させた強磁性体が偏極方向に対して特定の方向にしか光を通さない性質（相反性）を利用しているが、偏極させるための永久磁石の磁場を閉じ込めるためのシールドが必要であり、これが小型化のボトルネックとなってい

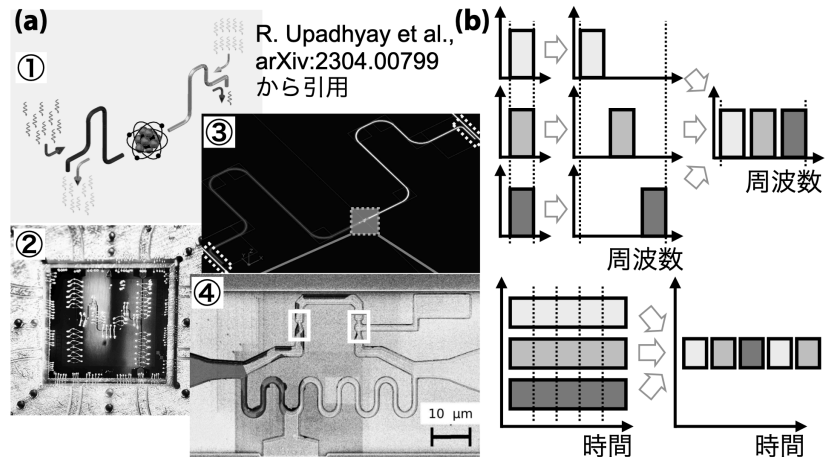


図 2: (a) ジョセフソン接合ベースの整流素子 ([4] から引用)。①一方向からの光だけを通しやすい性質を持つ。②実際のデバイスの写真。③3 個のジョセフソン接合をもつ超伝導磁束量子ビット (中央の点線で囲まれた領域) と、左右に伸びる二つの共振器から構成される。④中央点線部分の拡大図。左の白四角に 1 個、右の白四角に 2 個のジョセフソン接合が作られている。(b) 周波数分割の多重化 (上) と時間分割の多重化 (下) のイメージ。

る。ところが近年、強磁性体の代わりにジョセフソン接合の非線形光学効果を利用して相反性を実現したという報告がなされ [4]、このボトルネックが解消に向かう可能性が示唆されている。特に微細加工で製作するため回路が小型化でき (図 2(a))、超伝導量子ビットと同じチップに搭載できれば配線の削減も可能となるため期待は大きい。帯域の狭さや相反性の大きさ、挿入損失の大きさなど課題は多い。これらの課題を改善し、従来型素子の性能に近づけるのが本研究の目的である。

超伝導量子ビットの読み出しは、量子ビットに照射したマイクロ波パルスの透過成分の位相測定を通じて行われる (分散読み出し)。一般的には周波数領域でのマイクロ波の多重化が使われているが、限られた周波数帯域の中では周波数が近づくために信号の混線を起こしやすい。本研究では時間領域での多重化技術 (図 1(b)) を開発し、システム全体の大型化の研究を進める。

マイルストーン

- ジョセフソン接合ベースの超小型サーキュレータ/アイソレータを開発し、ノイズ抑制のための要求性能を満たしつつ希釈冷凍機内での占有体積を 10 分の 1 以下にする。
- 周波数の多重化で一度に読み出せる量子ビット数を 50% 上回る数の量子ビットを、同じ時間内に時間の多重化によって読み出す。

(5) 目的を達成するための準備状況

最初のステップである物理問題の設定については、本研究に先行して、1 次元 $U(1)$ ゲージ理論であるシュウィンガー模型のシミュレーションに取り組んできた。シュウィンガー模型はシンプル

【1 研究目的、研究方法など（つづき）】

でありながら、カイラル対称性（粒子のスピンに関する変換対称性）の破れなど、現実世界の非可換ゲージ理論と同じ性質を共有しており、場の理論のシミュレーションではベンチマークとして良く活用される。本研究グループは、シュウィンガー模型でのエネルギー基底状態やその時間発展状態を近似する状態を、パラメータ化した量子回路を使って量子コンピュータに実装する研究を進めてきた。基底状態については変分量子固有値ソルバー、時間発展状態については時間依存変分量子シミュレーションと呼ばれる手法を使ってシミュレーションを行っている。**1次元 \mathbb{Z}_2 ゲージ理論のハミルトニアン時間発展を鈴木-トロッター分解の方法を使ってシミュレーションを行い、その状態が電場の有無によって閉じ込め相と非閉じ込め相に別れていくことなどを確認した（図 3(a)) [7]。**物理系が持つ対称性を考慮した量子回路の設計は、本研究の重要なステップである。本研究グループはシュウィンガー模型の時間発展シミュレーションの研究の中で、粒子数を保存する量子ゲートを実装した回路を使って長時間の時間発展シミュレーションを行うことに成功している。対称性を持つ量子回路が張るヒルベルト空間は全空間の一部に限定されるため、量子回路のパラメータ決定を効率良く行うことができる。この手法を \mathbb{Z}_2 ゲージ理論のシミュレーションに応用することは比較的容易である。

ジョセフソン接合ベースのハードウェア開発には、超伝導量子素子の製作に必要な微細加工技術と希釈冷凍機を含めた実装・テスト環境が必要である。量子ビットの微細加工と性能評価をすでに開始しており、**10 μs 程度のコヒーレント時間を持つ超伝導トランズモンの製作にも成功している（図 3(b))。**超伝導量子ビットの状態 ($|0\rangle$ と $|1\rangle$) の違いを共振器信号の位相差として読み出す分散読み出しにも成功しており、本研究に必要な基礎技術はすでに獲得している。

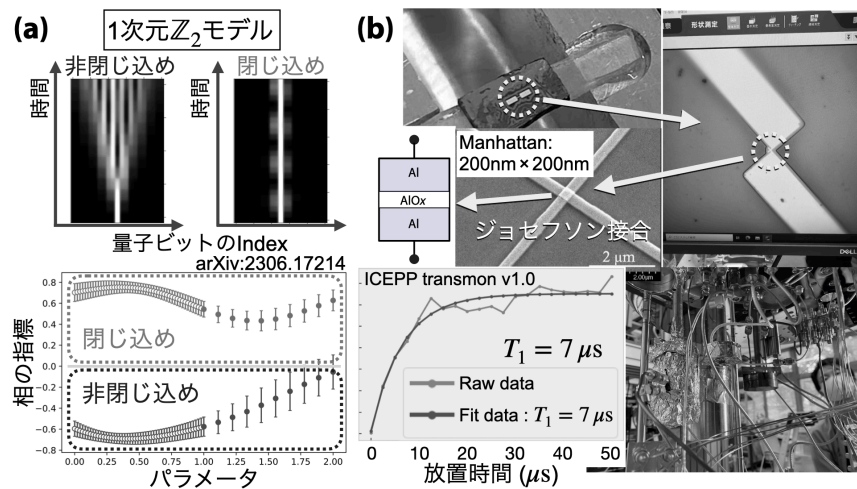


図 3: (a)1次元 \mathbb{Z}_2 ゲージ理論で、物質場が時間発展と共に拡散していく様子（非閉じ込め、左）。右は拡散しない場合（閉じ込め）。鈴木-トロッター分解を用いた量子回路で時間発展状態をシミュレートし、閉じ込め相と非閉じ込め相の相分類を行った（下）[7]。(b) 本研究グループによって製作された超伝導量子ビットの写真。中央の200 nm x 200 nmの領域にジョセフソン接合が作られている。低温科学センターにある希釈冷凍機（右下）と、初期に製作した超伝導量子ビットが $|1\rangle$ 状態から $|0\rangle$ に脱励起するまでの時間 (T_1) の測定結果（左下）。 $T_1 = 7 \mu\text{s}$ をすでに達成。

研究者の役割

研究協力者であるポスドク研究者・大学院生とともに、研究代表者が研究課題①を担当する。課題②については、古典計算ソフトウェアと超伝導量子ビットの物理シミュレーションの知識が豊富である研究分担者（飯山）が主導して進める。課題③については、超伝導量子素子の製作に成功し、マイクロ波のエンジニアリング技術にも精通する研究分担者（陳）が中心となって進める。

参考文献

- [1] “Evidence for the utility of quantum computing before fault tolerance”, Y. Kim *et al.*, *Nature* **618**, 500 (2023).
- [2] “Suppressing quantum errors by scaling a surface code logical qubit”, Google Quantum AI, *Nature* **614**, 676 (2023).
- [3] “Constant-Overhead Quantum Error Correction with Thin Planar Connectivity”, M. A. Tremblay *et al.*, *Phys. Rev. Lett.* **129**, 050504 (2022).
- [4] “Microwave quantum diode”, R. Upadhyay *et al.*, arXiv:2304.00799.

2 応募者の研究遂行能力及び研究環境

応募者（研究代表者、研究分担者）の研究計画の実行可能性を示すため、(1)これまでの研究活動、(2)研究環境（研究遂行に必要な研究施設・設備・研究資料等を含む）について2頁以内で記述すること。

「(1)これまでの研究活動」の記述には、研究計画に関連した国際的な取組（国際共同研究の実施歴や海外機関での研究歴等）がある場合には必要に応じてその内容を含めること。また、研究活動を中断していた期間がある場合にはその説明などを含めてもよい。

(1) これまでの研究活動

応募者は欧州原子核研究機構 (CERN) にある大型ハドロン加速器 (LHC) を用いた大型実験 ATLAS に参画し、高エネルギー素粒子実験を最先端の現場で主導してきた。**ATLAS** 検出器のデータ取得システムの構築・運転から物理データ解析、次世代加速器実験への増強計画まで豊富な知識と経験を有しており、それらの技術をもとに量子コンピュータのアルゴリズム開発、量子シミュレーション、量子ソフトウェアとハードウェアの開発を進めている。

高エネルギー素粒子実験への応用に向け、研究代表者（寺師）は2019年初頭から量子コンピュータの研究を開始した。カナダ D-Wave 社の量子アニーリングマシンを使い、検出器信号の組み合わせを最適化することでその測定対象の粒子の飛跡を再構成するという研究に、米国ローレンスバークレー国立研究所の研究者とともに取り組んだ。この種の取り組みとしては世界的に最初期のものであり、量子アニーリングによって高い再構成効率を実現できることを示した [5]。その後、パラメータ化した量子回路を用いてデータの相関関係を学習する「量子機械学習」の手法を素粒子実験のデータ解析に取り入れ、比較的少数のデータや学習パラメータで古典機械学習手法に匹敵する学習性能を持ちうることを示した [6]。量子機械学習で古典データを学習する場合、まずデータを量子状態に符号化し、その状態をパラメータ化した量子回路で変換し測定する。教師あり学習では、その測定結果がデータの教師ラベルに合うようにパラメータを最適化することで学習を行う。量子機械学習は量子状態への符号化や学習回路の設計によっては学習が困難になることが知られており（勾配消失問題）、その解消に向けた研究を現在進めている。また本研究課題に先行して、研究課題①②に必要な場の理論の量子多体系シミュレーションにも取り組んできた。ポスドク研究者と共に、シンプルな1次元シュウィンガー模型での基底状態や Z_2 ゲージ理論の時間発展状態のシミュレーションに取り組み、生成された状態が期待される性質やエネルギーを持つことを確認した。ここで生成したシミュレーションデータを使って、IBM チューリッヒの研究者とともに量子状態（波動関数）から物理系の性質を直接学習する量子機械学習の応用に取り組んだ [7]。ここではデータの符号化が必要ではなく、かつ古典畳み込みニューラルネットワーク (CNN) に着想を得た量子 CNN を学習回路として使うことで、勾配消失問題に強い学習が可能である。この学習モデルを使い、シュウィンガー模型ではカイラル対称性の破れ、 Z_2 ゲージ理論では外部電場による物質場の閉じ込めに由来する相転移のシミュレーションに成功した [7]。

NISQ コンピュータでは、ノイズの影響を抑えるためにユニタリー演算をより少ない量子ゲートを使って実装することが望ましい。超伝導量子コンピュータでは、特に制御 NOT ゲートのエラーレートが1%程度と高く、主要なエラー源である。本研究グループは回路に現れる制御 NOT ゲートごとに量子状態を測定し、得られる計算基底の出現頻度から不要な制御 NOT ゲートを削減する最適化ツール **AQCEL** を開発した [8]。AQCEL を使い、計算精度を落とすことなく場の理論のシミュレーション回路に現れる制御 **NOT** ゲートを **75%** 程度削減できることを実証した [8]。

研究分担者（飯山）は、CERN LHC のもう一つの大型実験である CMS 実験において、数十ペタバイトにも及ぶ実験データを管理するソフトウェアの構築・実装を行うなど、科学計算やソフトウェア開発に関する経験を多く有している [9]。また、機械学習技術、特にエラー訂正デコーダとして使われる **FPGA** など、低レイテンシ環境でのアルゴリズム実行に関して第一線での研究実績がある [10]。2020 年から量子コンピューティング研究に携わり、素粒子物理学への応用を念頭

【2 応募者の研究遂行能力及び研究環境（つづき）】

においた量子状態生成アルゴリズムの考案や、超伝導型量子ビットに代表される非調和振動子の物理シミュレーションの開発などを行ってきた。

研究分担者(陳)は、ATLAS 実験においてデータ取得システムの運転とアップグレードに従事した豊富な経験がある。25 ナノ秒毎に発生する陽子衝突を数十万以上の検出器チャンネルで記録し、その信号を帯域を逼迫させることなく正しいタイミングで確実に後段に送るという非常にシビアな要件のシステムであるが、それを満たすための開発や運用を通じて、高周波信号の時間制御やデータ圧縮・多重化に関する高いノウハウを有している。量子コンピュータのハードウェア開発においては、特にマイクロ波の時間領域のエンジニアリングを主導しており、レイテンシ改善を目的とした開発全般に専門的な適性がある。また、一昨年より超伝導量子ビットの製作や関連する表面微細加工の研究も先行して行ってきた。既にジョセフソン接合や超伝導トランズモンの製作と測定に成功しており(図 3(b))、本研究課題のハードウェア開発に必要な技術水準に達している。また、量子力学基礎論の理論研究 [11] や超伝導量子ビットを用いた暗黒物質の探索手法の提案 [12] など、基礎物理と量子効果、量子計測技術などに対しても鋭い感覚を有している。

(2) 研究環境

本研究では、東京大学素粒子物理国際研究センターで運用する計算機システムを使って、量子多体系シミュレーションやアルゴリズムのソフトウェア開発を行う。量子ビット数とともに状態ベクトル空間は指数的に増大するため、量子系の古典計算機シミュレーションには大容量メモリが必要になる。本研究グループでは、すでにテラバイトスケールのメモリと高性能GPGPUを搭載する計算機を複数台運用しており、シミュレータとして格子ゲージ理論の量子シミュレーションや量子機械学習を行うことが可能である。本研究では、エラー訂正デコーダのための古典計算(機械学習)アルゴリズムの開発や、一般的な回路ノイズモデルに対するシミュレータでの性能検証が重要であり、そのためにこの計算機環境をさらに拡張する。

本研究では、ジョセフソン接合ベースの超小型サーキュレータ/アイソレータとマイクロ波の多重化技術の開発を目指す。そのためには超伝導量子素子の微細加工とマイクロ波エンジニアリングの環境が必要である。まず、微細加工には東京大学武田先端知スーパークリーンルームにある共同利用施設を活用する。製作した超伝導素子の性能評価は、東京大学低温科学センター・極低温プラットフォームの共同利用希釈冷凍機・高周波機器を使って行う。図 3(b) に示すように、本研究グループは昨年から両共同利用施設を本格的に運用しており、既に設備をフル活用している。

参考文献

- [5] “Quantum annealing algorithms for track pattern recognition”, M. Saito, K. Terashi et al., *EPJ Web Conf.* **245**, 10006 (2020).
- [6] “Event Classification with Quantum Machine Learning in High-Energy Physics”, K. Terashi et al., *Comput. Softw. Big Sci.* **5**, 2 (2021).
- [7] “Quantum data learning for quantum simulations in high-energy physics”, L. Nagano, K. Terashi et al., arXiv:2306.17214.
- [8] “Initial-State Dependent Optimization of Controlled Gate Operations with Quantum Computer”, W. Jang, K. Terashi, Y. Iiyama et al., *Quantum* **6**, 798 (2022).
- [9] “Dynamo: Handling Scientific Data Across Sites and Storage Media”, Y. Iiyama et al., *Comput. Softw. Big Sci.* **5**, 2 (2021).
- [10] “Distance-Weighted Graph Neural Networks on FPGAs for Real-Time Particle Reconstruction in High Energy Physics”, Y. Iiyama et al., *Front. Big Data* **3**, 44 (2021).
- [11] “Testing Bell’s inequality using charmonium decays”, S. Chen, Y. Nakaguchi, S. Komamiya, *Prog. Theor. Exp. Phys.*, 063A01 (2013).
- [12] “Detection of hidden photon dark matter using the direct excitation of transmon qubits”, S. Chen et al., arXiv:2212.03884.

3 人権の保護及び法令等の遵守への対応（公募要領参照）

本研究を遂行するに当たって、相手方の同意・協力を必要とする研究、個人情報の取扱いの配慮を必要とする研究、生命倫理・安全対策に対する取組を必要とする研究など指針・法令等（国際共同研究を行う国・地域の指針・法令等を含む）に基づく手続が必要な研究が含まれている場合、講じる対策と措置を、1 頁以内で記述すること。

個人情報を伴うアンケート調査・インタビュー調査・行動調査（個人履歴・映像を含む）、提供を受けた試料の使用、ヒト遺伝子解析研究、遺伝子組換え実験、動物実験など、研究機関内外の倫理委員会等における承認手続が必要となる調査・研究・実験などが対象となる。

該当しない場合には、その旨記述すること。

該当しない。

4 研究計画最終年度前年度応募を行う場合の記述事項（該当者は必ず記述すること（公募要領参照））

本研究の研究代表者が行っている、令和6（2024）年度が最終年度に当たる継続研究課題の当初研究計画、その研究によって得られた新たな知見等の研究成果を記述するとともに、当該研究の進展を踏まえ、本研究を前年度応募する理由（研究の展開状況、経費の必要性等）を1頁以内で記述すること。

該当しない場合は記述欄を削除することなく、空欄のまま提出すること。

研究種目名	課題番号	研究課題名	研究期間

当初研究計画及び研究成果

前年度応募する理由