



# **Preparador Informática**

[www.preparadorinformatica.com](http://www.preparadorinformatica.com)

## **TEMA 3. INFORMÁTICA / S.A.I.**

**COMPONENTES, ESTRUCTURA Y  
FUNCIONAMIENTO DE LA UNIDAD  
CENTRAL DE PROCESO**

## **TEMA 3 INF / SAI: COMPONENTES, ESTRUCTURA Y FUNCIONAMIENTO DE LA UNIDAD CENTRAL DE PROCESO**

### **1. INTRODUCCIÓN**

### **2. PARÁMETROS QUE DETERMINAN EL RENDIMIENTO DE LA CPU**

### **3. COMPONENTES Y ESTRUCTURA DE LA CPU**

#### **3.1. UNIDAD DE CONTROL**

#### **3.2. UNIDAD ARITMÉTICO-LÓGICA**

#### **3.3. REGISTROS**

#### **3.4. BUSES**

#### **3.5. OTROS COMPONENTES**

### **4. FUNCIONAMIENTO DE LA CPU**

### **5. PROYECTO TOP500**

### **6. RECURSOS Y HERRAMIENTAS EDUCATIVAS DE INTERÉS**

### **7. CONCLUSIÓN**

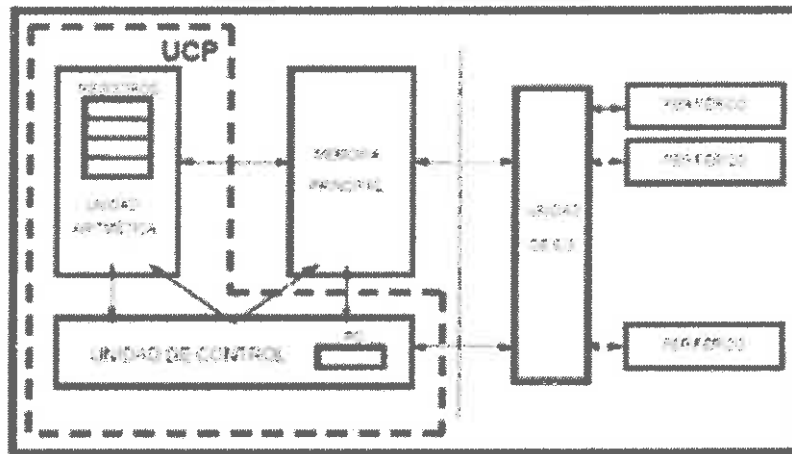
### **8. BIBLIOGRAFÍA**

## 1. INTRODUCCIÓN

En 1946, el matemático y físico John Von Neumann estableció el modelo básico de arquitectura que se emplea en los computadores digitales. Hasta esa fecha, los computadores trabajaban con programas cableados que se introducían estableciendo a mano las conexiones entre las distintas unidades. Su idea se basó en conectar permanentemente los elementos de la computadora.

La arquitectura de Von Neumann está formada por las siguientes unidades funcionales:

- **Unidad de memoria:** se emplea para almacenar los datos e instrucciones.
- **Unidad central de proceso:** es la encargada de ejecutar las instrucciones almacenadas en la memoria.
- **Unidad de entrada/salida:** la forman los elementos utilizados para introducir y mostrar información.
- **Buses:** son los canales a través de los que circula la información entre las distintas unidades del ordenador.



Aunque la tecnología ha avanzado mucho y la arquitectura inicial se ha vuelto más compleja, en la actualidad la base de su funcionamiento es la misma.

El presente tema está dedicado a estudiar concretamente los componentes, estructura y funcionamiento de la **unidad central de proceso** dentro de esta arquitectura.

El diseño de la unidad central de proceso es crítico y de vital importancia. En 2018 se detectaron problemas de diseño en las unidades centrales de proceso de determinados equipos. Concretamente, se detectaron problemas de diseño

en algunos procesadores de Intel, AMD y ARM. Estas vulnerabilidades, denominadas *Meltdown* y *Spectre* permitían en el primer caso acceder a la memoria del kernel del sistema operativo, mientras que en el caso de *Spectre* permitían acceder a la memoria de otras aplicaciones y tener acceso a sus datos.

## 2. PARÁMETROS QUE DETERMINAN EL RENDIMIENTO DE LA CPU

- **Frecuencia de reloj:** el reloj o generador de pulsos está en la UC y sincroniza todas las operaciones básicas del computador. El periodo de esta señal se denomina tiempo de ciclo o periodo de reloj. La frecuencia de reloj es la inversa del periodo de reloj y es la frecuencia con la que se coordinan las operaciones del ordenador. Se expresa en hercios (Hz).

- **MIPS (Millones de Instrucciones Por Segundo):** indica el número de instrucciones máquina que puede ejecutar un procesador por segundo. Se mide del siguiente modo:

$$MIPS = \frac{NI}{t_e \cdot 10^6}$$

Donde *NI*: nº de instrucciones que se ejecutan en un programa determinado y *t<sub>e</sub>*: tiempo de ejecución del programa

- **MegaFLOPS:** indica el número de operaciones con números reales por segundo.

$$MFLOPS = \frac{\text{Nº de operaciones en coma flotante}}{t_e \cdot 10^6}$$

- **Longitud de palabra:** es el número de bits que conforman cada posición de memoria. Esta longitud determina, en cierta medida, la precisión de los cálculos, la rapidez con la que se accede a los datos y la variedad de las instrucciones.
- **Registros incluidos en la CPU:** la capacidad de cada registro suele coincidir con el tamaño de la palabra de memoria. Con registros de mayor capacidad se tienen más datos disponibles en la propia CPU para ser procesados y por tanto la velocidad de procesamiento será mayor. Por la misma razón es deseable que haya un conjunto lo más extenso posible de registros.

### 3. COMPONENTES Y ESTRUCTURA DE LA CPU

La Unidad Central de Proceso o CPU es la encargada de interpretar ordenadamente las instrucciones almacenadas en la memoria para poder ser ejecutadas.

La CPU está formada por:

- ⇒ **Unidad de control (UC)**
- **Unidad aritmético-lógica (ALU),**
- **Registros**
- ⇒ **Buses**
- ⇒ **Otros componentes (FPU, etc.)**

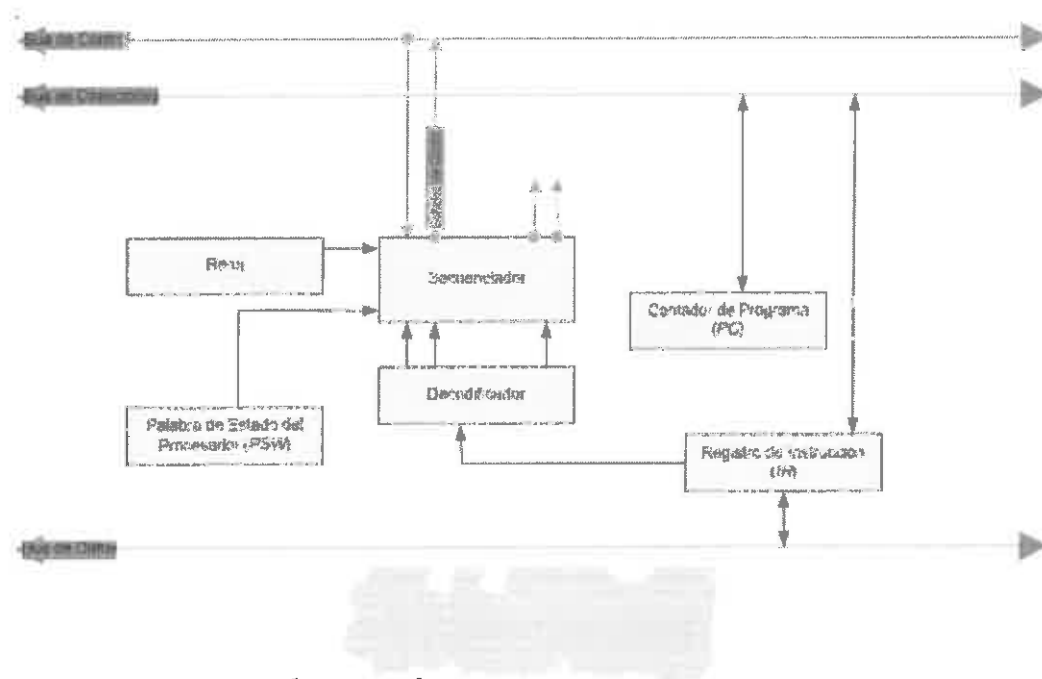
#### 3.1. UNIDAD DE CONTROL

La Unidad de Control o UC es la encargada de gobernar el funcionamiento del ordenador. Su función consiste en realizar la búsqueda, decodificación e interpretación de las instrucciones de los programas que se encuentran almacenados en la memoria, y posteriormente, emitir la secuencia adecuada de órdenes para que se ejecuten correctamente.

Para realizar su función, la UC utiliza los siguientes elementos:

- **Contador de programa (PC):** almacena la dirección de memoria de la siguiente instrucción a ejecutar.
- **Registro de instrucción (IR):** almacena la instrucción que la UC está interpretando en ese momento.
- **Registro de estado (PSW):** almacena una serie de bits que se activan según sea el resultado de la última operación realizada por la ALU.
- **Decodificador:** se encarga de extraer el código de operación de la instrucción en curso, analizarlo y emitir las señales necesarias al resto de elementos para su ejecución a través del secuenciador.

- **Secuenciador:** genera una serie de órdenes muy elementales que permiten ejecutar la instrucción en curso, de forma síncrona con el reloj del sistema.
- **Reloj:** generador de impulsos que marca el momento en que han de comenzar los distintos pasos de que consta cada instrucción.



### 3.2. UNIDAD ARITMÉTICO-LÓGICA

La Unidad Aritmético-Lógica o ALU se encarga de realizar las operaciones aritméticas y lógicas necesarias para ejecutar una instrucción, siguiendo las indicaciones de la unidad de control.

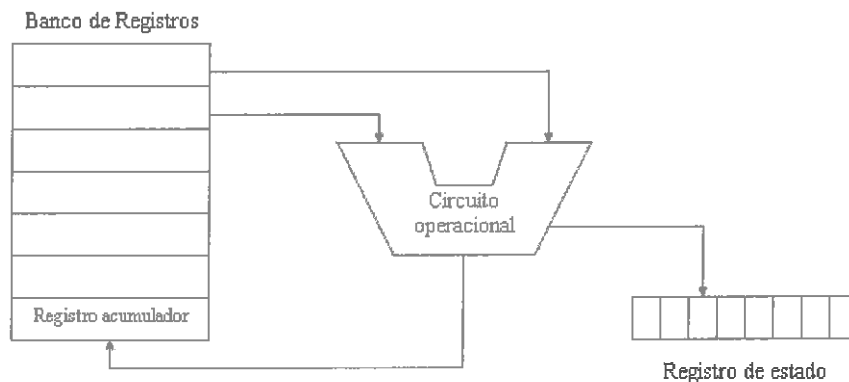
Los tipos de operaciones que puede realizar la ALU se pueden clasificar en:

- Aritméticas: suma, resta, multiplicación y división
- Lógicas: NOT, AND, OR, XOR
- De desplazamiento de bits

Los datos sobre los que opera esta unidad provienen de la memoria y pueden estar almacenados de forma temporal en alguno de los registros de la propia ALU.

Para realizar su función, la ALU utiliza los siguientes componentes:

- **Circuito operacional:** toma unos datos de entrada (operandos) y una señal de operación, que indica a la ALU el tipo de operación a realizar con dichos datos.
- **Registros de entrada (REN):** almacenan los datos que van a participar en la operación (operandos)
- **Registro acumulador (AC):** almacena el resultado de la operación para que pueda ser transmitida hacia otros componentes o utilizada en una nueva operación de la ALU.
- **Registro de estado (PSW):** almacena una serie de bits que se activan según sea el resultado de la última operación realizada por la ALU.



### 3.3. REGISTROS

Los registros de la CPU son pequeñas memorias de acceso muy rápido dedicadas al almacenamiento temporal de datos necesarios para la ejecución de cada instrucción.

Los registros pueden clasificarse en:

- **Generales:** son aquellos que contienen los operandos con los que se realizarán las instrucciones del programa.
- **Específicos:** son aquellos cuyo uso cumple una función concreta. Los más comunes son: *MAR* (Memory Address Register o Registro de Dirección de Memoria), *PC* (Program Counter o Contador de Programa), *IR* (Instruction Register o Registro de Instrucción), *PSW* (Process Status Word o Palabra de Estado del Procesador), *SP* (Stack Pointer o Puntero de Pila).

### 3.4. BUSES

La CPU se divide en unidades funcionales y para realizar la comunicación entre ellas se utilizan los denominados buses.

Según su funcionalidad podemos distinguir los siguientes buses:

- **Bus de datos:** Utilizado para transferir los datos entre los diferentes elementos del computador. El ancho de palabra en la transferencia coincide con el ancho de palabra de memoria.
- **Bus de direcciones:** Transfiere únicamente direcciones, desde los elementos que las generan hasta la memoria. El ancho de palabra está relacionado con el tamaño de palabra de la memoria del computador. Con  $m$  bits se pueden direccionar un máximo de  $2^m$  palabras de memoria.
- **Bus de control:** Formado por un conjunto de líneas que tienen misiones muy diversas y específicas en cada computador. La información que se transfiere por este bus suele tratarse de señales de control para los diferentes elementos del computador. Por ejemplo, señales de lectura o escritura de la memoria, señales de control de E/S, etc.

### 3.5. OTROS COMPONENTES

La estructura de la CPU ha ido evolucionando y se han ido incorporando otro tipo de circuitos adicionales que ayudan a la CPU en su labor, aumentando sus prestaciones. Entre ellos se encuentran:

1. **FPU (Floating Point Unit):** también conocido como coprocesador matemático, es el componente especializado en el cálculo de operaciones en coma flotante.
2. **Memoria caché:** memoria intermedia entre la memoria principal y la CPU utilizada para acelerar los accesos a los datos. Existen varios niveles: L1, L2, etc.



3. **FSB** (Front Side Bus): comunica la cache L2 con la placa base. En los procesadores de última generación de Intel es sustituido por el DMI (Direct Media Interface) y en los procesadores AMD por el Hypertransport.
4. **BSB** (Back Side Bus): comunica la cache L1 con el núcleo del procesador y con la cache L2.

#### 4. FUNCIONAMIENTO DE LA CPU

Cada una de las instrucciones máquina del ordenador se ejecuta realizando una secuencia de operaciones elementales más rudimentarias, como son la lectura de un operando en memoria, el incremento de un registro, o la ejecución de una operación aritmética en la ALU, etc. Simultáneamente, cada operación elemental requiere la activación de un conjunto de señales de control por parte del secuenciador de la UC. La activación de señales realizada por el secuenciador se efectúa por pulsos del reloj. En cada pulso de reloj, el secuenciador determina qué señales de control deben permanecer activas para llevar a cabo cada operación elemental.

Se pueden identificar dos tipos de señales de control:

- **Señales de nivel:** las que están activas durante un período completo del reloj.
- **Señales de pulso:** son aquellas que marcan un instante de tiempo más preciso sincronizado con los pulsos del reloj.

A partir de aquí podemos saber cómo son las señales de control vistas:

1. Señales de selección de bus: Permiten el envío de la información de un registro concreto a un bus, son de nivel.
2. Señales de carga de registros: La señal de carga marca el instante preciso en que los datos de la entrada se consideran válidos. El proceso de actualización de la información del registro es, prácticamente, instantáneo, por lo que son señales de pulso.

3. Señales de gobierno del operador: Son de nivel. Tienen que estar activas durante un cierto tiempo que permita realizar a los circuitos internos la operación solicitada.
4. Señales que gobiernan las operaciones de memoria: son de nivel.

De este modo, se puede considerar que el funcionamiento de la CPU se lleva a cabo en dos fases:

#### 1. Fase de búsqueda:

- Carga en el contador de programa (PC) la dirección de la primera instrucción del programa.
- Lee de la memoria la instrucción almacenada en la dirección indicada por el contador de programa y la almacena en el registro de instrucción.
- Se incrementa el contador de programa para que apunte a la siguiente instrucción del programa.
- Pasa la instrucción por el decodificador para interpretarla y lee de la memoria los datos que sean necesarios para su ejecución, que almacenará en los registros de entrada de la ALU.

#### 2. Fase de ejecución:

Comprende el conjunto de operaciones elementales específicas de la instrucción en curso. Lo primero que se realiza en esta fase es reconocer de qué instrucción se trata, para lo que se activa el decodificador del circuito de control. Una fase de ejecución puede descomponerse en varias subfases, según la complejidad de la instrucción en curso.

Una vez concluida la ejecución de la instrucción en curso, se vuelve a repetir el ciclo completo para cada una de las instrucciones que forman el programa en ejecución.

## 5. PROYECTO TOP500

El proyecto Top500 es un ranking de los 500 supercomputadores con mayor rendimiento del mundo. En junio de 2019, el proyecto Top500 ha publicado su primera lista del año donde muestra los 500 supercomputadores más potentes del mundo, donde el dominio por número sigue siendo chino, aunque el top 10 lo sigue controlando EEUU.

Como punto destacado, por primera vez en la lista Top500 se superan los 1,5 exaFLOPS, además de que ahora todos los supercomputadores de la lista cuentan con al menos un petaFLOP.

Rank	Site	System	Cores	Rmax (TFlop/s)	Rpeak (TFlop/s)	Power (kW)
1	ORNL OLC United States	Summit (IBM PowerPC AIN-POWER9) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 IBM	2,414,552	148,690.0	200,794.9	10,096
2	ORNL OLC United States	Summit (IBM PowerPC AIN-POWER9) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 IBM / NVIDIA / Mellanox	1,572,480	94,640.0	125,712.0	7,439
3	National Supercomputing Center China	Swansea (HPE ProLiant DL380 Gen10) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 NRCPC	10,649,600	93,014.6	125,435.9	15,371
4	National Supercomputing Center China	Swansea (HPE ProLiant DL380 Gen10) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 NUDT	4,921,760	61,414.5	100,678.7	18,482
5	ORNL OLC United States	Summit (IBM PowerPC AIN-POWER9) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 Dell EMC	448,448	23,516.4	38,745.9	
6	ORNL OLC United States	Summit (IBM PowerPC AIN-POWER9) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 Cray Inc.	387,872	21,230.0	27,154.3	2,384
7	ORNL OLC United States	Summit (IBM PowerPC AIN-POWER9) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 Cray Inc.	979,672	20,158.7	41,461.2	7,578
8	National Supercomputing Center China	Swansea (HPE ProLiant DL380 Gen10) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 Fujitsu	391,600	19,090.0	32,576.6	1,649
9	National Supercomputing Center China	Swansea (HPE ProLiant DL380 Gen10) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 Lenovo	305,856	19,476.6	26,873.9	
10	ORNL OLC United States	Summit (IBM PowerPC AIN-POWER9) 100 Miles (AMD EPYC 7702) 100 Miles (AMD EPYC 7702) 100 IBM / NVIDIA / Mellanox	288,288	16,200.0	23,047.2	

## 6. RECURSOS Y HERRAMIENTAS EDUCATIVAS DE INTERÉS

A continuación, se enumeran varias herramientas software que recopilan información sobre la CPU de un ordenador:

- Speecy (Windows)
- HardInfo (Linux)
- CPU-Z (Windows y Android)

## 7. CONCLUSIÓN

En este tema se ha presentado una visión global sobre la CPU, una de las unidades funcionales que conforman la arquitectura de Von Neumann, que es considerado como el “cerebro” de un computador ya que es la parte que interpreta y ejecuta las instrucciones.

En la primera parte del tema se han detallado los componentes y estructura que conforman una CPU, describiendo las funciones básicas que realizan los elementos más importantes de la misma (Unidad de Control, Unidad Aritmético-Lógica, Registros, etc.). Para finalizar el tema, se ha descrito el funcionamiento que lleva a cabo la CPU para realizar el procesamiento de los datos en un ordenador.

## 8. BIBLIOGRAFÍA

- Prieto A., y otros. **Introducción a la informática**. Editorial McGraw-Hill
- De Miguel Anasagasti, Pedro. **Fundamentos de los computadores**. Editorial Paraninfo.
- Patterson D., Hennessy J. **Estructura y diseño de computadores**. Editorial Reverté
- Stallings W. **Organización y arquitectura de computadores**. Editorial Prentice-Hall
- [http://atc.ugr.es/APrieto\\_videoclases](http://atc.ugr.es/APrieto_videoclases) Departamento de Arquitectura y Tecnología de Computadores. Universidad de Granada.

- [www.xataka.com](http://www.xataka.com) (Web de actualidad sobre tecnología e informática)
- [www.tomshardware.com](http://www.tomshardware.com)
- [www.piriform.com/speecy](http://www.piriform.com/speecy)
- [www.cpubid.com](http://www.cpubid.com)
- [www.top500.org](http://www.top500.org) (Proyecto Top500)



Preparador Informática

