

Paginacion-multinivel-y-algoritm...



antoniorubio98



Sistemas Operativos



2º Grado en Ingeniería Informática



Escuela Técnica Superior de Ingeniería Informática Universidad de Málaga

campus virtual ETSI Informática

CV ▶ ETSI Informática ▶ Mis asignaturas en este Centro ▶ Curso académico 2018-2019 ▶ Grado en Ingeniería de Computadores ▶ Sistemas Operativos (2018-19, Grado Ing. Informtica, Grado Ing. de Computadores y Grado Ing. del Sofware, Grupos C) ► EVALUACIÓN ► Autoevaluación - Paginación multinivel y algoritmos de reemplazo (tema3, ejercicios)

Comenzado el	miércoles, 5 de junio de 2019, 19:24
Estado	Finalizado
Finalizado en	miércoles, 5 de junio de 2019, 19:28
Tiempo empleado	3 minutos 54 s
La puntuación	120,00/120,00
Calificación	10,00 de 10,00 (100 %)

Pregunta 1

Correcta Puntúa 51,00 sobre

51.00 Marcar

pregunta

Se analiza un sistema de memoria virtual paginado, como el estudiado en clase, con las siguientes características:

- Se trata de un sistema de paginación multinivel de 4 niveles
 El espacio lógico (virtual) se compone de 2^(20) páginas
 El espacio lógico (virtual) se compone de 2^(20) páginas
 El espacio físico contiene 2^(9) marcos
 Memoria direccionada a nivel de byte
 Las tablas de página de cualquier nivel se hallan paginadas en fragmentos de tamaño una página
 Las entradas de todas las tablas de página son de tamaño 4 Bytes (incluyendo bits de control)
 No se dispone de TLB

En lo que sigue del ejercicio se muestra los contenidos de algunos marcos de página de interés de la memoria física y el valor del registro PTBR (Page Table Base Register).

Se pide, con los datos conocidos, determinar los que faltan

- Número de entradas que caben en una página de la tabla de página: 64
- Tamaño en bytes de la página 256
- Número mínimo de bits requeridos en el registro base de la tabla de pág. (PTBR): 9
- Longitud mínima de una entrada de la tabla de páginas, excluyendo bits de control: 9
- 6 2 6

Completa la siguiente tabla, realizando la traducción de las referencias lógicas a físicas que se proponen, en los casos que sea posible. Indica la información que se pide para cada una de las referencias.

En caso de fallo de página, o un direccionamiento fuera del espacio válido del proceso se indicarán las celdas de dirección física y su contenido con el valor entero -1.

La tabla raíz (nivel 1) se encuentra ubicada en el marco 0 de memoria principal, esto es, PTBR=0

Dirección lógica	Resultado de la traducción: ¿Válida? / ¿Fallo de TLB? / ¿Fallo de página?	Dirección física (formato Marco:Offset en decimal)	Contenido (hexadecimal, tal como se muestra en los marcos)
1:0:3:2:1	Dirección no válida ▼	-1 \(\) :	0x -1
1:2:0:0:12	Dir. válida, fallo en TLB, acierto tabla de página ▼	4 \(\sigma\) :	0x 23a80a12
1:2:0:1:0	Dir. válida, fallo de TLB, fallo de página ▼	-1 \sqrt :	0x-1
1:2:3:0:0	Dir. válida, fallo en TLB, acierto tabla de página ▼	6	0x 801012b4
2:0:1:2:0	Dirección no válida ▼	-1 \(\sigma\) :	0x -1
2:1:0:0:4	Dir. válida, fallo en TLB, acierto tabla de página ▼	14 :	0x 46840a0c
2:1:1:4:2	Dirección no válida v	-1 \(\sigma : \)	0x[-1
2:1:2:0:0	Dir. válida, fallo en TLB, acierto tabla de página ▼	17 \(\) :	0x 00100024
2:1:2:1:8	Dirección no válida ▼	-1 \(\sigma : \)	0x -1
2:1:2:2:12	Dir. válida, fallo en TLB, acierto tabla de página ▼	18 \(\) :	0x 08080000
2:1:2:3:4	Dir. válida, fallo en TLB, acierto tabla de página ▼	19 :	0x 21c122cc
2:1:3:0:1	Dir. válida, fallo de TLB, fallo de página ▼	-1 \(\sigma \) :	0x[-1

2:1:3:1:4	Dirección no válida ▼	-1 \sqrt :	0x[-1
2:1:3:2:12	Dir. válida, fallo de TLB, fallo de página ▼	-1 \(\sigma\) :	0x -1
2:1:3:3:8	Dir. válida, fallo en TLB, acierto tabla de página ▼	21	0x 04112916
2:3:3:1:8	Dir. válida, fallo de TLB, fallo de página ▼	-1 \(\sigma\) :	0x -1
3:4:1:3:8	Dirección no válida ▼	-1 \forall :	0x -1

A continuación se muestra el contenido de algunos marcos de página, de interés para la resolución del ejercicio:

PTBR=0

Frame	e 0	Fram	e 1		Fram	e 2			٦	Frame	3			Frame	4		1
Offset	Content	Offse	Content		Offset	Cor	ntent		٦	Offset	Content			Offset C	Con	tent	1
0	(V=0, P=1, Frame=-1)	0	(V=0, P=0, F	rame=-1) 0	(V=	1, P=1, F	rame=3)	0	(V=1, P=1, F	rame=	4)	0 0)x0	3406800	
4	(V=1, P=1, Frame=1)	4	(V=0, P=1, F	rame=-1) 4	(V=	0, P=1, F	rame=-1	.)	4	(V=1, P=0, Fi	rame=	-1)	4 C)x0	0200600	
8	(V=1, P=1, Frame=11)	8	(V=1, P=1, F	rame=2)	8	(V=	1, P=0, F	rame=-1	.)	8	(V=1, P=0, Fi	rame=	-1)	8 0)x3	0225451	
12	(V=0, P=0, Frame=-1)	12	(V=1, P=1, F	rame=7)	12	(V=	1, P=1, F	rame=5)	12	(V=0, P=1, F	rame=	-1)	12 0)x2	3a80a12	
Frame	e 5	Fram	e 6	Frame	7			Frame	8			Fran	1e 9		7	Frame	10
Offset	Content	Offset	Content	Offset	Content			Offset	Со	ntent		Offse	t Co	ntent	1	Offset 0	Content
0	(V=1, P=1, Frame=6)	0	0x801012b4	0	(V=1, P=	1, Fra	ame=8)	0	(V:	=0, P=1	, Frame=-1)	0	0x0	014c0000)	0 0	xe0210332
4	(V=0, P=1, Frame=-1)	4	0x21014445	4	(V=0, P=	0, Fr	ame=-1)	4	(V:	=1, P=1	, Frame=9)	4	0x2	26224882	2	4 (xac622a06
8	(V=0, P=1, Frame=-1)	8	0xb8009000	8	(V=0, P=	1, Fra	ame=-1)	8	(V:	=0, P=1	, Frame=-1)	8	0x0	00609a0	5	8 0	x002c1241
12	(V=0, P=1, Frame=-1)	12	0xc0387323	12	(V=0, P=	1, Fra	ame=-1)	12	(V:	=1, P=1	, Frame=10)	12	0x0	00001408	8	12 0	x00101048
Frame	e 11	Fram	e 12		Fran	ie 13	3			Fram	e 14	Frai	ne 1	5	٦		
Offset	Content	Offse	Content		Offse	t Cor	ntent			Offset	Content	Offs	et Co	ntent			
0	(V=0, P=1, Frame=-1)	0	(V=1, P=1, F	rame=13	3) 0	(V=	=1, P=1, I	Frame=1	4)	0	0x5b002b00	0	0x	1224542	28		
4	(V=1, P=1, Frame=12)	4	(V=0, P=1, F	rame=-1) 4	(V=	=1, P=0, I	Frame=-	1)	4	0x46840a0c	4	0x	85085ac	4		
8	(V=1, P=0, Frame=-1)	8	(V=1, P=1, F	rame=16	5) 8	(V=	=1, P=1, I	Frame=1	5)	8	0x09418a4c	8	0x	0808000	0		
12	(V=1, P=0, Frame=-1)	12	(V=1, P=1, F	rame=20)) 12	(V=	=0, P=1, I	Frame=-	1)	12	0x03cd0000	12	0x	0000000	0		
															\Box		
Frame	e 16	Fram	e 17	Frame	18	\neg	Frame :	19		Fram	e 20			Frame	2	1	7
Offset	Content	Offse	Content	Offset	Content		Offset C	ontent		Offset	Content			Offset	Со	ntent	7
0	(V=1, P=1, Frame=17)	0	0x00100024	0	0x004d00	91	0 0	x700000	01	0	(V=1, P=0, F	rame=	1)	0	0x	007500c	5
4	(V=0, P=0, Frame=-1)	4	0x00145250	4	0x286622	28a	4 0	x21c122	СС	4	(V=0, P=1, F	rame=	1)	4	0x	480ec20	=
8	(V=1, P=1, Frame=18)	8	0xc8313100	8	0x000000	000	8 0	x000000	00	8	(V=1, P=0, F	rame=	1)	8	0x	0411291	6
12	(V=1, P=1, Frame=19)	12	0xeada8023	12	0x080800	000	12 0	x8bc88a	10	12	(V=1, P=1, F	rame=	21)	12	0x	a02210e	a
12	, , , , , , , , , , , , , , , , , , , ,										(- / - / - / - / - / - / - / - / - / -				<u> </u>		

Pregunta 2 Correcta

Puntúa 10,00 sobre 10,00

Marcar pregunta

Se quiere determinar qué política de reemplazo es la mejor (menor número de fallos de página) para un sistema de memoria virtual con tamaño de memoria residente fijo de 3 marcos de página, dada una secuencia fija de referencias lógicas a memoria. La secuencia de referencias lógicas (página:desplazamiento) es la siquiente:

0:1, 1:2, 1:3, 1:4, 2:2, 2:1, 1:1, 3:1, 0:0, 1:2, 1:3, 2:1, 0:3, 0:2

Las políticas a estudiar son:

• FIFO

• FINUFO(reloj): al cargar una página en el conjunto residente su bit de acceso se pone a 0, es decir, no se tiene en cuenta el primer acceso para activar ese bit.

• Working Set (WS): con una ventana de 3 referencias de memoria. Rellena la siguiente tabla indicando el número de fallos de página que se producen para cada una de las políticas así como el contenido residente después de la última referencia.

	Fallos de página	Conjunto residente final
FIFO	7	páginas: 0, 1 y 2 ▼
		✓
FINUFO	5	páginas: 0, 1 y 2 ▼
		✓
WS	7	páginas: 0 y 2 ▼
		✓

Pregunta 3

Correcta

Puntúa 32,00 sobre 32,00

Se analiza un sistema de memoria virtual, como el estudiado en clase, con las siguientes características:

• Se trata de paginación multinivel de 3 niveles

• El espacio lógico se compone de 2^19 páginas

• El espacio físico contiene 128 marcos

• Memoria direccionada a nivel de byte

• Las tablas se hayan paginadas en fragmentos de tamaño de una página

• Las entradas de todas las tablas de página son de 4Bytes



Marcar pregunta a)Sabiendo que los niveles 2º y 3º de la paginación se direccionan con 8 bits, obtener la longitud de los campos que faltan en la dirección lógica:

L1	L2	L3	OFFSET
3	8	8	10

b)Calcular el número de bits de la dirección física: 17 , y el tamaño total del espacio físico en KBytes: 128

- d)Un proceso tiene los siguientes requerimientos de direccionamiento: sección de datos de 4 páginas, sección de código de una página, sección de pila de 3 páginas. Si la totalidad del proceso se haya residente en memoria, ¿cuál es el número máximo de marcos de memoria que estarán ocupados por las tablas de página? 17 4 ¿Y el mínimo? 3
- e)En la figura que se os ha repartidose muestra parte del contenido de la memoria física así como de la TLB. Se supondrá una TLB de 4 posiciones, completamente asociativa y con reemplazo FIFO. Asimismo el reemplazo de páginas es también FIFO.

La tabla de nivel 1 está en el marco cero, esto es, PTBR=0.

c) Determinar el número de entradas que caben en un marco de página: 256

Completa la siguiente tabla indicando la información que se pide para cada una de las siguientes referencias lógicas de memoria. En caso de fallo de página ó un direccionamiento fuera del espacio válido del proceso, indicar con -1.

En la columna "Traducción" indicar la dirección física como x:y (x=marco, y=offset) en decimal. Si no es posible conocer la traducción o es inválida indicar con -1 en estos campos.

En la columna "Contenido" indicar el contenido en hexadecimal con letras mayúsculas. Si no es posible conocer el contenido, indicar con -1.

Dirección lógica	¿Es una dirección válida?	¿Fallo de TLB?	¿Fallo de página?	Traducción	Contenido
2:0:1:4	Dirección inválida		▼ ✓	-1 \sqrt : -1 \sqrt	0X[-1
0:1:2:4	Dirección válida, fallo	de TLB, acierto de p	ságina ▼ <mark>√</mark>	54	0X 12345678 ✓
4:0:0:4	Dirección válida, acie	rto de TLB, acierto d	e página ▼ <mark>√</mark>	7 √ : 4 √	0X 0000000a
0:1:0:0	Dirección válida, fallo	de TLB, fallo de pág	ina ▼ <mark>√</mark>	-1 \sqrt : -1	0X[-1
1:2:0:0	Dirección válida, fallo	de TLB, acierto de p	vágina ▼ <mark>√</mark>	6	0X fffffff

f)Si cuadruplicamos el tamaño de la página, manteniendo el tamaño en bytes del espacio lógico y físico inicial y manteniendo las dos últimas condiciones del comienzo del enunciado, ¿cuál es el tamaño ahora de cada uno de los campos de direccionamiento de la dirección vitual? (indicar con 0 si alguno ha desaparecido)

L1	L2	L3	offset		
0 ~	7	10	12		

TLB:

100		-
Página lógica	Marco (pág. física)	V
4:0:0	7	1
4:0:8	9	1
4:1:0	15	1
		0



Memoria física. Notas Bits de control: V=bit válido, P=bit de presencia. Los marcos ocupados por páginas de la T.P. se indican con la tema (marco_destino, V, P). En los marcos con páginas del programa se indica el contenido. Los valores precedidos de 0x están expresados en hexadecimal y los que no en decimal. Las celdas sin valor conocido se hayan en blanco, o indicadas con ?. PTBR = 0Marco Contenido Offset (1, V=1, P=1) (2, V=1, P=1) Contenido 0xFFFFFFF 6 Marco Contenido 0x00000000 (3, V=1, P=1) Marco 2 Offset Contenido Marco Offset Contenido (?, V=1, P=0)

Pregunta 4 Correcta Puntúa 3,00 sobre 3.00

Marcar pregunta

En un sistema de memoria virtual donde se está usando una estrategia de reemplazo FINUFO (reloj) y tamaño de memoria residente fijo de 3 páginas (al cargar una página en el conjunto residente su bit de acceso se pone a 0, es decir, no se tiene en cuenta el primer acceso para activar ese bit). Se ejecuta un proceso que realiza las referencias lógicas a memoria (página : desp): 0:1, 1:2, 1:3, 2:3, 2:2, 3:2, 0:1, 2:3, 3:0, 0:2, 1:2

I.- ¿Cuál es número total de fallos de página que se produce? 7 ▼ ✓

Contenido

Contenido 0x0000000000x12345678

II.- ¿Cuál es el contenido del conjunto residente después de la última referencia? páginas: 0, 1 y 2

III.- Si cambiásemos a un algoritmo de asignación dinámica como Working Set con una ventana de 6 referencias de memoria. ¿Cuál sería el contenido del conjunto residente después de la última referencia? páginas: 0, 1, 2 y 3 ▼

Pregunta 5 Correcta

Puntúa 24,00 sobre 24,00

Marcar pregunta

Se quiere determinar qué política de reemplazo es la mejor (menor número de fallos de página) para un sistema de memoria virtual que utiliza paginación de un solo nivel.

Se analiza la traza de posiciones lógicas de un proceso. La asignación es estática y local: el proceso dispone de un número de marcos de memoria igual a 5.

La secuencia de referencias lógicas a memoria (página:desplazamiento) es la siguiente:

10:0, 12:10, 11:1, 12:11, 14:3, 14:5, 13:1, 15:10, 16:0, 11:3, 16:6, 10:0, 15:12

Las políticas a estudiar son:

- FIFO (First-in First-out)LRU (Less recenlty used)

Rellena la siguiente tabla indicando el número de fallos de página que se producen para cada una de las políticas. Para el rango de páginas lógicas referenciadas indica si dicha página formará parte del conjunto residente final o no.

	Fallos de página	¿Pertence al conjunto residente final?
FIFO	8	10: Sí ▼ ✓
		11: No ▼ ✓
		12: No ▼ ✓
		13: Sí ▼ ✓
		14: Sí ▼ ✓
		15: Sí ▼ ✓
		16: Sí ▼ ✓





Finalizar revisión

















Universidad de Málaga · Avda. Cervantes, 2. 29071 MÁLAGA · Tel. 952131000 · info@uma.es

© Todos los derechos reservados