

Programa del curso CE 3201

Taller de diseño digital

Escuela de Ingeniería en Computadores Licenciatura en Ingeniería en Computadores

[Última revisión del programa: 30 de enero de 2024]



I parte: Aspectos relativos al plan de estudios

1 Datos generales

Nombre del curso: Taller de diseño digital

Código:CE 3201Tipo de curso:Práctico

Electivo: No
N.º Créditos: 2
N.º horas clase/semana: 4 h
N.o horas extraclase/semana: 2 h

% de áreas curriculares: 70 % Diseño en Ingeniería

30 % Ciencias de Ingeniería

Ubicación en plan de estudios: 5to semestre

Requisitos: CE 2201 - Laboratorio de Circuitos Eléctricos

Correquisitos: CE 1107 - Fundamentos de Arquitectura

El curso es requisito de: CE 4301 - Arquitectura de Computadores I

Asistencia: Obligatoria

Suficiencia: No
Posibilidad de reconocimiento: No
Nota de aprobación: 70 %

Examen de reposición: No hay

Vigencia del programa: I Semestre 2024



2. Descripción General

En este curso el estudiante asimilará los conceptos fundamentales en el diseño e implementación de sistemas digitales combinacionales y secuenciales, usando compuertas lógicas, lógica programable y herramientas de software para la descripción, simulación y síntesis de dichos sistemas. Los atributos de acreditación relacionados a los graduados y a este curso son los siguientes:

Diseño (Intermedio):

Diseña soluciones creativas para problemas de Ingeniería complejos y diseña sistemas, componentes o procesos para satisfacer las necesidades identificadas con la consideración adecuada para la salud y la seguridad públicas, el costo total de la vida, el carbono neto cero, así como las consideraciones de recursos, culturales, sociales y ambientales según sea necesario.

Herramientas de Ingeniería (Intermedio):

Capacidad para crear, seleccionar, aplicar, adaptar y ampliar apropiadamente técnicas, recursos y herramientas modernas de Ingeniería y de tecnología de la información, incluyendo la prospección y modelado de problemas complejos de Ingeniería, con la comprensión de las limitaciones asociadas.

3. Objetivos

Objetivo	Atrib.	Nivel*
Diseñar sistemas digitales combinacionales y secuenciales	• DI	• M
usando compuertas lógicas y lenguajes de alto nivel para la descripción de hardware permitiendo su simulación e implementación.	• HI	• M
 Elaborar las herramientas adecuadas para llevar los sistemas digitales diseñados a un arreglo lógico programable (FPGA). 	· HI	• M
3. Desarrollar habilidades de trabajo individual y en equipo, así como de elaboración de documentación técnica, de manera colaborativa, ordenada y concisa, haciendo uso de principios y valores como responsabilidad, respeto y tolerancia.		• M

^{*} Nivel de desarrollo de cada atributo: Inicial, InterMedio o Avanzado.

4. Contenido y Cronograma

Las 16 semanas que abarcan el curso se distribuyen en los siguientes temas:

1. Introducción a la electrónica digital

(1.5 Semanas)

- 1.1. Compuertas lógicas en chip.
- 1.2. Características eléctricas: fan-out, rangos de operación, alta impedancia.
- 1.3. Tecnologías: CMOS vs TTL.
- 1.4. Aspectos ambientales de circuitos digitales.

2. Lenguajes de descripción de hardware y síntesis lógica

(1.5 Semanas)

- 2.1. Modelos de descripción de hardware.
- 2.2. Niveles de abstracción.



- 23 FPGAs
- 2.4. Creación de testbenchs y simulaciones.
- 2.5. Metodologías de diseño.
- 3. Diseño de circuitos de lógica combinacional

(4 Semanas)

- 3.1. Decodificadores y encodificadores.
- 3.2. Multiplexores y demultiplexores.
- 3.3. Circuitos aritméticos (sumadores, restadores, comparadores, multiplicadores).
- 3.4. Unidad Lógico-Aritmética (ALU).
- 3.5. Tiempo de propagación y contaminación
- 3.6. Simulación.
- 4. Diseño de circuitos de lógica secuencial

(4 Semanas)

- 4.1. Contadores.
- 4.2. Circuitos anti-rebote.
- 4.3. Máquinas de estados finitos (FSM).
- 4.4. Simulación.
- 4.5. Temporización y sincronización.
- 4.6. Glitches.
- 5. Estructuras digitales avanzadas

(5 Semanas)

- 5.1. Controladores de dispositivos periféricos
- 5.2. Introducción a los computadores.
- 5.3. Arquitectura genérica de un computador simple.
- 5.4. Lenguaje máquina.
- 5.5. Técnicas de diseño e implementación de microprocesadores.
- 5.6. Manejo de entradas y salidas digitales, y periféricos
- 5.7. Memorias.

Il parte: Aspectos operativos

5. Metodología

Para el desarrollo de este curso, se utilizará una metodología activa, orientada a la formación integral de las personas para favorecer su crecimiento personal, profesional, su socialización y su autonomía, para lo cual toman como sus valores fundamentales:

- El aprender a aprender.
- El aprender a vivir juntos.
- El aprender a resolver.

Se promoverá la participación activa de los estudiantes, orientado a promover una filosofía de "aprender a aprender", de manera que sean responsables de su proceso de aprendizaje, profundizando los temas abordados en clase, mientras que el profesor tendrá un rol de facilitador, siendo responsable del proceso de enseñanza.

De acuerdo con el Modelo pedagógico del TEC, se potencia la creación, gestión y transferencia del conocimiento orientada hacia el trabajo e investigación interdisciplinaria, multidisciplinaria y transdisciplinaria en los diferentes campos del conocimiento.

En este contexto de formación integral del estudiantado TEC, se implementarán estrategias de acuerdo con sus necesidades particulares, haciendo uso de técnicas relacionadas con:



- Estrategias didácticas colaborativas: técnicas didácticas de aula invertida, juego de roles, instrucción entre pares, enseñanza justo a tiempo, oratoria, foro o debate, disertación de expertos, conferencias, seminario, aprendizaje por descubrimiento, análisis de casos, gamificación o webquest, pensamiento visual, entre otras.
- Estrategias didácticas de sistematización y mapeo: técnicas didácticas de mapas mentales, mapas conceptuales, cuadros sinópticos, matrices, círculo analítico, UVE heurística, portafolio, entre otras.
- Estrategias didácticas de simulación: técnicas didácticas de diseño y elaboración de modelos, demostraciones, juego de roles, simulacro, trabajos de laboratorio, aprendizaje experimental, aprendizaje basado en problemas, prácticas de laboratorio, taller y campo, entre otras.
- El aprender a resolver.

Estas estrategias y técnicas metodológicas (individuales o grupales), se encontrarán vinculadas con los atributos asignados al curso, de tal manera que favorezcan en el estudiantado:

- En su formación integral humana y académica mediante la construcción del aprendizaje a partir de las experiencias y conocimientos.
- En la formación del pensamiento crítico frente a problemas relacionados con asuntos éticos, de equidad y de sostenibilidad.
- En el trabajo en equipo como motor de socialización, relaciones socio- afectivas asertivas, innovación y construcción del conocimiento.
- En el empleo de medios tecnológicos en el proceso de comunicación, socialización y de aprendizaje.

Para cumplir lo anterior, el docente tendrá la responsabilidad de asistir puntualmente a las lecciones, cumplir con el horario establecido para las lecciones y las horas de consulta, desarrollar las sesiones en concordancia con los objetivos y contenidos planteados en este programa; así mismo, debe ofrecer espacios para aclarar las dudas o comentarios que el estudiante realice través de distintos medios de comunicación.

El estudiantado deberá asistir puntualmente a las sesiones, en las cuales participará activamente, y desarrollará las actividades asignadas, con el fin de alcanzar los objetivos del curso. Asimismo, el estudiantado debe demostrar, todos aquellos atributos y competencias actitudinales que fomenten una apropiación de su proceso de aprendizaje, un trabajo en equipo eficiente, y que reflejan los valores éticos y humanos fomentados por la Institución en cumplimiento de lo normado en el Régimen de Enseñanza-Aprendizaje (REA).

Las herramientas básicas para poder enfrentar este curso son:

- Computador con 4GB de RAM y CPU Core I5 o similar. Sistema Operativo GNU Linux o Windows.
- FPGA.
- Raspberry Pi.

Si un estudiante no cuenta con estos recursos puede hacer uso de los diferentes laboratorios disponibles en el campus central de Instituto Tecnológico de Costa Rica.



6. Evaluación

En este curso se implementarán diferentes estrategias evaluativas. La evaluación se divide en cuatro laboratorios y un proyecto final, así como tareas, quices y trabajos en clase que se desarrollarán de manera continua en el curso. La distribución porcentual de cada rubro se indica a continuación:

Rubro	Valor (%)	Tiempo estimado de entrega
Laboratorio 1	10	Semana 3 (21 febrero)
Laboratorio 2	15	Semana 5 (06 marzo)
Laboratorio 3	25	Semana 10 (19 abril)
Laboratorio 4	5	Semana 12 (03 mayo)
Proyecto final	40	Semana 18 (12 junio)
Tareas, quices, trabajo en clase	5	Semana 2 y 7

Cabe destacar que al final de cada laboratorio y proyecto se aplica un quiz individual. Estos exámenes cortos evalúan los conceptos básicos que el estudiante desarrolló a lo largo del proyecto.

Los laboratorios y el proyecto serán elaborados en grupos de máximo tres personas, pero la evaluación se realizará por medio de quices individuales, teóricos y prácticos, orales o escritos, donde los resultados del proyecto (diseños, tablas de resultados, etc.) podrán ser necesarios en la elaboración del quiz. La entrega a tiempo de la implementación es requisito para poder realizar el quiz.

7. Bibliografía Obligatoria:

[1] Sarah Harris y David Harris. Digital design and computer architecture: arm edition. Morgan Kaufmann, 2015.

Complementaria:

- [2] Pong P Chu. FPGA prototyping by Verilog examples: Xilinx Spartan-3 version. John Wiley & Sons, 2011.
- [3] Pong P Chu. FPGA prototyping by VHDL examples: Xilinx Spartan-3 version. John Wiley & Sons, 2011.
- [4] OpenCores. OpenCores HDL modeling guidelines. Revision 2.0 Online, 2009.



8. Profesor

Ing. Luis Alonso Barboza Artavia, M.Sc.

Licenciatura en Ingeniería en Computadores, Instituto Tecnológico de Costa Rica, Cartago, Costa Rica.

Maestría en Computación con Énfasis en Ciencias de la Computación, Instituto Tecnológico de Costa Rica, Cartago, Costa Rica.

Correo-e labarboza@tec.ac.cr

Consulta Martes de 7:30am-9:30am (presencial)

Lunes de 9:30am - 11:30am (Virtual)

Oficina F2-Of.11

Teléfono 2550-2567