Computer Organization 2023 Lab 4

Finished part:

本次的作業我完成了 ALU_Ctrl.v , ALU.v , Decoder.v 三個部分, 其他的module採用與HW3相同的設計。

 $ALU_Ctrl.v$ 的實作細節與HW3的相似,要多處裡beq和bne的結果,此外 addi這次OP改成O11是要注意的事情。

ALU.v 這次使用always @begin 的寫法並且在內部使用case的模式。

Decoder.v實作也與HW3差不多, 這次多了jump, branch, memory的 type要處裡

Problems you met and solutions:

在起初的simulation的過程中,程式碼雖然能成功執行,但是最終的score 並沒有通過助教所給的所有測資,因此我開始debeg我的程式碼。一開始我以為是線路接法上有錯誤,因此花了大半時間在這上面,後還發現是在 Decoder.v的module中RegDst_o這個變數名稱我寫成RegDst, 修改過後便通過測資了。