# Relatório P1 SO II

### Gustavo Kundlatsch, Paola de Oliveira, Pedro Souza

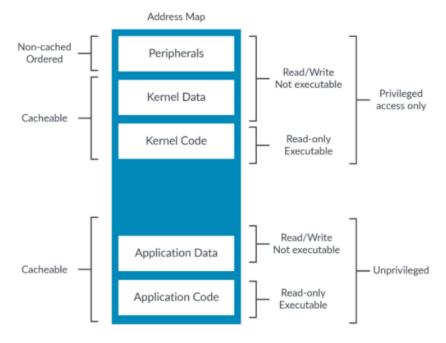
## 28 de setembro de 2022

O objetivo do grupo era aplicar o diff do exercício anterior, duplicar os arquivos da arquitetura ArmV8 como ponto de partida e ir mudando passo a passo cada uma das partes da implementação.

O modelo de memória escolhido foi o da imagem abaixo, disponível na página [1]:

### **Armv8 Memory Model**

A typical Arm memory model looks like this



Todavia, encontramos problemas ao tentar compilar o EPOS com o cross compiler aarch64-linux-gnu-gcc. As flags utilizadas no makedefs foram as seguintes:

```
ifeq ($(MMOD),raspberry_pi3)
   cortex_CC_FLAGS
                      := -mcpu=cortex-a53 -mabi=lp64 -Wno-attributes
  cortex_EMULATOR
                      = qemu-system-aarch64 -M raspi3 -cpu
       cortex-a53 -smp 4 -m 1G -serial null -serial mon:stdio
       -nographic -no-reboot -kernel
   cortex_AS_FLAGS
                    := -mcpu=cortex-a53
   cortex_LD_FLAGS
   cortex_DEBUGGER
                      := gdb
   cortex_FLASHER
                     = $(TLS)/eposflash/eposflash-$(MMOD) -d

→ /dev/ttyACMO -f

   cortex_MAGIC
                 := --nmagic
   cortex_CODE_NAME := .init
   cortex_DATA_NAME := .data
   cortex_IMG_SUFFIX := .bin
   endif
12
```

Mas o seguinte erro de compilação não foi resolvido:

Tentamos fazer uma versão mínima compilável removendo todos os assembly de Armv7 do código e substituindo por nop (versão enviada), mas mesmo assim o erro persistiu.

# Referências

[1] Tom Zhao. Armv8 memory model. https://blog.tomzhao.me/wp-content/uploads/2021/08/Armv8\_Memory\_Model\_aaeddbb09a9e4244a82dffc34230b5f2\_180821\_2356.pdf, 2021. [Online; accessed 04-Janeiro-2022].