

Kata Pengantar

Pesawat latih "Digital Circuit Training Kit" dipersiapkan untuk praktek dasar-dasar sistem digital. Pesawat latih ini dirancang dalam bentuk koper sehingga para pemakai mudah untuk mempergunakannya dan mengambil suatu pengertian.

Untuk menunjang agar proses belajar mengajar praktek dasar-dasar komunikasi sistem digital, maka perlu adanya petunjuk yang mendasari terlaksananya proses belajar mengajar tersebut. Oleh karena itu buku Petunjuk Percobaan ini dibuat dan menyertai peralatan.

Namun demikian para pemakai pesawat latih "Digital Circuit Training Kit" diharapkan telah mempunyai latar belakang pengetahuan tentang rangkaian Elektronika, dasar-dasar Rangkaian logika. Di samping itu juga sudah mempunyai pengetahuan tentang penggunaan alat-alat ukur seperti Osiloskop, Pencacah Frekuensi (*Frequency Counter*), Generator Fungsi (*Function Generator*), dan Multimeter.

Pudak Scientific



Daftar Isi

Kata Pengantar	i
Daftar Isi	iii
I. Pendahuluan	1
II. Percobaan-percobaan:	
DE01001 Gerbang Logika	5
DE01002 Aljabar Boole	10
DE01003 Logika Kombinasi	16
DE01004 Hukum De Morgan	22
DE01005 Peta Karnaugh.....	25
DE01006 Rangkaian Flip-flop	27
DE01007 Pencacah	33
DE01008 Register Geser	40
DE01009 Multiplekser	43
DE01010 Demultiplekser	46
DE01011 Membangun Rangkaian Logika Berdasarkan Tabel Kebenaran	49



I. PENDAHULUAN

Pada buku petunjuk percobaan ini disajikan langkah-langkah penggunaan Pesawat Latih "Digital Trainer" secara sistematis dan jelas dalam melaksanakan percobaan yang meliputi:

DE01001 Gerbang Logika

DE01002 Aljabar Boole

DE01003 Logika Kombinasi

DE01004 Hukum De Morgan

DE01005 Peta Karnaugh

DE01006 Rangkaian Flip-flop

DE01007 Pencacah

DE01008 Register Geser

DE01009 Multiplekser

DE01010 Demultiplekser

DE01011 Membangun Rangkaian Logika Berdasarkan Tabel Kebenaran

Setiap nomor percobaan terdiri atas beberapa komponen yang telah disusun untuk mempermudah pemakai melakukan persiapan, memroses dan mengambil suatu pengertian. Komponen-komponen yang dimaksud adalah sebagai berikut:

Nomor Percobaan

Menunjukkan urutan percobaan yang ada pada buku ini.

Judul Percobaan

Memberikan gambaran arah dan penekanan percobaan yang akan dilakukan.

1. Tujuan Percobaan

Memberikan petunjuk tentang sasaran yang akan dicapai, atau perubahan tingkah laku yang diharapkan, setelah siswa melaksanakan kegiatan percobaan.

2. Pendahuluan

Memberikan suatu gambaran pengetahuan awal sebagai bekal untuk melakukan suatu percobaan agar tidak terjadi kesalahan dalam menterjemahkan hasil percobaan.

3. Buku Bacaan

Adalah daftar buku yang perlu dibaca agar penguasaan materi pada suatu percobaan cepat tercapai.

4. Peralatan

Terdiri dari dua jenis yaitu:

Utama: yang berarti peralatan tersebut adalah kelengkapan yang menyertai pesawat latih.

Pendukung: yang berarti peralatan tersebut sebagai penunjang dalam praktek namun tidak menyertai pesawat latih (tambahan yang harus disiapkan sendiri).

Kedua jenis peralatan tersebut merupakan kelengkapan yang harus disiapkan untuk melaksanakan suatu kegiatan praktek.

5. Langkah Kerja

Merupakan petunjuk yang harus diikuti dalam proses melaksanakan suatu kegiatan praktek karena erat kaitannya dengan hasil yang akan dicapai.

6. Evaluasi

Memberikan suatu gambaran tentang hasil praktek yang telah dilakukan sekaligus merupakan kontrol apakah pekerjaan yang dilakukan telah sesuai.

II. PETUNJUK UMUM PERCOBAAN

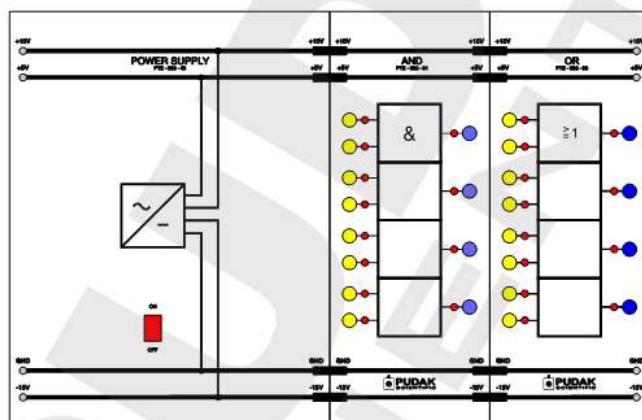
1. CATU-DAYA

Dalam setiap percobaan dibutuhkan catu-daya untuk rangkaian-rangkaian yang bersangkutan. Oleh karena itu, setiap kali akan melakukan percobaan, periksalah terlebih dahulu panel catu daya yang akan digunakan.

Catu-daya yang digunakan menyediakan fasilitas tegangan 5V/+15V/-15V dan GND 100 watt. Kemampuan daya yang rendah ini sudah cukup memenuhi.

kebutuhan di dalam eksperimen ini. Karena kemampuan dayanya yang rendah, hindarilah pemberian beban berlebihan pada catu-daya ini.

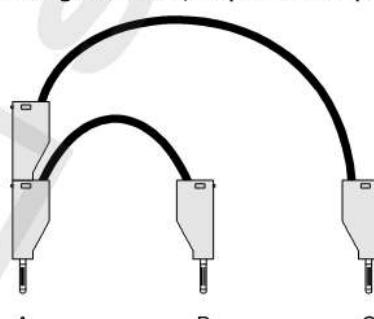
Pada Gambar. 1 ditunjukkan contoh cara memasang panel catu-daya pada rangka panel. Panel gerbang AND dan OR diberi catu-daya dengan cara menghubungkan masing-masing terminal GND (*ground – tanah*) panel ke terminal GND catu-daya, dan terminal bertanda positif (+5V) tiap panel juga dihubungkan ke terminal (+5V) catu-daya.



Gambar 1. Pemberian catu daya pada panel rangkaian percobaan

2. Kabel-kabel Penghubung

Jumlah terminal-terminal pada tiap-tiap panel sengaja dibuat sedikit agar panel tersebut tampak sederhana sehingga mudah dimengerti. Jika titik-titik terminal suatu panel harus dihubungkan ke titik terminal yang lain, cara pemasangan kabel-kabel penghubungnya, sebagai contoh, dapat dilihat pada Gambar 2.

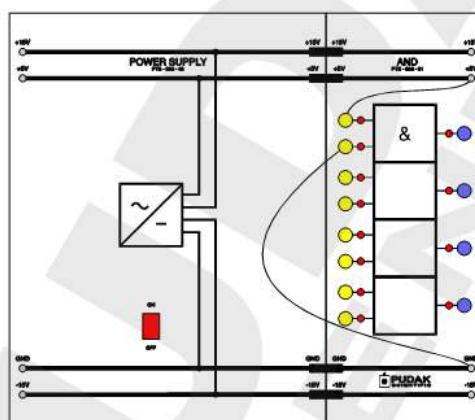


Gambar 2. Cara menghubungkan terminal A, B dan C

Pada contoh Gambar. 2, titik terminal A dihubungkan ke terminal B dan C. Caranya adalah menghubungkan dua buah kabel penghubung dari B ke A dan dari C ke A. Pada titik A, ujung metal kabel B dimasukkan ke lubang kabel A dan ujung metal C dimasukkan ke lubang kabel B. Hal ini dapat dilakukan dalam jumlah yang banyak, karena ujung metal pada kabel-kabel penghubung tersebut dapat dimasukkan satu dengan lainnya.

3. Tingkat (*Level*) Tegangan Logika 1 dan 0

Tingkat tegangan dalam setiap percobaan kita asumsikan menggunakan logika positif. Jika sebuah terminal masukan diberi logika 1, berarti terminal tersebut dihubungkan ke terminal positif catu-daya. Untuk bahan TTL, tegangan yang digunakan adalah 5 volt. Jika terminal masukan diberi logika 0, berarti terminal tersebut dihubungkan ke terminal / jalur ground. Pada Gambar. 3, ditunjukkan cara pemberian tegangan pada masukan-masukan gerbang NAND untuk masukan logika 1 dan 0.



Gambar 3. Pemberian logika 1 dan 0 pada masukan gerbang NAND

Pada terminal keluaran, logika 1 dinyatakan dengan peraga LED yang menyala, dan logika 0 dinyatakan dengan padamnya peraga LED.

Dalam kasus khusus, jika terminal keluaran berimpedansi tinggi, seperti pada percobaan-percobaan yang menggunakan panel tri state buffer, keluaran yang menggantung tersebut diperagakan dengan LED yang berkedip-kedip.

Sesungguhnya, tingkat tegangan untuk logika 0 dan 1 tidaklah harus sama dengan 0 volt dan 5 volt (bahan TTL), tetapi boleh berbeda dari nilai-nilai tersebut. Besarnya tingkat tegangan logika 1 juga ditentukan oleh jenis bahan yang digunakan. Pada tabel berikut ditunjukkan tingkat tegangan yang digunakan untuk logika positif pada bahan yang berbeda.

Logika	TTL	CMOS
0 (low)	0 - 0,5 V	(0 - 10 %) V_{DD}
1 (high)	2,4 - 5 V	(70% - 100 %) V_{DD}

V_{DD} - Tegangan positif catu-daya

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- a. Menuliskan hubungan antara masukan dan keluaran pada piranti logika AND, OR, NOT, XOR, NAND, NOR dan XNOR.
- b. Menggunakan tabel kebenaran untuk menyatakan hubungan tersebut di atas.

II. Pendahuluan

Gerbang logika adalah piranti yang mempunyai keluaran dengan dua keadaan. Dalam logika positif, logika 0 (rendah) mempunyai tingkat tegangan yang rendah. Untuk TTL tegangan ini berkisar 0 sampai dengan 0,5 volt. Logika 1 (tinggi) menggunakan tingkat tegangan yang paling tinggi. Untuk TTL tegangan ini berkisar 2,4 volt sampai dengan 5 volt.

Gerbang logika digunakan untuk melakukan operasi-operasi khusus, seperti: AND, OR, NOT, NAND, NOR, XOR, dan XNOR. Hubungan masukan dan keluaran untuk operasi-operasi tersebut biasanya dituliskan dalam suatu tabel yang disebut tabel kebenaran.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

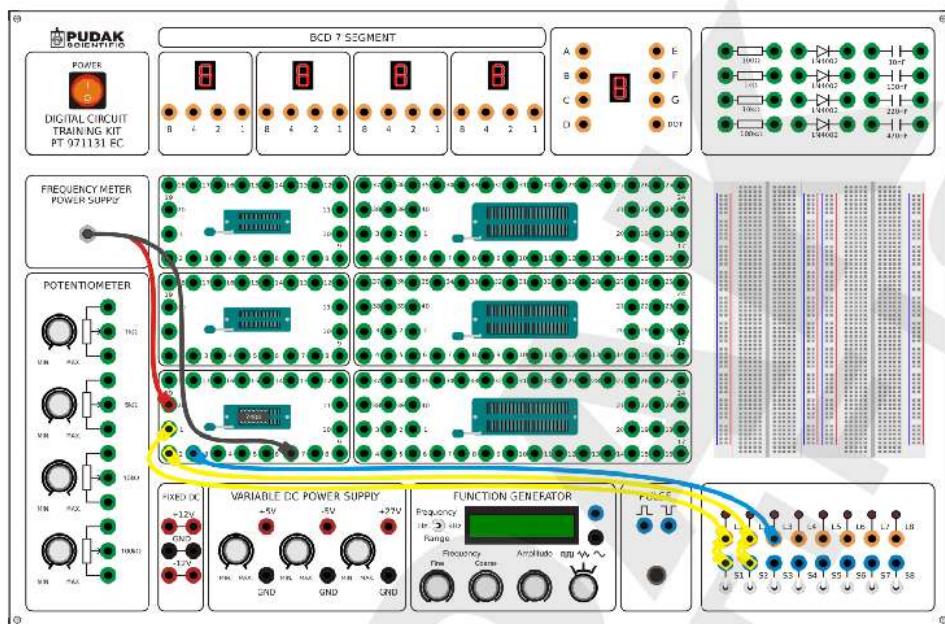
1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

IV. Peralatan

Utama: Digital Circuit Training Kit
 Kabel Penghubung

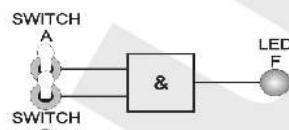
V. Langkah Kerja**1. Gerbang Logika AND**

- a. Buatlah rangkaian Gambar 1.1 pada Trainer Kit dengan menggunakan IC AND 7408.



Gambar 1.1. Rangkaian Percobaan

- Ujilah gerbang AND tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai Tabel Kebenaran 1.1.
- Catat logika keluaran F yang teramat sesuai penunjukan LED L3 pada keluaran tersebut.



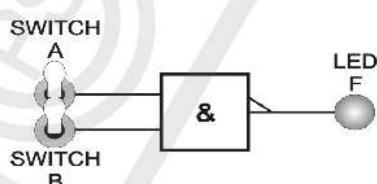
Gambar 1.2 Gerbang AND

Tabel Kebenaran 1.1

A	B	F
0	0	
0	1	
1	0	
1	1	

2. Gerbang Logika NAND

- Buatlah rangkaian Gambar 1.3 pada Trainer Kit dengan menggunakan IC NAND 7400.
- Ujilah gerbang NAND tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai Tabel Kebenaran 1.2.
- Catat logika keluaran F yang teramat sesuai penunjukan LED L3 pada keluaran tersebut.



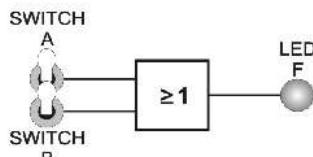
Gambar 1.3. Gerbang NAND

Tabel Kebenaran 1.2

A	B	F
0	0	
0	1	
1	0	
1	1	

3. Gerbang Logika OR

- Buatlah rangkaian Gambar 1.4 pada Trainer Kit dengan menggunakan IC OR 7432.
- Ujilah gerbang OR tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai Tabel Kebenaran 1.3.
- Catat logika keluaran F yang teramat sesuai penunjukan LED L3 pada keluaran tersebut.



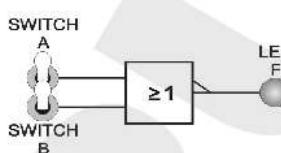
Gambar 1.4. Gerbang OR

Tabel Kebenaran 1.3

A	B	F
0	0	
0	1	
1	0	
1	1	

4. Gerbang Logika NOR

- Buatlah rangkaian Gambar 1.5 pada Trainer Kit dengan menggunakan IC NOR 7402.
- Ujilah gerbang NOR tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 1.4.
- Catat logika keluaran F yang teramat sesuai dengan penunjukan LED L3 pada keluaran tersebut.



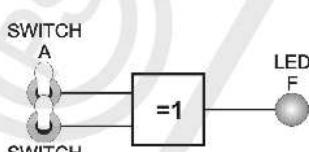
Gambar 1.5. Gerbang NOR

Tabel Kebenaran 1.4

A	B	F
0	0	
0	1	
1	0	
1	1	

5. Gerbang Logika XOR

- Buatlah rangkaian Gambar 1.6 pada Trainer Kit dengan menggunakan IC XOR 7486.
- Ujilah gerbang XOR tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 1.5.
- Catat logika keluaran F yang teramat sesuai dengan penunjukan LED L3 pada keluaran tersebut.



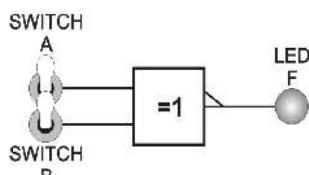
Gambar 1.6. Gerbang XNOR

Tabel Kebenaran 1.5

A	B	F
0	0	
0	1	
1	0	
1	1	

6. Gerbang Logika XNOR

- Buatlah rangkaian Gambar 1.7 pada Trainer Kit dengan menggunakan IC XNOR 74266.
- Ujilah gerbang XNOR tersebut dengan cara memberi masukan-masukan A (Saklar S2) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 1.6.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.



Gambar 1.7. Gerbang XNOR

Tabel Kebenaran 1.6

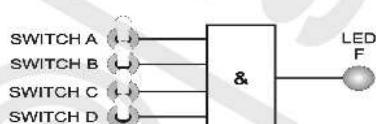
A	B	F
0	0	
0	1	
1	0	
1	1	

7. Gerbang Logika AND dengan 4 Masukan

- Buatlah rangkaian Gambar 1.8 pada Trainer Kit dengan menggunakan IC AND 7421 dengan 4 masukan.
- Ujilah gerbang AND tersebut dengan cara memberi masukan-masukan A (Saklar S1), B (Saklar S2), C (Saklar S3) dan D (Saklar S4) logika 0 atau 1 sesuai dengan Tabel Kebenaran 1.7.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L5 pada keluaran tersebut.

Tabel Kebenaran 1.7

A	B	C	D	F
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	



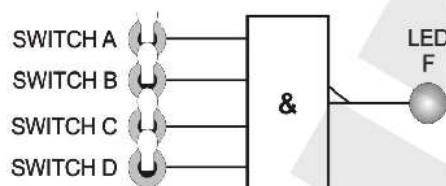
Gambar 1.8. Gerbang AND masukan

8. Gerbang Logika NAND dengan 4 Masukan

- a. Buatlah rangkaian Gambar 1.9 pada Trainer Kit dengan menggunakan IC NAND 7420 dengan 4 masukan.
- b. Ujilah gerbang NAND tersebut dengan cara memberi masukan-masukan A (Saklar S1), B (Saklar S2), C (Saklar S3) dan D (Saklar S4) logika 0 atau 1 sesuai dengan Tabel Kebenaran 1.8.
- c. Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L5 pada keluaran tersebut.

Tabel Kebenaran 1.8

A	B	C	D	F
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	1	0	
1	1	1	1	



Gambar 1.9. Gerbang NAND 4 masukan

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- a. Menggunakan ungkapan aljabar Boole dalam rangkaian logika.
- b. Menyatakan rangkaian-rangkaian logika menggunakan notasi-notasi seperti yang dipakai dalam aljabar Boole.

II. Pendahuluan

Hubungan antara keluaran dan masukan satu atau kombinasi beberapa buah gerbang dapat dinyatakan dalam suatu ungkapan logika yang disebut *ungkapan Boole*. Cara ini memanfaatkan aljabar Boole dengan notasi-notasi khusus. Fungsi-fungsi AND, OR, NOT, dan XOR berturut-turut dinyatakan dengan notasi titik (dot), plus (+), garis atas (over line) dan \oplus .

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

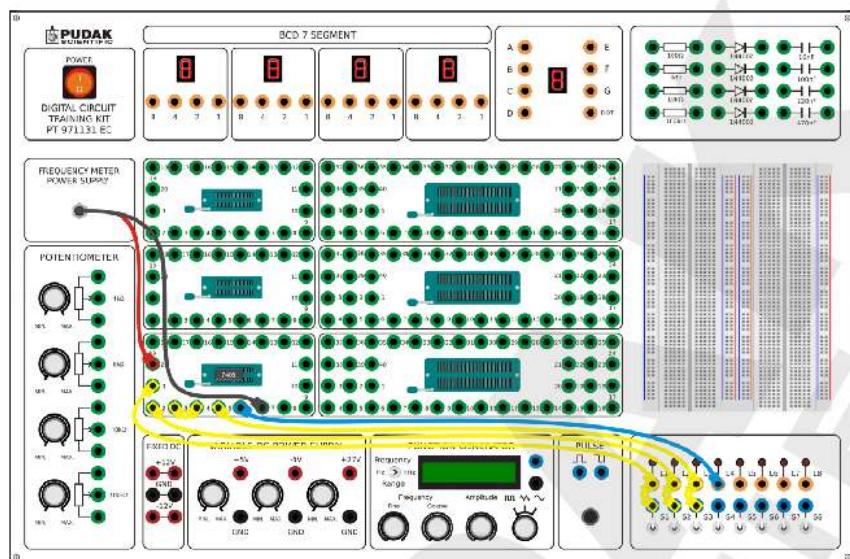
IV. Peralatan

Utama: Digital Circuit Training Kit
 Kabel Penghubung

V. Langkah Kerja

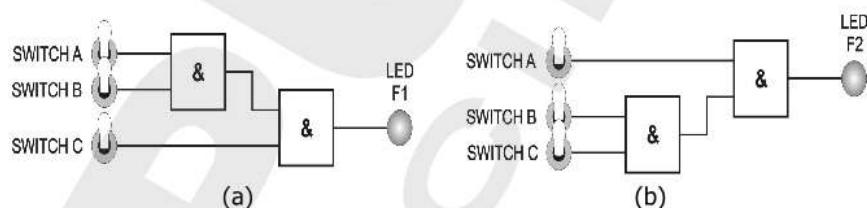
1. Hukum Asosiatif

- a. Buatlah rangkaian Gambar 2.1 pada Trainer Kit dengan menggunakan IC AND 7408.



Gambar 2.1. Rangkaian Percobaan.

- Uji rangkaian tersebut dengan memberikan masukan titik A (Saklar S1), B (Saklar S2) dan C (Saklar S3) logika 0 atau 1 sesuai dengan Tabel Kebenaran 2.1.
- Catat logika keluaran F1 pada Tabel Kebenaran 2.1 untuk isyarat masukan tersebut sesuai dengan penunjukan LED L4 pada keluarannya.
- Ulangi percobaan di atas untuk rangkaian Gambar 2.2b, dan catat logika keluaran F2 pada Tabel Kebenaran 2.1.
- Buat kesimpulan Anda mengenai hubungan F1 dan F2.



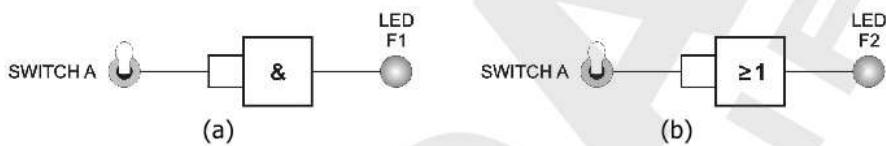
Gambar 2.2

Tabel Kebenaran 2.1

A	B	C	F1	F2
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

2. Hukum Idempotent

- Buatlah rangkaian Gambar 2.3a pada Trainer Kit dengan menggunakan IC AND 7408.
 - Ujilah rangkaian tersebut dengan masukan A (Saklar S1) sesuai dengan Tabel Kebenaran 2.2 dan catat logika keluaran F1 LED L2 pada tabel tersebut.
 - Ulangi percobaan di atas dengan menggunakan rangkaian Gambar 2.3b, menggunakan IC OR 7432.
 - Kesimpulan : $A \cdot A = \dots$ dan $A + A = \dots$



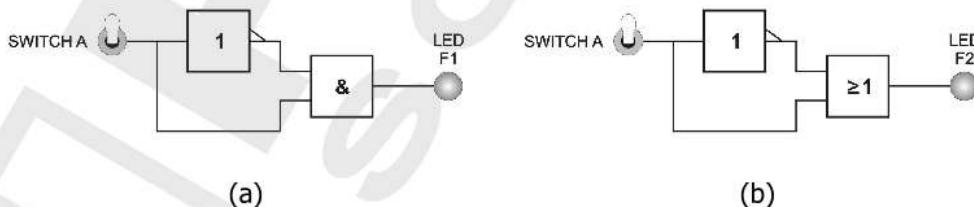
Gambar 2.3

Tabel kebenaran 2.2

A	F1 = A · A	F2 = A + A
0		
1		

3. Hukum Komplementasi

- Buatlah rangkaian Gambar 2.4a pada Trainer Kit dengan menggunakan IC AND 7408 dan IC NOT 7404.
 - Uji rangkaian tersebut dengan masukan A (Saklar S1) sesuai dengan Tabel Kebenaran 2.3 dan catat logika keluaran F1 LED L2 pada tabel tersebut.
 - Ulangi percobaan di atas dengan menggunakan rangkaian Gambar 2.4b.
 - Kesimpulan : $A \cdot \bar{A} = \dots$ dan $A + \bar{A} = \dots$



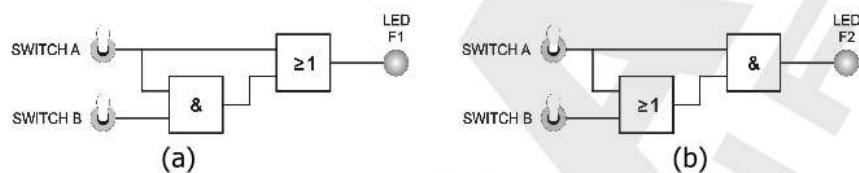
Gambar 2.4

Tabel Kebenaran 2.3

A	\bar{A}	$F1 = A \cdot \bar{A}$	$F2 = A + \bar{A}$
0	1	0	1
1	0	0	1

4. Hukum Absorbsi

- Buatlah rangkaian Gambar 2.5a pada Trainer Kit dengan menggunakan IC AND 7408 dan IC OR 7432.
- Uji rangkaian tersebut dengan masukan A (Saklar S1) dan B (Saklar S2) sesuai dengan Tabel kebenaran 2.4 dan catat logika keluaran F1 LED L3 pada tabel tersebut.
- Ulangi percobaan di atas dengan menggunakan rangkaian Gambar 2.5b.
- Buktikan secara teori, bahwa : $A + (A \cdot B) = A$ dan $A \cdot (A + B) = A$

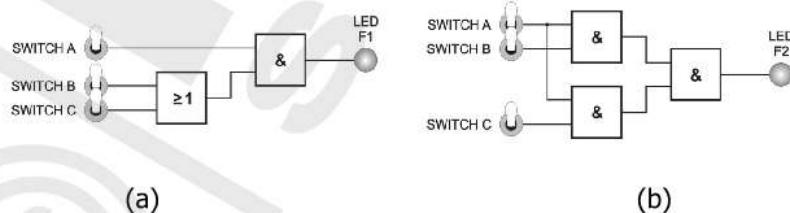


Gambar 2.4
Tabel Kebenaran 2.4

A	B	$F1 = A + (A \cdot B)$	$F2 = A \cdot (A + B)$
0	0		
0	1		
1	0		
1	1		

5. Hukum Distribusi

- Buatlah rangkaian Gambar 2.6a pada Trainer Kit dengan menggunakan IC AND 7408 dan IC OR 7432.
- Uji rangkaian tersebut dengan masukan A (Saklar S1), B (Saklar S2) dan C (Saklar S3) sesuai dengan Tabel Kebenaran 2.5 dan catat logika keluaran titik F1 LED L4 pada tabel tersebut.
- Ulangi percobaan di atas dengan menggunakan rangkaian Gambar 2.6b.
- Buatlah kesimpulan mengenai hubungan F1 dan F2.



Gambar 2.6

Tabel Kebenaran 2.5

A	B	C	$F1 = A \cdot (B + C)$	$F2 = (A \cdot B) + (A \cdot C)$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

VI. Hasil Pengamatan

1. Hukum Asosiatif

Tabel Kebenaran 2.1

A	B	C	F1	F2
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

2. Hukum Idempotent

Tabel Kebenaran 2.2

A	$F1 = A \cdot A$	$F2 = A + A$
0		
1		

3. Hukum Komplementasi

Tabel Kebenaran 2.3

A	not A	$F1 = A \cdot A$	$F2 = A + A$
0			
1			

4. Hukum Absorbsi

Tabel Kebenaran 2.4

A	B	$F1 = A + (A \cdot B)$	$F2 = A \cdot (A + B)$
0	0		
0	1		
1	0		
1	1		

5. Hukum Distribusi

Tabel Kebenaran 2.5

A	B	C	$F1 = A \cdot (B + C)$	$F2 = (A \cdot B) + (A \cdot C)$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- a. Membangun logika AND, OR atau NOT dengan mengkombinasikan sejumlah gerbang NAND atau gerbang NOR.
- b. Memanfaatkan gerbang NOT untuk membangun berbagai macam fungsi logika.

II. Pendahuluan

Membangun sistem digit seringkali dimulai dengan menggunakan gerbang-gerbang AND, OR atau NOT. Tetapi di pasaran seringkali yang tersedia adalah gerbang-gerbang NAND dan NOR. Oleh karena itu, untuk membangun gerbang AND, OR atau NOT kita harus mengkombinasikan gerbang-gerbang NAND atau NOR.

Kita juga dapat memanfaatkan gerbang NOT untuk membuat berbagai fungsi logika dengan cara menambahkan gerbang NOT tersebut pada terminal masukan ataupun keluaran gerbang yang kita gunakan. Sebagai contoh, gerbang AND berubah menjadi NAND jika terminal keluaran AND kita beri gerbang NOT. Sebaliknya, gerbang NAND berubah menjadi AND jika terminal keluaran NAND kita beri gerbang NOT.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

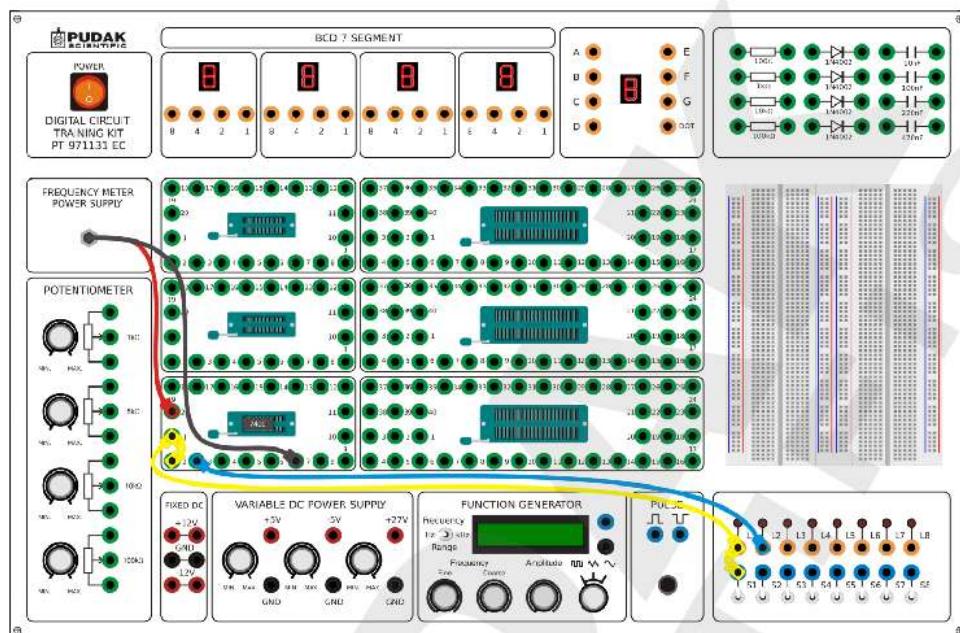
IV. Peralatan

Utama: Digital Circuit Training Kit
 Kabel Penghubung

V. Langkah Kerja

1. Membangun Fungsi NOT dengan Gerbang NAND

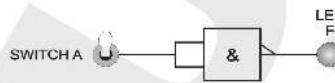
- a. Buatlah rangkaian Gambar 3.1 pada Trainer Kit dengan menggunakan IC NAND 7400.



Gambar 3.1. Rangkaian Percobaan.

- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.1.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L2 pada keluaran tersebut.

Tabel Kebenaran 3.1



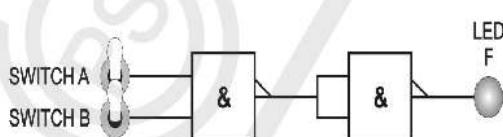
Gambar 3.2. Fungsi NOT dengan gerbang NAND

A	F
0	
1	

2. Membangun Fungsi AND dengan Kombinasi Gerbang NAND

- Buatlah rangkaian Gambar 3.3 pada Trainer Kit dengan menggunakan IC NAND 7400.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.2.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.

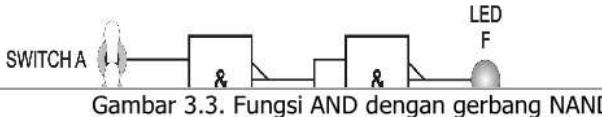
Tabel Kebenaran 3.2



A	B	F
0	0	
0	1	
1	0	

Tabel Kebenaran 3.2

A	B	F
0	0	
1	1	



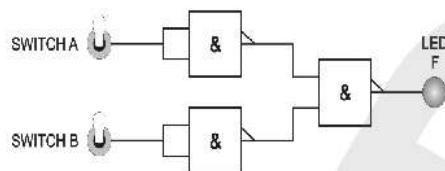
Gambar 3.3. Fungsi AND dengan gerbang NAND

3. Membangun Fungsi OR dengan Kombinasi Gerbang NAND

- Buatlah rangkaian Gambar 3.4 pada Trainer Kit dengan menggunakan IC NAND 7400.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.3.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.

Tabel Kebenaran 3.3

A	B	F
0	0	
0	1	
1	0	
1	1	



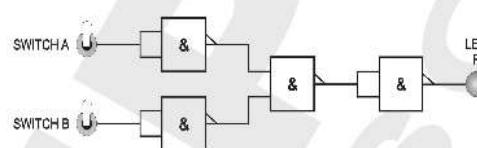
Gambar 3.4. Fungsi OR dengan gerbang NAND

4. Membangun Fungsi NOR dengan Kombinasi Gerbang NAND

- Buat rangkaian Gambar 3.5 pada Trainer Kit dengan menggunakan IC NAND 7400.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.4.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.

Tabel Kebenaran 3.4

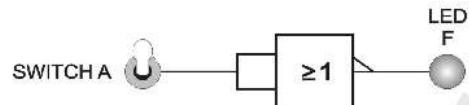
A	B	F
0	0	
0	1	
1	0	
1	1	



Gambar 3.5. Fungsi NOR dengan gerbang NAND

5. Membangun Fungsi NOT dengan Gerbang NOR

- Buat rangkaian Gambar 3.6 pada Trainer Kit dengan menggunakan IC NOR 7402.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.5.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L2 pada keluaran tersebut.



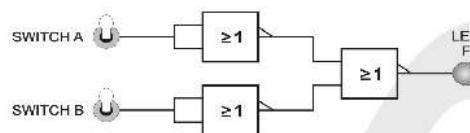
Gambar 3.6. Fungsi NOT dengan gerbang NOR

Tabel Kebenaran 3.5

A	F
0	
1	

6. Membangun Fungsi AND dengan Kombinasi Gerbang NOR

- Buat rangkaian Gambar 3.7 pada Trainer Kit dengan menggunakan IC NOR 7402.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.6.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.



Gambar 3.7. Fungsi AND dengan gerbang NOR

Tabel Kebenaran 3.6

A	B	F
0	0	
0	1	
1	0	
1	1	

7. Membangun Fungsi OR dengan Kombinasi Gerbang NOR

- Buat rangkaian Gambar 3.8 pada Trainer Kit dengan menggunakan IC NOR 7402.
- Ujilah rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.7.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.



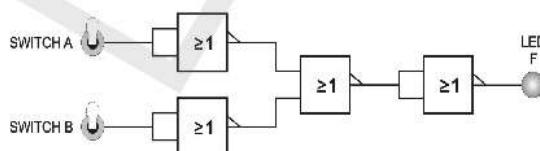
Gambar 3.8. Fungsi OR dengan gerbang NOR

Tabel Kebenaran 3.7

A	B	F
0	0	
0	1	
1	0	
1	1	

8. Membangun Fungsi NAND dengan Kombinasi Gerbang NOR

- Buat rangkaian Gambar 3.9 pada Trainer Kit dengan menggunakan IC NOR 7402.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.8.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.



Tabel Kebenaran 3.8

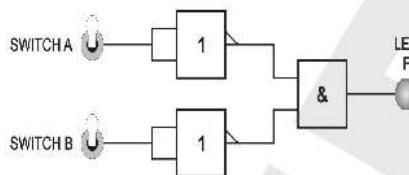
A	B	F
0	0	
0	1	

0	0	
0	1	
1	0	
1	1	

Gambar 3.9. Fungsi NAND dengan gerbang NOR

9. Membangun Fungsi NOR dengan Kombinasi Gerbang NOT dan AND

- Buat rangkaian Gambar 3.10 pada Trainer Kit dengan menggunakan IC NOT 7404 dan IC AND 7408.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.9.
- Catat logika keluaran F yang teramat sesuai dengan penunjukan LED L3 pada keluaran tersebut.



Gambar 3.10. Fungsi NOR dengan gerbang NOT dan AND

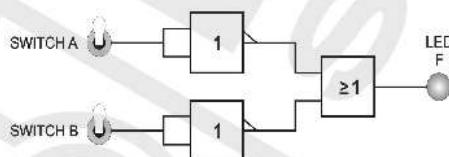
Tabel Kebenaran 3.9

A	B	F
0	0	
0	1	
1	0	
1	1	

10. Membangun Fungsi NAND dengan Kombinasi Gerbang NOT dan OR

- Buat rangkaian Gambar 3.11 pada Trainer Kit dengan menggunakan IC NOT 7404 dan IC OR 7432.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.10.
- Catat logika keluaran F yang teramat sesuai dengan penunjukan LED L3 pada keluaran tersebut.

Tabel Kebenaran 3.10

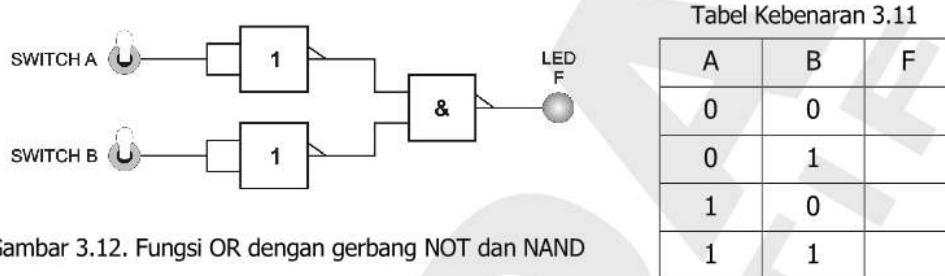


Gambar 3.11. Fungsi NAND dengan gerbang NOT dan OR

A	B	F
0	0	
0	1	
1	0	
1	1	

11. Membangun Fungsi OR dengan Kombinasi Gerbang NOT dan NAND

- Buat rangkaian Gambar 3.12 pada Trainer Kit dengan menggunakan IC NOT 7404 dan IC NAND 7400.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.11.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.



12. Membangun Fungsi AND dengan Kombinasi Gerbang NOT dan NOR

- Buat rangkaian Gambar 3.13 pada Trainer Kit dengan menggunakan IC NOT 7404 dan IC NOR 7402.
- Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 3.12.
- Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.

Tabel Kebenaran 3.12

A	B	F
0	0	
0	1	
1	0	
1	1	

Gambar 3.13. Fungsi AND dengan gerbang NOT dan NOR

 PUDAK SCIENTIFIC	Hukum De Morgan	DE15004
--	------------------------	----------------

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat memeriksa kebenaran hukum de Morgan dan menerapkannya dalam desain rangkaian.

II. Pendahuluan

Hukum de Morgan I menyatakan bahwa, $\text{NOT}(\text{A AND B}) = \text{NOT A OR NOT B}$. Ini berarti bahwa fungsi gerbang NAND identik dengan fungsi gerbang OR dengan masukan komplemen A dan B.

Hukum de Morgan II menyatakan bahwa, $\text{NOT}(\text{A OR B}) = \text{NOT A AND NOT B}$. Ini berarti bahwa fungsi gerbang NOR identik dengan fungsi gerbang AND dengan masukan komplemen A dan B.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktek*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

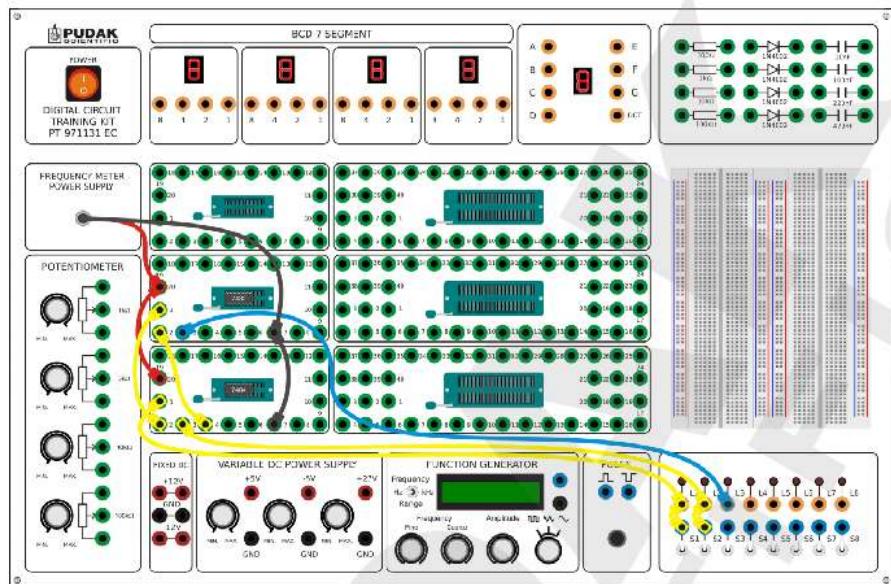
IV. Peralatan

Utama:	Digital Circuit Training Kit
	Kabel Penghubung

V. Langkah Kerja

1. Hukum de Morgan I

- a. Buat rangkaian Gambar 4.1 pada Trainer Kit dengan menggunakan IC NAND 7400.



Gambar 4.1. Rangkaian Percobaan

- b. Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 4.1.
- c. Catat logika keluaran F yang teramat sesuai dengan penunjukan LED L3 pada keluaran tersebut.
- d. Ulangi percobaan di atas dengan menggunakan gambar rangkaian 4.2b dengan panel NOT dan OR.



Gambar 4.2. Rangkaian percobaan Hukum de Morgan I

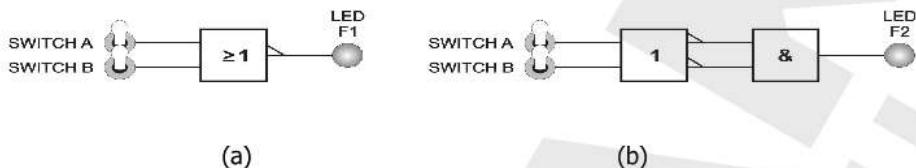
Tabel Kebenaran 4.1

A	B	F1	F2
0	0		
0	1		
1	0		
1	1		

2. Hukum de Morgan II

- a. Buat rangkaian Gambar 4.3a pada Trainer Kit dengan menggunakan IC NOR 7402.
- b. Uji rangkaian tersebut dengan cara memberi masukan-masukan A (Saklar S1) dan B (Saklar S2) logika 0 atau 1 sesuai dengan Tabel Kebenaran 4.2.

- c. Catat logika keluaran F yang teramati sesuai dengan penunjukan LED L3 pada keluaran tersebut.
 - d. Ulangi percobaan di atas dengan menggunakan rangkaian pada Gambar 4.3b dengan IC NOT 7404 dan IC AND 7408.



Gambar 4.3. Rangkaian percobaan Hukum de Morgan 2

Tabel Kebenaran 4.2

A	B	F1	F2
0	0		
0	1		
1	0		
1	1		

3. Aplikasi Hukum de Morgan I

- Gambarkanlah rangkaian logika NOT (A AND NOT B) dan rangkaian NOT A OR B.
 - Buat tabel kebenaran untuk kedua rangkaian tersebut dan uji kebenarannya secara eksperimen.

4. Aplikasi Hukum de Morgan II

- a. Gambarkan rangkaian logika ($\text{NOT } A \text{ AND NOT } C$) OR ($\text{NOT } B \text{ AND NOT } C$) dan rangkaian NOT ($(A \text{ AND } B) \text{ OR } C$).
 - b. Buat tabel kebenaran untuk ke dua rangkaian tersebut dan uji kebenarannya secara eksperimen.

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- Menyederhanakan fungsi logika dengan bantuan peta Karnaugh.
- Menentukan fungsi logika suatu tabel kebenaran dengan menggunakan peta Karnaugh.

II. Pendahuluan

Ungkapan fungsi Boole yang paling ringkas biasanya juga membutuhkan penggunaan jumlah gerbang yang paling sedikit bila diwujudkan secara praktis. Oleh karena itu dalam merancang rangkaian logika selalu diusahakan untuk menyederhanakan ungkapan fungsi tersebut.

Penyederhanaan fungsi logika dapat dilakukan dengan berbagai cara, seperti dengan menerapkan hukum-hukum aljabar Boole, melalui tabel kebenaran, dan lain-lain. Cara yang paling banyak digunakan adalah penggunaan peta Karnaugh atau diagram Karnaugh. Jumlah kotak pada diagram Karnaugh ditentukan oleh jumlah kemungkinan kombinasi semua variabel masukan. Jika ada n variabel masukan, maka jumlah kotaknya 2^n . Peta Karnaugh dapat digunakan untuk menyederhanakan suatu fungsi. Sebagai contoh, fungsi dengan variabel berikut:

$$F = \bar{A} \cdot \bar{B} + \bar{A} \cdot B + A \cdot B \cdot C$$

hasil pemetaannya adalah:

Tabel 5.1

	$\bar{A}\bar{B}$	$\bar{A}B$	AB	$A\bar{B}$
\bar{C}	1			1
C	1		1	1

berdasarkan peta Karnaugh di atas, diperoleh persamaan:

$$F = \bar{A} + B \cdot C$$

Jika tabel kebenaran yang diberikan, peta Karnaugh juga dapat digunakan untuk mencari fungsi logikanya.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktek*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

IV. Peralatan

Utama: Digital Circuit Training Kit
Kabel Penghubung

V. Langkah Kerja

1. Penyederhanaan fungsi logika

- a. Ringkaskan persamaan berikut melalui pemetaan:

$$F = \bar{A} \cdot \bar{B} \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{C} + B \cdot C + \bar{A} \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot C$$

- b. Uji rangkaian hasil pemetaan tersebut, dan tuliskan hasil pengamatannya pada tabel kebenaran.

Tabel 5.2

A	B	C	F
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

- c. Dari tabel kebenaran ke peta Karnaugh.
d. Buat peta Karnaugh berdasarkan tabel kebenaran 5.3 dan tentukan fungsi logikanya.

Tabel 5.3

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

- e. Tuliskan rangkaian logika fungsi tersebut.
f. Uji rangkaian tersebut sehingga sesuai dengan tabel kebenaran.

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- a. Mengenal jenis-jenis flip-flop.
- b. Mengetahui sifat dan kegunaan masing-masing flip-flop.

II. Pendahuluan

Berbeda dengan rangkaian sebelumnya, flip-flop adalah rangkaian logika yang bersifat sekuensial. Artinya, kondisi yang dihasilkan oleh keluarannya bergantung pada kondisi masukan sebelumnya. Rangkaian flip-flop pada umumnya digerakkan dengan *clock* (pulsa).

Rangkaian yang akan ditinjau adalah *RS flip-flop*, *JK master slave flip-flop*, *D flip-flop* dan *T flip-flop*.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

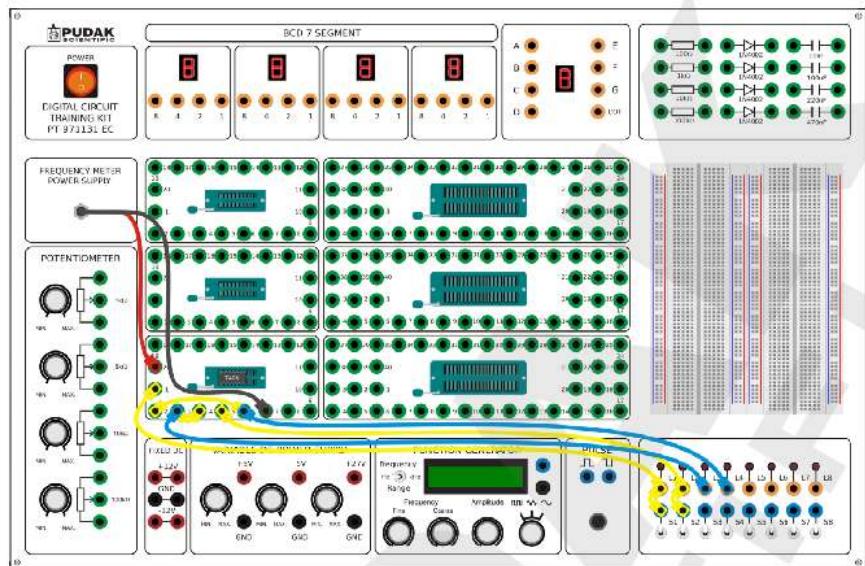
1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

IV. Peralatan

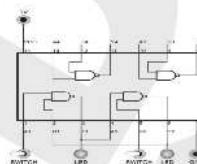
Utama: Digital Circuit Training Kit
 Kabel Penghubung

V. Langkah Kerja**1. RS Flip-flop dengan Gerbang NAND**

- a. Buatlah rangkaian Gambar 6.1 pada Trainer Kit dengan menggunakan IC NAND 7400.



Gambar 6.1. Rangkaian Percobaan.



Gambar 6.2. RS Flip – Flop dengan menggunakan gerbang NAND.

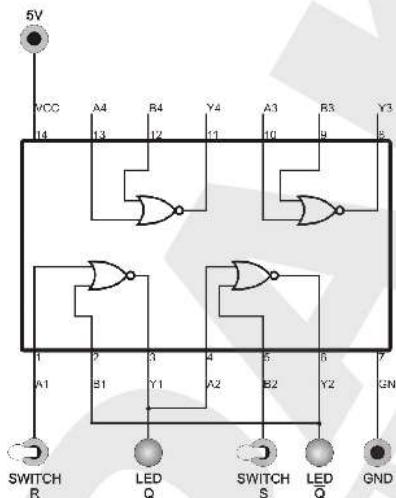
- Ujilah rangkaian RS Flip – Flop tersebut dengan cara memberi masukan-masukan R (Saklar S1) dan S (Saklar S2) logika 0 atau 1 sesuai Tabel Kebenaran 6.1.
- Catat keluaran Q dan \bar{Q} yang teramati sesuai penunjukan LED L3 dan LED L4 pada keluaran tersebut dengan melengkapi Tabel 6.1!

Tabel 6.1

R	S	Q	\bar{Q}
0	1		
0	0		
1	1		
1	0		

2. **RS Flip-flop dengan Gerbang NOR**

- a. Buat rangkaian seperti gambar berikut dengan menggunakan IC NOR 7402:



Gambar 6.3. RS Flip – Flop dengan menggunakan gerbang NOR.

- b. Ujilah rangkaian RS Flip – Flop tersebut dengan cara memberi masukan-masukan R (Saklar S1) dan S (Saklar S2) logika 0 atau 1 sesuai Tabel Kebenaran 6.2.
c. Catat keluaran Q dan \bar{Q} yang teramat sesuai penunjukan LED L3 dan LED L4 pada keluaran tersebut dengan melengkapi Tabel 6.2!

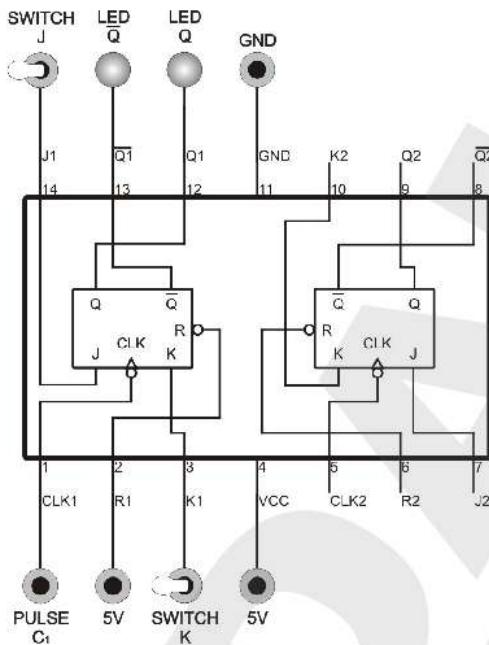
Tabel 6.2

R	S	Q	\bar{Q}
0	1		
0	0		
1	1		
1	0		

- d. Dari kedua percobaan di atas, ambil kesimpulan yang Anda peroleh.
- Kondisi terlarang untuk *RS flip-flop* gerbang NAND adalah R =..... S =.....
 - Kondisi terlarang untuk *RS flip-flop* gerbang NOR adalah R =..... S =.....
 - Kondisi *latch* untuk *RS flip-flop* gerbang NAND adalah R =..... S =.....
 - Kondisi *latch* untuk *RS flip-flop* gerbang NOR adalah R =..... S =.....
 - Kondisi Q dan \bar{Q} selalu berlawanan.

3. **JK Master Slave Flip-flop**

- a. Buat rangkaian seperti gambar berikut dengan menggunakan IC JK Flip - Flop 7473:



Gambar 6.4. JK Flip – Flop.

- Hubungkan PULSE C_1 dengan PULSE GENERATOR pada keluaran PULSE Δ . Terminal J dengan Saklar S1 dan LED L1, Terminal K dengan Saklar S2 dan LED L2, dan keluaran Q dan \bar{Q} dengan LED L3 dan LED L4.
- Ujilah rangkaian JK Flip – Flop tersebut dengan cara memberi masukan - masukan J dan K logika 0 atau 1 dan sebuah clock dengan menekan saklar pada PULSE GENERATOR sesuai Tabel Kebenaran 6.3.
- Catat keluaran Q dan \bar{Q} yang teramati dan lengkapi Tabel 6.3!

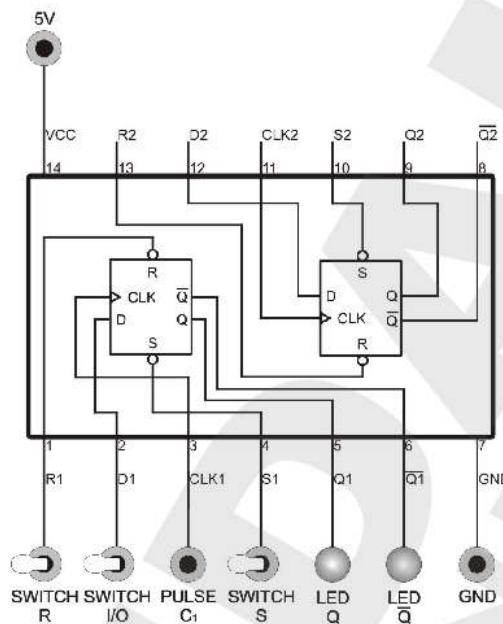
Tabel 6.3

J	K	C_1	Q	\bar{Q}	Kondisi
1		Δ			
1		Δ			
1		Δ			
0		Δ			
0		Δ			
0		Δ			
1		Δ			
1		Δ			
1		Δ			
0		Δ			
0		Δ			

- Buat kesimpulan percobaan ini.

4. D Flip-flop

- a. Buat rangkaian seperti gambar berikut dengan menggunakan IC D Flip - Flop 7474 dan IC XOR 74LS86:



Gambar 6.5. D Flip – Flop.

- b. Hubungkan PULSE C_1 dengan PULSE GENERATOR pada keluaran PULSE Δ . Terminal I/O dengan Saklar S1 dan LED L1, Terminal S dengan Saklar S2 dan LED L2, Terminal R dengan Saklar S3 dan LED L3, dan keluaran Q dan \bar{Q} dengan LED L4 dan LED L5.
 c. Ujilah rangkaian D Flip – Flop tersebut dengan cara memberi masukan - masukan I/O. S dan R logika 0 atau 1 dan sebuah clock dengan menekan saklar pada pulse generator sesuai Tabel Kebenaran 6.4.
 d. Catat keluaran Q dan \bar{Q} yang teramati dan lengkapi Tabel 6.4!

Tabel 6.4

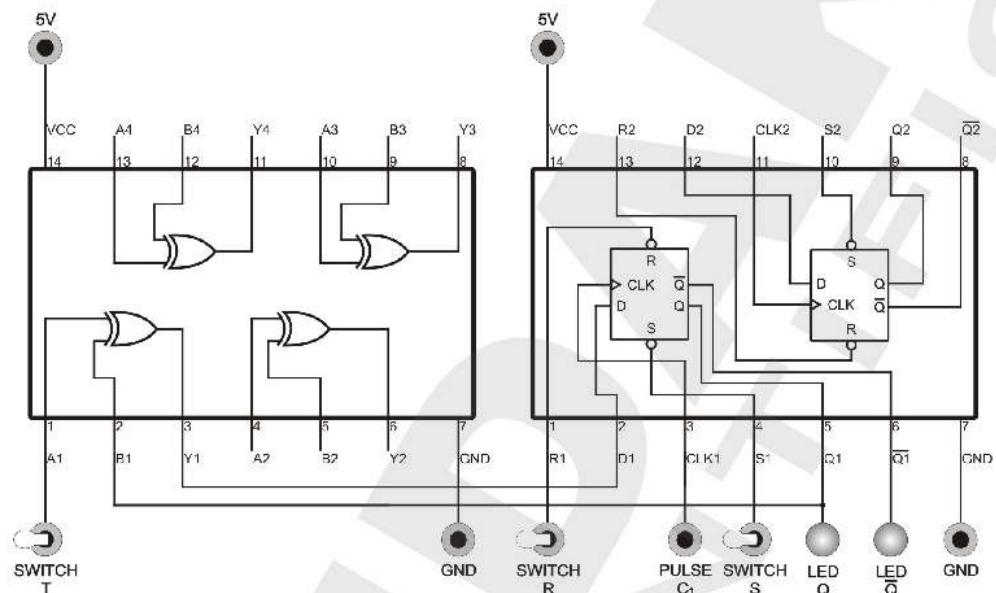
S	R	I/O	C_1	Q	\bar{Q}
1	0	X	X		
0	1	X	X		
1	1	1	Δ		
1	1	1	Δ		
1	1	0	Δ		
1	1	0	Δ		
1	1	1	Δ		
1	1	0	Δ		

- e. Buat kesimpulan dari percobaan ini.

5. T Flip-flop

Rangkaian *T* (*toggle*) flip-flop dapat dibangun dengan *D* flip-flop.

- Buat rangkaian seperti gambar berikut dengan menggunakan IC *D* Flip - Flop 7474 dan IC XOR 7486:



Gambar 6.6. T Flip – Flop dengan menggunakan D Flip – Flop dan Gerbang XOR.

- Hubungkan PULSE C_1 dengan PULSE GENERATOR pada keluaran PULSE Δ . Terminal T dengan Saklar S1 dan LED L1, Terminal S dengan Saklar S2 dan LED L2, Terminal R dengan Saklar S3 dan LED L3, dan keluaran Q dan \bar{Q} dengan LED L4 dan LED L5.
- Ujilah rangkaian T Flip – Flop tersebut dengan cara memberi masukan - masukan I/O. S dan R logika 0 atau 1 dan sebuah clock dengan menekan saklar pada pulse generator sesuai Tabel Kebenaran 6.5.
- Catat keluaran Q dan \bar{Q} yang teramati dan lengkapi Tabel 6.5!

Tabel 6.5

S	R	T	C_1	Q	\bar{Q}
1	0	X	X		
0	1	X	X		
1	1	1	Δ		
1	1	1	Δ		
1	1	0	Δ		
1	1	0	Δ		
1	1	1	Δ		
1	1	0	Δ		

- Buat kesimpulan dari percobaan ini.

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- a. Memahami cara kerja pencacah (*counter*), baik pencacah naik maupun pencacah turun.
- b. Membuat rangkaian pencacah dengan menggunakan flip-flop.

II. Pendahuluan

Pencacah adalah piranti yang digunakan untuk mencacah pulsa digital. Pada dasarnya pencacah dibangun oleh flip-flop T (*multivibrator bistabil*) yang dipasang secara seri. Jumlah flip-flop T yang dipasang akan menentukan jumlah pulsa maksimum yang dapat dihitung (jumlah pulsa maksimum = 2^n , dengan n adalah jumlah flip-flop T yang dipasang). Jika pulsa yang masuk adalah suatu pulsa periodik dengan frekuensi atau periode tertentu, maka pencacah berfungsi sebagai pembagi frekuensi atau pengali periode. Bergantung pada kombinasi keluaran pencacah, dapat dibuat pencacah dengan modus (mod) tertentu, misalnya mod 10 untuk pembagi 10, mod 100 untuk pembagi 100, dst. Mod 10 berarti pencacah akan direset pada hitungan ke 10.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

IV. Peralatan

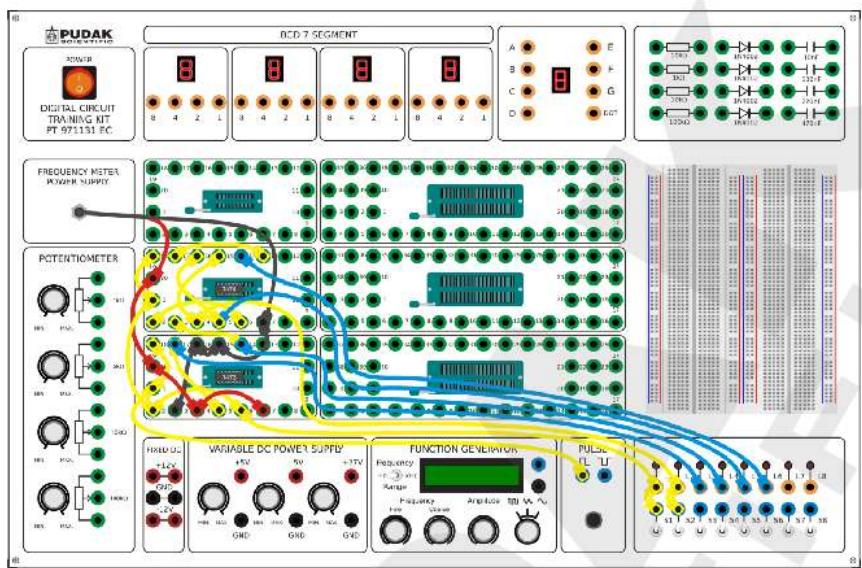
Utama: Digital Circuit Training Kit

Kabel Penghubung

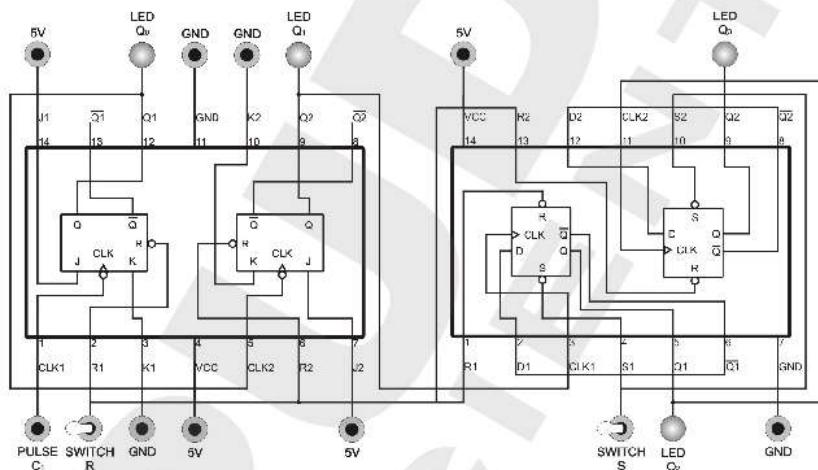
V. Langkah Kerja

1. Pencacah Naik

- a. Buat rangkaian sesuai dengan Gambar 7.1 pada Trainer Kit dengan menggunakan IC JK Flip - Flop 7473 dan IC D Flip – Flop 7474.



Gambar 7.1. Rangkaian Percobaan.



Gambar 7.2. Pencacah naik menggunakan flip-flop JK dan flip-flop D

- Hubungkan pulse C_1 dengan PULSE GENERATOR pada keluaran PULSE Δ . Terminal R dengan Saklar S1 dan LED L1, Terminal S dengan Saklar S2 dan LED L2, dan keluaran Q_0 , Q_1 , Q_2 dan Q_3 dengan LED L3, L4, L5 dan L6.
- Uji rangkaian tersebut dengan memberikan masukan, reset R, set S, dan clock C_1 dengan menekan saklar pada PULSE GENERATOR yang sesuai dengan Tabel 7.1.

Tabel 7.1. Pencacah naik

Keterangan:

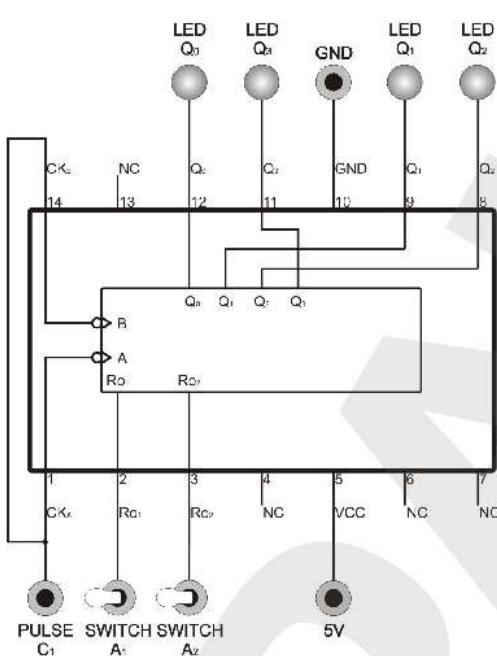
X : masukan bebas;

几 : pulsa satuan positif.

- d. Tentukan hubungan antara jumlah clock C_1 dengan kombinasi $Q_3 Q_2 Q_1 Q_0$.

2. Pencacah Biner Tak Sinkron (Asynchronous Binary Counter)

- a. Buat rangkaian pencacah biner tak sinkron sesuai dengan Gambar 7.3! pada Trainer Kit dengan menggunakan IC BINARY COUNTER 7490



Gambar 7.3. Pencacah biner tak sinkron

Keterangan:

A_1, A_2 : terminal *reset*, aktif hanya jika keduanya 1 (*High*).

C_1 : *clock* untuk pembagi 2 (DIV2).

C_2 : *clock* untuk pembagi 5 (DIV5).

- Uji rangkaian tersebut dengan memberikan masukan A_1, A_2, C_1 dan C_2 sesuai dengan Tabel 7.2.

Tabel 7.2. Pencacah biner tak sinkron

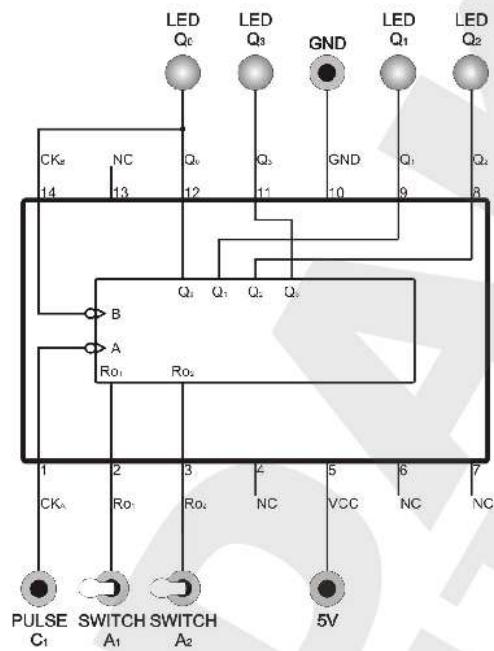
Masukan				Keluaran			
A_1	A_2	C_1	C_2	Q_3	Q_2	Q_1	Q_0
1	1	X	X				
X	0	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				
0	X	Λ	Λ				

3. Pencacah dengan Mod Tertentu

3.1 Pencacah Biner Mod 16 (Pencacah Heksadesimal)

- Dengan menghubungkan keluaran Q_0 dengan *clock* C_2 (sambungan ke *clock* C_1 dilepas), maka pencacah biner tak sinkron Gambar 7.3 dapat dibuat menjadi pencacah heksadesimal.

b. Buat rangkaian seperti Gambar 7.4.



Gambar 7.4. Pencacah biner mod 16

c. Uji rangkaian tersebut dengan memberikan masukan sesuai dengan Tabel 7.3!

Tabel 7.3. Pencacah biner mod 16

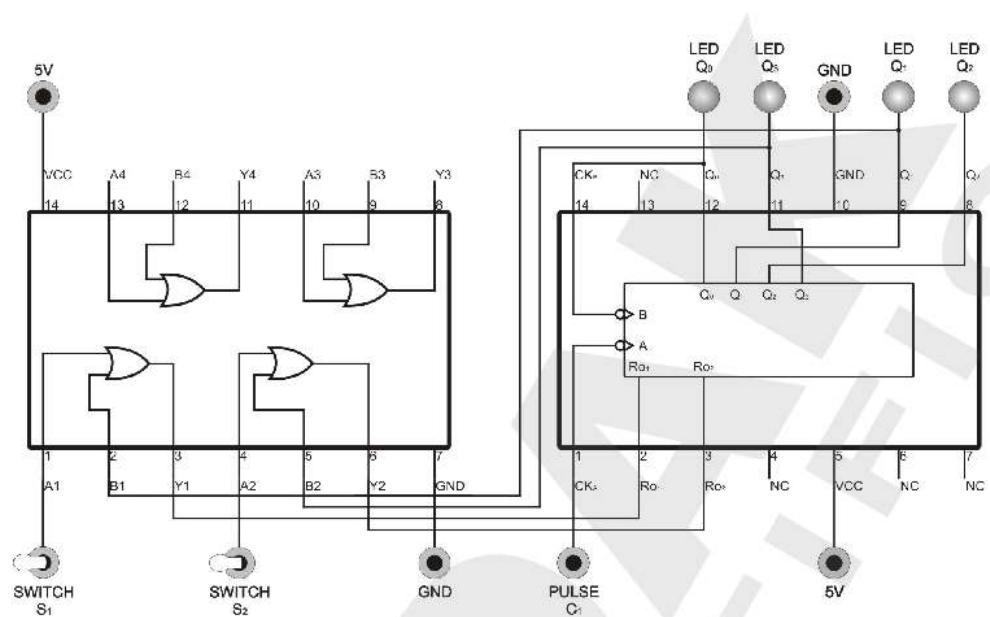
Masukan				Keluaran				Dalam desimal
A ₁	A ₂	C ₁	C ₂	Q ₃	Q ₂	Q ₁	Q ₀	
1	1	X	X					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					
0	X	Λ	Λ					

- d. Buat kesimpulan dari hasil pengujian Tabel 7.3!

3.2 Pencacah Biner Mod 10

Pencacah biner mod 16 dapat dibuat menjadi pencacah biner mod 10 dengan menambahkan suatu rangkaian pereset yang mereset keluaran saat mencapai bilangan kesepuluh.

- a. Buatlah rangkaian sesuai dengan Gambar 7.5!



Gambar 7.5. Pencacah biner mod 10

- b. Uji rangkaian tersebut dengan memberikan masukan sesuai dengan Tabel 7.4!

Tabel 7.4 Pencacah biner mod 10

Masukan				Keluaran				Dalam desimal
S ₁	S ₂	C ₁	C ₂	Q ₀	Q ₁	Q ₂	Q ₃	
1	1	X	X					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					
0	0	Λ	Λ					

- c. Buat kesimpulan dari hasil pengujian Tabel 7.4!

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- Menggunakan Memahami cara kerja register geser (*Shift Register*).
- Merakit dan menggunakan register geser dari rangkaian flip-flop dan piranti khusus.

II. Pendahuluan

Salah satu contoh pemakaian flip-flop adalah register geser. Register geser biasanya digunakan untuk menggeser data. Penggeseran ini terjadi setiap kali dimasukkan *clock* ke dalam flip-flop. Jenis pergeseran ini ada bermacam-macam; ada yang masuknya secara seri, kemudian digeser dan keluar secara seri. Juga, ada pula yang masuk secara seri, digeser lalu keluar secara paralel atau sebaliknya masuk secara paralel dan keluar secara seri. Register geser digunakan juga untuk mengambil data bit tertentu dari isi memori. Register geser dapat dibangun dari berbagai jenis flip-flop, seperti flip-flop JK atau flip-flop Data. Dalam eksperimen ini akan dibangun register geser menggunakan flip-flop Data, flip-flop JK dan piranti (IC) khusus.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

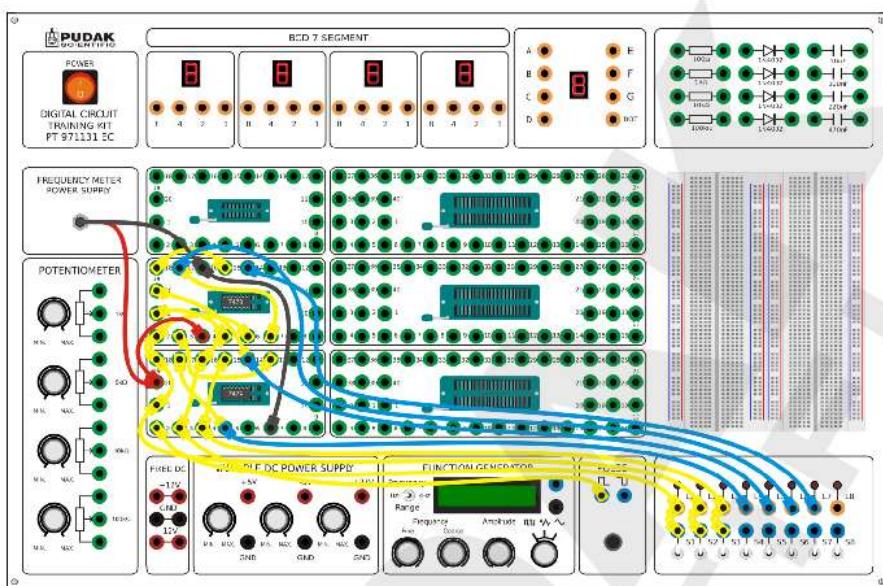
IV. Peralatan

Utama: Digital Circuit Training Kit
 Kabel Penghubung

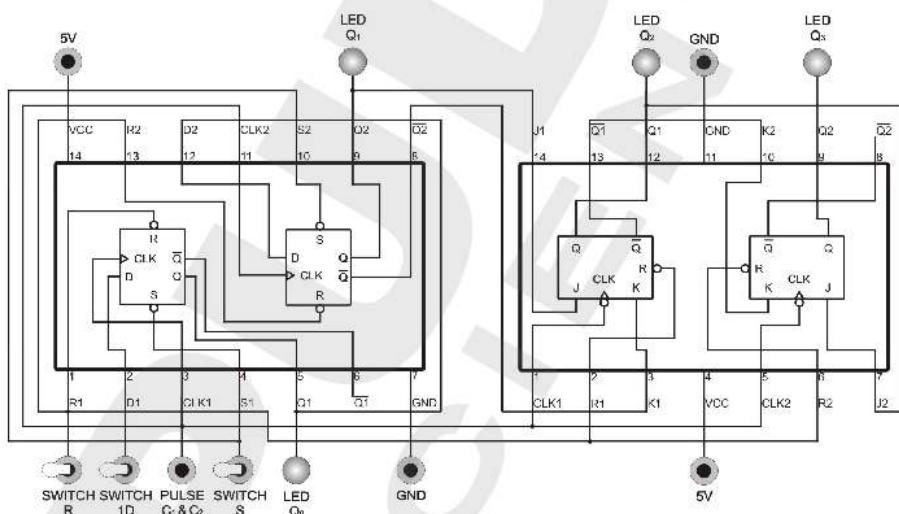
V. Langkah Kerja

1. Register Geser Menggunakan D Flip-flop dan JK Flip-flop

- a. Buat rangkaian sesuai dengan Gambar 8.1. pada Trainer Kit dengan menggunakan IC D Flip – Flop 7474 dan IC JK Flip – Flop 7473



Gambar 8.1. Rangkaian Percobaan.



Gambar 8.2. Rangkaian register geser menggunakan D Flip-flop dan JK Flip-flop

- Hubungkan pulse C_1 dan C_2 dengan PULSE GENERATOR pada keluaran PULSE \sqcup . Terminal 1D dengan Saklar S1 dan LED L1, Terminal S dengan Saklar S2 dan LED L2, Terminal R dengan Saklar S3 dan LED L3 dan keluaran Q_0 , Q_1 , Q_2 dan Q_3 dengan LED L4, L5, L6 dan L7.
- Uji kerja rangkaian tersebut dengan memberikan masukan *clock* C_1 dan C_2 , data 1D, set S (aktif rendah) dan reset R (aktif rendah) menggunakan Tabel 8.1.

Tabel 8.1. Register geser menggunakan flip-flop Data dan flip-flop JK

C1&C2	Masukan			Keluaran				Keterangan
	1D	S	R	Q ₀	Q ₁	Q ₂	Q ₃	
X	X	1	0					keluaran direset
↑	1	1	1					data masuk ke Q ₀
↑	0	1	1					geser kanan
↑	0	1	1					geser kanan
↑	0	1	1					geser kanan

Keterangan:

X : masukan bebas;

↑ : pulsa satuan negatif.

- d. Buat kesimpulan dari percobaan ini.

 PUDAK SCIENTIFIC	Multiplekser	DE15009
--	---------------------	----------------

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- Mengenali piranti multiplekser.
- Menggunakan piranti multiplekser untuk keperluan tertentu.

II. Pendahuluan

Dalam elektronika tidak jarang diperlukan suatu piranti yang menghubungkan banyak masukan dengan satu keluaran. Setiap saat hanya ada satu masukan yang berhubungan dengan keluaran. Pemilihan masukan yang berhubungan dengan keluaran dilakukan oleh suatu sistem pengontrol. Piranti seperti ini disebut *multiplekser*. Dalam eksperimen ini akan diperkenalkan piranti multiplekser beserta sifat-sifatnya.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

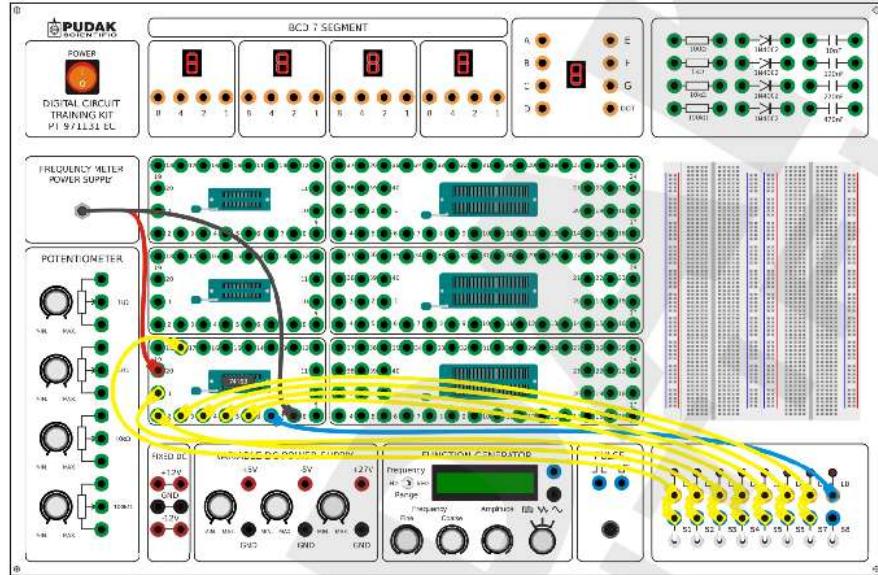
IV. Peralatan

Utama:	Digital Circuit Training Kit
	Kabel Penghubung

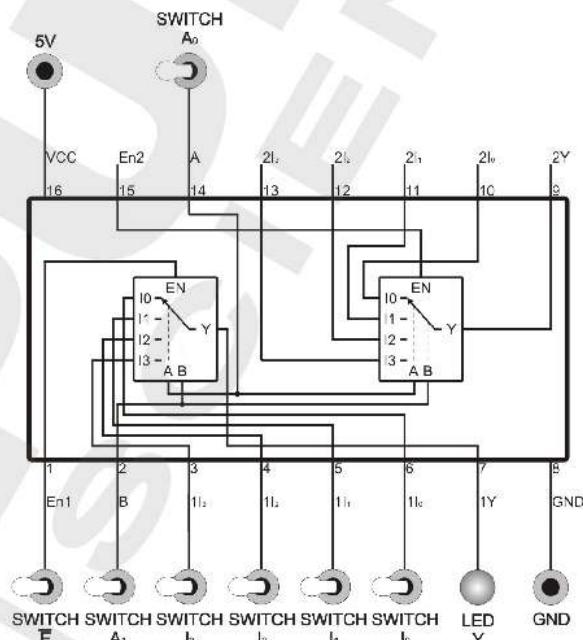
V. Langkah Kerja

1. Multiplekser

- a. Buat rangkaian multiplekser sesuai dengan Gambar 9.1 pada Trainer Kit dengan menggunakan IC Dual 4 Input Multiplexer 74153.



Gambar 9.1. Rangkaian Percobaan.



Gambar 9.2. Rangkaian multiplekser

Keterangan:

A_0, A_1 : pin kontrol yang menentukan saluran masukan yang akan berhubungan dengan keluaran.

I_0-I_3 : masukan.

E : gerbang, 0 = proses dilakukan, 1 proses tidak dilakukan.

- b. Hubungkan Terminal A_0 dan A_1 dengan Saklar S1, Saklar S2, LED L1 dan LED L2, Terminal \bar{E} dengan Saklar S3 dan LED L3, Terminal I_0 , I_1 , I_2 , I_3 dengan Saklar S4, Saklar S5, Saklar S6, Saklar S7, LED L4, LED L5, LED L6, dan LED L7, dan Terminal keluaran Y dengan LED L8.
- c. Lakukan pengujian dengan memberikan masukan sesuai dengan Tabel 9.1.

Tabel 9.1 Multiplekser

A_0	A_1	\bar{E}	I_0	I_1	I_2	I_3	Y
X	X	1	X	X	X	X	
0	0	0	0	1	1	1	
0	0	0	1	0	0	0	
0	1	0	1	0	1	1	
0	1	0	0	1	0	0	
1	0	0	1	1	0	1	
1	0	0	0	0	1	0	
1	1	0	1	1	1	0	
1	1	0	0	0	0	1	

Keterangan:

X: masukan bebas

- d. Buat kesimpulan dari hasil pengujian tersebut.

 PUDAK SCIENTIFIC	Demultiplexer	DE15010
--	----------------------	----------------

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- Mengenali piranti demultiplexer.
- Menggunakan piranti demultiplexer untuk keperluan tertentu.

II. Pendahuluan

Dalam elektronika tidak jarang diperlukan suatu yang berfungsi menghubungkan satu masukan dengan banyak keluaran. Pada piranti ini setiap saat hanya ada satu keluaran yang berhubungan dengan masukan. Atau, suatu piranti yang mempunyai banyak keluaran, yang pada setiap saat hanya ada satu keluaran yang aktif. Piranti seperti ini dikenal dengan nama *demultiplexer*. Dalam eksperimen ini akan diperkenalkan piranti demultiplexer beserta sifat-sifatnya.

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

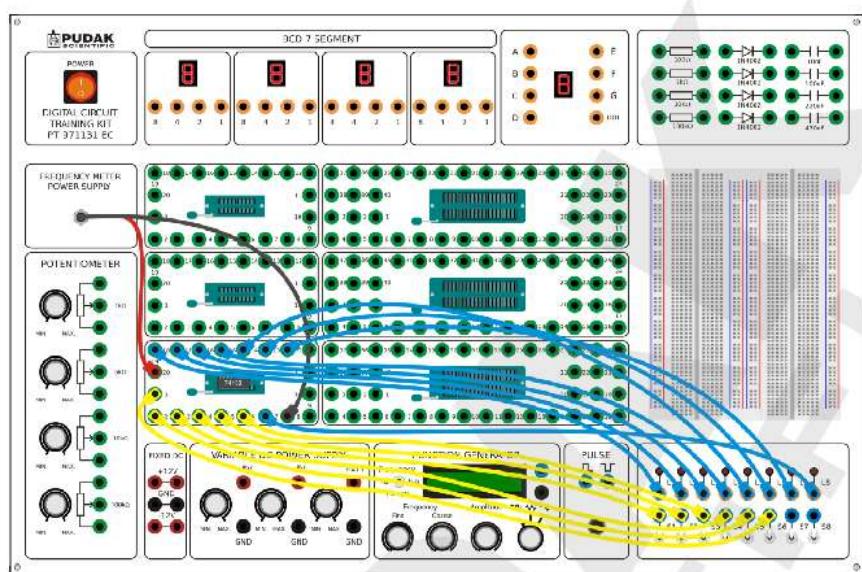
IV. Peralatan

Utama:	Digital Circuit Training Kit
	Kabel Penghubung

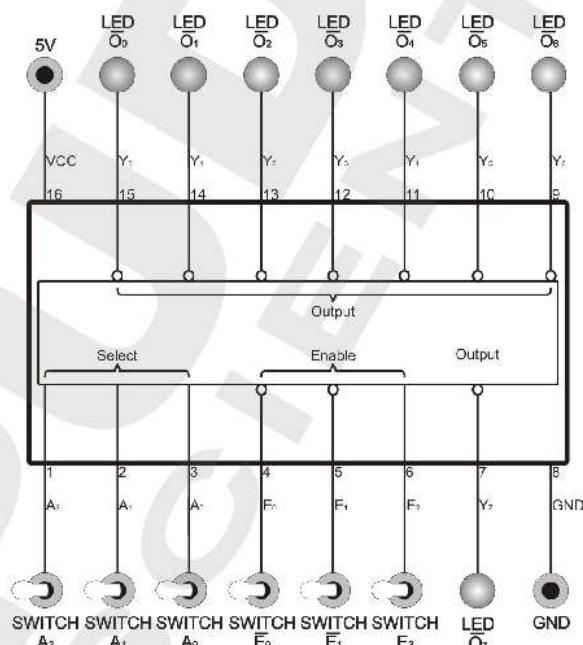
V. Langkah Kerja

1. Demultiplexer

- a. Buat rangkaian demultiplexer sesuai dengan Gambar 10.2. pada Trainer Kit dengan menggunakan IC Demultiplexer 74138.



Gambar 10.1. Rangkaian Percobaan.



Gambar 10.2. Demultiplexer

Keterangan:

- $A_0 - A_2$: pin kontrol yang menentukan saluran keluaran yang aktif.
- $\bar{E}_1 - E_3$: gerbang yang memungkinkan proses dilaksanakan (terjadi hanya jika $\bar{E}_0 = 0$; $\bar{E}_1 = 0$ $E_2 = 1$).
- $O_0 - O_7$: keluaran (aktif rendah).

- b. Hubungkan Terminal \overline{E}_0 , \overline{E}_1 , E_2 dengan Saklar S1, Saklar S2, dan Saklar S3, Terminal A_0 , A_1 , A_2 dengan Saklar S4, Saklar S5, dan Saklar S6, dan Terminal keluaran \overline{O}_0 hingga \overline{O}_7 dengan LED L1 hingga LED 8.
- c. Lakukan pengujian dengan masukan sesuai dengan Tabel 10.2.

Tabel 10.2 Demultipleks

\overline{E}_0	\overline{E}_1	E_2	A_0	A_1	A_2	\overline{O}_0	\overline{O}_1	\overline{O}_2	\overline{O}_3	\overline{O}_4	\overline{O}_5	\overline{O}_6	\overline{O}_7
1	X	X	0	0	0								
X	1	X	0	0	0								
X	X	0	0	0	0								
0	0	1	0	0	0								
0	0	1	0	0	1								
0	0	1	0	1	0								
0	0	1	0	1	1								
0	0	1	1	0	0								
0	0	1	1	0	1								
0	0	1	1	1	0								
0	0	1	1	1	1								

- d. Buat kesimpulan dari hasil eksperimen ini!

I. Tujuan

Setelah melaksanakan percobaan ini, Anda diharapkan dapat:

- Membangun rangkaian logika dengan pertolongan tabel kebenaran.
- Menyederhanakan fungsi logika.
- Memilih bentuk fungsi logika yang cocok berdasarkan tabel kebenaran yang digunakan.

II. Pendahuluan

Dalam merancang rangkaian-rangkaian logika, sering kali dibahas terlebih dahulu tabel kebenarannya. Berdasarkan tabel kebenaran tersebut ditentukan fungsi logikanya.

Salah satu cara untuk menentukan fungsi logikanya, adalah dengan mencari bentuk minor (*minterm*) atau bentuk mayornya (*maxterm*). Jika logika keluaran = 1 yang diperhatikan, maka digunakan bentuk minor, tetapi jika logika keluaran = 0 yang diperhatikan, maka digunakan bentuk mayor.

Sebagai contoh, tinjau gerbang AND dengan 2 masukan. Keluaran gerbang AND mempunyai logika 1 jika kedua masukannya berlogika 1. Bentuk minornya dapat ditulis sebagai $F = A \cdot B$. Sedangkan bentuk mayornya, adalah:

$$F = (A + B) \cdot (A + \bar{B}) \cdot (\bar{A} + B)$$

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

III. Buku Bacaan

Untuk membantu dan menambah pengetahuan tentang materi pada percobaan ini, anda disarankan membaca buku-buku berikut ini.

1. *Pengantar Teknik Digital, teori dan praktik*, Ir. Purba Tambunan, terbitan majalah Elektro HME ITB, Th. 1978.
2. *Teknik Digital*, Wasito S, Karya utama, 1981.

IV. Peralatan

Utama: Digital Circuit Training Kit
 Kabel Penghubung

V. Langkah Kerja

1. Bentuk Minor (*minterm*)

- a. Buat bentuk minor untuk Tabel Kebenaran 11.1.
- b. Buktikan bahwa bentuk minor tersebut dapat disederhanakan menjadi:
$$F = B(\bar{A} \cdot C + A \cdot \bar{C})$$
- c. Gambarkan rangkaian logikanya untuk fungsi tersebut di atas.
- d. Uji rangkaian tersebut sehingga dapat menghasilkan keluaran seperti pada Tabel 11.1.

Tabel 11.1

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

2. Bentuk Mayor (*maxterm*)

- a. Buat bentuk mayor untuk Tabel Kebenaran 11.2 jika memungkinkan, sederhanakan fungsi logikanya.
- b. Gambarkan rangkaian logikanya untuk fungsi tersebut.
- c. Uji rangkaian tersebut sehingga dapat menghasilkan keluaran seperti pada Tabel 11.2.

Tabel 11.2

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

3. Membandingkan Minterm dan Maxterm

- a. Buat bentuk minor untuk Tabel Kebenaran 11.3.
- b. Gambarkan rangkaian logika untuk bentuk tersebut.
- c. Uji rangkaian tersebut sehingga dapat menghasilkan keluaran seperti pada Tabel 11.3.
- d. Ulangi percobaan di atas dengan mencari bentuk mayornya.

Tabel 11.3

A	B	F
0	0	1
0	1	0
1	0	1
1	1	1