

CreateDutMap 사용법

CreateDutMap은 PS1xxx Device의 각 Switch와 DUT의 연결을 자동화하는 프로그램이다.

내용

CreateDutMap 사용법.....	1
1. CreateDutMap 실행.....	2
2. CreateDutMap 사용하기.....	3
2.1 "Create" 버튼을 클릭하여 DUT Map을 생성한다.....	4
2.2 "view map"버튼을 클릭해 보자.....	12

ProbeCard를 제작한다는 것은 연결 관점에서만 본다면, ATE Measure Line과 DUT의 Signal 사이에 Switch를 연결해서 서로 연결(connect) 또는 해제(disconnect)할 수 있도록 회로를 구성하는 것이다.

이와 같이 ATE Measure Line과 DUT Signal Line이 Switch 양단에 접속되어 있을 때 Switch의 ON/OFF를 제어할 수 있다.

Switch의 원활한 제어(ON/OFF)를 위해서는 Switch의 구성이 필요하다. Switch들은 Bank라는 H/W Interface(SPI)에 연결되며, Bank 단위로 연결할 DUT의 개수와 Signal의 개수에 따라서 Switch의 개수가 달라진다. 일관성을 위해서 Bank 단위로 동일한 방식으로 Switch가 연결된다.

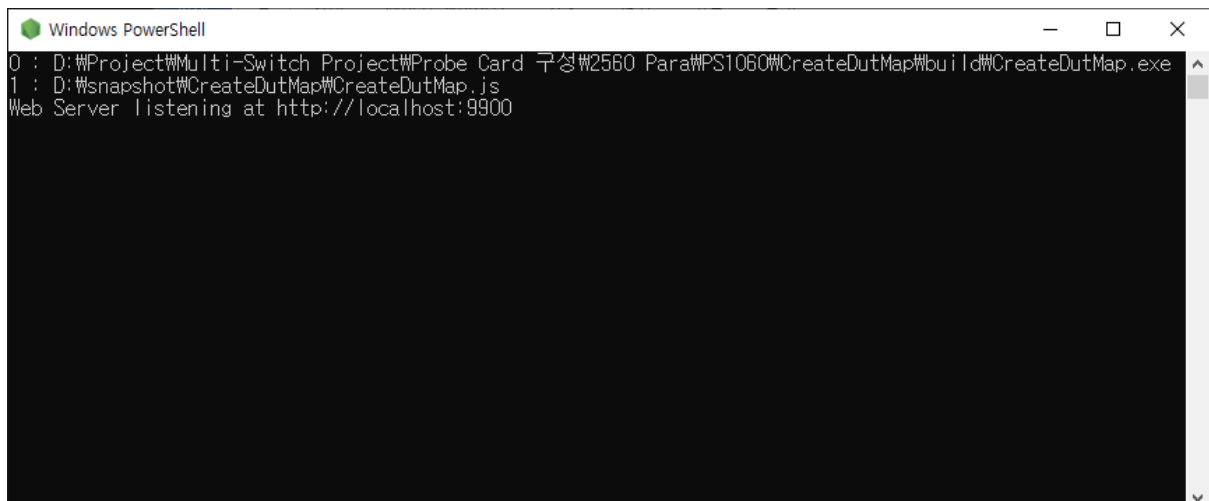
PS1xxx Device에서는 3종류의 Chip이 있으며, 각 Chip은 Switch 개수에 따라서 PS1120(120-channel), PS1060(60-channel), PS1030(30-channel)이 있다.

결론적으로 CreateDutMap 프로그램은 1개의 Bank에 연결되는 Switch Chip들의 구성을 자동으로 생성해 주는 프로그램이다.

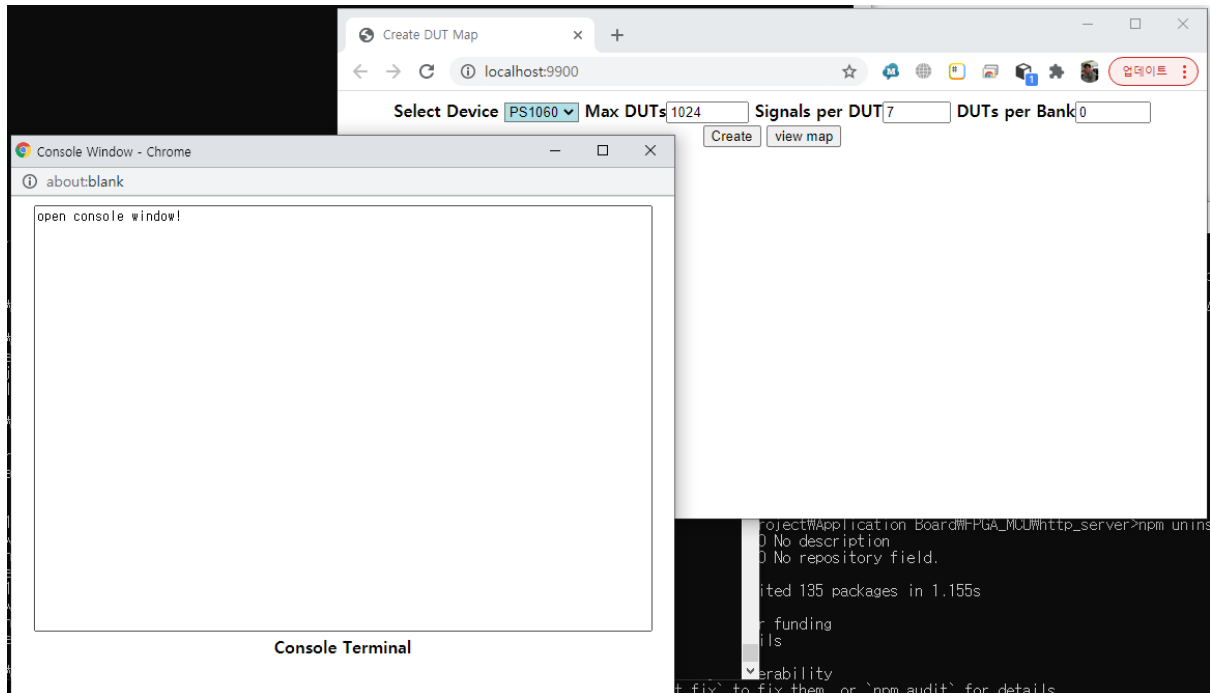
1. CreateDutMap 실행.

CreateDutMap.zip 파일을 압축 해제하고, "CreateDutMap.exe"를 실행한다.

터미널 Window가 실행되면서 웹 브라우저 창이 열린다.



```
Windows PowerShell
0 : D:\Project\Multi-Switch Project\Probe Card 구성\2560 Param\PS1060\CreateDutMap\build\CreateDutMap.exe
1 : D:\snapshot\CreateDutMap\CreateDutMap.js
Web Server listening at http://localhost:9900
```



“Console Window” 창은 Debugging때 사용되는 창이므로 닫아도 된다.

“Create DUT Map” 창에서는 4가지 입력 아이템이 있다.

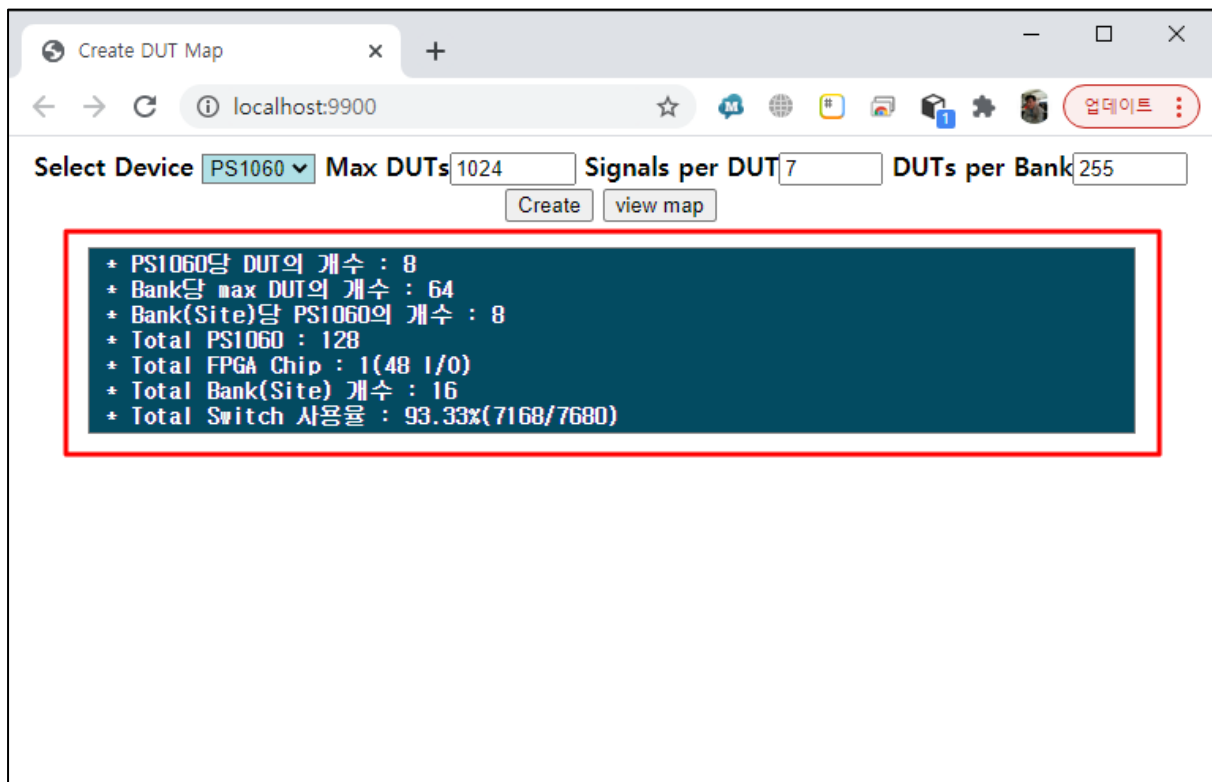
1. “Select Device” 항목에서는 PS1xxx Device를 선택한다.
2. “Max DUTs” 항목에는 Test할 DUT의 전체 개수를 입력한다.
3. “Signals per DUT” 항목에는 DUT에서 사용되는 Signal의 개수를 입력한다.
4. “DUTs per Bank” 항목에는 1개의 Bank에 연결할 DUT의 개수를 지정할 수 있다.(옵션)
DUT의 개수를 지정하지 않으면, 프로그램에서 최대로 연결할 수 있는 DUT 개수가 연결된다. 만약, 설정한 DUT 개수가 선택한 Device의 Switch보다 많은 DUT인 경우에는 적용되지 않는다.

2. CreateDutMap 사용하기.

초기 화면의 설정 값으로 DUT Map을 구성해 보자.

즉, PS1060(60-channel)이고, 전체 DUT의 개수는 1024개이며 DUT당 7개의 Signal이 연결될 때 DUT Map을 생성해 보자.

2.1 “Create” 버튼을 클릭하여 DUT Map을 생성한다.



DUT Map 생성이 완료되면, 그림과 같이 화면 중앙에 결과를 정리해서 보여주고, 실행 파일이 위치한 폴더에 “DutMap_xxxxxxx.xlsx” 파일이 생성된다.

각각의 내용을 확인해 보자.

1. PS1060당 DUT의 개수 : 8

- PS1060은 60-channel Switch이다. DUT당 Signal의 개수가 7개이므로, 연결할 수 있는 DUT의 개수는 8개이다.

2. Bank당 max DUT의 개수 : 64

- PS1xxx Device는 Cascade로 최대 8개까지 연결할 수 있다. 초기 설정에서 “DUTs per Bank”항목을 입력하지 않았기 때문에 프로그램에서 자동으로 Bank에 연결할 수 있는 최대 DUT 수가 계산된다. 즉, PS1060 1개에 8개의 DUT가 연결되므로, 8개의 PS1060에는 64개의 DUT가 연결된다.(Bank당 64개의 DUT가 연결된다.)

3. Bank(Site)당 PS1060의 개수 : 8

- 앞서 설명한 내용을 참조하자.

4. Total PS1060 : 128

- 초기 설정에서 "Max DUTs"를 1024로 설정했기 때문에 1024개의 DUT를 연결하기 위해서 128개의 PS1060이 필요하다는 의미이다.($1024 / 8 = 128$)

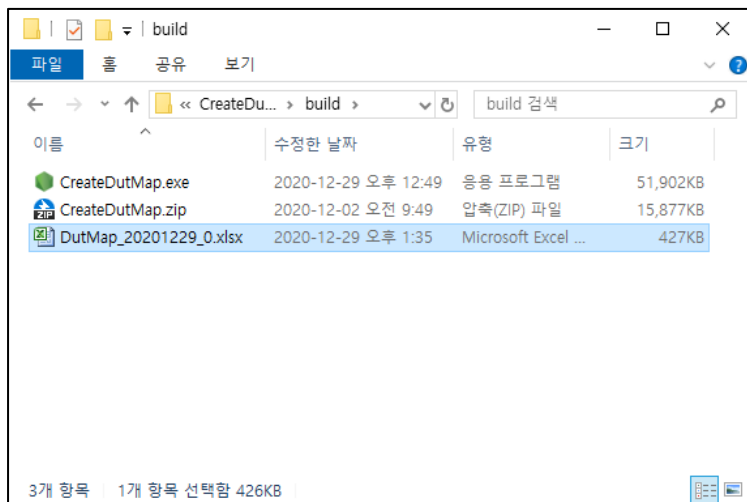
5. Total FPGA Chip : 1(48 I/O)

- ProbeCard에는 ATE의 명령을 받아서 Switch Chip을 제어하기 위한 FPGA Chip이 사용된다. FPGA Chip에는 I/O 핀의 개수에 따라서 다양하게 있을 수 있다. 현재 프로그램에서는 SPI Interface(간단히 Bank)의 개수가 16을 초과하면 FPGA를 2개 사용하는 것으로 설정되어 있다.
- Bank당 64개의 DUT를 연결할 수 있기 때문에 1024개 DUT를 모두 연결하기 위해서는 16개의 Bank가 필요하다.($1024 / 64 = 16$)

6. Total Switch 사용률 : 93.33%(7168/7680)

- DUT당 7개의 Signal이 있고, 전체 DUT수는 1024개 이므로, 연결할 Line의 개수는 7168개 이다.($7 \times 1024 = 7168$)
- PS1060에서 60-channel Switch이 있고, 1024 DUT를 연결하기 위해서 128개의 PS1060이 필요하므로 전체 Switch의 개수는 7680개이다.($60 \times 128 = 7680$)
- 결론적으로 7680개의 Switch가 있지만, 실제로는 7168개만 사용되었기 때문에 사용률은 93.33%이다.($(7168/7680) \times 100$)

생성된 "DutMap_00000000_0.xlsx" 파일을 확인해 보자.(현재 Date가 파일명에 적용되므로, 파일명은 다를 수 있다.)



아래와 같이 엑셀 파일이 보여진다.

	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S	T	U	V
1																						
2																						
3																						
4																						
5																						
6																						
7																						
8																						
9																						
10																						
11																						
12																						
13																						
14																						
15																						
16																						
17																						
18																						
19																						
20																						
21																						
22																						
23																						
24																						
25																						
26																						
27																						
28																						
29																						
30																						
31																						
32																						
33																						
34																						
35																						
36																						
37																						
38																						
39																						
40																						
41																						
42																						
43																						
44																						
45																						
46																						
47																						
48																						
49																						
50																						
51																						
52																						
53																						
54																						
55																						
56																						
57																						
58																						
59																						

7개의 탭으로 구성되어 있으며, 각각의 탭에 대해서 알아보자.

첫 번째 탭("Dut Map")은 PS1060의 내부 Switch 구성(Group)에 따라서 각각의 Switch 구성을 보여준다.

위에서부터 차례로 4-Group, 6-Group, 8-Group, 10-Group, 12-Group, 16-Group에 대한 Switch 구성을 보여준다. 각각의 Group은 Switch를 묶어서 제어할 수 있으며, 제어 Command가 Simple해진다.

먼저, 화면 구성에 대해서 간략히 알아보고, 각 Group별로 어떤 장/단점이 있는지 알아보자.

CHIP 0		8 DUT x SIGNAL[0:6]							
		[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
GROUP	[7]	0.0 (0)	0.1 (8)	0.2 (16)	0.3 (24)	0.4 (32)	0.5 (40)	0.6 (48)	56
	[6]	1.0 (1)	1.1 (9)	1.2 (17)	1.3 (25)	1.4 (33)	1.5 (41)	1.6 (49)	57
	[5]	2.0 (2)	2.1 (10)	2.2 (18)	2.3 (26)	2.4 (34)	2.5 (42)	2.6 (50)	58
	[4]	3.0 (3)	3.1 (11)	3.2 (19)	3.3 (27)	3.4 (35)	3.5 (43)	3.6 (51)	59
	[3]	4.0 (4)	4.1 (12)	4.2 (20)	4.3 (28)	4.4 (36)	4.5 (44)	4.6 (52)	
	[2]	5.0 (5)	5.1 (13)	5.2 (21)	5.3 (29)	5.4 (37)	5.5 (45)	5.6 (53)	
	[1]	6.0 (6)	6.1 (14)	6.2 (22)	6.3 (30)	6.4 (38)	6.5 (46)	6.6 (54)	
	[0]	7.0 (7)	7.1 (15)	7.2 (23)	7.3 (31)	7.4 (39)	7.5 (47)	7.6 (55)	

1번은 SPI Interface(Bank)를 나타낸다.

2번은 Column Number(bit)를 표시한다.

3번은 Row Number(bit)를 표시한다.

4번은 각 Switch가 할당된 정보를 보여준다.

“DUT Number . Signal Number(Switch Number)” 형식으로 구성된다.

즉, “7.3(31)”이란 7번 DUT의 3번 Signal이 PS1060의 31번 Switch에 연결된다는 의미이다.

5번은 PS1060의 Switch 중에서 DUT에 할당되지 못하고, 남은 Switch를 보여준다.

6번은 PS1060을 8-Group으로 구성했을 때 Switch 개수를 초과하는 영역을 보여준다.

참고로, Switch에서 색상이 다른 것은 DUT별로 구별하기 위해서 몇 가지 색상을 반복적으로 사용한 것이다. 즉, DUT별로 Switch가 연결된 내용을 보여준다.

첫 번째 Sheet(탭)에서 위에서부터 차례로 각 Group별로 장/단점을 확인해 보자.

1. 4-Group으로 구성된 DUT Map에 대해서 알아보자.

SPI-0		CHIP 0		8 DUT x SIGNAL[0:6]															
		[14]	[13]	[12]	[11]	[10]	[9]	[8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]			
GROUP	[3]	0.0 (0)	0.4 (4)	1.1 (8)	1.5 (12)	2.2 (16)	2.6 (20)	3.3 (24)	4.0 (28)	4.4 (32)	5.1 (36)	5.5 (40)	6.2 (44)	6.6 (48)	7.3 (52)	56			
	[2]	0.1 (1)	0.5 (5)	1.2 (9)	1.6 (13)	2.3 (17)	2.7 (21)	3.4 (25)	4.1 (29)	4.5 (33)	5.2 (37)	5.6 (41)	6.3 (45)	6.7 (49)	7.4 (53)	57			
	[1]	0.2 (2)	0.6 (6)	1.3 (10)	1.7 (14)	2.4 (18)	2.8 (22)	3.5 (26)	4.2 (30)	4.6 (34)	5.3 (38)	5.7 (42)	6.4 (46)	6.8 (50)	7.5 (54)	58			
	[0]	0.3 (3)	0.7 (7)	1.4 (11)	1.8 (15)	2.5 (19)	2.9 (23)	3.6 (27)	4.3 (31)	4.7 (35)	5.4 (39)	5.8 (43)	6.5 (47)	6.9 (51)	7.6 (55)	59			

- 0번 DUT의 7개 Signal은 Switch(0/1/2/3/4/5/6)에 연결되고, 1번 DUT의 Signal들은 Switch(7/8/9/10/11/12/13)에 연결된다.

- 이 경우에는 DUT별로 제어(ON/OFF)할 때 Row Select Command 또는 Column

Select Command를 사용할 수 없다.

- Signal 별로 제어(ON/OFF)할 경우에도 Row/Column Switch Select Command를 사용할 수 없다.
- All Switch Select Command만 사용해야 한다.

2. 6-Group으로 구성된 DUT Map에 대해서 알아보자.

SPI-O	CHIIP 0		8 DUT x SIGNAL[0:6]									
	GROUP		[9]	[8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
		[5]	0.0 (0)	0.6 (6)	1.5 (12)	2.4 (18)	3.3 (24)	4.2 (30)	5.1 (36)	6.0 (42)	6.6 (48)	7.5 (54)
		[4]	0.1 (1)	1.0 (7)	1.6 (13)	2.5 (19)	3.4 (25)	4.3 (31)	5.2 (37)	6.1 (43)	7.0 (49)	7.6 (55)
		[3]	0.2 (2)	1.1 (8)	2.0 (14)	2.6 (20)	3.5 (26)	4.4 (32)	5.3 (38)	6.2 (44)	7.1 (50)	56
		[2]	0.3 (3)	1.2 (9)	2.1 (15)	3.0 (21)	3.6 (27)	4.5 (33)	5.4 (39)	6.3 (45)	7.2 (51)	57
		[1]	0.4 (4)	1.3 (10)	2.2 (16)	3.1 (22)	4.0 (28)	4.6 (34)	5.5 (40)	6.4 (46)	7.3 (52)	58
		[0]	0.5 (5)	1.4 (11)	2.3 (17)	3.2 (23)	4.1 (29)	5.0 (35)	5.6 (41)	6.5 (47)	7.4 (53)	59

- 0번 DUT의 7개 Signal은 Switch(0/1/2/3/4/5/6)에 연결되고, 1번 DUT의 Signal들은 Switch(7/8/9/10/11/12/13)에 연결된다.
- 이 경우에는 DUT별로 제어(ON/OFF)할 때 Row Select Command 또는 Column Select Command를 사용할 수 없다.
- Signal 별로 제어(ON/OFF)할 경우에도 Row/Column Switch Select Command를 사용할 수 없다.
- All Switch Select Command만 사용해야 한다.

3. 8-Group으로 구성된 DUT Map에 대해서 알아보자.

SPI-O	CHIIP 0		8 DUT x SIGNAL[0:6]							
			[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
GROUP	[7]	0.0 (0)	0.1 (8)	0.2 (16)	0.3 (24)	0.4 (32)	0.5 (40)	0.6 (48)	56	
	[6]	1.0 (1)	1.1 (9)	1.2 (17)	1.3 (25)	1.4 (33)	1.5 (41)	1.6 (49)	57	
	[5]	2.0 (2)	2.1 (10)	2.2 (18)	2.3 (26)	2.4 (34)	2.5 (42)	2.6 (50)	58	
	[4]	3.0 (3)	3.1 (11)	3.2 (19)	3.3 (27)	3.4 (35)	3.5 (43)	3.6 (51)	59	
	[3]	4.0 (4)	4.1 (12)	4.2 (20)	4.3 (28)	4.4 (36)	4.5 (44)	4.6 (52)		
	[2]	5.0 (5)	5.1 (13)	5.2 (21)	5.3 (29)	5.4 (37)	5.5 (45)	5.6 (53)		
	[1]	6.0 (6)	6.1 (14)	6.2 (22)	6.3 (30)	6.4 (38)	6.5 (46)	6.6 (54)		
	[0]	7.0 (7)	7.1 (15)	7.2 (23)	7.3 (31)	7.4 (39)	7.5 (47)	7.6 (55)		

- 0번 DUT의 7개 Signal은 Switch(0/8/16/24/32/40/48)에 연결되고, 1번 DUT의 Signal들은 Switch(1/9/17/25/33/41/49)에 연결된다.
- 0번 DUT만 제어할 경우 Row[7]에 해당하는 Switch들을 제어하면 된다.(56번 Switch는 연결되어 있지 않기 때문에 문제가 되지 않는다.) 즉, Row Select Command를 사용할 수 있다.
- 각 DUT의 0번 Signal을 제어할 경우에는 Column[7]에 해당하는 Switch들만 제어하

면 된다. 즉, Column Select Command를 사용할 수 있다.

참고로, 8-Group에 대해서 아래와 같이 구성할 수도 있다.

SPI-O	CHIIP 0		8 DUT x SIGNAL[0:6]							
	GROUP		[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
		[7]	0.0 (0)	1.0 (8)	2.0 (16)	3.0 (24)	4.0 (32)	5.0 (40)	6.0 (48)	7.0 (56)
		[6]	0.1 (1)	1.1 (9)	2.1 (17)	3.1 (25)	4.1 (33)	5.1 (41)	6.1 (49)	7.1 (57)
		[5]	0.2 (2)	1.2 (10)	2.2 (18)	3.2 (26)	4.2 (34)	5.2 (42)	6.2 (50)	7.2 (58)
		[4]	0.3 (3)	1.3 (11)	2.3 (19)	3.3 (27)	4.3 (35)	5.3 (43)	6.3 (51)	7.3 (59)
		[3]	0.4 (4)	1.4 (12)	2.4 (20)	3.4 (28)	4.4 (36)	5.4 (44)	6.4 (52)	
		[2]	0.5 (5)	1.5 (13)	2.5 (21)	3.5 (29)	4.5 (37)	5.5 (45)	6.5 (53)	
		[1]	0.6 (6)	1.6 (14)	2.6 (22)	3.6 (30)	4.6 (38)	5.6 (46)	6.6 (54)	
		[0]	7	15	23	31	39	47	55	

하지만, 7번 DUT에 대해서 Switch 할당이 완료되지 않았으며, 사용하지 않는 Switch(7, 15, 23, 31, 39, 47, 55)를 할당하면, Row/Column Select Command를 사용할 수 없다.

4. 10-Group으로 구성된 DUT Map에 대해서 알아보자.

SPI-O	CHIIP 0		8 DUT x SIGNAL[0:6]					
			[5]	[4]	[3]	[2]	[1]	[0]
GROUP	[9]	0.0 (0)	1.3 (10)	2.6 (20)	4.2 (30)	5.5 (40)	7.1 (50)	
	[8]	0.1 (1)	1.4 (11)	3.0 (21)	4.3 (31)	5.6 (41)	7.2 (51)	
	[7]	0.2 (2)	1.5 (12)	3.1 (22)	4.4 (32)	6.0 (42)	7.3 (52)	
	[6]	0.3 (3)	1.6 (13)	3.2 (23)	4.5 (33)	6.1 (43)	7.4 (53)	
	[5]	0.4 (4)	2.0 (14)	3.3 (24)	4.6 (34)	6.2 (44)	7.5 (54)	
	[4]	0.5 (5)	2.1 (15)	3.4 (25)	5.0 (35)	6.3 (45)	7.6 (55)	
	[3]	0.6 (6)	2.2 (16)	3.5 (26)	5.1 (36)	6.4 (46)	56	
	[2]	1.0 (7)	2.3 (17)	3.6 (27)	5.2 (37)	6.5 (47)	57	
	[1]	1.1 (8)	2.4 (18)	4.0 (28)	5.3 (38)	6.6 (48)	58	
	[0]	1.2 (9)	2.5 (19)	4.1 (29)	5.4 (39)	7.0 (49)	59	

- 0번 DUT의 7개 Signal은 Switch(0/1/2/3/4/5/6)에 연결되고, 1번 DUT의 Signal들은 Switch(7/8/9/10/11/12/13)에 연결된다.
- 이 경우에는 DUT별로 제어(ON/OFF)할 때 Row Select Command 또는 Column Select Command를 사용할 수 없다.
- Signal 별로 제어(ON/OFF)할 경우에도 Row/Column Switch Select Command를 사용할 수 없다.
- All Switch Select Command만 사용해야 한다.

5. 12-Group으로 구성된 DUT Map에 대해서 알아보자.

SPI-0	CHIIP 0		8 DUT x SIGNAL[0:6]				
			[4]	[3]	[2]	[1]	[0]
GROUP	[11]		0.0 (0)	1.5 (12)	3.3 (24)	5.1 (36)	6.6 (48)
	[10]		0.1 (1)	1.6 (13)	3.4 (25)	5.2 (37)	7.0 (49)
	[9]		0.2 (2)	2.0 (14)	3.5 (26)	5.3 (38)	7.1 (50)
	[8]		0.3 (3)	2.1 (15)	3.6 (27)	5.4 (39)	7.2 (51)
	[7]		0.4 (4)	2.2 (16)	4.0 (28)	5.5 (40)	7.3 (52)
	[6]		0.5 (5)	2.3 (17)	4.1 (29)	5.6 (41)	7.4 (53)
	[5]		0.6 (6)	2.4 (18)	4.2 (30)	6.0 (42)	7.5 (54)
	[4]		1.0 (7)	2.5 (19)	4.3 (31)	6.1 (43)	7.6 (55)
	[3]		1.1 (8)	2.6 (20)	4.4 (32)	6.2 (44)	56
	[2]		1.2 (9)	3.0 (21)	4.5 (33)	6.3 (45)	57
	[1]		1.3 (10)	3.1 (22)	4.6 (34)	6.4 (46)	58
	[0]		1.4 (11)	3.2 (23)	5.0 (35)	6.5 (47)	59

- 0번 DUT의 7개 Signal은 Switch(0/1/2/3/4/5/6)에 연결되고, 1번 DUT의 Signal들은 Switch(7/8/9/10/11/12/13)에 연결된다.
- 이 경우에는 DUT별로 제어(ON/OFF)할 때 Row Select Command 또는 Column Select Command를 사용할 수 없다.
- Signal 별로 제어(ON/OFF)할 경우에도 Row/Column Switch Select Command를 사용할 수 없다.
- All Switch Select Command만 사용해야 한다.

6. 16-Group으로 구성된 DUT Map에 대해서 알아보자.

SPI-0	CHIIP 0		8 DUT x SIGNAL[0:6]			
			[3]	[2]	[1]	[0]
GROUP	[15]		0.0 (0)	0.1 (16)	0.2 (32)	0.3 (48)
	[14]		1.0 (1)	1.1 (17)	1.2 (33)	1.3 (49)
	[13]		2.0 (2)	2.1 (18)	2.2 (34)	2.3 (50)
	[12]		3.0 (3)	3.1 (19)	3.2 (35)	3.3 (51)
	[11]		4.0 (4)	4.1 (20)	4.2 (36)	4.3 (52)
	[10]		5.0 (5)	5.1 (21)	5.2 (37)	5.3 (53)
	[9]		6.0 (6)	6.1 (22)	6.2 (38)	6.3 (54)
	[8]		7.0 (7)	7.1 (23)	7.2 (39)	7.3 (55)
	[7]		0.4 (8)	0.5 (24)	0.6 (40)	56
	[6]		1.4 (9)	1.5 (25)	1.6 (41)	57
	[5]		2.4 (10)	2.5 (26)	2.6 (42)	58
	[4]		3.4 (11)	3.5 (27)	3.6 (43)	59
	[3]		4.4 (12)	4.5 (28)	4.6 (44)	
	[2]		5.4 (13)	5.5 (29)	5.6 (45)	
	[1]		6.4 (14)	6.5 (30)	6.6 (46)	
	[0]		7.4 (15)	7.5 (31)	7.6 (47)	

- 0번 DUT의 7개 Signal은 Switch(0/16/32/48/8/24/40)에 연결되고, 1번 DUT의 Signal들은 Switch(1/17/33/49/9/25/41)에 연결된다.
- 0번 DUT만 제어할 경우 Row[7, 15]에 해당하는 Switch들을 제어하면 된다.(56번

Switch는 연결되어 있지 않기 때문에 문제가 되지 않는다.) 즉, Row Select Command를 사용할 수 있다.

- 각 DUT의 0번 Signal을 제어할 경우에는 Column[3]에 해당하는 Row[15, 14, 13, 12, 11, 10, 9, 8]만 제어하면 된다. 즉, Column/Row Switch Select Command를 사용할 수 있다.
- Column/Row Switch Select Command는 Column/Row Select Command보다 불편하기 때문에 8-Group을 사용하는 것이 좋다.

결론적으로 PS1060 Device에서는 8개의 DUT에 대해서 7개의 Signal을 할당해야 한다면, 8-Group으로 연결하는 것이 효율적이다.

2번째 Sheet(탭)부터 7번째 Sheet(탭)는 각 Group으로 적용된 전체 DUT Map을 보여준다.

예로써, 4번째 Sheet인 8-Group으로 구성된 전체 DUT Map을 확인해 보자.



첫 번째 줄은 0-Bank에 할당된 PS1060 8개가 Cascade되어 있는 것을 보여준다.

따라서, 할당된 Bank의 개수는 16개이다. Bank단위 동일한 방식으로 Switch가 구성되므로, 0-Bank에 대해서만 확인해 보자.

FPGA		CHIP 0										CHIP 1									
		8 DUT x SIGNAL(0-6)										8 DUT x SIGNAL(0-6)									
		[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]			[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]		
GROUP	[7]	0.0 (0)	1.0 (0)	2.0 (0)	3.0 (0)	4.0 (0)	5.0 (0)	6.0 (0)	7.0 (0)	16		0.0 (0)	1.0 (0)	2.0 (0)	3.0 (0)	4.0 (0)	5.0 (0)	6.0 (0)	7.0 (0)	16	
	[6]	1.0 (0)	1.1 (0)	1.2 (0)	1.3 (0)	1.4 (0)	1.5 (0)	1.6 (0)	1.7 (0)	17		8.0 (0)	8.1 (0)	8.2 (0)	8.3 (0)	8.4 (0)	8.5 (0)	8.6 (0)	8.7 (0)	17	
	[5]	2.0 (0)	2.1 (0)	2.2 (0)	2.3 (0)	2.4 (0)	2.5 (0)	2.6 (0)	2.7 (0)	18		9.0 (0)	9.1 (0)	9.2 (0)	9.3 (0)	9.4 (0)	9.5 (0)	9.6 (0)	9.7 (0)	18	
	[4]	3.0 (0)	3.1 (0)	3.2 (0)	3.3 (0)	3.4 (0)	3.5 (0)	3.6 (0)	3.7 (0)	19		10.0 (0)	10.1 (0)	10.2 (0)	10.3 (0)	10.4 (0)	10.5 (0)	10.6 (0)	10.7 (0)	19	
	[3]	4.0 (0)	4.1 (0)	4.2 (0)	4.3 (0)	4.4 (0)	4.5 (0)	4.6 (0)	4.7 (0)	20		11.0 (0)	11.1 (0)	11.2 (0)	11.3 (0)	11.4 (0)	11.5 (0)	11.6 (0)	11.7 (0)	20	
	[2]	5.0 (0)	5.1 (0)	5.2 (0)	5.3 (0)	5.4 (0)	5.5 (0)	5.6 (0)	5.7 (0)	21		12.0 (0)	12.1 (0)	12.2 (0)	12.3 (0)	12.4 (0)	12.5 (0)	12.6 (0)	12.7 (0)	21	
	[1]	6.0 (0)	6.1 (0)	6.2 (0)	6.3 (0)	6.4 (0)	6.5 (0)	6.6 (0)	6.7 (0)	22		13.0 (0)	13.1 (0)	13.2 (0)	13.3 (0)	13.4 (0)	13.5 (0)	13.6 (0)	13.7 (0)	22	
	[0]	7.0 (0)	7.1 (0)	7.2 (0)	7.3 (0)	7.4 (0)	7.5 (0)	7.6 (0)	7.7 (0)	23		14.0 (0)	14.1 (0)	14.2 (0)	14.3 (0)	14.4 (0)	14.5 (0)	14.6 (0)	14.7 (0)	23	

0-Bank에는 8개의 PS1060이 SPI 통신으로 Cascade되어 있고, 각 PS1060은 8-Group으로 Switch들이 구성되어 있다.

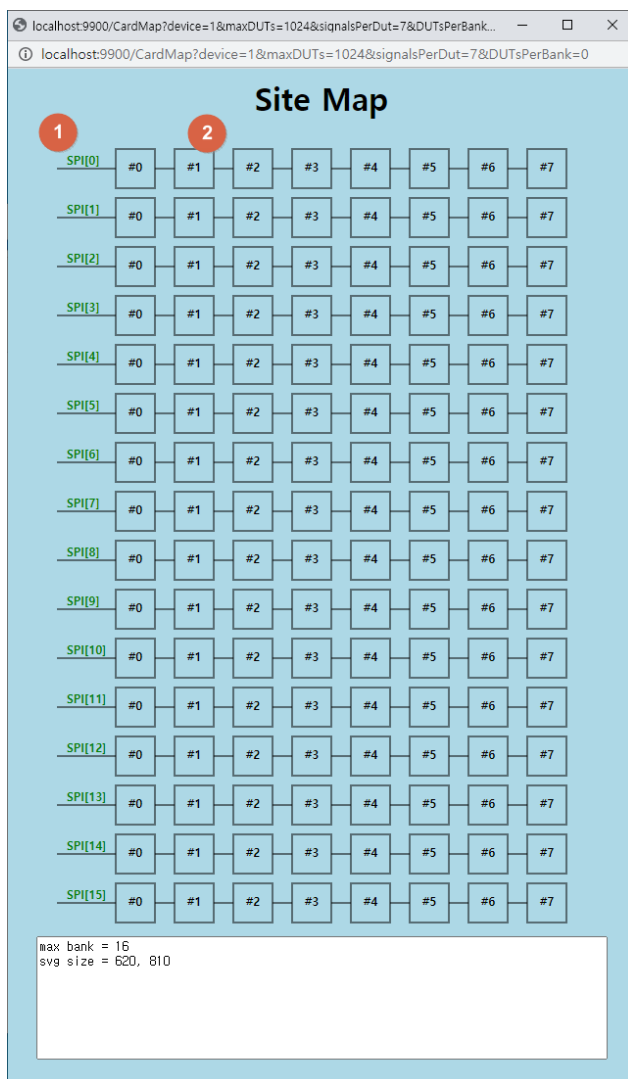
이제 “Create” 버튼을 클릭했을 때 동작을 확인해 보자.

다음으로 “view map” 버튼 동작에 대해서 알아보자.

2.2 “view map”버튼을 클릭해 보자.

“view map”버튼을 클릭하기 전에 반드시 “Create” 버튼으로 DUT Map을 생성해야만 한다.

“view map”버튼을 클릭해 보자.

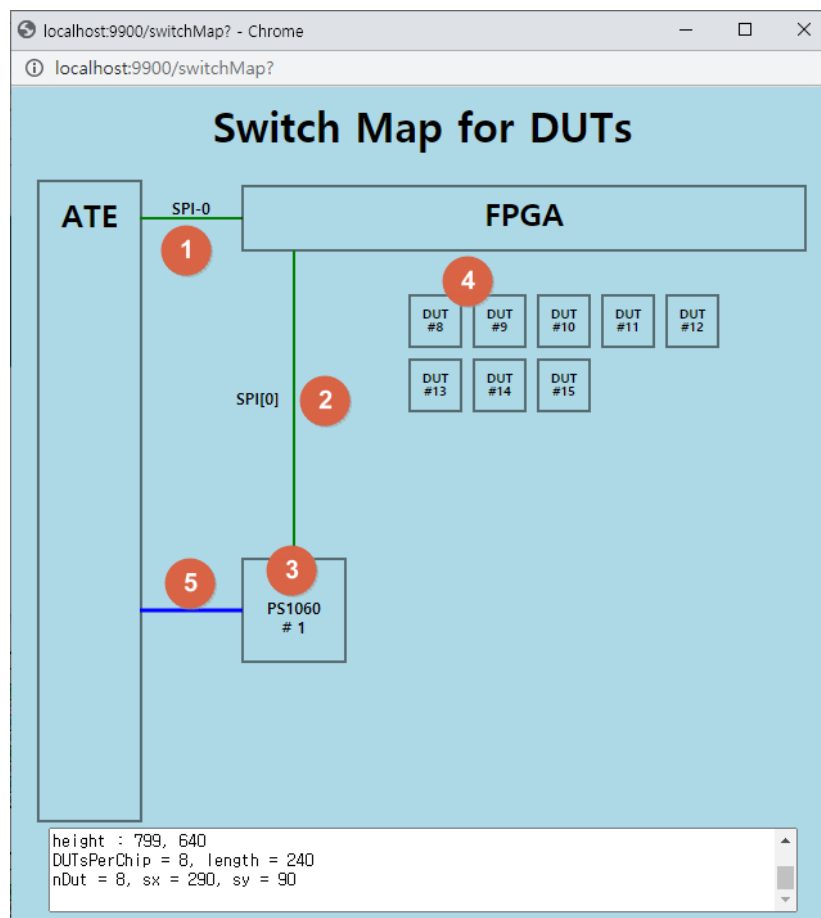


앞서 설정한 값(PS1060, Max DUT는 1024, Signals per DUT는 7)에 의해서 그림과 같이 16개의 Bank로 구성된 전체 ProbeCard의 DUT Map이 보여진다. 보여진 DUT Map은 앞서 엑셀 파일에서

검토했던 DUT Map중에서 가장 효율적인 구성이 적용된다.

1번 항목은 Bank를 보여주고, 각 Bank별로 PS1060이 Cascade되어 있다. PS1060에 보여지는 "#Number"는 PS1060의 ID 번호이고, PS1060이 사용된 개수는 128개이다.(16 x 8 = 128)

첫 번째 줄(Bank-0)의 2번째 PS1060을 클릭해 보자.



그림과 같이 PS1060이 연결된 구성을 보여준다.

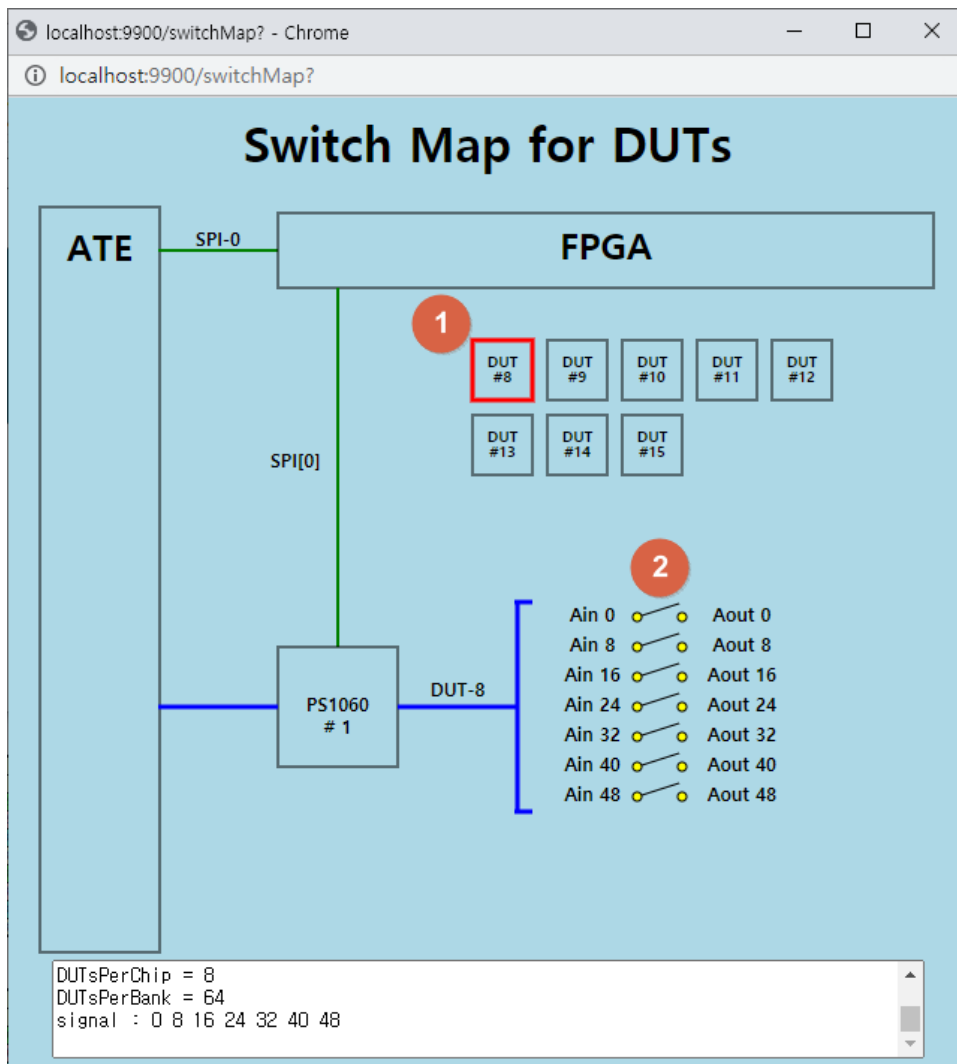
각각에 대해서 간략히 알아보자.

1. SPI-0는 ATE 장비와 FPGA의 연결을 보여준다.
2. SPI[0]은 FPGA와 PS1060의 통신을 보여준다.
3. "PS1060 #1"은 SPI[0]에 Cascade된 ID가 '1'인 PS1060을 보여준다.

4. "DUT #8"은 DUT 8번을 알려주고, Bank[0]에 연결된 PS1060[1]이 DUT[8, 9, 10, 11, 12, 13, 14, 15]과 연결된다는 것을 보여준다.

5. ATE 장비에서 PS1060으로 Measure Line이 연결된다는 것을 보여준다.

좀더 자세한 내용을 보기 위해서 "DUT #8"을 클릭해 보자.



PS1060[1]에서 DUT[8]과 연결된 Switch 정보를 보여준다.

ATE의 Measure Line 중에서 DUT[8]과 연결되는 Line은 Ain[0, 8, 16, 24, 32, 40, 48]에 연결되고, DUT[8]은 PS1060[1]의 Aout[0, 8, 16, 24, 32, 40, 48]과 연결된다.

향후 ATE 명령에 대해서 각 PS1060의 Switch들이 ON/OFF된 상태를 보여줄 수 있도록 개선할 예정이다. -> 현재는 eProbeCard 프로그램에는 적용되어 있다.