

附2：

# 打表分析

2023计算机组成实验P7

匡亦煊

			运算类										
		R	add	sub	ori	lui	addi	andi	and	or	slt	sltu	
	op	000000			001101	001111	001000	001100					
	funct		100000	100010					100100	100101	101010	101011	
RegDst			01	01	00	00	00	00	01	01	01	01	
RegSrc			00	00	00	00							
E_WD_Src	独热表示												
M_WD_Src			1	1	1	1	1	1	1	1	1	1	Value_new_at_E_Sel
			0	0	0	0	0	0	0	0	0	0	
W_WD_Src													
RegWrite			1	1	1	1	1	1	1	1	1	1	
MemWrite													
EXTOp	必要条件是ALUSrc=1						1						
ALUSrc			0	0	1	1	1	1	0	0	0	0	
ALUOp			000	001	010	100	000	011	011	010	101	110	
NPCOp													
DMSe1													
CMPOp						有立即数参与运算							

			乘除类								
		R	mult	multu	div	divu	mfhi	mflo	mthi	mtlo	
	op	000000									
	funct		011000	011001	011010	011011	010000	010010	010001	010011	
RegDst							1	1			
RegSrc											
E_WD_Src	独热表示										
M_WD_Src							1	1			
W_WD_Src							1	1			Value_new_at_E_Sel
RegWrite							1	1			
MemWrite											
EXTOp	必要条件是ALUSrc=1										
ALUSrc											
ALUOp											
NPCOp											
DMSe1											
CMPOp											
start			1	1	1	1					
MDUOp			000	001	010	011	100	101	110	111	

乘除类

			跳转类				
		R	beq	jal	jr	bne	
	op	000000	000100	000011		000101	
	funct				001000		
RegDst				10			
<del>RegSrc</del>				<del>10</del>			
E_WD_Src	独热表示			1			
M_WD_Src							Value_new_at_E_Sel
W_WD_Src							
RegWrite				1			
MemWrite							
EXTOp			01			01	
ALUSrc							
ALUOp							
NPCOp			01	10	11	01	
DMSe1							
CMPOp			0			1	
start							
MDUOp							



			异常类				
		R	mfc0	mtc0	eret	syscall	
	op	000000	010000	010000	010000	000000	
	funct				011000	001100	
	[25:21]		00000	00100			
RegDst			0				
RegSrc							
E_WD_Src	独热表示						
M_WD_Src							
W_WD_Src			1				
			1				Value_new_at_M
RegWrite			1				
MemWrite							
EXTOp							
ALUSrc							
ALUOp							
NPCOp					100		
DMSel							
CMPOp							
start							
MDUOp							

# $T_{use}$ 和 $T_{new}$ 分析 — 运算类

instr	$T_{use}$			$T_{new}$				
	需要部件	rs	rt	产生部件	D	E	M	W
add	ALU	1	1	ALU	2	1	0	0
sub	ALU	1	1	ALU	2	1	0	0
ori	ALU	1		ALU	2	1	0	0
lui	ALU			ALU	2	1	0	0
addi	ALU	1		ALU	2	1	0	0
andi	ALU	1		ALU	2	1	0	0
and	ALU	1	1	ALU	2	1	0	0
or	ALU	1	1	ALU	2	1	0	0
slt	ALU	1	1	ALU	2	1	0	0
sltu	ALU	1	1	ALU	2	1	0	0

# $T_{use}$ 和 $T_{new}$ 分析 — 乘除类

instr	$T_{use}$			$T_{new}$				
	需要部件	rs	rt	产生部件	D	E	M	W
mult	MDU	1	1					
multu	MDU	1	1					
div	MDU	1	1					
divu	MDU	1	1					
mfhi				MDU	2	1	0	0
mflo				MDU	2	1	0	0
mthi	MDU	1						
mtlo	MDU	1						



# T<sub>use</sub>和T<sub>new</sub>分析 — 跳转类

instr	T <sub>use</sub>			T <sub>new</sub>				
	需要部件	rs	rt	产生部件	D	E	M	W
beq	CMP	0	0					
jal				NPC	1	0	0	0
jr	NPC	0						
bne	CMP	0	0					

# $T_{use}$ 和 $T_{new}$ 分析 — 访存类

instr	$T_{use}$			$T_{new}$				
	需要部件	rs	rt	产生部件	D	E	M	W
lw	ALU	1		DM	3	2	1	0
lh	ALU	1		DM	3	2	1	0
lb	ALU	1		DM	3	2	1	0
sw	ALU/DM	1	2					
sh	ALU/DM	1	2					
sb	ALU/DM	1	2					

# T<sub>use</sub>和T<sub>new</sub>分析 — 异常类

instr	T <sub>use</sub>			T <sub>new</sub>				
	需要部件	rs	rt	产生部件	D	E	M	W
mfc0				CP0	3	2	1	0
mtc0	CP0		2					
eret								
syscall								

# 策略矩阵

rs	E			M			W		
	NPC	ALU	DM	NPC	ALU	DM	NPC	ALU	DM
0	0	1	2	0	0	1	0	0	0
1	0	1	2	0	0	1	0	0	0
rt	NPC	ALU	DM	NPC	ALU	DM	NPC	ALU	DM
0	0	1	2	0	0	1	0	0	0
1	0	1	2	0	0	1	0	0	0
2	0	1	2	0	0	1	0	0	0