第八章 CMOS模拟集成电路

8.2 MOS晶体管类型

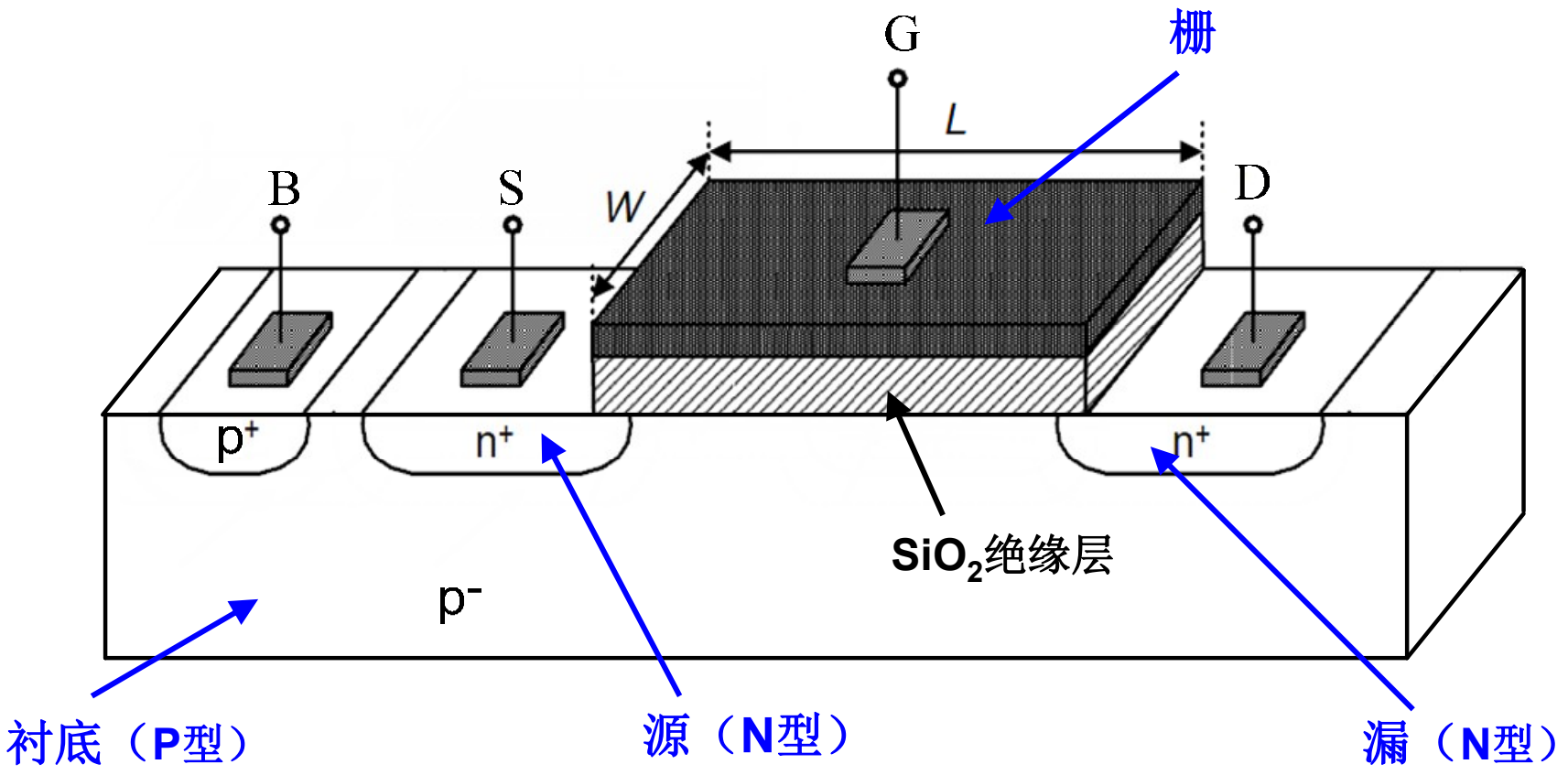
MOS晶体管类型

- 根据沟道的性质
  - NMOS管、PMOS管
- 根据栅极不加电压时，沟道是否已经存在
  - 增强型、耗尽型

- 4种类型的MOS管

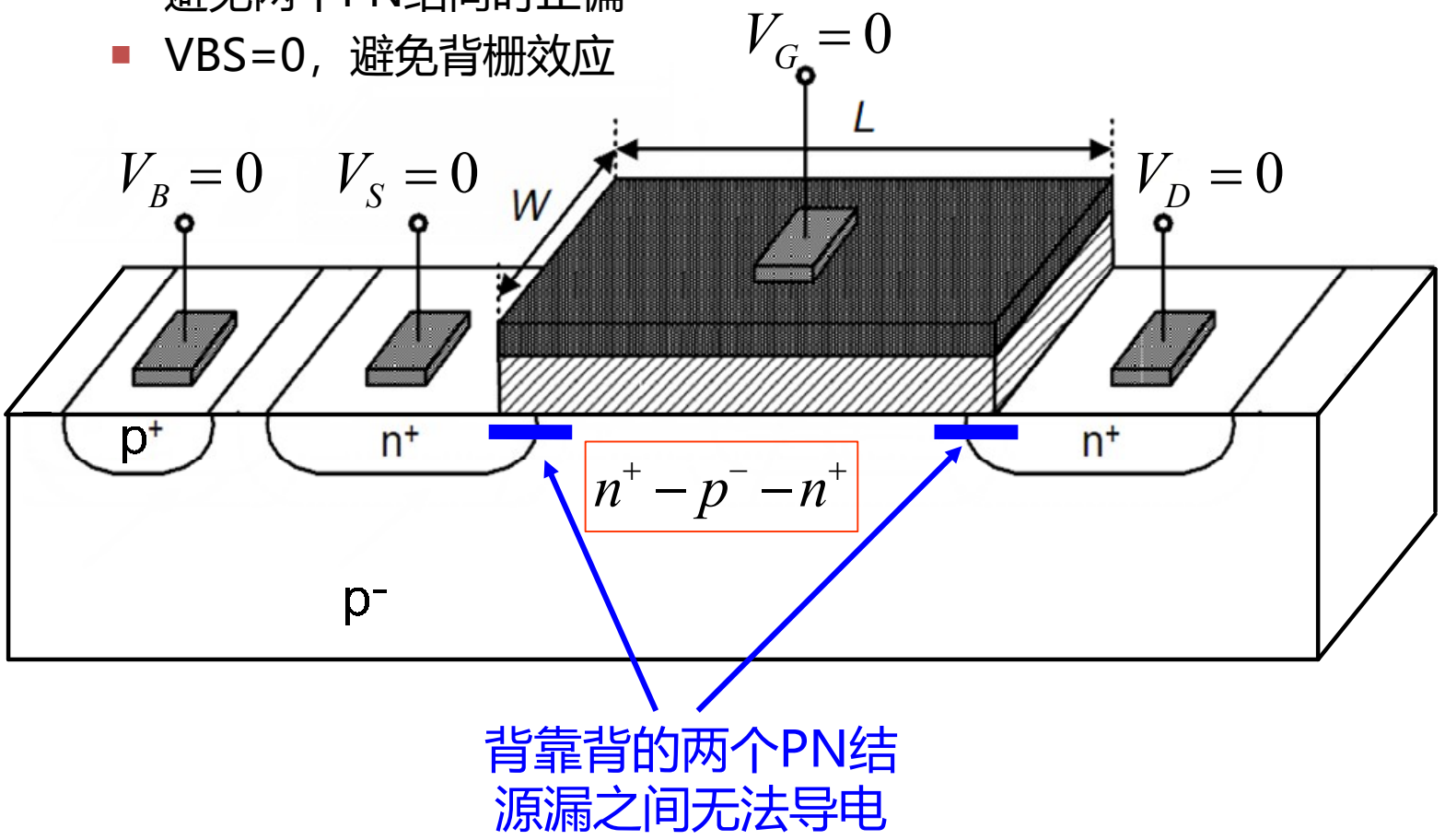
增强型 NMOS	耗尽型 NMOS
增强型 PMOS	耗尽型 PMOS

增强型NMOS晶体管



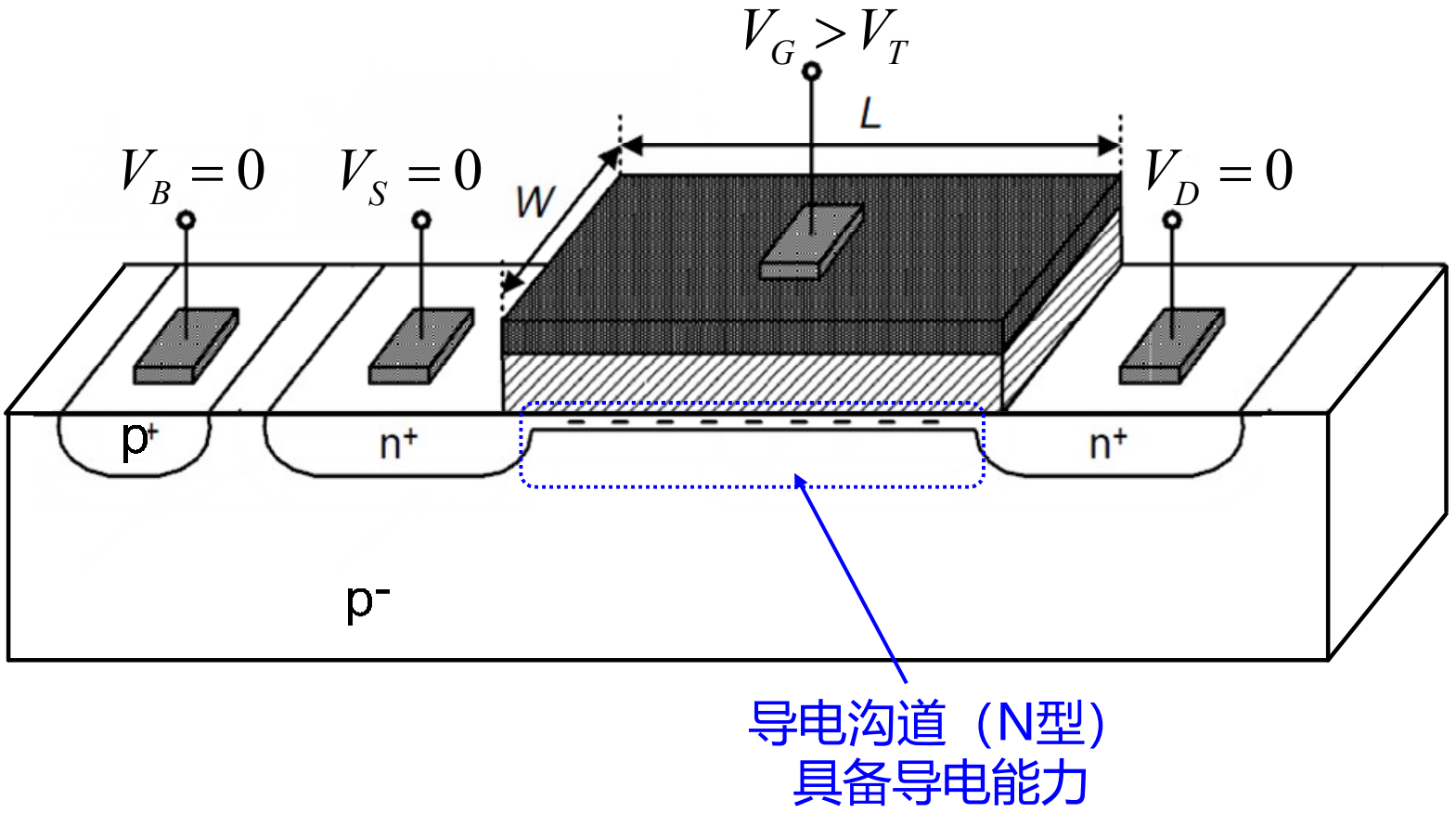
增强型NMOS晶体管

- 衬底接地
  - 避免两个PN结同时正偏
  - VBS=0，避免背栅效应

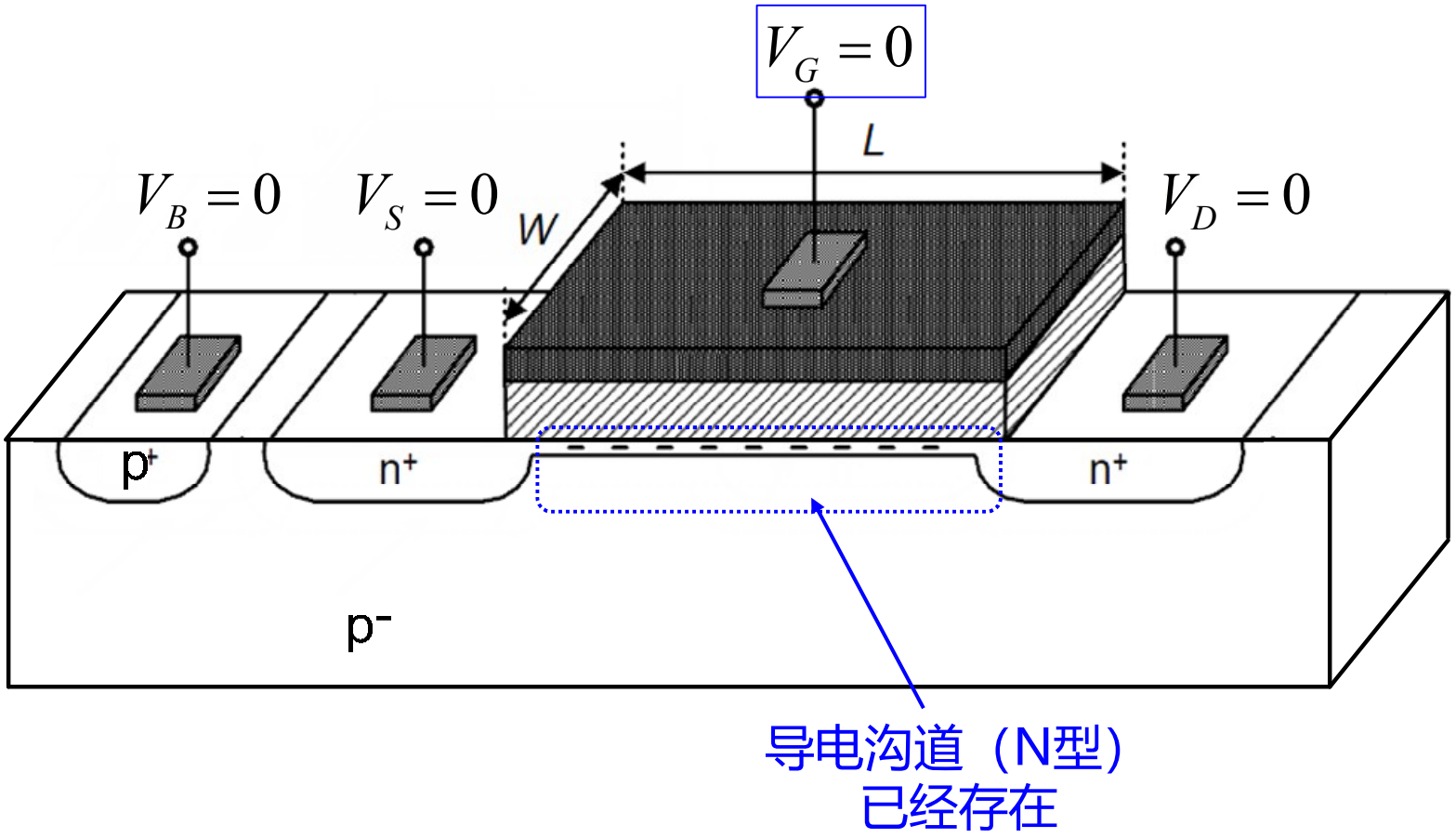


增强型NMOS晶体管

- 栅源电压>阈值电压 $V_{GS} > V_T$



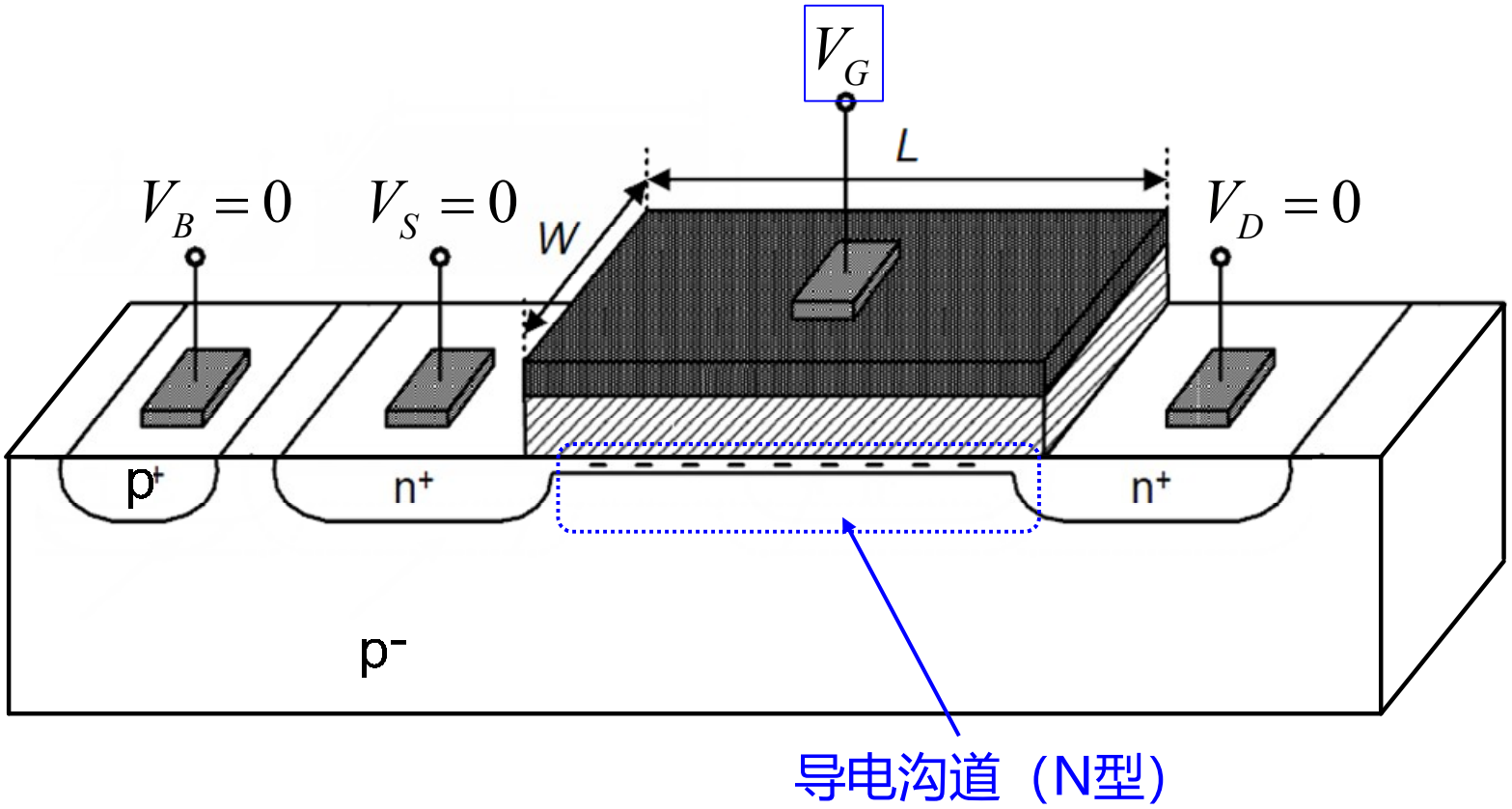
耗尽型NMOS管 $V_{GS}=0$



耗尽型NMOS管

正电压（VGS>0）：
沟道变深，导电能力增大
负电压（VGS<0）：
沟道变浅，导电能力减弱

- 改变栅极电压

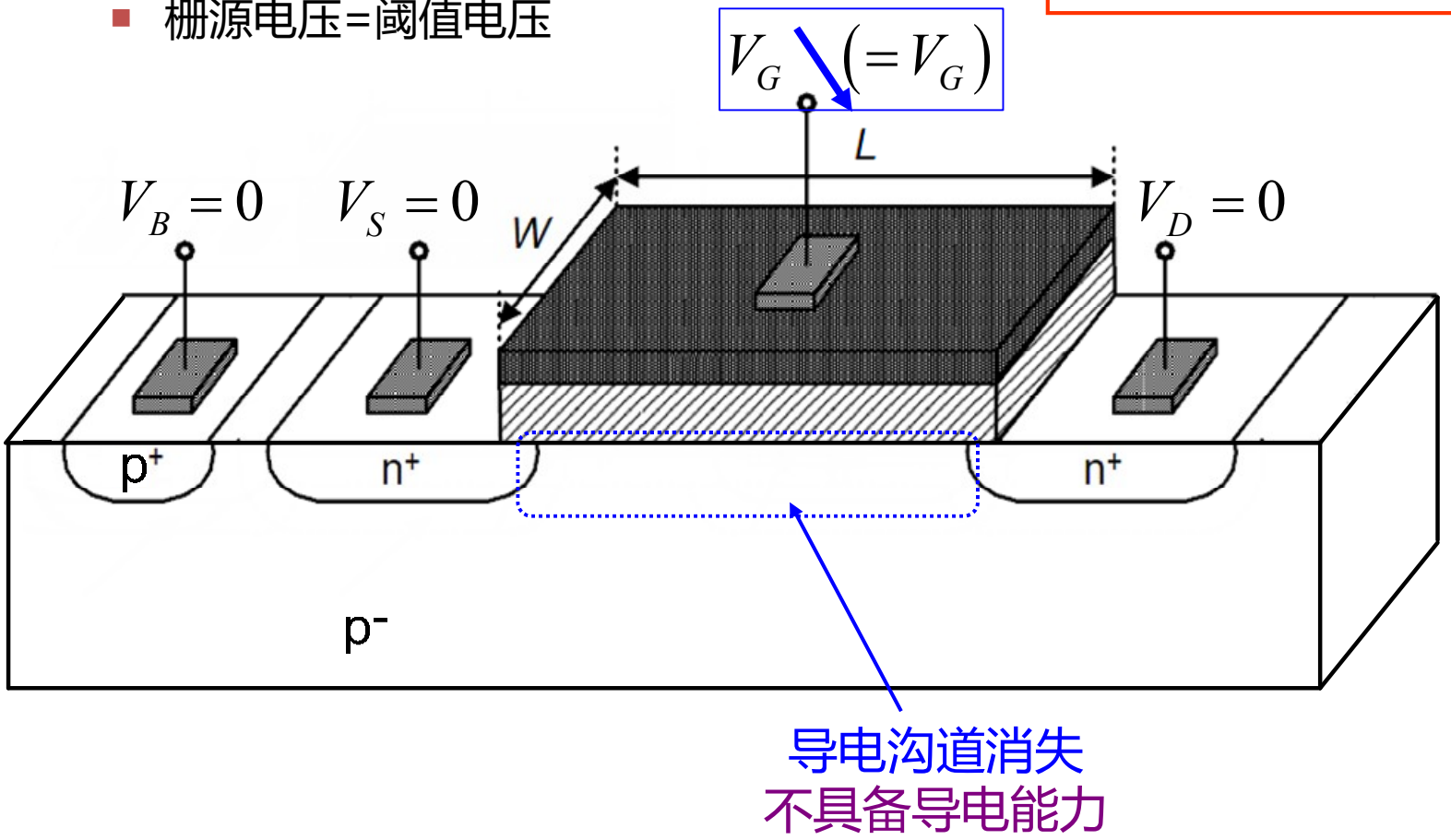


耗尽型NMOS管 $V_{GS}(<0)=V_T$

阈值电压：
沟道消失对应的栅源电压

耗尽型NMOS管的阈值电压是负值

- 增大栅极施加的负电压
  - 栅源电压=阈值电压

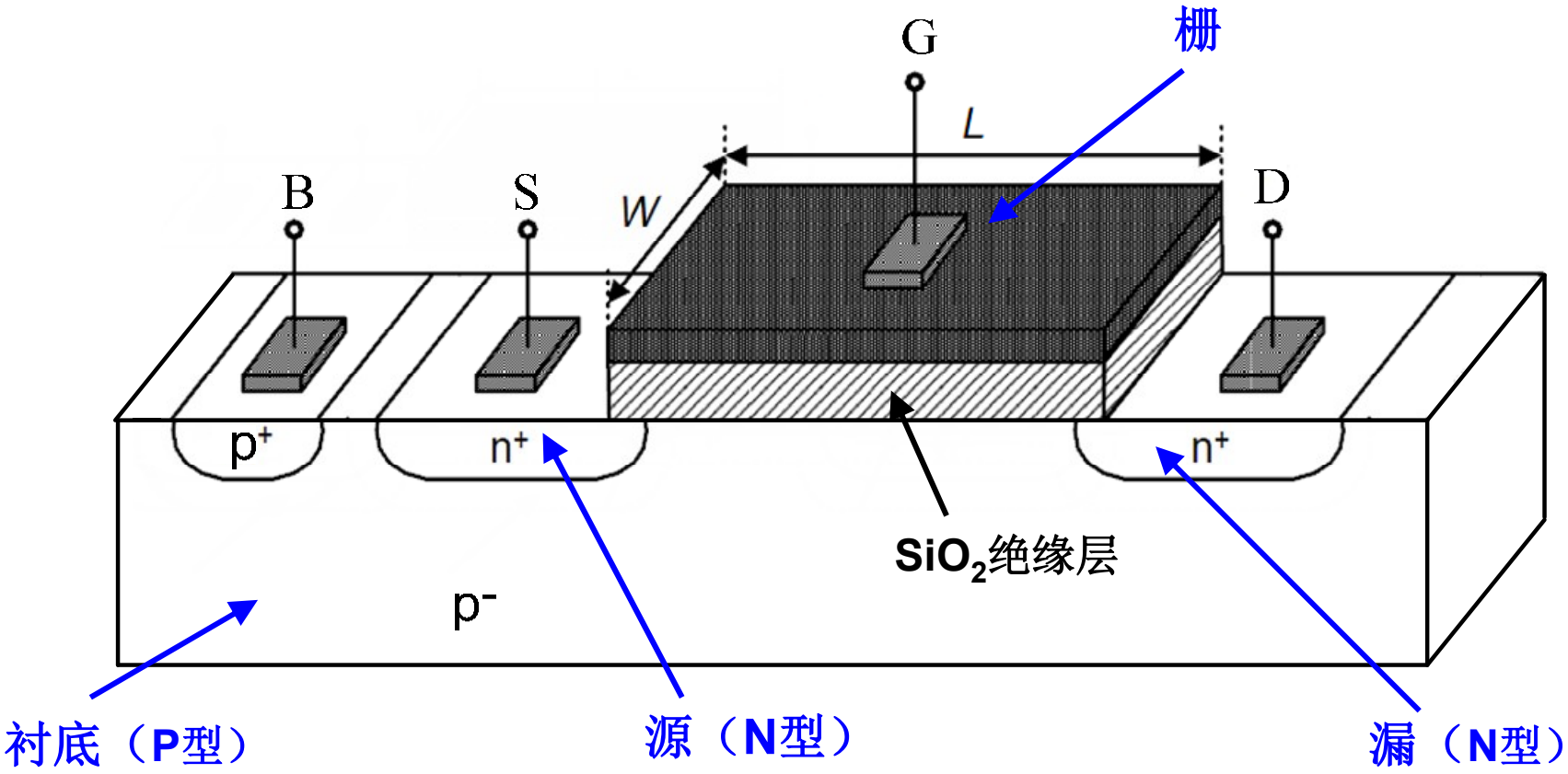


增强型NMOS管 vs 耗尽型NMOS管

- 增强型NMOS管
- 开关：常关
- 栅极加正电压，把开关打开
- 打开条件：VGS>VT
- 阈值电压VT是正值

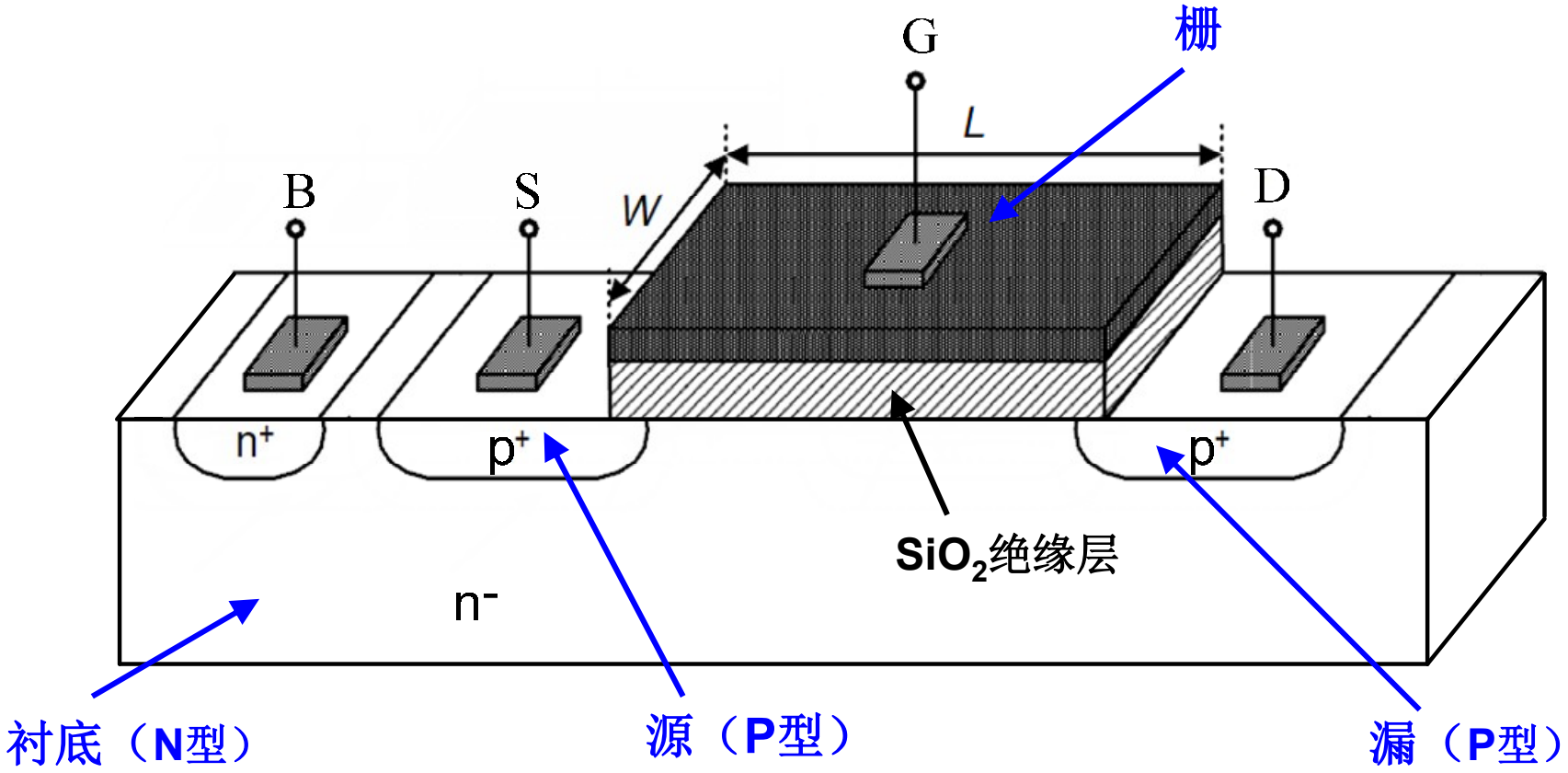
- 耗尽型NMOS管
- 开关：常开
- 栅极加负电压，把开关关闭
- 关闭条件：VGS<VT
- 阈值电压VT是负值

增强型NMOS晶体管



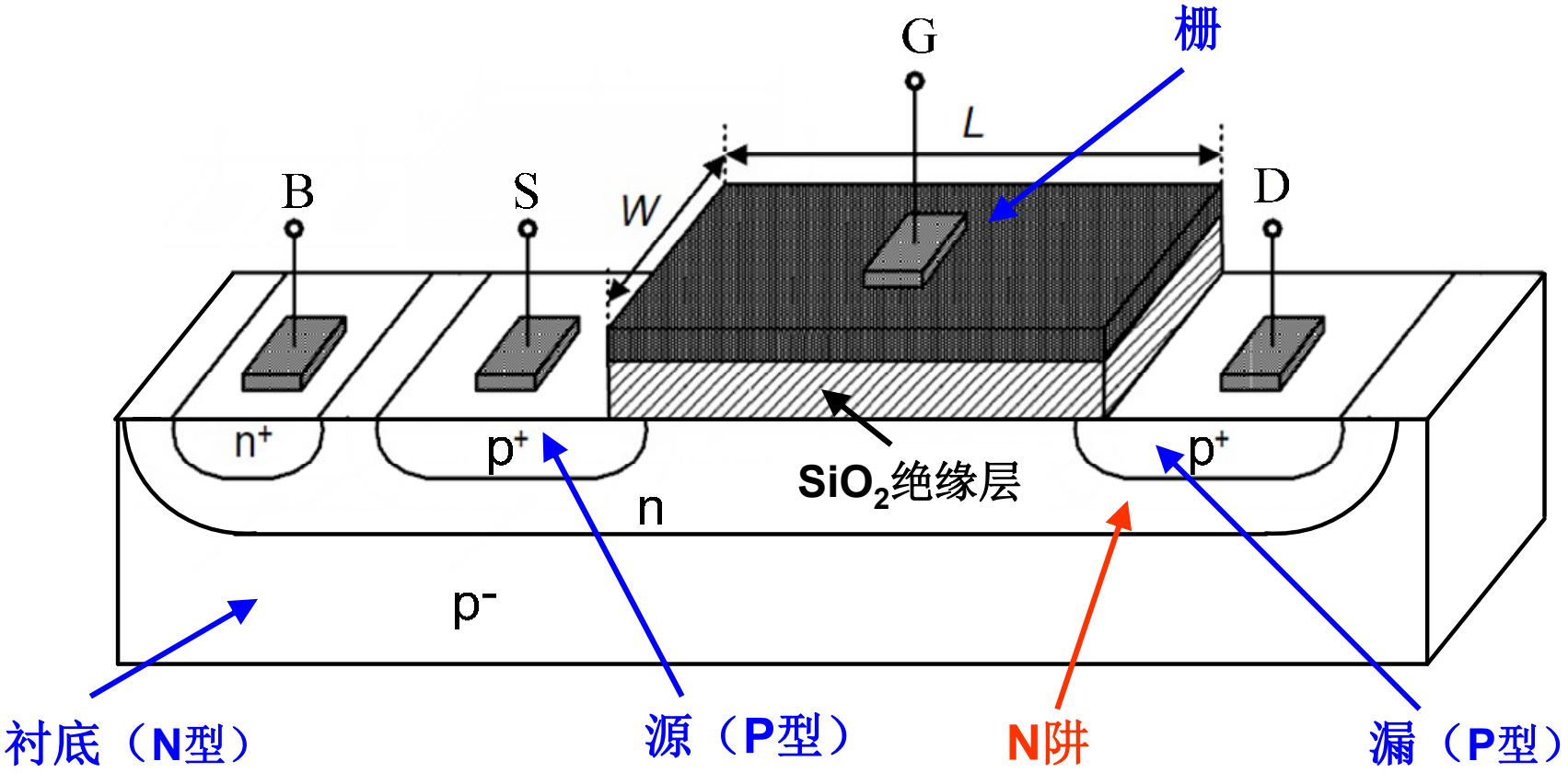
增强型PMOS晶体管

- PMOS管的结构、载流子、电压极性、电流方向都和NMOS管互补



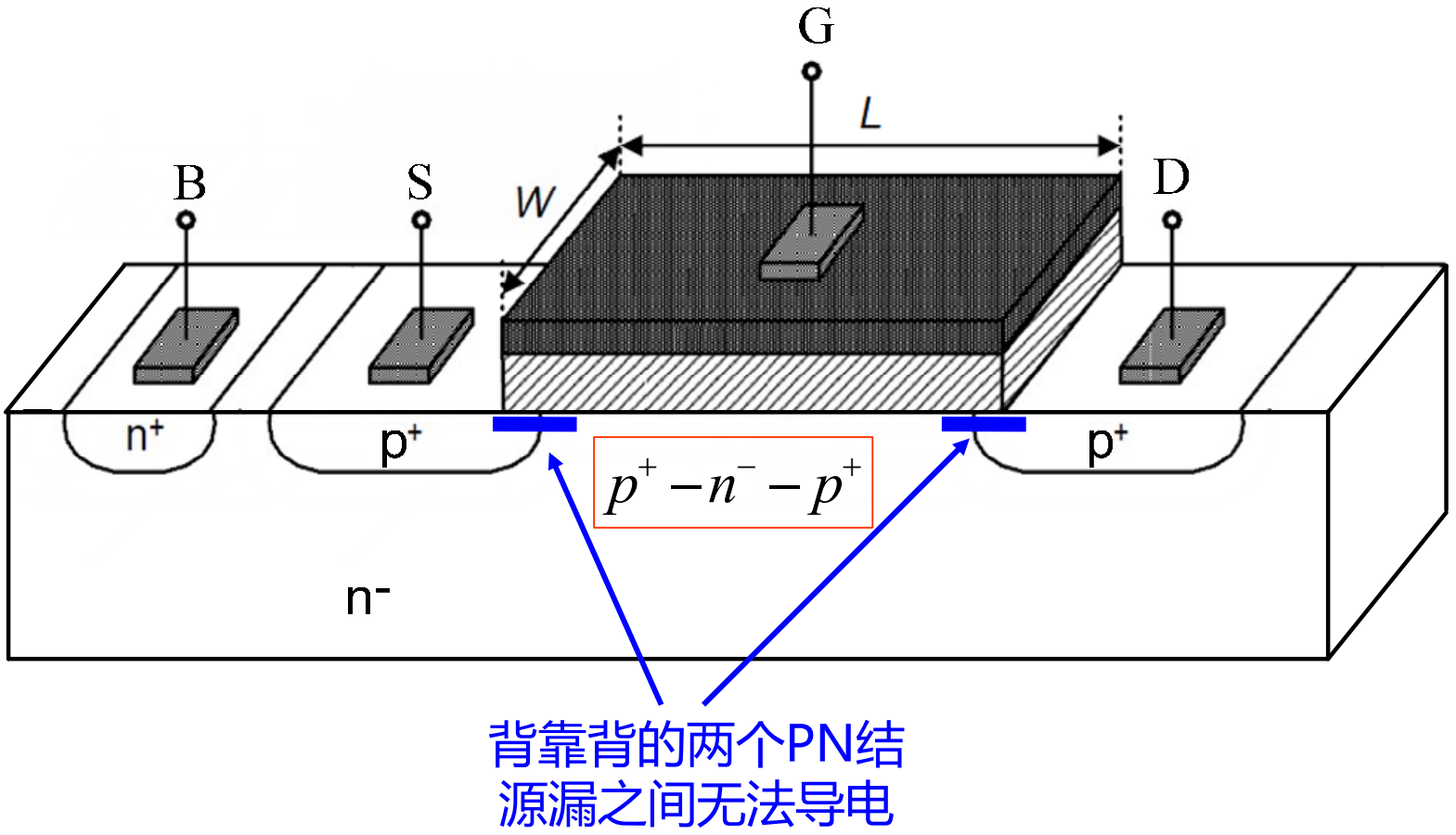
N阱CMOS工艺

- PMOS管位于P型衬底的N阱中



增强型PMOS晶体管导电原理

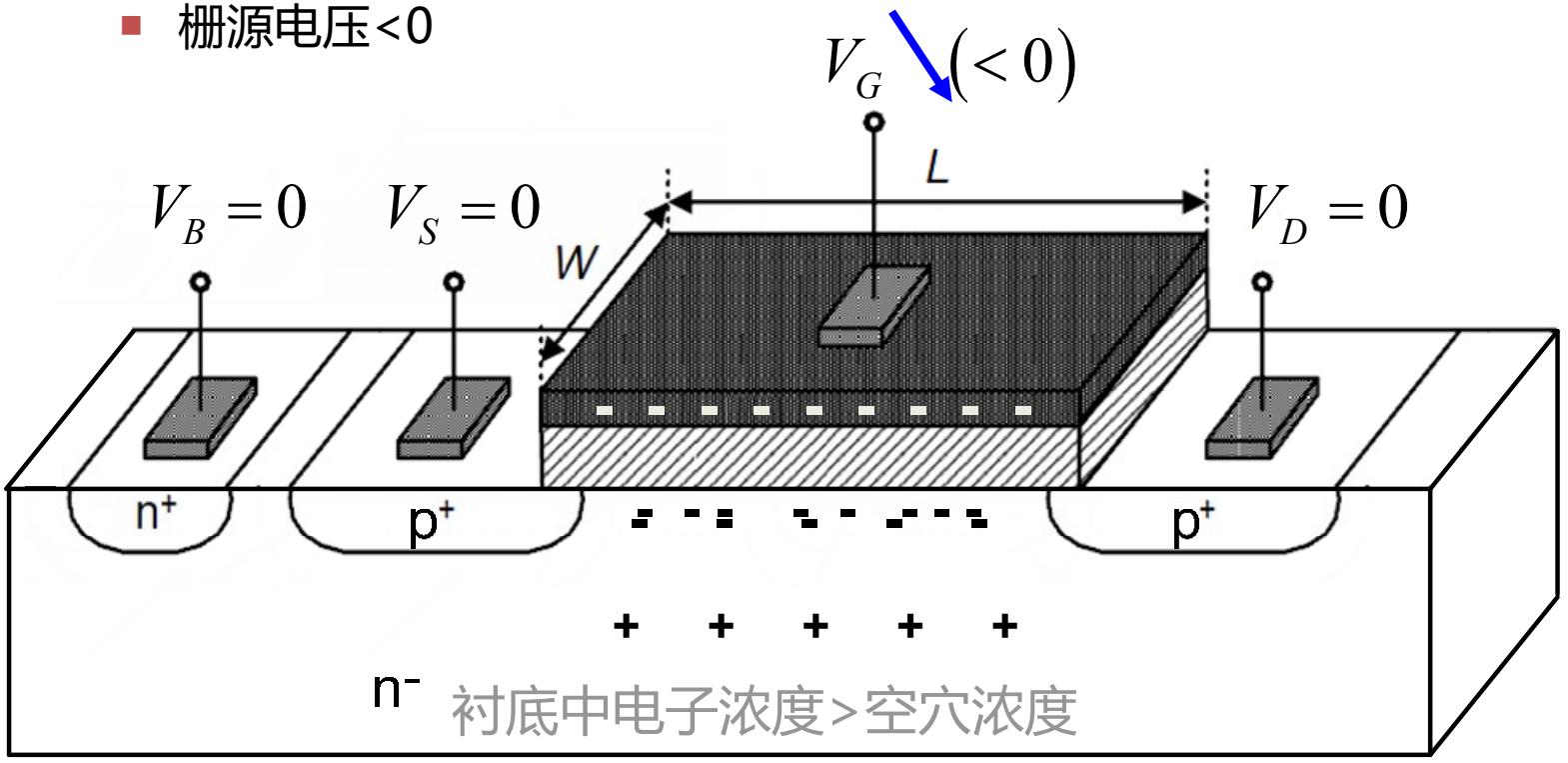
- 衬底必须接最高电压，以避免两个PN结同时正偏



栅源电压影响 $V_{GS}<0$

①栅极：积聚负电荷
②衬底中栅极正下方区域：
负电荷下移（排斥）
正电荷上移（吸引）

- 栅极加负电压
  - 栅源电压<0



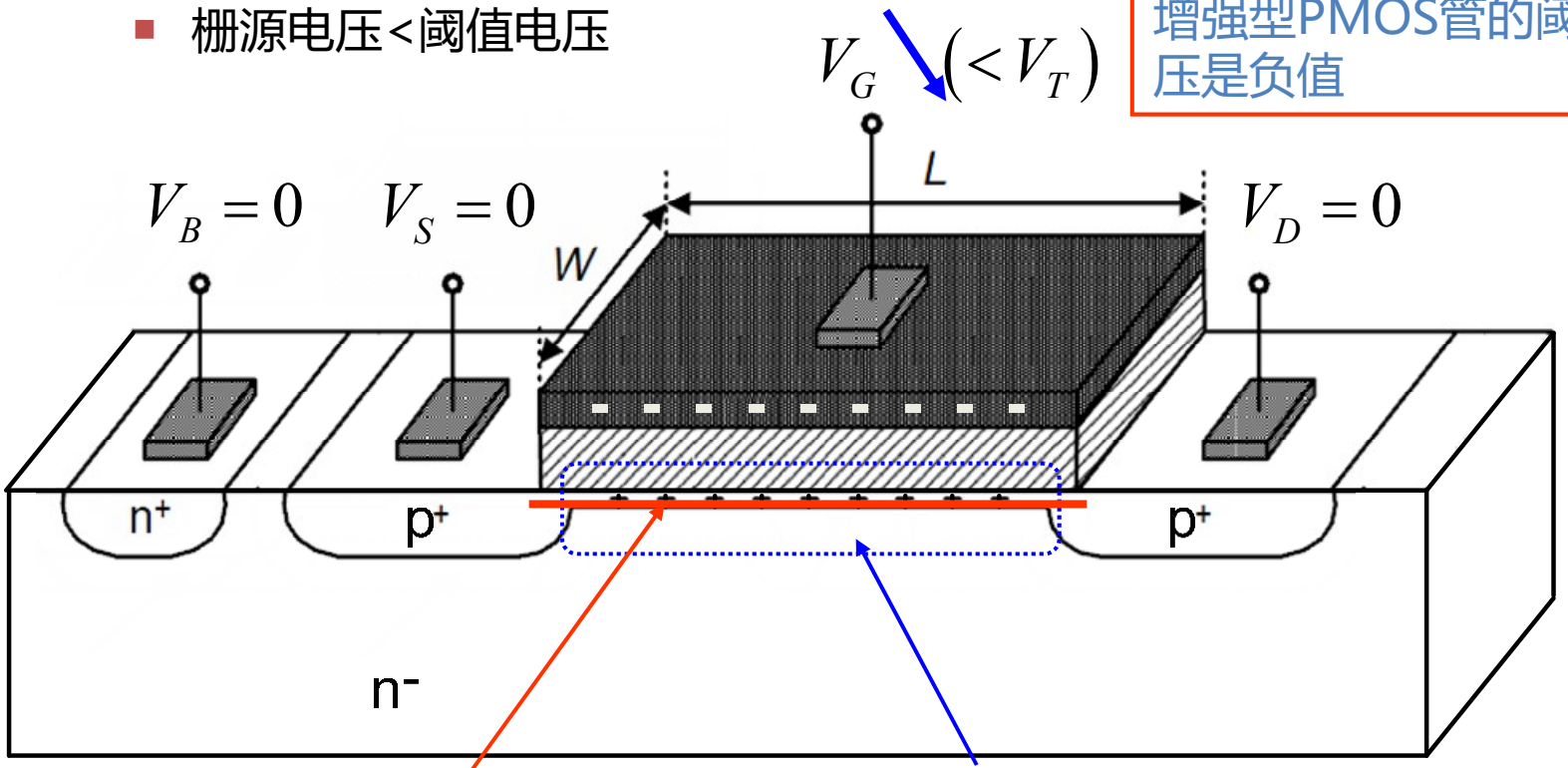
栅源电压影响

$$V_{GS} < V_T$$
$$|V_{GS}| > |V_T|$$

阈值电压：
衬底中、栅极正下方的表面区域，电子浓度=空穴浓度时，对应的栅源电压

增强型PMOS管的阈值电压是负值

- 增大栅极负电压
  - 栅源电压<阈值电压



P型导电沟道
具备导电能力

反型层（N型→P型）

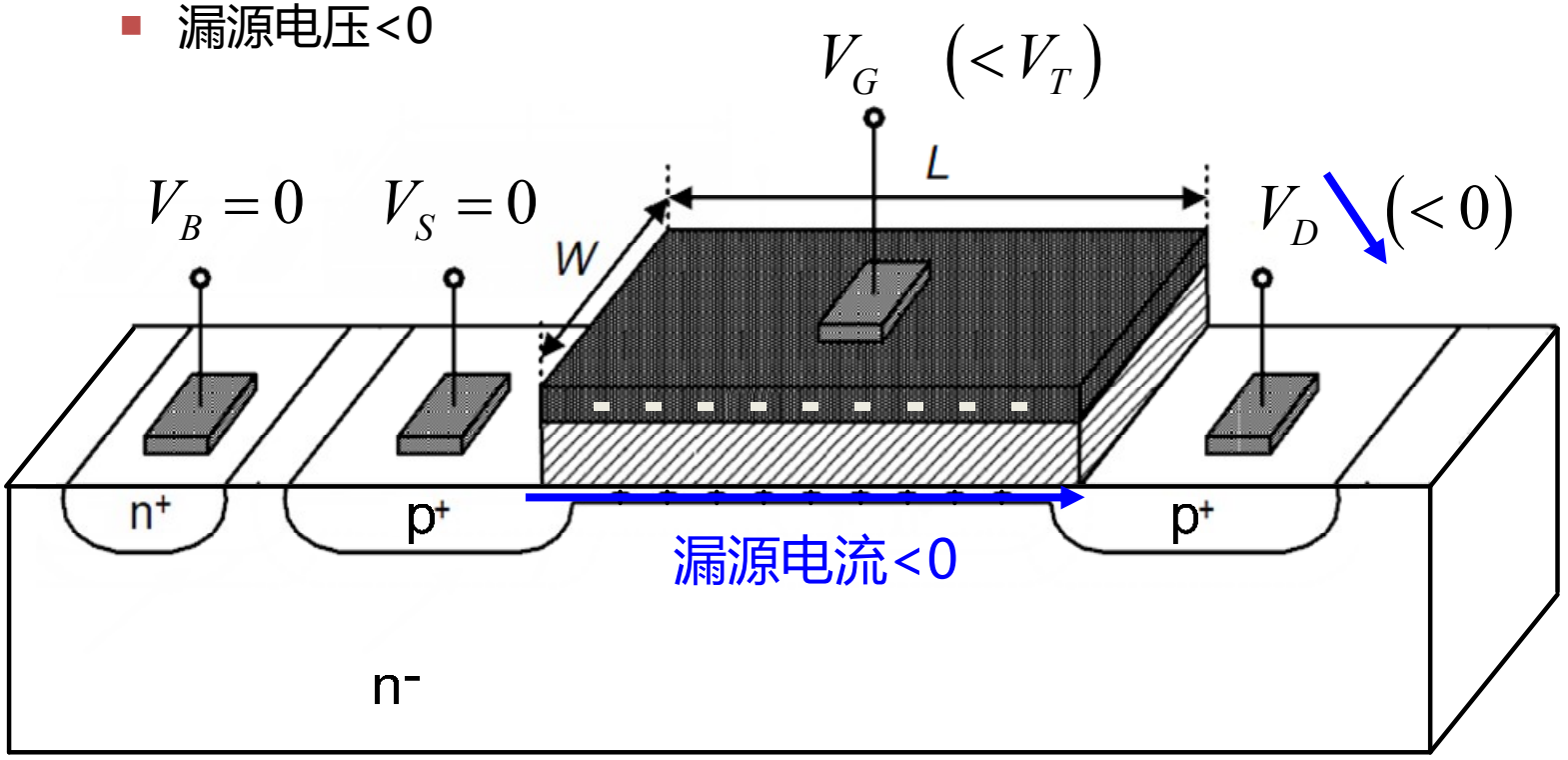
增强型PMOS晶体管

栅源电压影响

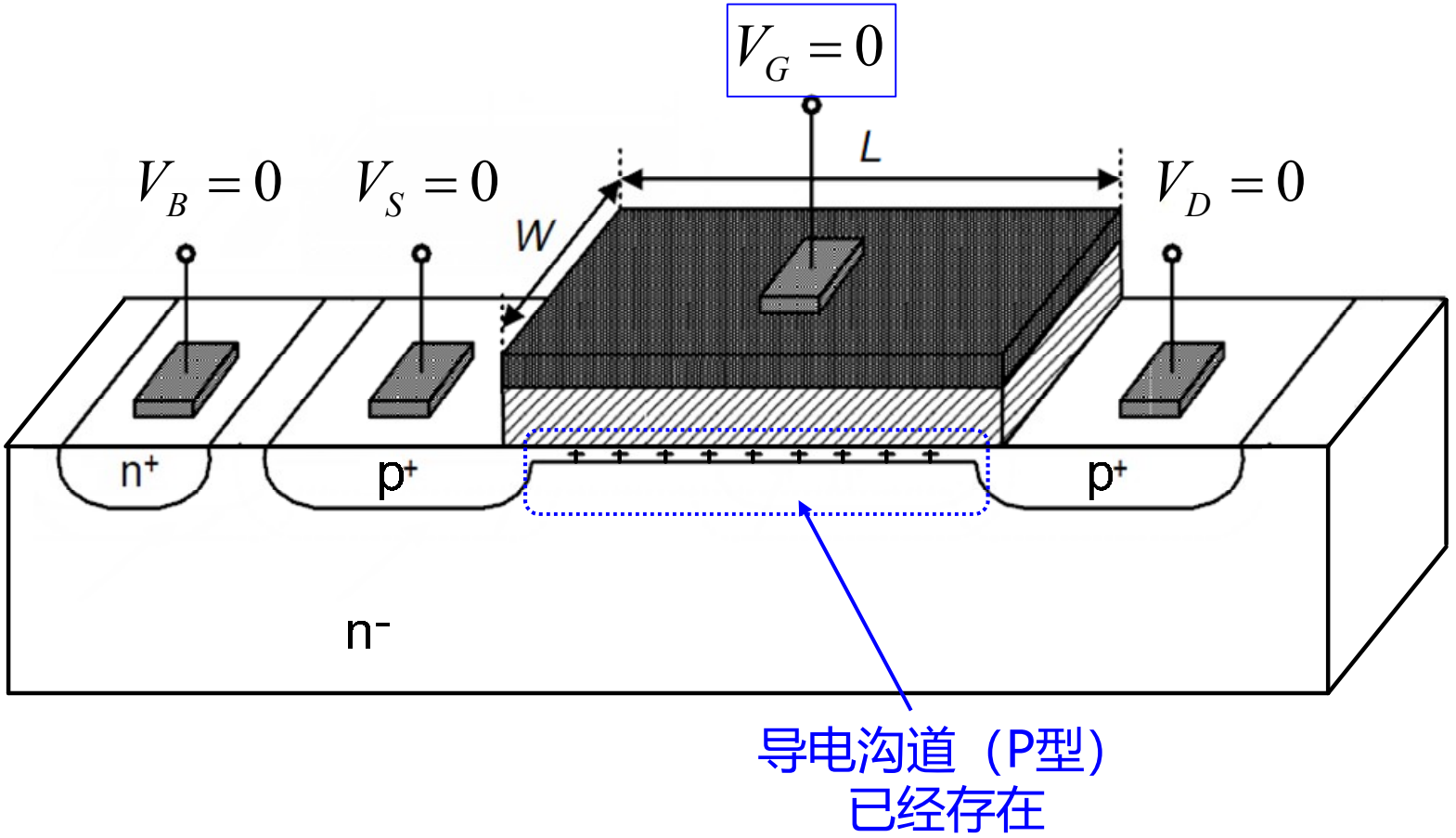
$V_{GS} < V_T$

$|V_{GS}| > |V_T|$

- 栅极电压不变，漏极加负电压
  - 漏源电压<0



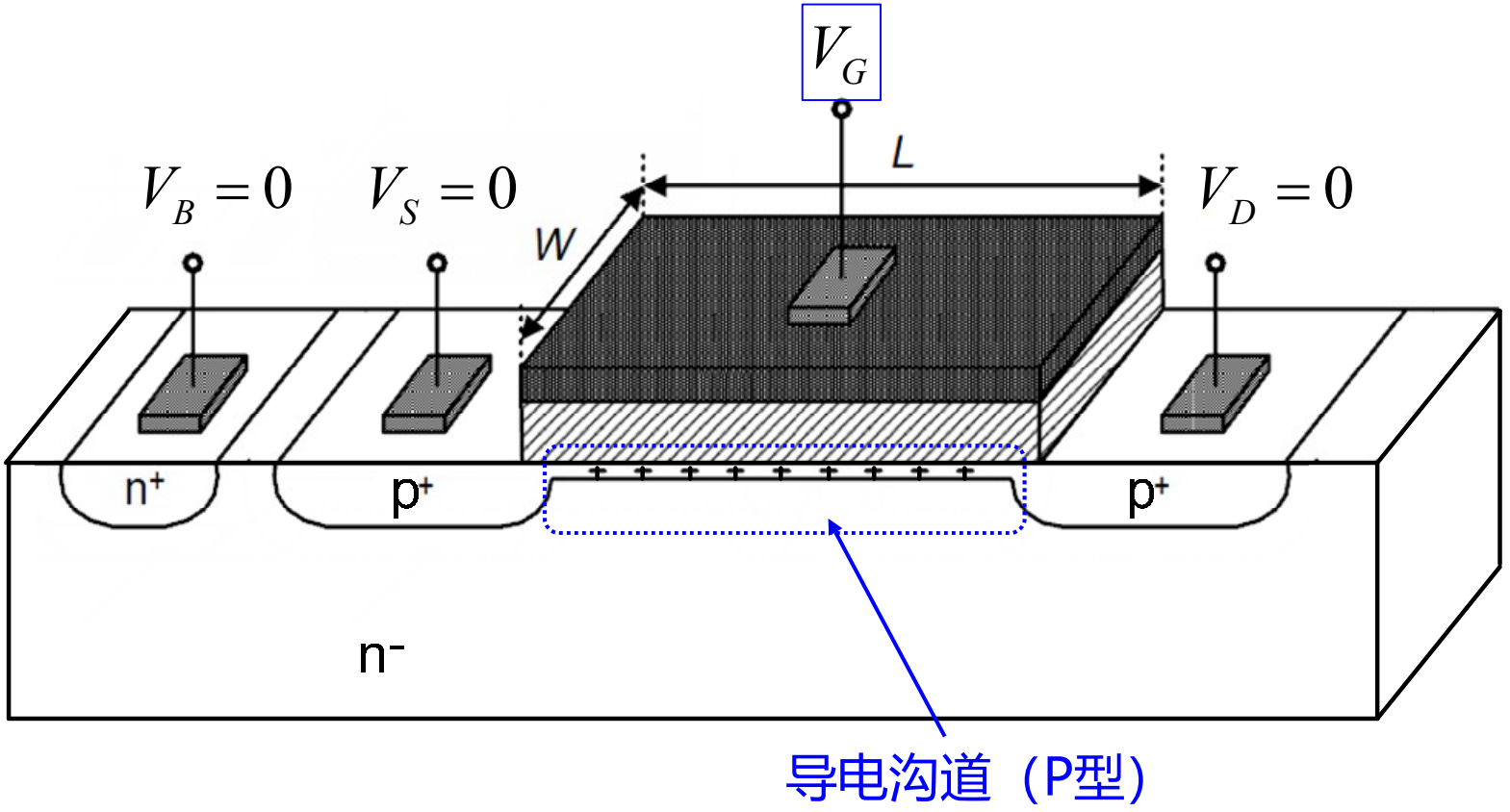
耗尽型PMOS管 $V_{GS}=0$



耗尽型PMOS管

负电压（VGS<0）：
沟道变深，导电能力增大
正电压（VGS>0）：
沟道变浅，导电能力减弱

- 改变栅极电压

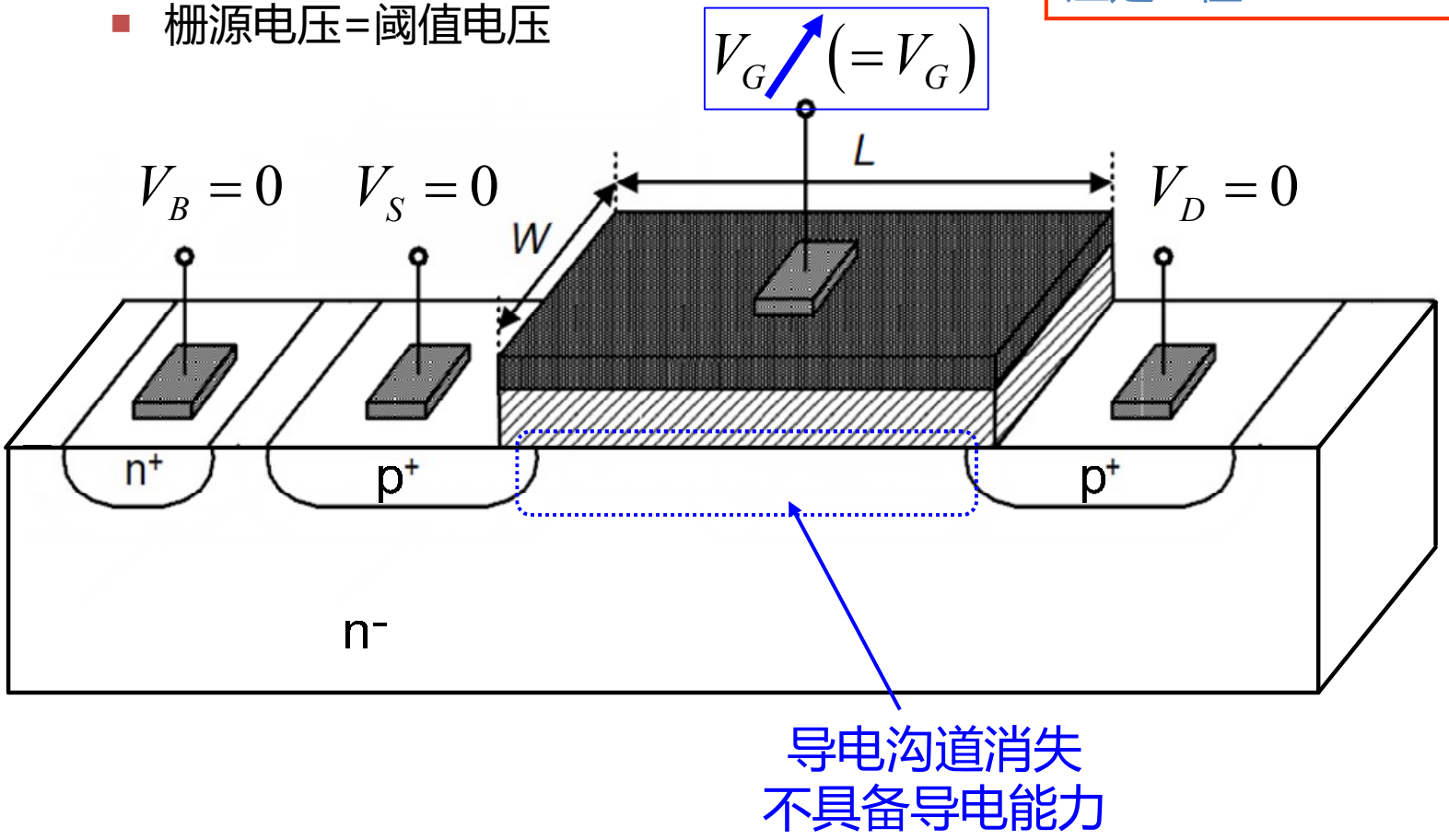


耗尽型PMOS管 $V_{GS}(>0)=V_T$

阈值电压：
沟道消失对应的栅源电压

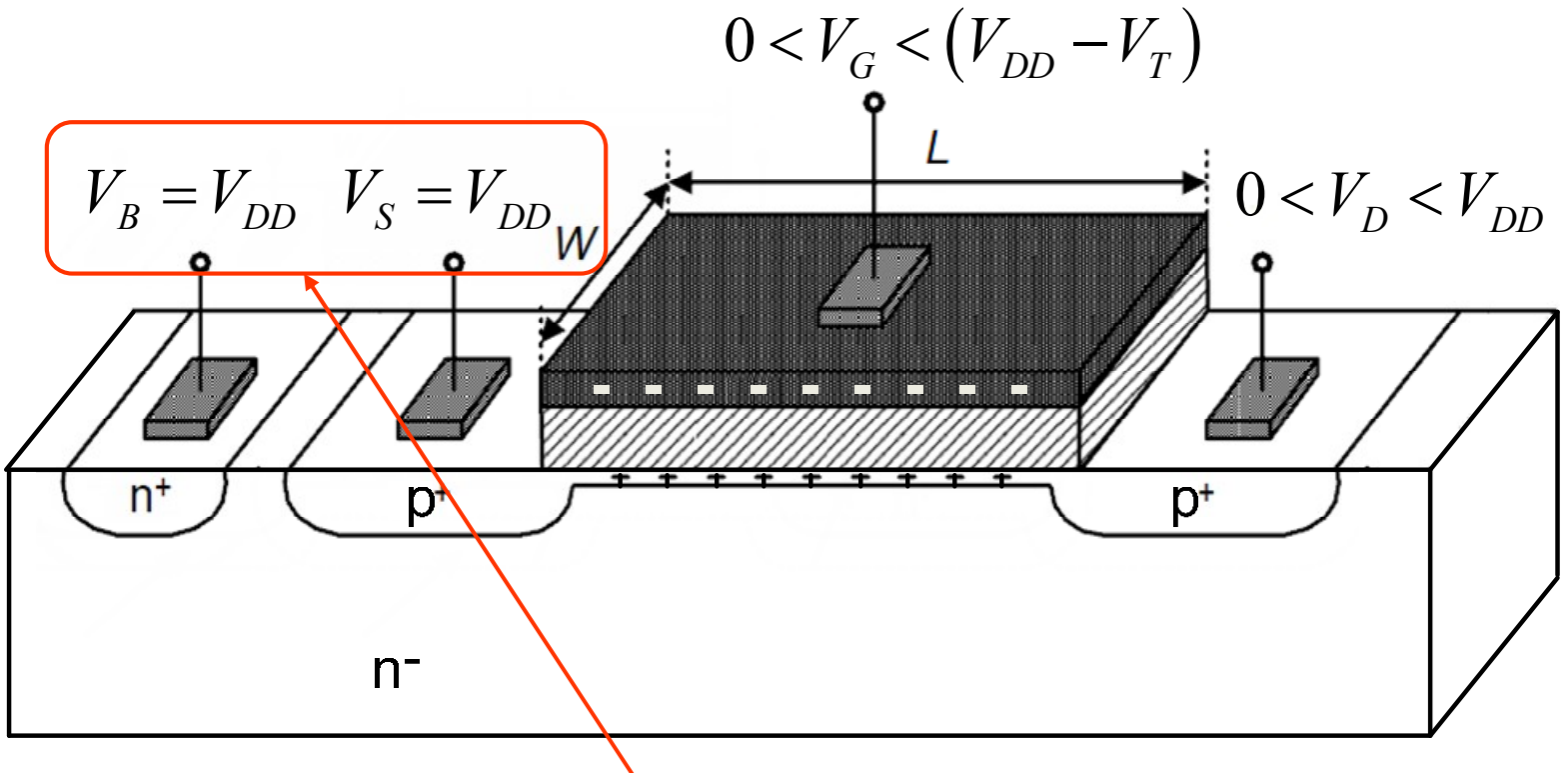
耗尽型PMOS管的阈值电压是正值

- 增大栅极施加的正电压
  - 栅源电压=阈值电压



PMOS晶体管加电方式

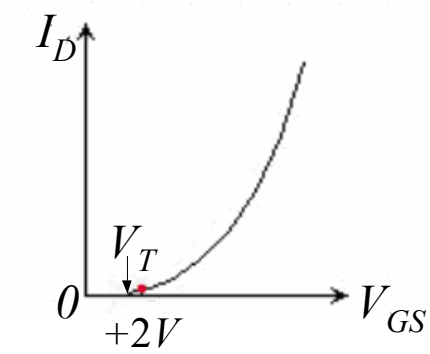
- 不需要使用负电压



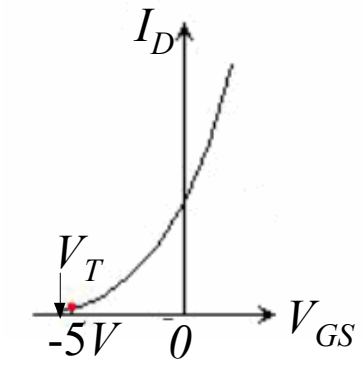
漏与衬底电压相同

VBS=0，避免背栅效应

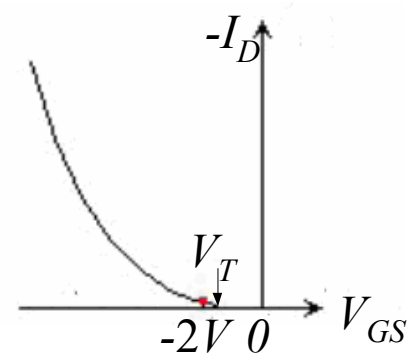
MOS晶体管转移特性



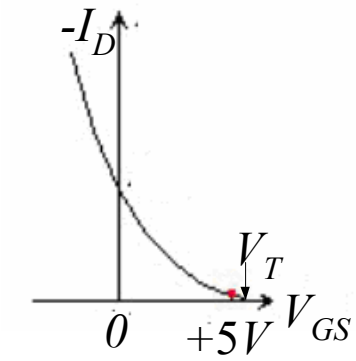
增强型NMOS管



耗尽型NMOS管

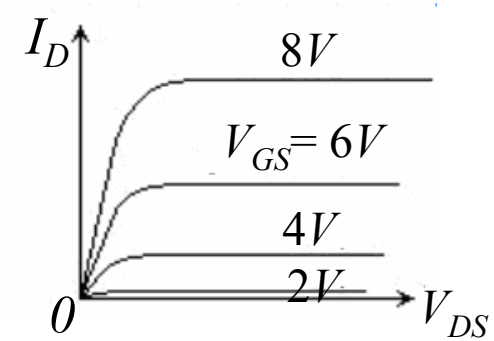


增强型PMOS管

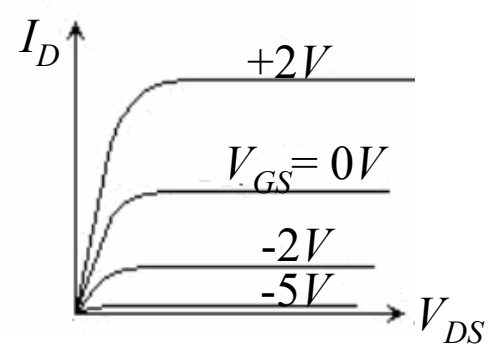


耗尽型PMOS管

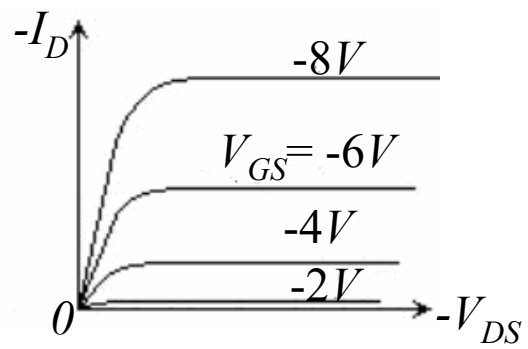
MOS晶体管输出特性



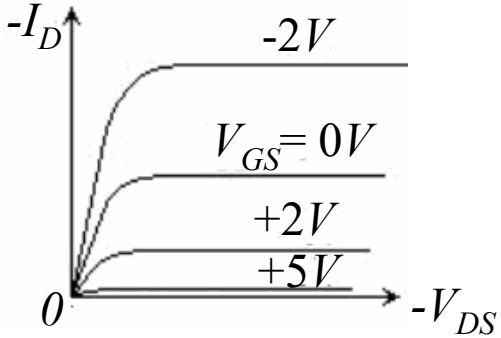
增强型NMOS管



耗尽型NMOS管



增强型PMOS管



耗尽型PMOS管

小结

- 常见的MOS管以增强型为主
  - NMOS管默认指增强型NMOS管
  - PMOS管默认指增强型PMOS管

- NMOS管和PMOS管，
- 除了电压、电流的极性不同之外，因为截流子不一样（NMOS管是电子，PMOS管是空穴），两者特性也会有所区别