第八章 例题

例 8-1 图 p8-1 (a) 是具有 AGC 功能的电视接收机功能框图,试问: (1) 电视机中为什么要加入 AGC 电路,并分析其工作原理? (2) 若 u_{in} 小于 $50\mu V$ 时, AGC 不起作用,

$$T_e(s) = \frac{\Omega_e(s)}{\Omega_r(s)} = \frac{1}{1 + k_p k_c H(s)}$$

高、中放电路都为最大增益状态;当输入信号的振幅 $U_{inmin}=50\mu V$ 时,中放 AGC 起控,对应的输出信号振幅 $U_{omin}=1V$; 当 $U_{inmax}=5mV$ 时,中放 AGC 维持其增益,高放 AGC 起控,对应的 $U_{omax}=1.4V$ 。试画出 AGC 特性曲线并分析如何限制 AGC 电路的带宽?

题意分析: 电视机在接收的地点和频道不同时,接收效果有很大差异,距电视台近的场强高达 mV/m,距电视台远的仅有几十 $\mu V/m$,相差一万倍以上;电视机更换频道时,信号强弱有很大差别,各频道信号经过接收机同一通道进行变换和放大,如果没有 AGC 电路,则有的频道能正常收看,有的频道同步不稳,彩色失真,图像层次减小,收看效果较差,有的频道无法正常收看; AGC 的应用方式分调制跟踪和电平跟踪两种,电视机中 AGC 具有电平跟踪的特征,即 AGC 电压不能因图像内容变化而变化。在抗干扰电路输入端的信号 $U_o < 1V$ 时,中放、高放电路均为最大增益状态;在 $1V\sim1$. 4V 之间,中放受控,增益可下降 40dB;当信号 $U_o > 1.4V$ 时,中放 AGC 维持其增益,高放 AGC 开始其作用。

解:AGC 系统包括高频放大、中频放大、视频检波和虚线框内的AGC 电路这一整个反馈系统,其虚线框内的AGC 电路仅是产生缓变电平的部分。当天线输入信号 u_{in} "幅度加大时,视频放大器的输出幅度 u_o 加大,将视频信号的幅度变换为直流后,其电平也加大,经AGC 放大器放大后去控制中放级和高放级的增益,使增益减小。反之,当 u_{in} 减小时,AGC 作用使增益增大。显然 AGC 电路中传输的是电平信息,但从 AGC 的作用看,它使增益变化,所以相当于交流负反馈,反馈系数并非常数,而是随输入信号变化的。AGC 电压加到中放级和高放级,延迟电压对中放级和高放级是不同的,首先使中放延迟起控,这是第一次延迟,此时高放增益保持最高。当输入幅度继续加大时,中放增益将随之下降,直至高放 AGC 起控,这是第二次延迟。总增益仍然是下降的,这样有利于保持较高的灵敏度和弱信号时的信噪比。一般高放的延迟电压比中放延迟电压高 $25\sim30V$ 。

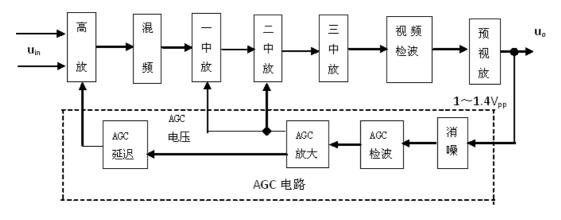
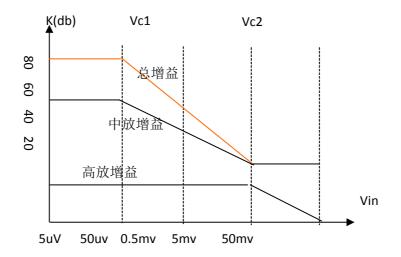


图 p8-1 (a) 电视接收机 AGC 系统框图

图 p8-1 (b) 为根据题意画出的 AGC 特性。由图可见,当天线输入的信号 u_m 小于 $50\mu V$ 时, AGC 不起作用,中放和高放增益都很高,输出信号与输入信号呈线性关系,此时总增益为 86dB,即中放增益 66dB,高放增益 20dB,当 u_m $50\mu V$ 时,中放 AGC 起控, $u_m = 5mV$ 时,中放增益下降到 26dB,也即输入信号加大了 40dB,中放增益下降了 40dB,维持输出电压 u_o 平稳。输入 u_m 进一步加大时,中放增益维持不变,高放 AGC 开始起控, u_m 由 5mV 增加到 50mV 时,高放增益下降到 0dB, u_o 维持平稳,随着输入信号幅度加大(大于 50mV), AGC 失去控制作用,输出信号 u_o 又是输入信号 u_m 的线性函数。所以 AGC 控制范围为 50mV/50 μ V=1000 倍,即 60dB。

全电视信号小于 50μ V 时,高、 中频放大均是最大增益状态;在 50μ V ~ $5\,\mathrm{m}$ V 之间,中放受控增益应下降 40dB; 大与 5mV 时,中放 AGC 维持其增益,高放 AGC 开始起控,使高放增益下降大于 50mV 后, AGC 失控, AGC 控制范围达 60dB。



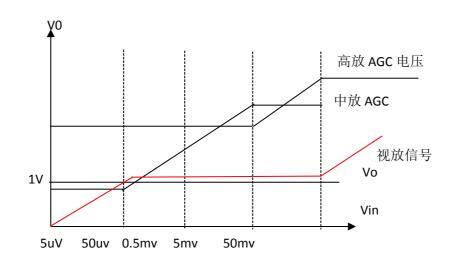


图 8-1 (b) 电视接收机的 AGC 特性

讨论:上例说明,如果输入是调幅信号,为了使视频信号稳定在一定的幅度范围内,应自动调节高、中频放大器的增益,为保证接收机的增益随输入幅度的强弱而变,则应限制 *AGC* 电路的带宽,*AGC* 电路中应加低通滤波器,且应设计为窄带,其带宽应小于最低调制频率,使可控增益放大器的增益不受图像内容的影响。事实上,电视机中 *AGC* 电压是从行同步脉冲上取得的,与图像内容无关。

例 8-2 调幅负反馈的组成如图 p8-2 所示,试分析它是如何利用包络负反馈来克服高频功率放大器的非线性失真并稳定输出功率的?

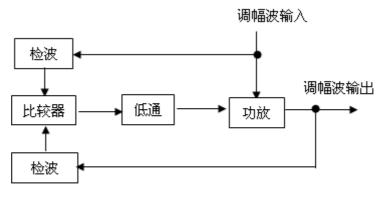


图 p8-2 调幅负反馈环路(AMFB)

题意分析: 本题是应用于调制跟踪的实例,通过本题的分析,进一步说明 *AGC* 电路的广泛应用及在系统中的重要作用。

解: 假设末级功率放大器的输入信号是没有失真的调幅信号(包括 AM、SSB、DSB), 而输出是有失真的调幅波,将两信号分别进行线性检波,检出包络电压,加至比较器检出 它们间的误差,该误差信号即代表失真偏离值,低通滤波器将全部通过该误差信号并进行 放大形成控制信号。控制信号控制已调波功放的增益,通过环路的负反馈作用,便可有效 地减少这个偏离值,保证获得良好的线性放大。当功放的增益由于温度、电源波动、负载变 化等因素使之改变时,系统也能稳定其输出的功率电平。

讨论: 例 8-1 与例 8-2 虽然都是用到了 AGC,但应用方式有别,前者属于电平跟踪,其目的是使接收机的增益随输入信号的强弱而变化;而后者属于调制跟踪,其目的是克服高频功率放大器的非线性失真,保证功放有良好的线性放大特性,同时维持功放增益基本不变。在 AFC 低通滤波器参数选择上,前者要求带宽足够窄;后者应使带宽足够宽,以便不失真地传输包络误差信号。

例 8-3 已知正弦型鉴相器的最大输出电压 $U_d=2$ V,压控振荡器的控制灵敏度 $K_0=10^4$ Hz/V(或 $K_0=2\pi\times10^4$ rad/S.V),振荡频率 $\omega_0/2\pi=10^3$ KHz,试求:

- (1) 当输入信号为固定频率 $\omega_{c}/2\pi = 1010$ KHz 时,控制电压是多少?稳态相差有多大?
- (2) 缓增输入信号的频率至 1015 *KHz* 时环路能否锁定? 稳态相差是多少? 控制电压是多少?
- (3) 继续缓增 ω_i , 达到 $\omega_i/2\pi = 1020$ KHz 时,控制电压 $U_d = ?$ 环路的同步带 $\Delta\omega_H = ?$

题意分析: (1) 在环路参数给定的条件下,输入频率由固定的 1010~KHz,分别缓增到 1015~KHz 和 1020~KHz,这一过程中固有频差 $\Delta\omega_o$ 在改变,相应的控制电压 u_d 在改变,稳态相位误差也在改变,使环路处于跟踪状态,但是,一旦达到环路参数的极限值 $U_{d\max}=2V,\theta_e(\Lambda)=\pi/2$,环路就将失锁;

(2)判别环路锁定的依据是初始频差 $\Delta\omega_o$ 是否小于环路的捕获带 $\Delta\omega_p$,若 $|\Delta\omega_o|$ < $\Delta\omega_p$,那么环路在最初的失锁状态下经过频率牵引能进入锁定状态;若 $|\Delta\omega_o|$ > $\Delta\omega_p$,

则环路不能进入锁定;

(3)环路达到锁定时控制频差等于固有频差;能够维持锁定状态的最大固有频差称环路的同步带。综上所述,题意旨在让读者掌握 PLL 基本概念。

解:环路的总增益

$$K = U_d \cdot K_0 = 2 \times 10^4 \, Hz = 4\pi \times 10^4 \, rad \, / \, s$$

(1) 在输入信号的固定频率为 $\omega_i/2\pi=1010$ KHz时,固有频差

$$\Delta\omega_0 = \omega_1 - \omega_0 = 2\pi \times 10^4 \, rad \, / s$$

相应的直流控制电压为

$$U_{C} = \frac{\Delta \omega_{0}}{K_{0}} = \frac{2\pi \times 10^{4}}{2\pi \times 10^{4}} = 1V$$

若 采用RC积分滤波器或无源比例滤波器,则F(jo)=1,稳态相差

$$\theta_e(\mathbb{L}) = \arcsin\frac{\Delta\omega_0}{KF(j0)} = \arcsin\frac{2\pi \, \mathbb{L} \, 10^4}{4\pi \, \mathbb{L} \, 10^4} = \frac{\pi}{6}$$

(2) 在输入信号的频率缓增至 $\omega_i/2\pi = 1015$ KHz 时,再求此时的固有频差

$$\Delta \omega_o = \omega_i - \omega_o = 3\pi \text{ ls } 10^4 \text{ rad / s}$$

因为一阶环的捕获带 $\Delta \omega_p = K$,即

$$\Delta\omega_P = K = 4\pi \text{ ls } 10^4 > \Delta\omega_o = 3\pi \text{ ls } 10^4 \text{ rad / s}$$

所以,可以判定环路能够捕获锁定。

稳态相差为

$$\theta_e(\mathbb{L}) = \arcsin \frac{\Delta \omega_o}{K} = \arcsin \frac{3\pi \, \mathbb{L} \, 10^4}{4\pi \, \mathbb{L} \, 10^4}$$

$$= 48.95 \, \mathbb{L}$$

据此推算出误差电压为

$$u_d = U_d \sin \theta_e(U) = 2 \sin 48.95 = 1.5V$$

(3) 输入信号频率缓增至 $\omega_i/2\pi = 1020$ KHz 时,固有频差

$$\Delta\omega_o = \omega_i - \omega_o = 4\pi \, \text{ls} \, 10^4 \, rad \, / \, s$$
,

稳态相差为

$$\theta_e(\mathsf{L}) = \arcsin \frac{\Delta \omega_o}{K} = \frac{\pi}{2}$$

$$u_d = U_d \sin \theta_e (IJ) = 2V$$

即达到题中所给的鉴相器输出的最大电压,且稳态相差也达到了环路稳定的极限。这就是该环路能维持锁定状态的极限。继续增大 $\Delta\omega_o$,环路就将失锁。所以同步带 $\Delta\omega_H=K=4\pi\times 10^4 \ rad/s$ 若缓慢降低输入信号的频率,类似地可得到保持锁定状态的极限是 $980\ KHz$,所以环路的同步范围是 $1020\ KHz$ $-980\ KHz$ $=40\ KHz$ 。

- **讨论:** (1) 对于一阶锁相环路,其捕获带 $\Delta \omega_p$ 等于同步带 $\Delta \omega_H$,因而压控振荡器的灵敏度,正弦型鉴相器的输出电压对其都有影响。
- (2) 稳态相位差 $\theta_e(\mathbb{I})$ 的大小反映了环路跟踪的精度,合理选择环路增益 \mathbb{K} 能减小跟踪误差。从 $\theta_e(\mathbb{I})$ 的表达式中,可以看出,因为 $|\sin\theta_e(\mathbb{I})|=1$,所以 $|\Delta\omega_o|$ \mathbb{K} ,即初始频差的值不能超过环路的直流增益,否则环路不能锁定。
- (3) 环路在跟踪输入信号频率变化的过程中,有一个缓变的误差电压 u_d 来维系压控振荡器的频率与输入信号频率同步,在 f_i 为1010 KHz 、1015 KHz 及1020 KHz 特定频率之上, U_d 是直流电压,分别为1V 、1.5V 、2V ;
 - (4) 相差 $\theta_e(t)$ 也是随输入信号频率而缓变的一相位跟踪。跟踪只有在环路的同步状态下才能进行,这是PLL正常工作时最常见的情况,工程上有实用价值,应引起我们的重视。

例 8-4 假定一个二阶锁相环路,已知环路有源比例积分滤波器 $R_1=20K\Omega$, $R_2=3K\Omega$, $C=0.33\mu F$, 鉴 相 灵 敏 度 $K_d=0.75/2\pi(V/rad)$, 压 控 灵 敏 度 $K_V=2\pi$ 以取 $10^4 rad/V$ S , $A=10^5$ 。试问:

- (1) 输入一个相位阶跃信号 $\Delta\theta=60^\circ$, 经过时间 t=5mS 以后,相位误差 θ_e (t) 是多少?
- (2) 若输入一个频率阶跃信号 $\Delta f=100Hz$,经过时间 t=5mS 以后,产生的相位误差 $\theta_e(t)$ 是多少?
- **题意分析:** 上例中因输入信号变化而引起的暂态相位误差和稳态相位误差的大小,是 衡量锁相环线性跟踪性能好坏的重要标志。它们与环路本身参数有关,还与输入信号的变化 形式有关。本题中输入信号以两种形式分别加入,这时环路的跟踪会首先出现一个暂态过程, 最后再进入稳定状态。从系统的角度看,分析二阶环对输入暂态信号的响应时,第一步先写

出输入信号的拉氏变换 $\theta_1(s)$;第二步写出环路的传递函数H(s)或 $H_e(s)$;第三步将两者相乘得输出量的拉氏变换,第四步求输出量拉氏变换的反变换,得到输出量的时间函数。

解:根据题意己知参数,

$$R_1 = 20K\Omega, R_2 = 3K\Omega, C = 0.33\mu F$$
, $K_d = 0.75/2\pi (V/rad)$

 $K_V = 2\pi$ 以如 $10^4 rad/V$ S , $A = 10^5$ 。因A>>1,可作理想二阶环路来处理。

$$au_{_1} = R_{_1}C = 20$$
 以集的 3 0.33 $10^{-6} = 6.6$ 以 $10^{-3}S$ 所以

$$au_2 = R_1 C = 3$$
 и цио 3 0.33 $10^{-6} = 0.99$ и 10^{-3} S

$$\omega_{n} = \sqrt{\frac{K}{\tau_{1}}} = \sqrt{\frac{0.75 / 2\pi \text{ lk } 2\pi \text{ lk } 2 \text{ lk } 10^{3}}{6.6 \text{ lk } 10^{-3}}} = 1507 (rad / S)$$

$$\xi = \frac{1}{2}\omega_{n} au_{2} = \frac{1}{2}$$
 ២៨५०७ - 0.99 $10^{-3} = 0.746$

(1) 跟踪相位阶跃信号 $\Lambda\theta = 60^{\circ}$ 时的瞬态相差为:

$$\theta_{e}(t) = \Delta\theta(\cos\sqrt{1-\xi^{2}}) - \frac{\xi}{\sqrt{1-\xi^{2}}} \sin\sqrt{1-\xi^{2}} \cdot \frac{1}{2} - \frac{\xi}{\sqrt{1-\xi^{2}}} \sin\sqrt{1-\xi^{2}} \cdot \frac{1}{2} + \frac{\xi}{2$$

(2) 跟踪频率阶跃信号 $\Delta f = 100Hz$ 时的瞬态相差为:

$$\theta_e(t) = \frac{\Delta\omega}{\omega_n} e^{-\xi\omega_n t} \frac{\sin \omega_n t \sqrt{1 - \xi^2}}{\sqrt{1 - \xi^2}}$$
$$= \frac{628}{1507} (\frac{1}{0.44} \sin 4.973) / 276$$
$$= -0.19^\circ$$

讨论: (1) 输入相位阶跃信号时,从 $\theta_e(t)$ 的表达式可见,在不同的阻尼系数 ξ 下, $\theta_e(t)/\Delta\theta$ 的误差响应是不同的。 $\theta_e(t)_{\max}$ 出现在t=0时,这是因为环路还来不及响应之故。题中给出的 $F(S)=(1+\tau s_2)/s\tau_1$,由于其分子上的 $(1+s\tau_2)$ 定相位超前因子,它能加速响应速度,因而在5ms之后对 60° 的相位阶跃,相位误差 $\theta_e(t)=0.29^\circ$;

(2)同一环路也能跟踪频率阶跃,由跟踪频率阶跃时 $heta_e(t)$ 的表达式知, $heta_e(t)$ 随阻

尼系数 ξ 值的减小而增大,其响应曲线如教材图8-25 (a)

(3) 从教材表8-3中可见,二阶2型环能无误差地跟踪频率阶跃信号,本题中输入阶跃过后 5ms,即能使相位误差降至 -0.19° 。

例8-5 设计一个用作鉴相器的二阶调制跟踪环,已知信号载频 f_o 的取值在90~100MHz间,

最大调制角频率 $\Omega_m = 2\pi$ 以 $10^3 rad / s, K = 2\pi$ 以 $10^4 rad / s, \xi = 0.707$. 试采用有源比例积分滤波器计算环路滤波器的参数。

题意分析: 锁相环的闭环频率响应呈低通的特性,那么输入正弦 调相信号加到环路输入端之后,环路输出相位 $\theta_2(t)$ 能否跟踪输入相位 $\theta_1(t)=m_i\sin(\Omega t+\theta_i)$ 就取决于调制频率 Ω 与环路无阻尼振荡频率 ω_n 的关系了。因为该题是调制跟踪环的应用,用作调频信号的解调,所以,必须满足调制频率 Ω 小于无阻尼振荡频率 ω_n 之间的关系。

解: 根据题意这时的锁相环鉴频器如图所示,若在环内接如图 8-23所示的有源比例积分滤波器,其闭环频率响应低通特性的截止频率为 Ωc (可据教材(8-60)式计算),按调制跟踪环设计。令 $\Omega c = \Omega m$,则

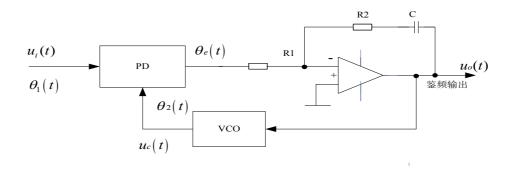


图8-23 锁相鉴频电路的组成框图

$$\omega_n = \frac{\Omega_m}{\left[2\xi^2 + 1 + \sqrt{(2\xi^2 + 1)^2 + 1}\right]^{\frac{1}{2}}} = 9.169 \, \text{W} \, 10^3 \, / \, s = 2\pi \, \text{WW} \, .46 \quad 10^3 \, rad \, / \, s$$

据此可计算滤波器的时常数:

$$\tau_1 = \frac{K}{\omega_n^2} = \frac{2\pi \ln 10^4}{4\pi^2 \ln 1.46^2 \ln 10^6} = 0.746 \ln 10^{-3} S$$

$$\tau_2 = \frac{2\xi}{\omega_n} = \frac{\sqrt{2}}{2\pi \ln 1.46 \ln 10^3} = 0.154 \ln 10^{-3} S$$

取 $C = 0.22 \mu F$,则

$$R_1 = \frac{\tau_1}{C} = \frac{0.746 \, \text{lk} \, 10^{-3}}{0.22 \, \text{lk} \, 10^{-6}} = 3.39 \, \text{lk} \, 10^3 \, \Omega$$

$$R_2 = \frac{\tau_2}{C} = \frac{0.154 \, \text{lk} \, 10^{-3}}{0.22 \, \text{lk} \, 10^{-6}} = 0.7 \, \text{lk} \, 10^3 \Omega$$

将电阻取为标准值: $R_1 = 3.3K\Omega$, $R_2 = 680\Omega$

讨论: (1) 利用调制跟踪特性实现的锁相环鉴频器,只有让环路有适当宽度的低频通带即 $\Omega_c \ \ \Omega_m$,压控振荡器输出信号的频率与相位就能跟踪输入调频或调相信号的频率与相位的变化,压控振荡器的控制电压 $u_o(t)$ 即为输入调频信号的解调输出。其解调过程为:在第七章得到的FM 信号表达式为

$$u_{FM} = U_c \sin \frac{\Phi}{\Phi} ct + \frac{\Delta \omega}{\Omega} \sin \Omega t$$

此信号即为该例题中锁相环鉴频器的输入信号,考虑到VCO的固有积分环节,那么VCO输出电压 $u_c(t)$ 将跟踪输入的相位调制,于是

$$u_{c}(t) = U_{c} \cos \frac{\partial}{\partial t} v_{c} t + \frac{\Delta \omega}{\Omega} |H(j\Omega)| \sin \left[\Omega t + ArgH(j\Omega)\right] \frac{\partial}{\partial t} v_{c} t$$

式中 $|H(j\Omega)|$ 为闭环振幅频率响应; $ArgH(j\Omega)$ 是闭环相位频率响应,只有 $\Omega<\omega_n$ (严格地说是 Ω_c), $\theta_2(t)$ 就能良好地跟踪 $\theta_1(t)$,即

$$\theta_2(t) = \frac{\Delta\omega}{\Omega} |H(j\Omega)| \sin[\Omega t + ArgH(j\Omega)]$$

根据VCO的控制特性,得VCO的控制电压为

$$u_o(t) = \frac{1}{K_o} \frac{d\theta_2(t)}{dt} = \frac{\Delta \omega}{K_o} |H(j\Omega)| \cos[\Omega t + ArgH(j\Omega)]$$

用 $\Delta \omega = k_f \mathbb{T} U_{\Omega}$ 代入上式,

$$u_o(t) = \frac{k_f}{Kc} U_{\Omega} |H(j\Omega)| \cos[\Omega t + ArgH(j\Omega)]$$

与第七章所有鉴频器输出一样,可见VCO 的控制电压 $u_o(t)$ 可作为解调输出。

(2) 若 Ω 大于 ω_n ,即调制频率处于低通特性的带宽之外, $\theta_2(t)$ 已不能跟踪 $\theta_1(t)$ 的变化,此时,就没有相位调制,是一个未调载波,即 $u_c(t)=U_c\cos\omega_c t$ 若输入 $u_i(t)$ 的载波发生慢漂移时,由于PLL要维系锁定状态,VCO 输出的频率也会跟着漂移,这也是一种跟踪,称之为载波跟踪,工作在载波跟踪状态的环路称载波跟踪环。

采用有源比例积分滤波器,其运放增益 $A=10^5$, $\xi=0.707$, 试确定此环路滤波器的参数。

题意分析:根据题意,锁相环中采用了高增益的有源比例积分滤波器,因为有源比例积分滤波器的频率响应为

$$F(j\omega) = \frac{1 + j\omega\tau_2}{j\omega\tau_1}$$

所以由它构成锁相环的开环频率响应为

$$H_0(j\omega) = K \frac{F(j\omega)}{j\omega} = \frac{K(1+j\omega\tau_{2)}}{\tau_1(j\omega)^2};$$

闭环传递函数
$$H(j\omega) = \frac{KF(j\omega)}{j\omega + KF(j\omega)} = \frac{j\omega \frac{K\tau_2}{\tau_1} + \frac{K}{\tau_1}}{(j\omega)^2 + j\omega \frac{K\tau_2}{\tau_1} + \frac{K}{\tau_1}}$$
 ; 显然,求解该题,

先必须从求解环路总增益K入手,然后再根据允许误差确定无阻尼振荡频率 ω_n ,最后根据系统参数 ξ 、 ω_n 与电路参数K、 τ_1 和 τ_2 的关系,计算出环路滤波器的元件参数。

解: 已知 $f_o = 5 \sim 6MHZ$, $\Delta V_c = 10v$, $\delta \ \ \ 2\%$, $t_s \ \ \ \ 2ms$, $K_d = 0.75/2\pi (V/rad)$, $A = 10^5$, $\xi = 0.707$, 所以压控灵敏度为

$$K_o = rac{2\pi\Delta f}{\Delta V} = rac{2\pi \, \text{WW} \cdot 10^6}{10} = 2\pi \, \text{W} \cdot 10^5 (rad \, / \, s)$$

环路总增益为

$$K = K_0 \, \mathcal{K}_d = 2\pi \, \mathcal{O} \, \mathcal{O} \, 0.75 / 2\pi = 75 \, \mathcal{O} \, 0^3 (1/s)$$

又因为当允许误差为2%(指输出响应和稳态值误差达到规定的允许值时),调整时

间的近似公式为: 用 t_s $= \frac{4}{\xi \omega_n}$ (再不会超过允许误差值所需的最短时间) 所以根据调整时间 t_s 可以确定 ω_n 为

$$\omega_n = \frac{4}{\xi \, \text{??}} = \frac{4}{0.707 \, 2 \, 10^{-3}} = 2.83 \, \text{!!} \, 10^3 (1/s)$$
$$= 2\pi \, \text{!!} \, 450 (rad/s)$$

环路滤波器时间常数 71 和 72 为

$$\tau_1 = \frac{K}{\omega_n^2} = \frac{75 \,\text{lk} \, 10^3}{(2.83 \,\text{lk} \, 10^3)^2} = 9.36 \,\text{lk} \, 10^{-3}(s)$$

$$\tau_2 = \frac{2\xi}{\omega_n} = \frac{2 \,\text{lk} \, 0.707}{2.83 \,\text{lk} \, 10^3} = 0.5 \,\text{lk} \, 10^{-3}(s)$$

需指出,在设计时一般先选择电容C,选择不同的电容值可以得到不同的电阻 $R_1 \setminus R_2$,例如电容C的值取标值称 $0.33\mu F$ 时:

$$R_1 = \frac{\tau_1}{C} = \frac{9.36 \, \text{km} \, 10^{-3}}{0.33 \, \text{km} \, 10^{-6}} = 28.36 \, \text{km} \, 10^3 \, \Omega$$

$$R_2 = \frac{\tau_2}{C} = \frac{0.5 \, \text{kl} \, 10^{-3}}{0.33 \, \text{kl} \, 10^{-6}} = 1.516 \, \text{kl} \, 10^3 \, \Omega$$

两电阻取为标称值: $R_1=27K\Omega$, $R_2=1.5K\Omega$ 。若电容的标称值为 $C=2.2\mu F$ 时,则可求得 R_1 和 R_2 的标称值分别是 $R_1=4.3K\Omega$, $R_2=220\Omega$ 。

讨论: (1) 使用有源比例积分滤波器给系统引入一个理想的积分项,使系统的"型"数增加了一次,即锁相环路是二阶2型环,从而使系统的稳态性能得到了改善;

(2) 系统参数参数 ξ 、 ω_n 与电路参数 K、 τ_1 和 τ_2 的关系是 $\omega_n^2 = K/\tau_1$,

$$2\xi\omega_n=Krac{ au_2}{ au_1}$$
, $2\xi=\omega_n au_2$,则系统足够稳定的条件是 $rac{1}{ au_2}$ $<\sqrt{K/ au_1}=\omega_n$,即 $\omega_n au_2$ $>$

- 1,显然,题中 ξ =0.707能保证系统足够稳定。
- (3) 在 ξ = 0.707的情况下,系统的响应以一种阻尼振荡的形式趋于它的稳态值,它的响应速度

曲线进入并最终保持在允许误差(2%或5%的稳态值)范围之内所需的时间,实际上 t_s 是过

渡过程渡東所需的时间。在要求较低的场合,允许误差可选5%,那么调整时间更短。根据系统阻尼系数 ξ 的不同,二阶系统可能是振荡型的也可能是非振荡型的。一旦出现负阻尼,系统就不稳定了,这是绝对不允许的。但并非说阻尼选的大了就好;阻尼大时,环路的稳定程度好,但降低了系统的响应速度。 ω_n 是另一个重要参数。在 ξ 确定的条件下。 ω_n 愈大,响应速度愈快,然而 ω_n 的大小还要受到频域指标(如系统带宽,抗扰度)的限制,在设计系统时,要通观全局,综合平衡,适当选取 ω_n 和 ξ 的值。

例8-7 图p8-4给出的是三环锁相频率合成器的方案,它由三个锁相环(A环、B环和C环)和一个混频滤波电路组成,设参考频率 $f_r=100$ KHz,可编程分频器分频比范围分别为 $N_A=300\sim399$, $N_B=351\sim356$, 固定分频器的分频比 M=100,求输出频率 f_o 的调节范围和步进(频率间隔)。

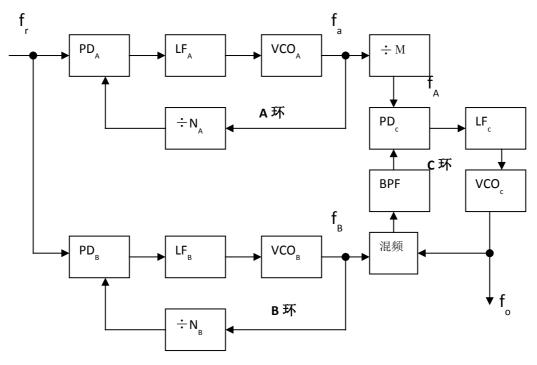


图 p8-4 三环锁相频率合成器方案

题意分析: (1) 方案中用了三个锁相环路。其中 B 环为高位锁相环,提供频率分频力相对差一些的较高频率输出; A 环为低位环,其输出频率经后置固定分频之后输出较低频率;而后再用 C 环及混频滤波电路将 A、B 两环的输出频率加起来。因此,解题之前应把着眼点分别落在三个锁相环路上,然后将它们联系起来。

解: 环路 B 是锁相倍频电路,输出频率 $f_R = N_R \coprod f_r$,根据题意 $f_r = 100 KHz$,

 $N_{B} = 351 \sim 356$ 求得 B 环的输出频率范围:

$$f_R = 35.1 \sim 39.6 MHz$$

B环的频率分辨力(频率间隔)等于参考频率 f_x ,即 100 KHz。

A 环也是倍频锁相环, VCO_1 输出的频率 $f_a=N_B$ 以 f_r ,依 $N_A=300\sim399$, $f_r=100 KHz$,所以,

$$f_a = 30.0 \sim 39.9 MHz$$

 f_a 经固定分频器 $\div M$ 分频后,输出为

$$f_A = f_a / 100 = 300 \sim 399 \, \text{KHz}$$

 f_A 的工作频段为100KHz,正好等于B环输出的频率增量,其频率的分辨力提高到了1KHz。

通过C环将 f_A 和 f_B 相加之后,合成器的输出频率

$$f_o = f_A + f_B = 35.4 \sim 39.999 MHz$$

频率分为辨力为1KHz。

合成器的频率转换时间是由三个环共同决定的。因为 $A \times B$ 两个环的参考频率相同,都为 $f_r = 100 \, KHz$, C 环参考频率更高($300 \sim 399 \, KHz$),所以即使频率分辨力是 1KHz , 总的转换时间仍为

$$t_s = \frac{25}{f_r} = \frac{25}{10^5} = 0.25ms$$

这是单环锁相频率合成器无法作到的。

讨论: (1) 从课程内容的学习中,我们知道锁相频率合成器的频率分辨力取决于参考频率 f_r 的取值,欲提高分辨力,必须降低 f_r ; 而频率合成器输出频率的转换时间 t_s 也取决于 f_r 的取值,由经验公式 $t_s=25/f_r$ 显见,分辨力与转换时间成反比,在同一合成器中同时满足这两点是矛盾的.

- (2) 该方案很巧妙地解决了上述矛盾,就其工作频率而言是很高的,输出频率达 $35.4\sim39.999\,MHz$; 就其频率分辨力而言是较高的,可做到1KHz 的频率间隔; 再论 频率转换时间是很短的,约为0.25ms。
- (3)以一个高精度和高稳定的标准参考频率 f_r , 经过混频、倍频与分频运算,产生了 4600 个(频率间隔为1KHz)具有同样精确度和稳定度的频率。

例 8-9 图 8-26(a)所示的是 MC145106 的方框图,电路中包含参考振荡器或放大器、参考分频器、÷N 计数器和鉴相器。在使用时只需外接环路滤波器和压控振荡器,就可以组成一个锁相环频率合成器。图 8-26(b)是用 MC145106 构成 VHF 调频电台的双环频率合成器,其中 A 环为低位环,鉴相频率为 f_{rA} ,环中接有下变频的混频器。本地振荡器的频率有两种取值,在发射状态下为10.24MHz,接收状态下为11.31MHz。B 环为高位环,鉴相频率为 f_{rB} ,VCO_B的输出先经除 10 前置分频,再由下变频完成与低位环输出 f_{A} 的相加运算。试求:

- (1) 低位环输出频率 f_{a} 的表达式?
- (2) 合成器输出频率 f_a 的表达式?
- (3) 高位环的鉴相频率为 f_{rB} =?;低位环的鉴相频率为 f_{rA} =?;若 N_A 的分频比取 $324\sim325\ ,\ N_B$ 的分频比取 $150\sim159\ ,\ 分别计算发射状态下的<math>f_A$ 和 f_B ?
- (4) 该合成器输出的频率增量(频道间隔) $\Delta f = ?$; 合成器能提供的总信道是多少?

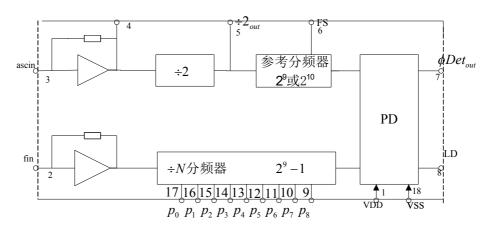


图 8-26 (a) MC145106 方框图

题意分析:该题与例 8-8 相比,机理完全相同,所不同的是采用了中规模集成锁相环频率合成器。它将参考振荡器、 2^{10} 或 2^{11} 参考分频器、 2^{9} —1程序分频器和鉴相器集于一体,简化了设计和生产调试的复杂程度。题意旨在展示中、大规模集成锁相环频率合成器的基本特性及典型应用,其分析方法及求解过程类似于例 8-8 题。

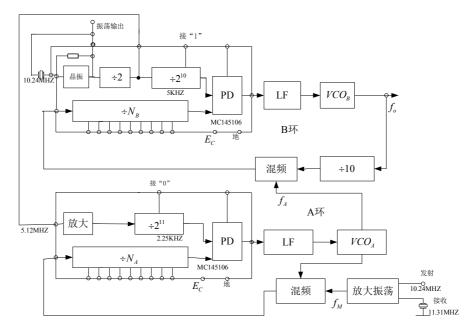


图 8-26(b) CMOS 集成双环合成器

解: (1) 由图 8-26 (b), 低位环 (A环)的输出频率的表达式为:

$$f_A = N_A f_{rA} + f_M$$

(2) 合成器的输出频率的表达式为:

(3) 在 A 环中,参考频率是 10.24MHz 不 2=5.12MHz , 且参考分频比置于 $2^{11}=2048$, 所以

$$f_{rA} = \frac{5.12 \, \text{M} \, 10^6}{2048} = 2.5 \text{KHz}$$

在 B 环中参考频率也是 5.12MHz , 因参考频率分频比选择 $2^{10} = 1024$, 所以

$$f_{rB} = \frac{5.12 \, \text{M} \, 10^6}{1024} = 5 KHz$$

在 $N_A = 324 \sim 325$ 时,代入到 f_A 的表达式有

发射状态下($f_{\scriptscriptstyle M}=10.24MHz$):

$$f_A = N_A$$
 $\P_{rA} + f_M = (324 \sim 325)$ $0.0025 + 10.24$
= 11.0500 \sim 11.0525*MHZ*

接收状态下: $(f_M = 11.31MHz)$:

$$\begin{split} f_{\scriptscriptstyle A} &= (324 \sim 325) \, \text{lm} \, 0.0025 + 11.31 \\ &= 12.1200 \sim 12.1225 MHz \end{split}$$

又因为 B 环中 VCO_B 的输出先经除 10 前置分频器,再经下变频完成与低位环输出频率 f_A 的 相 加 运 算 , 这 样 , 环 路 的 输 出 频 率 为 $f_o=10(N_B$ \P_r+f_A) 根 据 题 意 , $N_B=150\sim509$ 那么,

在发射状态下:

$$f_o = 10 \ 150 \sim 509 \ 0.0025 + (11.0500 \sim 11.0525)$$

$$= 118.000 \sim 135.975 MHZ$$

在接收状态下:

$$f_o = 10$$
 (\$150 \sim 509) \$\mathref{0}\$ 0.005 + (12.1200 \sim 12.1225) \$\final{1}\$
= 128.700 \sim 146.675 MHZ

(4) 每当 N_A 改变1位时,输出频率增量为25KHz 即改变一个信道; N_B 改变1位时,

输出频率增量为 50 KHz ,即改变两个信道,比较收发状态下的两 f_0 值,可发现收发频差为 10.7 MHz ,它由 11.31 MHz 和 10.247 MHz 的晶体频差决定,由于上环中有固定十分频器,所以收发频差为 10.7 MHz ,正好为接收机的第一中频值。合成器能提供的信道数为 720 个。

例 8-10 由 DDS 激励 PLL 组合方案实现的频率合成器的方框图如图 8-26 所示。

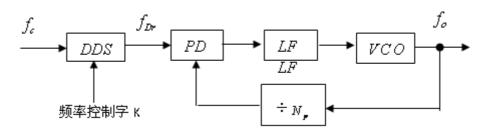


图 P8-6 DDS 激励 PLL 的频率合成

若输出频率 f_o 的频率范围是 50-65MHz,频率间隔为 25KHz,锁相环固定分频比 $N_p=5$, DDS 的时钟频率 $f_c=50$ MHz ,相位累加器的位数 N=32 ,试求:

- (1) DDS 的频率分辨率 Δf ;
- (2) DDS 输出的频率间隔?
- (3) DDS 的输出频率 f_{Dr} 和频率控制字 K 的范围。

题意分析: 由题图显见,DDS 的输出 f_{Dr} 是 PLL 的参考频率,而 PLL 是一个倍频锁相环,且兼有信号过滤、放大、波形转换等功能。根据倍频锁相环的工作原理,当 PLL 锁定时有 $f_o=N_pf_{Dr}$,变换形式后则有 $f_{Dr}=f_o/N_p$ 。

具有非常高的频率分辨率是 DDS 合成法最主要的优点之一,从对 DDS 的分析知,当时钟频率 f_c 确定后, DDS 输出的频率分辨力由相位累加器的位数确定,题中选择了 32位相位累加器。 所以 DDS的 频率分辨力为 $\Delta f = f_c/2^{32}$; 根据 DDS的原理, $f_{Dr} = K \pi f_c/2^{32}$,计算 K 的公式为 $K = f_{Dr} \, \text{NL} \, 2^{32}/f_c$ 。

解: (1) 已知 $f_c=50MHz$, N=32 , $2^N=4.29\times 10^9$ 将其代入 DDS 频率分辨力的公式,可得到

$$\Delta f = \frac{f_c}{2^N} = \frac{50 \times 10^6}{4.29 \times 10^9} = 0.012 Hz$$

(2)频率合成器的输出信号频率间隔为 25kHz,锁相环固定分频比为 $N_p=5$,则 DDS 输出的频率间隔为

$$\frac{25kHz}{5} = 5kHz$$

(3) DDS 的输出频率 f_{Dr} 为:

$$f_{Dr} = f_o / N_p = \frac{50 \sim 65}{5} = 10 \sim 13MHz$$

因为 DDS 输出的频率为:

$$f_{out} = K \, \mathrm{T} f_c / 2^{32}$$

所以 代入数据可得

$$K = \frac{f_{out} \pi 2^{32}}{f_c}$$

$$K_{\min} = \frac{10\,\text{T2}^{32}}{f_c} = \frac{10}{50}\,\text{ls.}\,2^{32} = 0.2\,\text{ls.}\,\text{ls.}\,10^9 - 86 \cdot 10^7$$

$$K_{\max} = \frac{13}{50}\,\text{ls.}\,10^9 = 112\,\text{ls.}\,10^7$$

所以, K的取值范

讨论: (1) *DDS* 与 *PLL* 各有其独有的特点, *DDS* 具有频率分辨力高、频率转换时间快、输出相位连续等优点,但同时 *DDS* 又有输出杂散大,输出带宽受限的特点;相反地 *PLL* 频率合成器具有相位噪声低、输出频带宽的优点,但 *PLL* 的频率分辨力与频率转换时间二者间的矛盾较为突出。将 *DDS* 和 *PLL* 相结合,发挥了它们各自的长处而又弥补了对方的不足,将两者结合达到了某一技术难以达到的结果。

- (2) 当 PLL 是固定倍频环时,锁相环输出把 DDS 输出的频段增加了 N_p 倍。参考频率可以做到以极小的阶跃(0.012 H_Z)改变,所以合成器仍能得到极高的频率分辨力。在合成器工作过程中,DDS 的输出频率 f_{Dr} 与频率控制字 K 是同步变化的,只要 DDS 的频率间隔为 $5KH_Z$,就能实现全频段内的频道间隔 $25KH_Z$ 。
- (3) 在题图给出的方案中,没有用第六章所讲到的混频器,所以杂散性能相对好,对于远载频杂散信号,借助于 PLL 对参考信号 f_r 的窄带跟踪特性,可以较好的抑制;对于 DDS 输出的杂散分量,在 PLL 带宽之外的能有一定的衰减,而在环路带宽之内的杂散分量则有倍增效应,因而,要改善频率合成器输出的频谱性能应尽量提高 DDS 的工作频率,降低 PLL 的分频比 N_p 。