胡工，

我已经按照文档的表格分配并检查了FPGA的管脚，以下是我的建议和疑问，请参考。

1. AST\_ctrl7 和 AST\_ctrl8如果和其他的AST\_ctrl信号有时序要求，建议分配在同一IObank中，其他均分配在Bank1，也建议这两个分配在bank8.
2. 复位信号 Sys\_reset\_Inn，建议分配在时钟专用输入管脚，不建议使用普通IO。
3. 是否考虑报警开关量输出信号，以直接驱动报警设备（声光电报警设备）？
4. 核心板上有QSPIFLASH，是否还需要SD和FRAM等外部存储器？
5. FPGA对外设的存储是裸数据存储，无法实现文件系统等高级功能，使用SD卡存储数据电脑无法读取，是否有必要使用SD卡？
6. 3G模块的操作是否需要指令流，即多个指令才能操作进行一次操作。如果是流式的指令操作，建议使用单片机来控制。对于FPGA实现流式指令的操作相当困难，而且没有必要。