



SERVIÇO PÚBLICO FEDERAL · MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DE VIÇOSA · UFV
CAMPUS FLORESTAL

TRABALHO PRÁTICO - ISL
FASE 1

Grupo 6

MARIA EDUARDA DUARTE LACERDA[5920]
ANA CLARA SOARES OLIVEIRA [5896]

,

1. TABELA DA VERDADE

REP	X16	X8	X4	X2	X1	BP	A	B	C	D	E	F	G
M	0	0	0	0	0	1	1	0	1	0	1	0	0
Y	0	0	0	0	1	0	0	1	1	1	0	1	1
V	0	0	0	1	0	0	0	0	1	1	1	0	0
H	0	0	0	1	1	1	0	1	1	0	1	1	1
T	0	0	1	0	0	0	0	0	0	1	1	1	1
0	0	0	1	0	1	1	1	1	1	1	1	1	0
A	0	0	1	1	0	1	1	1	1	0	1	1	1
S	0	0	1	1	1	0	1	0	1	1	0	1	1
Q	0	1	0	0	0	0	1	1	1	0	0	1	1
W	0	1	0	0	1	1	0	1	0	1	0	1	0
L	0	1	0	1	0	1	0	0	0	1	1	1	0
8	0	1	0	1	1	0	1	1	1	1	1	1	1
D	0	1	1	0	0	1	0	1	1	1	1	0	1
3	0	1	1	0	1	0	1	1	1	1	0	0	1
2	0	1	1	1	0	0	1	1	0	1	1	0	1
E	0	1	1	1	1	1	1	0	0	1	1	1	1
K	1	0	0	0	0	0	0	1	1	0	1	1	1
4	1	0	0	0	1	1	0	1	1	0	0	1	1
R	1	0	0	1	0	1	0	0	0	0	1	0	1
9	1	0	0	1	1	0	1	1	1	1	0	1	1
-	1	1	0	1	0	0	0	0	0	0	0	0	0
-	0	1	0	1	0	1	0	0	0	0	0	0	0
-	0	1	0	1	1	0	0	0	0	0	0	0	0
-	1	1	0	1	1	1	0	0	0	0	0	0	0
-	1	1	1	0	0	0	0	0	0	0	0	0	0
-	0	1	1	0	0	1	0	0	0	0	0	0	0
-	0	1	1	0	1	0	0	0	0	0	0	0	0
-	1	1	1	0	1	1	0	0	0	0	0	0	0
-	0	1	1	1	0	0	0	0	0	0	0	0	0
-	1	1	1	1	0	1	0	0	0	0	0	0	0
-	1	1	1	1	1	0	0	0	0	0	0	0	0
-	0	1	1	1	1	1	0	0	0	0	0	0	0

Caractere sendo representado

Bits de entrada

Bit de paridade

Segmentos do display

2. MAPAS DE KARNAUGH E EXPRESSÕES BOOLEANAS

2.1 BIT DE PARIDADE

Mapa de Karnaugh bit de paridade

X4 X2 X1		000	001	011	010	110	111	101	100
X8 X16		0 1	1 0	3 1	2 0	6 1	7 0	5 1	4 0
	00								
	01	8 0	9 1	11 0	10 1	14 0	15 1	13 0	12 1
	11	24 1	25 0	27 1	26 0	28 0	29 1	31 0	30 1
	10	16 0	17 1	19 0	18 1	20 1	21 0	23 1	22 0

- Expressão Booleana Minimizada:

$$\begin{aligned} & \neg X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot \neg X_2 \cdot \neg X_1 + \neg X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot X_2 \cdot X_1 + \\ & \neg X_{16} \cdot \neg X_8 \cdot X_4 \cdot \neg X_2 \cdot X_1 + \neg X_{16} \cdot \neg X_8 \cdot X_4 \cdot X_2 \cdot \neg X_1 + \neg X_{16} \cdot X_8 \cdot \neg X_4 \cdot \neg X_2 \cdot X_1 + \\ & \neg X_{16} \cdot X_8 \cdot \neg X_4 \cdot X_2 \cdot \neg X_1 + \neg X_{16} \cdot X_8 \cdot X_4 \cdot \neg X_2 \cdot \neg X_1 + \neg X_{16} \cdot X_8 \cdot X_4 \cdot X_2 \cdot X_1 + \\ & X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot \neg X_2 \cdot X_1 + X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot X_2 \cdot \neg X_1 + X_{16} \cdot \neg X_8 \cdot X_4 \cdot \neg X_2 \cdot \neg X_1 + \\ & X_{16} \cdot \neg X_8 \cdot X_4 \cdot X_2 \cdot X_1 + X_{16} \cdot X_8 \cdot \neg X_4 \cdot \neg X_2 \cdot \neg X_1 + X_{16} \cdot X_8 \cdot \neg X_4 \cdot X_2 \cdot X_1 + \\ & X_{16} \cdot X_8 \cdot X_4 \cdot \neg X_2 \cdot X_1 + X_{16} \cdot X_8 \cdot X_4 \cdot X_2 \cdot \neg X_1 \end{aligned}$$

2.2 SAÍDA A

Mapa de Karnaugh saída A

		X4 X2							
		X1							
X8	X16	000	001	011	010	110	111	101	100
	00	0 1	1 0	3 0	2 0	6 1	7 1	5 1	4 0
	01	8 1	9 0	11 1	10 0	14 1	15 1	13 1	12 0
	11	24 0	25 0	27 0	26 0	28 0	29 0	31 0	30 0
	10	16 0	17 0	19 1	18 0	20 0	21 0	23 0	22 0

- Expressão Booleana Minimizada:

$$\neg X_{16} \cdot \neg X_4 \cdot \neg X_2 \cdot \neg X_1 + \neg X_{16} \cdot X_4 \cdot X_1 + \neg X_{16} \cdot X_4 \cdot X_2 + \neg X_{16} \cdot X_8 \cdot X_2 \cdot X_1 + X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot X_2 \cdot X_1$$

2.3 SAÍDA B

Mapa de Karnaugh saída B

		X4 X2							
		X1							
X8	X16	000	001	011	010	110	111	101	100
	00	0 0	1 1	3 1	2 0	6 1	7 0	5 1	4 0
	01	8 1	9 1	11 1	10 0	14 1	15 0	13 1	12 1
	11	24 0	25 0	27 0	26 0	28 0	29 0	31 0	30 0
	10	16 1	17 1	19 1	18 0	20 0	21 0	23 0	22 0

- Expressão Booleana Minimizada:

$$\neg X_{16} \cdot \neg X_4 \cdot X_1 + \neg X_{16} \cdot \neg X_2 \cdot X_1 + \neg X_8 \cdot \neg X_4 \cdot X_1 + \neg X_{16} \cdot X_4 \cdot X_2 \cdot \neg X_1 + \neg X_{16} \cdot X_8 \cdot \neg X_2 + X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot \neg X_2$$

2.4 SAÍDA C

Mapa de Karnaugh saída C

		X4 X2 X1							
		000	001	011	010	110	111	101	100
X8 X16	00	0 1	1 1	3 1	2 1	6 1	7 1	5 1	4 0
	01	8 1	9 0	11 1	10 0	14 0	15 0	13 1	12 1
	11	24 0	25 0	27 0	26 0	28 0	29 0	31 0	30 0
	10	16 1	17 1	19 1	18 0	20 0	21 0	23 0	22 0

- Expressão Booleana Minimizada:

$$\neg X_8 \cdot \neg X_4 \cdot \neg X_2 + \neg X_8 \cdot \neg X_4 \cdot X_1 + \neg X_{16} \cdot \neg X_8 \cdot X_2 + \neg X_{16} \cdot \neg X_4 \cdot X_2 \cdot X_1 + \\ \neg X_{16} \cdot X_4 \cdot \neg X_2 \cdot X_1 + \neg X_{16} \cdot X_8 \cdot \neg X_2 \cdot \neg X_1$$

2.5 SAÍDA D

Mapa de Karnaugh saída D

		X4 X2 X1							
		000	001	011	010	110	111	101	100
X8 X16	00	0 0	1 1	3 0	2 1	6 0	7 1	5 1	4 1
	01	8 0	9 1	11 1	10 1	14 1	15 1	13 1	12 1
	11	24 0	25 0	27 0	26 0	28 0	29 0	31 0	30 0
	10	16 0	17 0	19 1	18 0	20 0	21 0	23 0	22 0

- Expressão Booleana Minimizada:

$$\neg X_{16} \cdot \neg X_2 \cdot X_1 + \neg X_{16} \cdot \neg X_4 \cdot X_2 \cdot \neg X_1 + \neg X_{16} \cdot X_4 \cdot \neg X_2 + \neg X_{16} \cdot X_4 \cdot X_1 + \\ \neg X_{16} \cdot X_8 \cdot X_2 + X_{16} \cdot \neg X_8 \cdot \neg X_4 \cdot X_2 \cdot X_1$$

2.6 SAÍDA E

Mapa de Karnaugh saída E

		X4 X2							
		X1							
X8	X16	000	001	011	010	110	111	101	100
		0	1	3	2	6	7	5	4
	00	1	0	1	1	1	0	1	1
	01	0	0	1	1	1	1	0	1
	11	0	0	0	0	0	0	0	0
	10	1	0	0	1	0	0	0	0

- Expressão Booleana Minimizada:

$$\neg X8 \cdot \neg X4 \cdot \neg X1 + \neg X16 \cdot \neg X4 \cdot X2 + \neg X16 \cdot \neg X8 \cdot X4 \cdot \neg X2 + \neg X16 \cdot X4 \cdot \neg X1 + \neg X16 \cdot X8 \cdot X2$$

2.7 SAÍDA F

Mapa de Karnaugh saída F

		X4 X2							
		X1							
X8	X16	000	001	011	010	110	111	101	100
		0	1	3	2	6	7	5	4
	00	0	1	1	0	1	1	1	1
	01	1	1	1	1	0	1	0	0
	11	0	0	0	0	0	0	0	0
	10	1	1	1	0	0	0	0	0

- Expressão Booleana Minimizada:

$$\neg X8 \cdot \neg X4 \cdot X1 + \neg X16 \cdot X2 \cdot X1 + \neg X16 \cdot \neg X8 \cdot X4 + \neg X16 \cdot X8 \cdot \neg X4 + X16 \cdot \neg X8 \cdot \neg X4 \cdot \neg X2$$

2.8 SAÍDA G

Mapa de Karnaugh saída G

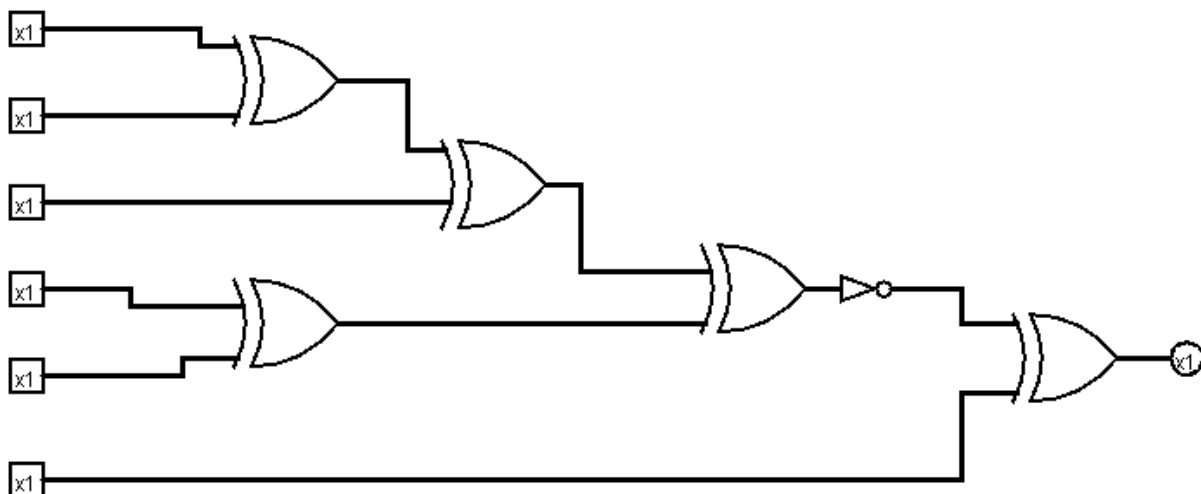
X4 X2 X1		000	001	011	010	110	111	101	100
X8 X16	00	⁰ 0	¹ 1	³ 1	² 0	⁶ 1	⁷ 1	⁵ 0	⁴ 1
	01	⁸ 1	⁹ 0	¹¹ 1	¹⁰ 0	¹⁴ 1	¹⁵ 1	¹³ 1	¹² 1
	11	²⁴ 0	²⁵ 0	²⁷ 0	²⁶ 0	²⁸ 0	²⁹ 0	³¹ 0	³⁰ 0
	10	¹⁶ 1	¹⁷ 1	¹⁹ 1	¹⁸ 1	²⁰ 0	²¹ 0	²³ 0	²² 0

- Expressão Booleana Minimizada:

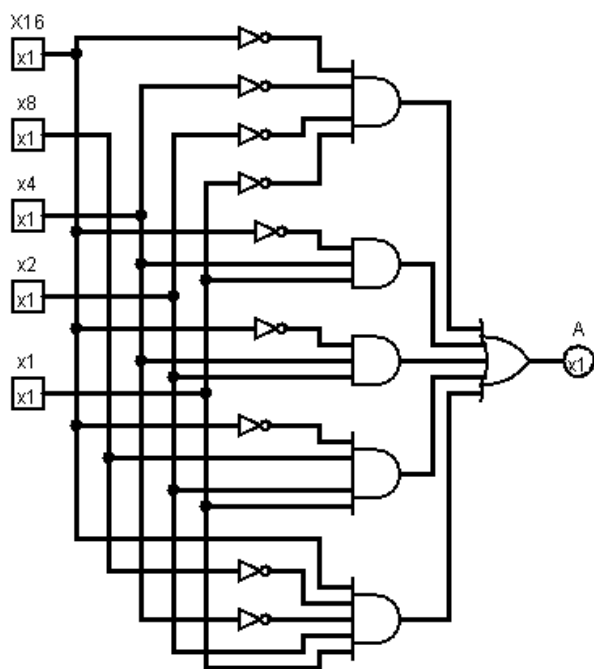
$$\neg X_8 \cdot \neg X_4 \cdot X_1 + \neg X_{16} \cdot X_2 \cdot X_1 + \neg X_{16} \cdot X_4 \cdot \neg X_1 + \neg X_{16} \cdot X_8 \cdot \neg X_2 \cdot \neg X_1 \\ + \neg X_{16} \cdot X_8 \cdot X_4 + X_{16} \cdot \neg X_8 \cdot \neg X_4$$

3. DIAGRAMAS DE PORTAS LÓGICAS

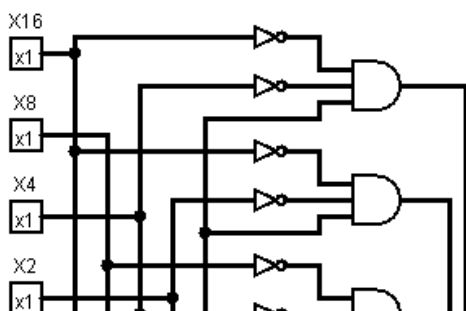
3.1 VERIFICADOR DE BIT DE PARIDADE



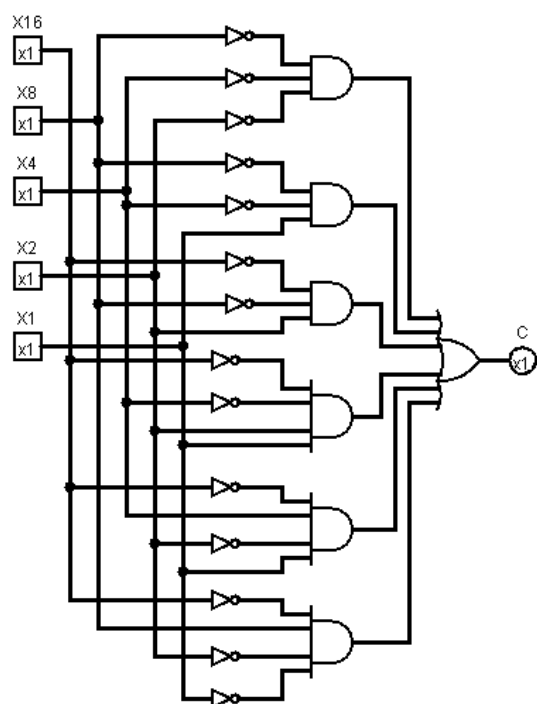
3.2 SAÍDA A



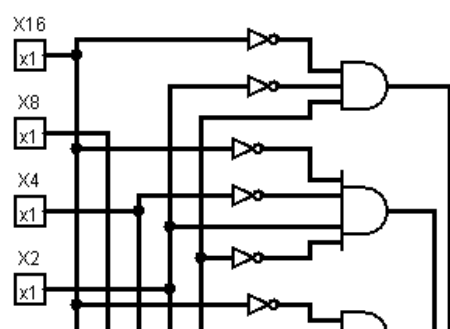
3.3 SAÍDA B



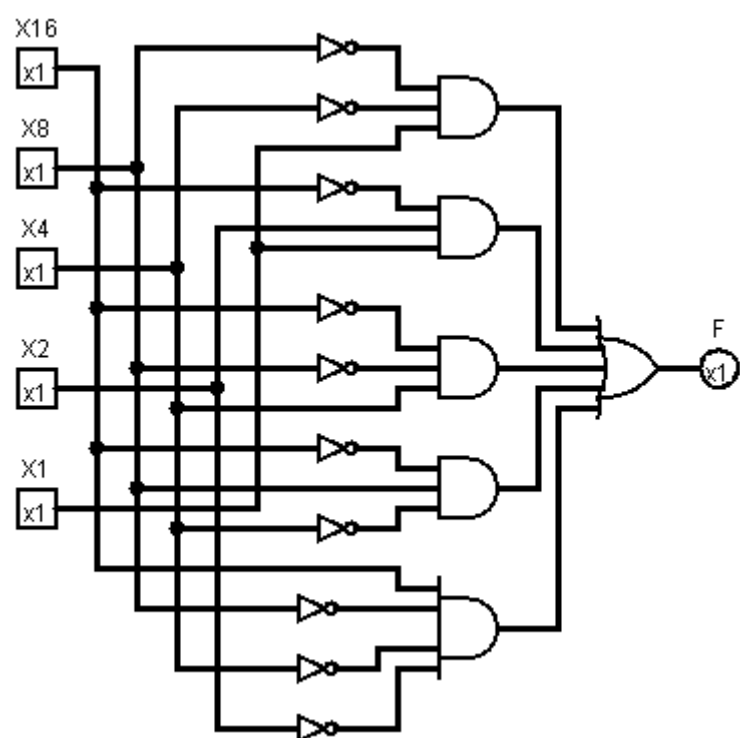
3.4 SAÍDA C



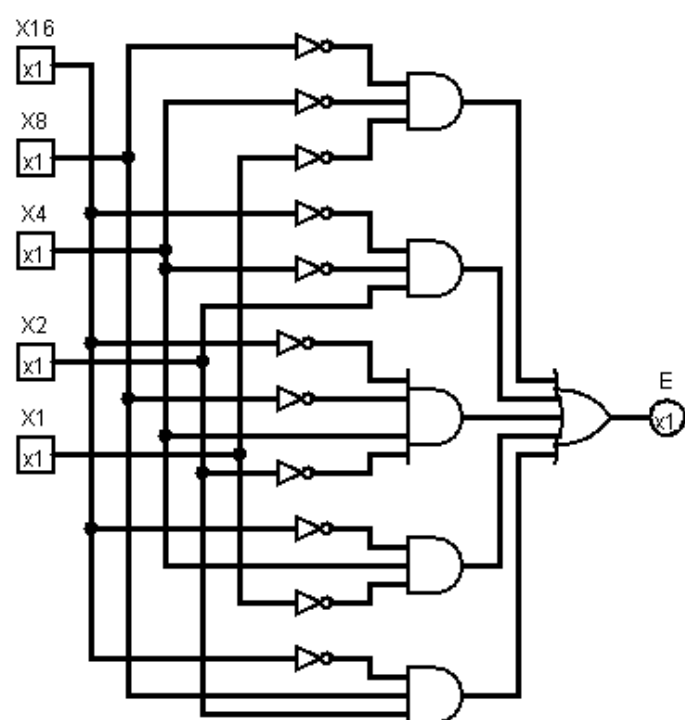
3.5 SAÍDA D



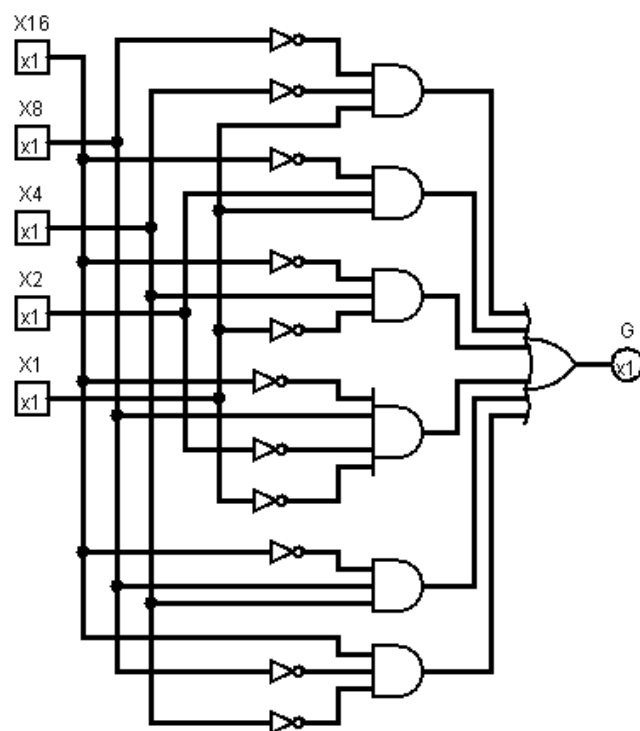
3.6 SAÍDA E



3.7 SAÍDA F



3.8 SAÍDA G



4. ERRO DE PARIDADE EXIBIDO NO DISPLAY

