

Kolloquium – Aufgabe 1

Hinweise zur Aufgabe

- Wenn ihr Modelsim startet ist emacs bereits der standardmäßige Editor.
- Erstellt Projekte immer (für alle Aufgaben) in dem Unterordner der jeweiligen (Teil-) Aufgabe!
- Ein Starten der Simulation ist auch durch Rechtsklick auf die Testbench-File und durch Auswahl von *Simulate without Optimization möglich*.

Allgemeines

Was ist ein Logisches Gatter?

Was ist ein FPGA?

Was unterscheidet einen FPGA von einem ASIC?

Was ist ein (D-)FlipFlop?

Was ist kombinatorische Logik in einem IC?

Was ist VHDL?

1a) Combinational Logic

Erläutert euren Code und zeigt das Ergebnis in der Waveform.

Was ist eine Entity?

Was ist eine Architektur?

Was macht der <= Operand in diesem Kontext?

Was ist ein Concurrent Statement?

Was ist eine Waveform?

1b) Developing and Testing a Simple Register

Erläutert euren Code und zeigt das Ergebnis in der Waveform.

Was ist ein Prozess (process)?

Was ist eine Sensitivitätsliste?

Wo findet ihr die Sensitivitätsliste in 1a wieder?

Was wird innerhalb eines Prozesses mit <= beschrieben?

Was unterscheidet die Nutzung des \leq Operators innerhalb eines Prozesses von seiner Nutzung außerhalb eines Prozesses und was für Hardware wird dadurch jeweils generiert?