

# Kolloquium – Aufgabe 2

## Hinweise zur Aufgabe

- Folgt für 2a genau den Namensvorschriften in der Aufgabe.
- Fügt sowohl *comb\_logic* als auch *reg* aus Aufgabe 1a und 1b zu eurer library hinzu und prüft ob sie auch in eurem workspace sind und kompiliert werden.

## 2a) Sequentielle Logik

Erläutert euren Code und zeigt das Ergebnis in der Waveform.

Was ist der Vorteil von Komponenten?

Was sind Signale?

Wie werden Komponenten miteinander verknüpft?

Welchen Wert übernimmt ein Signal wenn es in einem Prozess mehrfach geschrieben wird?

## 2b) Counter

Erläutert euren Code (.vhd and .do file) und zeigt das Ergebnis in der Waveform.

Was ist ein ncl?

Warum muss man ncl's mit Vorsicht verwenden?

Was ist ein delta-cycle?

Wie wird in VHDL-Parallelität dargestellt?

Wie wird VHDL-Code innerhalb und außerhalb eines Prozesses *abgearbeitet*?

## Allgemeines

Was ist eine Gatternetzliste?

Wie ist der Synthesefluss von VHDL hin zu einer funktionierenden HW?

Was ist eine Testbench?