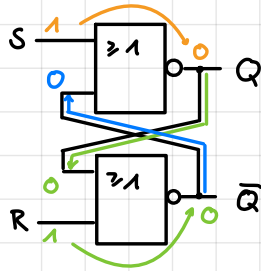


ERA-Übungsblatt 06

1. Lösungen zu den Wellenformen siehe ML

a) RS-Flipflop aus NOR-Gattern, d.h. der "verbotene Zustand" ($S=1$ und $R=1$) führt zu $Q=\bar{Q}=0$



$$\overline{(1+0)} = 0$$

$$\overline{(1+0)} = 0$$

⇒ der verbotene Zustand für ein NOR-Latch führt zu $Q=0$ und $\bar{Q}=0$

b) Das D-Latch übernimmt den Zustand von D, falls E auf '1' ist, andernfalls wird der Gtek Zustand gespeichert. Ein verbotener Zustand kann hier also gar nicht auftreten, weil D nicht gleichzeitig '1' und '0' sein kann.

c) Taktflankengesteuert: Daten werden genau zum Zeitpunkt der Flanke übernommen.

steigende Flanke / rising edge:

fallende Flanke / falling edge:

2. Schaltung siehe Webseite.

Das unterste Bit beim erstanden kann auf '0' gesetzt werden weil unser Befehlsregister 2-Byte-aligned ist (aufgrund von 16 bit compressed instructions)

3. CLK-Zyklus	$Q_3 Q_2 Q_1 Q_0$	$Q_0 \oplus Q_1$	Dezimalzahl
0	0 1 0 0	0	4
1	0 0 1 0	1	2
2	1 0 0 1	1	3
3	1 1 0 0	0	12
4	0 1 1 0	1	6
5	1 0 1 1	0	11
6	0 1 0 1	1	5
7	1 0 1 0	1	10
8	1 1 0 1	1	13
9	1 1 1 0	1	14
10	1 1 1 1	0	15
11	0 1 1 1	0	7
12	0 0 1 1	0	3
13	0 0 0 1	1	1
14	1 0 0 0	0	8
15	0 1 0 0	1	4