

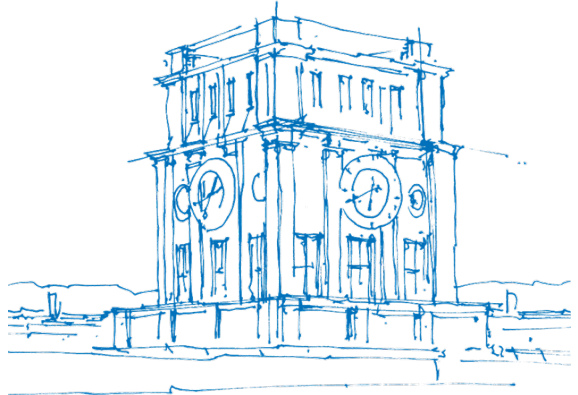
Übung 02: RISC-V Assembly

Einführung in die Rechnerarchitektur

Niklas Ladurner

School of Computation, Information and Technology
Technische Universität München

27. Oktober 2023



TUM Uhrenturm

Keine Garantie für die Richtigkeit der Tutorfolien: Bei Unklarheiten/Unstimmigkeiten haben VL/ZÜ-Folien Recht!

- Code in höheren Sprachen (C, Java, ...) ist lediglich eine Abstraktion
- Kompilierung in Assemblersprache, 1:1 Übersetzung in Binärcode
- ISA: „Bedienungsanleitung“ einer CPU
- RISC vs. CISC

Abstraktionsebenen

00002000	01 00 02 00 00 00 00 00	72 65 61 6c 20 70 72 6freal pro
00002010	67 72 61 6d 6d 65 72 73	20 77 72 69 74 65 20 74	grammers write t
00002020	68 65 69 72 20 63 6f 64	65 20 69 6e 20 62 69 6e	heir code in bin
00002030	61 72 79 00 01 1b 03 3b	40 00 00 00 07 00 00 00	ary....;@.....
00002040	ec ef ff ff 74 00 00 00	0c f0 ff ff 9c 00 00 00t.....
00002050	1c f0 ff ff b4 00 00 00	2c f0 ff ff 5c 00 00 00,\...
00002060	15 f1 ff ff cc 00 00 00	4c f1 ff ff ec 00 00 00L.....
00002070	bc f1 ff ff 34 01 00 00	14 00 00 00 00 00 00 004.....
00002080	01 7a 52 00 01 78 10 01	1b 0c 07 08 90 01 00 00	.zR..x.....
00002090	14 00 00 00 1c 00 00 00	c8 ef ff ff 2f 00 00 00/...
000020a0	00 44 07 10 00 00 00 00	24 00 00 00 34 00 00 00	.D.....\$...4...
000020b0	70 ef ff ff 20 00 00 00	00 0e 10 46 0e 18 4a 0f	p... ..F..J.
000020c0	0b 77 08 80 00 3f 1a 3a	2a 33 24 22 00 00 00 00	.w...?..:*3\$"....
000020d0	14 00 00 00 5c 00 00 00	68 ef ff ff 10 00 00 00\...h.....

Abbildung 1 Ausschnitt Hexdump eines C-Programms

- eine von vielen Assemblersprachen
- Offener Ansatz, für Lehre daher interessant
- 32 Register, einige davon mit spezieller Funktion
- meisten Grundbefehle auf 32 Bit begrenzt → Konstanten müssen zusammengebastelt werden

Fragen?

Quiz

- H02-Festkommarechnung bis 05.11.2023 23:59 Uhr
- Vorüberlegungen zu Festkommarechnung

- Zulip: „ERA Tutorium - Mi-1600-MI4“ bzw. „ERA Tutorium - Fr-1100-MW2“
- ERA-Moodle-Kurs
- ERA-Artemis-Kurs
- Einführung Fixpunktarithmetik, Alternative
- RISC-V-Spezifikation

Übung 02: RISC-V Assembly

Einführung in die Rechnerarchitektur

Niklas Ladurner

School of Computation, Information and Technology
Technische Universität München

27. Oktober 2023



TUM Uhrenturm