

Themenübersicht ERA

Disclaimer: Die folgende Auflistung ist nur dazu da, einen groben Überblick über die behandelten Themenbereiche zu geben. Die explizit genannten Aufgaben sind Aufgaben, die ich (in eventuell leicht abgeänderter Form) auch gut in einer Klausur sehen würde.

Insbesondere ist diese Auflistung weder vollständig, noch besteht die Klausur nur aus den hier empfohlenen Aufgabentypen.

Es ist wie immer alles klausurrelevant, was nicht ausgeschlossen wurde und in der Vorlesung bzw. den Übungen behandelt wurde. D.h. also auch, dass einige Theorieinhalte und Aufgaben, die nicht in den Übungen drankamen, durchaus in der Klausur abgefragt werden können.

Die mit * gekennzeichneten Aufgaben sind in ähnlicher Art schon mal in einer Klausur drangekommen.

1. Zahlensysteme

- i. Binärsystem und Hexadezimalsystem¹
- ii. Binärarithmetik, insbesondere Zweierkomplement
- iii. Gleit- und Festkommazahlen
- iv. Verständnis Overflow/Underflow

Aufgaben: 1.1, 1.2

2. RISC-V Assembly I

- i. ISA
- ii. RISC vs. CISC
- iii. Assemblierungsprozess
- iv. Befehlstypen, Register
- v. Erzeugung von Konstanten
- vi. Little Endian vs. Big Endian, Speicherausrichtung
- vii. grundlegende RISC-V-Befehle (RV32IM)
- viii. Adressierungsarten

Aufgaben: 2.2, 2.3*, 2.4, 2.5

3. RISC-V Assembly II

- i. bedingte und unbedingte Sprünge
- ii. Unterprogramme
- iii. Calling Convention²
- iv. Stack
- v. Von-Neumann-Architektur

Aufgaben: 3.1*, 3.2*, 3.3

4. RISC-V Assembly III

- i. (End-)Rekursion

¹Es kommt wahrscheinlich keine dedizierte Aufgabe dazu (außer vllt. Multiple Choice), aber der Umgang mit verschiedenen Zahlensystemen wird vorausgesetzt, besonders bspw. bei Caches

²Ich empfehle, die RISC-V-CC gut zu kennen, zumal sie nicht allzu komplex ist und leider bei den Artemis-Aufgaben immer wieder verletzt wurde

- ii. Stackframes
- iii. Mehrbenutzersysteme
- iv. Benutzermodus und Systemmodus³
- v. Interrupts, Traps, Exceptions
- vi. virtuelle Speicherverwaltung

Aufgaben: 4.1, 4.3, 4.4, eigene Problemstellungen ausdenken und in Assembly implementieren!

5. Boolesche Algebra und kombinatorische Schaltungen

- i. Gesetze der booleschen Algebra
- ii. Gattersymbole
- iii. Addiererschaltungen

Aufgaben: 5.1*, 5.2*

6. Arithmetische und sequentielle Schaltungen

- i. Multiplizierer
- ii. Multiplexer
- iii. ALU
- iv. Flipflops und Latches
- v. Rückkopplungen

Aufgaben: 6.1*, 6.3

7. Maschinensprache und Prozessorschaltbild

- i. Instruktionskodierung
- ii. RISC-V-Befehlstypen
- iii. Single-Cycle-Prozessor, insbesondere Signalbelegungen

Aufgaben: 7.2*, 7.3*, 7.4*

8. Automaten und Multi-Cycle-Prozessor

- i. Automaten, Statuskodierungen (One-Hot, Binär)
- ii. Multi-Cycle-Prozessor, insbesondere Signalbelegungen

Aufgaben: 8.1, 8.2, 8.3

9. Pipelining

- i. Pipelined Prozessor
- ii. Datenabhängigkeiten, Steuerungs- und Datenkonflikte

³Mehr dazu kommt später in Grundlagen Betriebssysteme und Systemsoftware (GBS), allerdings könnten vereinzelt Theoriefragen zu grundlegenden Inhalten gestellt werden

- iii. Hazard Unit: Forwarding, Stalling
 - iv. Branch prediction, Superskalarität, Out-of-Order-Execution, Register Renaming
- Aufgaben: 9.2, 9.3*

10. Caches

- i. Speicherhierarchie
- ii. DRAM/SRAM
- iii. zeitliche und räumliche Lokalität
- iv. Ersetzungsstrategien
- v. Terminologie: Hit/Miss/Hit Latency/...
- vi. Voll-assoziative, Direct-mapped und Mengenassoziative Caches

Aufgaben: 10.1*, 10.2*

11. Logiksynthese und Optimierung

- i. K-Maps
- ii. Binary Decision Diagrams (BDDs)
- iii. ITE
- iv. Konjunktive und Disjunktive Normalform

Aufgaben: 11.1*, 11.2, 11.3*

12. AIGs und SAT-Solving

- i. And-Inverter-Graphen (Konstruktion und Optimierung)
- ii. DPLL-Algorithmus
- iii. Konfliktgraphen und gelernte Klauseln
- iv. Tseitin-Transformation

Aufgaben: 12.1, 12.2

13. Parallelisierung

- i. Flynn's Classification
- ii. SIMD
- iii. Multithreading
- iv. Mehrkernsysteme
- v. MSI/MESI
- vi. Synchronisierung
- vii. Kategorisierung von Parallelismen
- viii. Speedup nach Amdahl und Gustafson

ix. Roofline-Modell

Aufgaben: 13.1*, 13.2*, 13.3

14. Ein- und Ausgabe

i. Netzwerktopologien

ii. DMA

Viel Erfolg bei der Klausur!