

Übung 09: Automaten und Multi-Cycle-Prozessor

Einführung in die Rechnerarchitektur

Niklas Ladurner

School of Computation, Information and Technology
Technische Universität München

12. Dezember 2025



TUM Uhrenturm

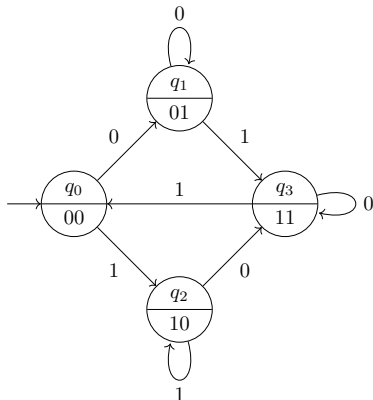
Keine Garantie für die Richtigkeit der Tutorfolien.
Bei Unklarheiten/Unstimmigkeiten haben VL/ZÜ-Folien recht!

Endliche Automaten (1)

- Repräsentiert Funktion einer sequentiellen (d.h. zustandsabhängigen) Schaltung
- Wechsel zwischen Zuständen; Folgezustand abhängig von aktuellem Zustand und Eingabe
- als Diagramm: Zustände \rightarrow Kreise, Übergänge \rightarrow Kanten, Bedingungen \rightarrow Kantenbeschriftungen
- als 6-Tupel $(I, O, S, s_0, \delta, \lambda)$:
 - I : Menge möglicher Eingaben, O : Menge möglicher Ausgaben
 - S : Zustandsmenge, $s_0 \in S$: Startzustand
 - $\delta : S \times I \rightarrow S$: Zustandsübergangsfunktion
 - $\lambda : S \rightarrow O$ (Moore), $\lambda : S \times I \rightarrow O$ (Mealy): Ausgabefunktion

Moore-Automat

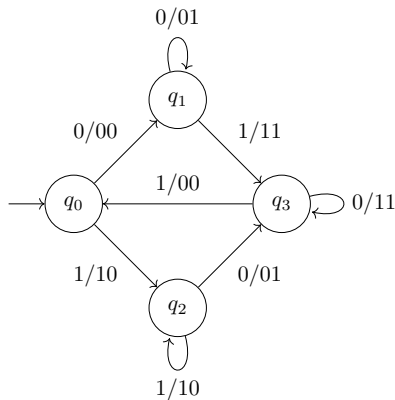
Ausgabe abhängig von aktuellem Zustand



$I = \{0, 1\}$, $O = \{00, 01, 10, 11\}$, $S = \{q_0, q_1, q_2, q_3\}$, δ, λ (abh. vom Typen)

Mealy-Automat

Ausgabe abhängig von aktuellem Zustand + Eingabe



Endliche Automaten: Realisierung

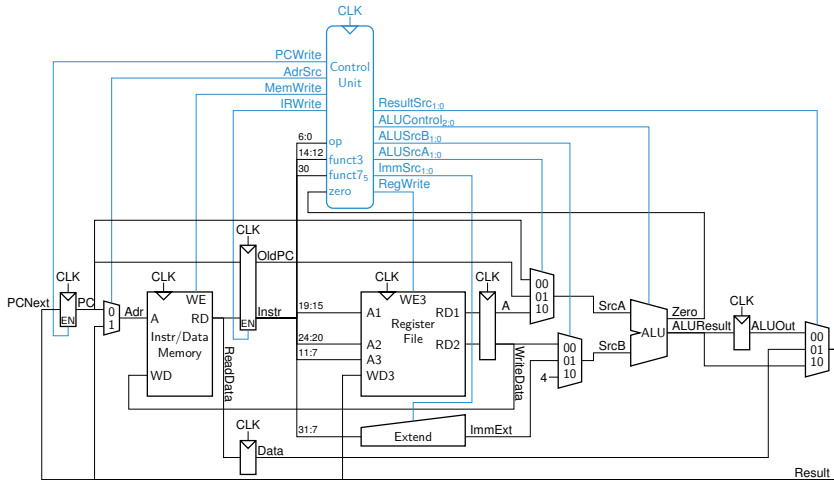
- One-Hot-Kodierung: Genau 1 FF ist auf 1 (aktueller Zustand), einfach aber verschwenderisch
- Binärkodierung: FFs zusammen bilden Binärzahl des aktuellen Zustands, spart FFs aber komplexer
- Mikroprogrammiertes Steuerwerk: Nur ein Speicherbaustein, enthält vollständigen Automaten. Eingaben werden als Adressen interpretiert, sehr flexibel.

| Zustand | One-Hot | Binär |
|---------|---------|-------|
| S_0 | 0001 | 00 |
| S_1 | 0010 | 01 |
| S_2 | 0100 | 10 |
| S_3 | 1000 | 11 |

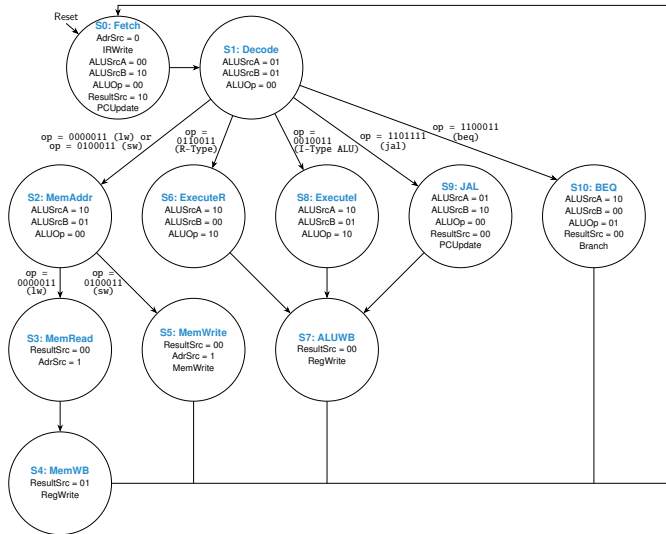
- Grundidee: Aufteilung einer Instruktion in mehrere Schritte (d.h. mehrere Taktzyklen)
 - ☐ Wiederverwendung von Hardware (bspw. ALU)
 - ☐ kürzere kritische Pfade → höhere Taktfrequenz möglich¹
 - ☐ komplexeres Steuerwerk (Zustandsautomat)
- MC-Prozessoren heute nicht mehr relevant, aber Grundidee wird im pipelined Prozessor angewandt

¹ allerdings benötigt eine Instruktion auch mehrere Taktzyklen

Multi-Cycle-Prozessor: Schaltbild



Multi-Cycle-Prozessor: Automat



- Zulip: „ERA Tutorium – Mi-1600-3“ bzw. „ERA Tutorium – Fr-1500-1“
- ERA-Moodle-Kurs
- ERA-Artemis-Kurs
- Prozessor-Assets (kein offizielles Material!)
- Meine CircuiTikZ-library für schöne Prozessoren :)

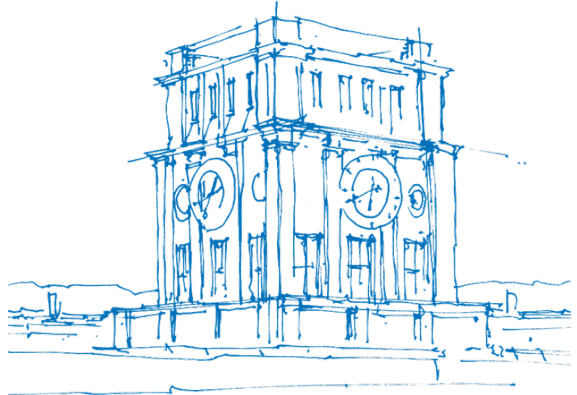
Übung 09: Automaten und Multi-Cycle-Prozessor

Einführung in die Rechnerarchitektur

Niklas Ladurner

School of Computation, Information and Technology
Technische Universität München

12. Dezember 2025



TUM Uhrenturm