

## Universidade Federal do Rio Grande do Sul Instituto de Informática Departamento de Informática Aplicada

Disciplina: INF01058 - Circuitos Digitais

**Professor:** Mateus Grellert

### Laboratório 2: Multiplexador e Decodificador

#### **Objetivo:**

Projetar e simular dois circuitos combinacionais: um multiplexador 2:1 de 8 bits de entrada e saída, e um decodificador 4:16.

# Instruções (multiplexador):

O primeiro circuito desta atividade é um multiplexador 2:1 com 8 bits de entrada (excetuando-se a entrada de seleção) e de saída. Circuitos multiplexadores (MUX) representam um dos principais blocos combinacionais, pois eles implementam uma passagem seletiva dos dados de entrada com base em um sinal seletor. Estruturas condicionais, por exemplo, podem ser facilmente implementadas com multiplexadores.

Multiplexadores possuem a notação N:M, onde N representa o número de entradas, e M, o número de saídas. O sinal de seleção possui  $\log_2(N)$  bits. A Fig. 1 apresenta o esquemático deste circuito, considerando um MUX 2:1 com entradas A, B e S0 de 1 bit:

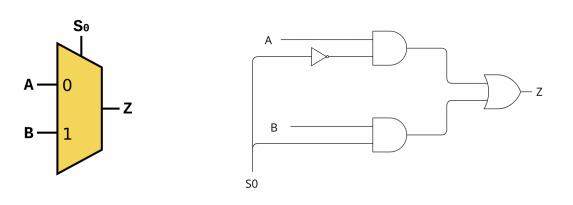


Fig. 1 - MUX 2:1 com entradas de 1 bita (Fonte: Wikipedia - adaptado).

Como pode ser observado no material da disciplina, estes circuitos possuem uma estrutura similar aos decodificadores, com a diferença de que as entradas também são utilizadas nas portas AND e de que as saídas são agregadas com uma porta OR.

Multiplexadores de *B* bits são implementados com *B* multiplexadores de 1 bit em paralelo, cada um conectado a um dos bits das entradas e saídas.

#### Instruções (decodificador):

O segundo circuito deve implementar um decodificador 4:16 seguindo a estrutura disponível no material da disciplina. A Tabela Verdade abaixo representa o circuito solicitado:

$\mathbf{E}_3$	$\mathbf{E}_2$	E <sub>1</sub>	E <sub>0</sub>	S <sub>15</sub>	S <sub>14</sub>	<b>S</b> <sub>13</sub>	S <sub>12</sub>	S <sub>11</sub>	S <sub>10</sub>	<b>S</b> <sub>9</sub>	S <sub>8</sub>	<b>S</b> <sub>7</sub>	S <sub>6</sub>	<b>S</b> <sub>5</sub>	S <sub>4</sub>	$S_3$	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
0	1	1	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
1	0	1	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
_1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

### Avaliação:

Cada dupla deverá apresentar os dois circuitos solicitados, funcionando corretamente, com simulações em forma de onda. O prazo para a apresentação desta atividade é a aula de laboratório seguinte.

## **Entrega no Moodle:**

Arquivo ZIP com padrão de nome **cartao1\_cartao2.zip** contendo SOMENTE:

- Pasta com projeto do Quartus (incluindo arquivos e diretórios criados pela ferramenta).
- Captura de tela da simulação em forma de onda (pode ficar dentro da pasta do projeto Quartus).