习 题

12.1 用状态机设计序列检测器，能够从输入的二进制序列中检测出“1111”序列信号，输出检测结果。

参考解答：

module serial\_detor( clk, // 检测器时钟

X, // 串行数据输入

Y // 检测结果输出

);

input clk,X;

output Y;

// 状态定义及编码

parameter S0=5’b00001,S1=5’b00010,

S2=5’b00100,S3=5’b01000,S5=5’b10000;

reg [4:0] cs,ns; // 内部状态变量定义:现态和次态

reg Y;

assign Y=( cs==S4 ); // 组合逻辑过程：确定输出

always @(posedge clk) // 时序逻辑过程：状态转换

cs <= ns;

always @(cs,x) // 组合逻辑过程：确定次态

case (cs)

S0: if (x) ns <= S1;

S1: if (x) ns <= S2; else ns <= S0;

S2: if (x) ns <= S3; else ns <= S0;

S3: if (x) ns <= S4; else ns <= S0;

S4: if (x) ns <= S4; else ns <= S0;

default: ns <= S0;

endcase

endmodule

12.2 设计序列检测器，能够从输入的二进制序列中检测出“110110”序列信号，输出检测结果。

参考解答：序列检测器的另一种实现方案，是应用移位寄存器，在时钟脉冲的作用下进行数据移位，当移位器存储的数据恰好为需要检测的序列信号时，输出检测结果为真，否则。

检测6位序列信号“110110”检测器的Verilog参考代码设计如下：

module serial\_detor( clk, // 检测器时钟

X, // 串行数据输入

Y // 检测结果输出

);

input clk,X;

output Y;

reg [0:5] Qtmp;

always @(posedge clk)

Qtmp[0:5] <= {x,Qtmp[0:4]}

always @ (Qtmp)

If (Qtmp==6’b110110)

Y = 1’b1

else

Y = 1’b0;

endmodule

12.3\* 设计周期性矩形脉冲占空比测量仪。设测量脉冲信号幅度为3.3V~5V，频率范围为10Hz～2MHz，占空比范围为10%~90%。要求占空比测量频率误差不大于0.1%。

解答提示：先设计能够测量10Hz～2MHz频率信号的等精度频率计，再改进能够测量占空比。具法方法略。

12.4\* 设计周期性矩形脉冲频率测量仪。设测量脉冲信号幅度为0.1V~5V，频率范围为10Hz～2MHz。要求频率测量频率误差不大于0.1%。

解答提示：需要使用比较器，将0.1V~5V的脉冲整形为脉冲序列，再设计能够测量10Hz～2MHz频率信号的等精度频率计。具法方法略。