

In Laboratory Now

研究室訪問3

詰め込むことは良いことだ

梶谷研究室~電気・電子工学科



梶谷 洋司 教授

現在の集積回路技術は、日進月歩、いや秒進分 歩の勢いで進化を続けている。今や1cm四方当 たり三千万個ものトランジスタが詰め込まれるよ うにまでなっており、いずれは一億個に達するで あろうと考えられている。

この気の遠くなるほど複雑な回路をどうやって 設計するのだろうか。従来は熟練した技術者の経 験と直観に頼っていたのだが、その設計を自動化 しようという試みがこの数年になってなされてい る。ここ梶谷研究室は、そのための画期的方法を 世に送り出したのだ。



人の手を借りずに済ます

今や、我々の生活を集積回路無しで考えるこ とはできない。パソコンをはじめとするコンピ ュータは言うに及ばず、全自動洗濯機や炊飯器、 テレビからちっぽけな時計にいたるまでほとん どの電化製品には集積回路が用いられている。 「産業の米」とまで呼ばれるのも納得できる話で ある。

現在の集積回路は、1cm四方で三千万個もの トランジスタと同じ働きができる。もちろん回 路はさまざまな素子の組み合わせでできている ためこの比較は単純な換算によるものだが、そ れでも内部の構造が複雑を極めることはご理解 いただけるだろう。しかも回路設計の技術は現 在も進歩をし続けており、そのスピードは二年 で三倍、と言われている。つまり、二年後には 現在と比較して三倍のトランジスタが同じ面積 に収まっている、と言うのだ。1cm四方あたり 一億個という時代も、もう間近である。では、 どのようにしてこれほど複雑な回路を設計する のだろうか。

集積回路の性能はその処理速度で測られる。 したがって、回路設計の最終的な目標は処理の

高速化ということになる。処理速度を決める要 因はいくつかあるが、重要なものとして配線に よる遅延がある。それぞれの素子が動作する速 度は極限的に速いため、ほとんど考慮する必要 がないのだが、その一方で電気信号が配線を伝 わる時間、一区間あたりピコ秒単位の遅延は無 視することができない。この時間を小さくする ためには、それぞれの素子と素子の間を縮めれ ばいい。それは、回路をできる限り小さな面積 に収めるということと密接に関係がある。

つい最近まで、回路の配置・配線のほとんど は熟練の技術者の手によって行われていた。現 在でも仕上げとなるいくつかの工程は人間に任 されている。いまだに人間の経験と直観に勝る 方法は考案されていないのだ。しかし配置の問 題で人間が一度に扱える図形の数は十個程度で ある。これでは数千万におよぶ素子をそのまま 配置して回路を作ることは不可能である。そこ でまずいくつかの素子を使って何らかの働きを する回路を作り、それらをさらに組み合わせる。 この繰り返しによって回路を設計していくこと になる。

12 LANDFALL Vol.37 しかし、このような手法にはいくつか欠点がある。 段階的に設計することによって問題は単純化されるのだが、その代償として最も小さな面積に回路を収めることができなくなる。また、これほど多くの工程を人間に任せると、どこかで間違え

る恐れがある。このような複雑な回路においては 一つの間違いが致命的なエラーとなりかねない。 そこで、できるだけ人間の手を使わず、しかも人 間と同等以上の方法を考え出したい。ここ梶谷研 究室ではこのための画期的な方法を考案し、現在

四 何事も一直線、では限界がある

集積回路設計をコンピュータに任せる際は素子を最小面積に詰め込むことだけを問題にし、配線については考慮に入れない。配線まで考えると状況が複雑になりすぎるためである。

コンピュータを用いて図形を最小面積に配置するために、以前からスライスライン方式という方法が考えられていた。この名前は、直線を用いて平面を区切り、それを手がかりにして設計を進めていくことに由来している。それでは、具体的に見てみよう。

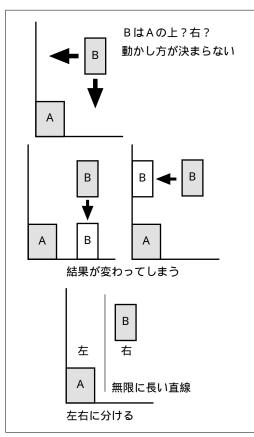


図1 BとAの位置関係

配置の問題を考える場合には、二つの素子が重なってはならない、ということが前提となる。逆に言えば、全ての素子を重ならないように配置すればいいわけだ。

図1のような場合、AとBは重なっていないが、このままでは必要な面積が大きすぎる。そこでBを動かすことを考えてみよう。この状況は「BはAの上にある」とも「BはAの右にある」とも取れる。これが問題となる。

この状況を扱うのはコンピュータであることに注意しよう。Bを動かす場合、まず下に動かすのか左に動かすのかで結果が変わってしまう。選択肢が生じてしまうのだが、このような選択にコンピュータは応じることができない。あらかじめ判断の基準を与えておかなくてはいけないのだ。

そこで、全ての位置関係を左右だけで見ることにする。平面を無限に長い直線で分け、その右にある物は左へ、左にある物は右へ動かすようにするのだ。配置するべき図形が多い場合は、分けられた領域にさらに直線を引き、図2のように分割する。こうして、最初に適当な配置を与えればそ

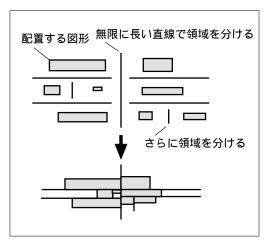


図2 スライスラインによる配置

Sep.1999

れに対する答が得られることになる。あとは最初に与える配置を様々に変えていけば様々な結果を得ることができるので、その中から最適な物を選べばよい。これがスライスライン方式である。

しかし、この方法には大きな欠点がある。領域を分けるために無限に長い直線が必要なため、初期配置の時点で直線を引くためのスペースがなくてはならない。そのため図3のような初期配置は設定することができない。どこにも直線が引けないため、領域を分割することができないのである。設定できない初期配置があるということは、利用できる状況が限られるというこ

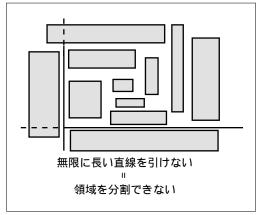


図3 スライスライン方式の限界

さらば、ガウス平面

スライスライン方式では、何がいけないのだろうか。もう一度最初から考えてみよう。AとB、二つの図形の間には上下と左右という二通りの関係があった。すなわち、「BはAの上にある」「BはAの右にある」の二つの関係である。そのために、下へ動かすのか、左へ動かすのかを選択する必要ができてしまったのだ。

これは、上下左右によって平面をあらわすことの宿命である。×軸とy軸による表記の弊害とも言っていいだろう。二つの方向、たとえば上下と左右を決めたことにより、右上や左下、といった組み合わせが生じてしまうのだ。この組み合わせは無限に発生し、位置関係を曖昧にしてしまう。たとえば同じ右上でも、どちらかといえば上に近かったり、あるいは逆に右に近かったり、といった具合である。

新しい方法における最大の飛躍は、ガウス平面すなわちxy軸を捨てたことにある。平面の分割を二本の軸を用いてではなく、図4のように行うことにするのだ。こうすることによって、平面上の全ての点が上下左右のいずれかにきちんと決められることになり、もはや左上や右下などといった組み合わせは発生しない。したがって、この平面上にある物の間には、上下左右いずれかの関係しかない。つまり、下へ動かすのか左へ動かすのか、などといった選択はいらなくなる。上にある物は下へ、右にある物は左に動かすだけで素子と素子の間を詰めることが

できるのだ。

この様にコンピュータを用いることにより、 数万に及ぶ素子を一度に間違いなく配置することができる。しかも時間さえかければ最適な解 を求めることもできるのだ。このことが厳密に

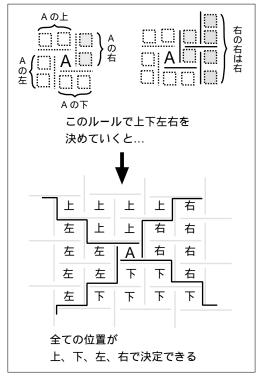


図4 新方式の平面分割

証明されているのがこの方式の大きな特長である。実際には組み合わせの数があまりに膨大なので、全ての場合を考えることは不可能なのだが、時間をかけるほどより良い結果が出ると考えて間違いない。

もちろん、実際の回路の設計においては、配置するべき物が全て図4のような分割に収まるとは限らない。それぞれの回路は形も大きさもバラバ





高すぎる性能も考えもの

梶谷研で考案された方法は、素子を最小面積に配置する、という問題に対しては人間の能力をしのぐほどの非常に高い性能を発揮する。しかし、集積回路の設計において問題とされるのは面積だけではない。集積回路の速さはむしろ配線の長さで決まるため、面積が最小となる配置が必ずしも最適とはならないのだ。

今のところ、コンピュータにできるのは素子を最小面積に配置することだけである。その配置を利用して人間の手で配線していくことになるのだが、ここで問題が生じる。配置の性能が良すぎるのである。あまりに小さい面積に詰め込んでしまうため、全く融通が利かなくなってしまうのだ。後から配線に都合が良いように配置し直そうとしても、そのために使えるスペースがなくなっているのである。

それではどうするか。結局、性能を下げるしかない。性能を下げ、適当な隙間を作ることによって人間が扱えるようにする。そして、最後の配線を手作業で行えば良い。

性能を下げても人間に比べて作業は10倍程度速く進むのだが、製品の性能は10%程劣ってしまう。その分は熟練の技術者によって補う必要があるので、全ての工程から人間の手を外してしまうことはできない。

それでも集積回路設計の半自動化は実現できる ことになる。そして現在のところ、この半自動化 が集積回路設計の限界ではないかと考えられている。完全自動化までは不可能なものの、以前は全ての作業を人間が行っていたと思えば大きな進歩と言える。

それでは、この新しい配置方法はこれ以上活かされることはないかというと、そうではない。集積回路の一つのチップの上にまとめられる素子の数は今後も増え続けていくだろう。いずれは一つのチップの上に一つのシステムを丸ごと収めることができるようになる。その際には、チップそのものの配置はほぼ純粋に面積だけの問題となる。その時こそこの方法が活用されるだろう。

また、思わぬ利用法もある。図形を最小面積に 詰め込むアイデアは、たとえば洋服生地の裁断な どにも応用が考えられている。型紙を布の上に隙 間なく配置すれば、無駄が少なくて済む。他の分 野では二次元図形のアイデアが三次元に拡張され、コンテナの荷積みや家具レイアウト、あるい はショールームの部屋割り等に利用することも考 えられている。ある分野で発展した技術が、見方 を変えることによって他分野で応用される場合の 好例と言えよう。

日毎に進歩を続ける集積回路。その進歩の影に は様々なひらめきと努力が積み重ねられている。 ここ梶谷研究室も例外ではなく、新しいアイデア とそれを実現する意欲に満ちている。

梶谷研で考案された方法は、それまでの常識 を覆すものであった。以前は手作業に頼ってい た半導体設計を半分とはいえ自動化に成功した ことは、画期的な進歩である。今後も先生の研 究が発展することを願って止まない。

最後になりましたが、お忙しい中快く取材を 受けて下さった梶谷先生に心からお礼申し上げ たいと思います。 (白根

Sep.1999