



集積回路を高速化させるために ——古川研究室～電子システム専攻——



古川 静二郎教授

高度情報化社会と呼ばれる現在、システムをより大規模化し、かつ高い信頼性を保つために、集積回路は不可欠の要素となっている。そして現在指数関数的に情報量が増える中で、集積回路もそれに合わせて一層

集積度を高め、また高速化させなければならない。

今回取材した古川研究室では、集積回路を高速化するために何が必要かを考え、それを実現するための基礎研究を行っている。



回路の静電容量を小さくする

トランジスタやダイオードを一般にデバイスというが、デバイスの発達は3つの要素

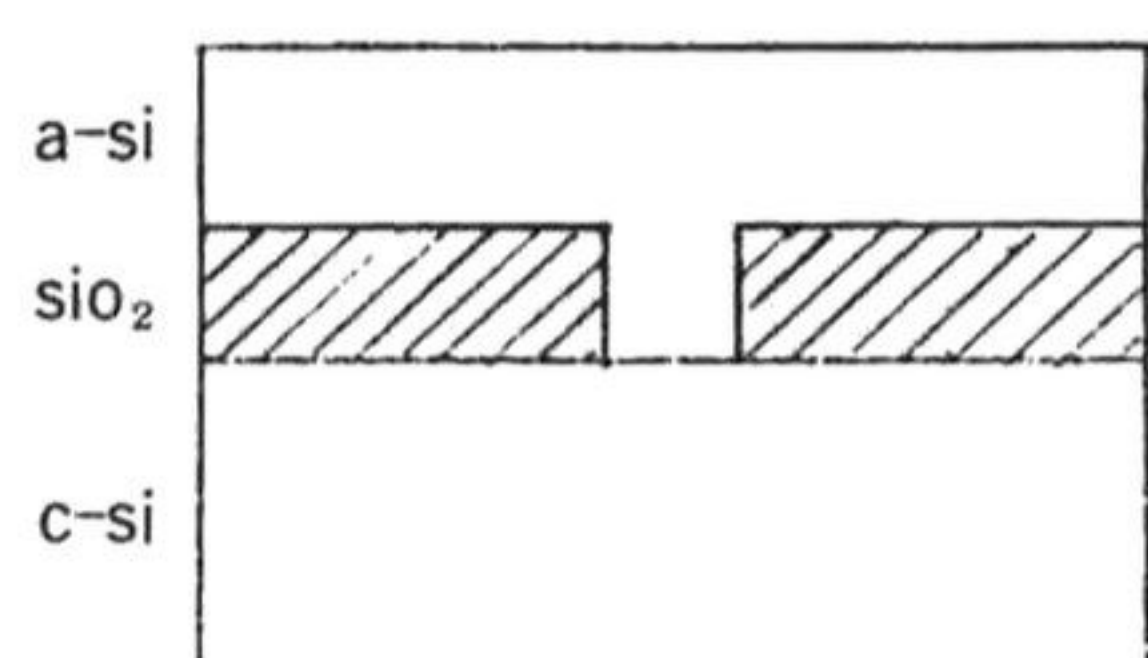
- ・材料の発達
- ・加工法の発達

・デバイス・集積回路設計の発達によって支えられる。実際のデバイスの性能は、これらを直交座標軸にとったベクトル和と考えると分かり易い。それぞれ独立に、また並列に発達してもベクトルの絶対値は大きくなる。すなわち性能は高まることになる。古川先生が主に研究の対象としているのは、このデバイスの性能を飛躍的に高める材料・加工法からのアプローチである。

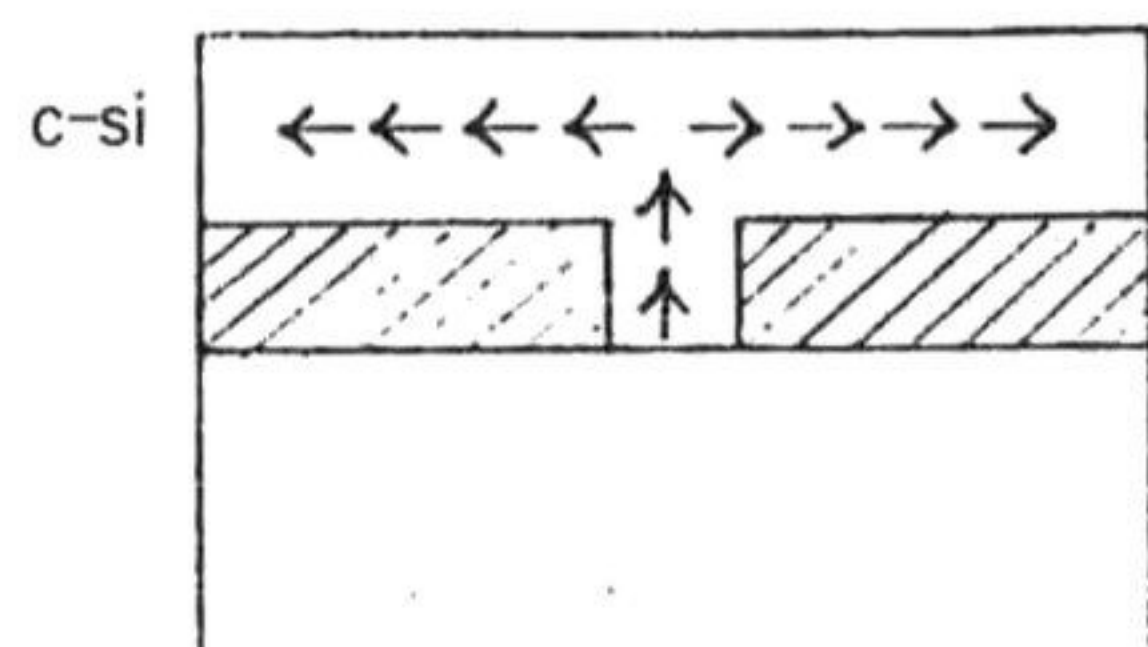
集積回路を高速化させるための手段としては、まず第一に回路を構成する素子の遅延時間の短縮化が挙げられる。これを解決する方法には、

- ・集積回路の微細化
- ・高い電子移動度を持つ半導体を用いた集積回路の開発

の二通りがあるが、高集積化による高信頼性・低価格性などの面から、従来は主としてSiデバイスの微細化という方法がとられて来た。しかし単純に微細化を進め素子数を増やして、集積回路を大規模化し、また高速化すると、消費電力を増加させてしまう。これを抑えるには、回路の静電容量を小さくすることが絶対に必要となる。すなわち、エネルギーの大きさは急激に変化できないので高速にするには静電エネルギーの絶対値、つまり静電容量を小さくする必要がある。回路の容量を大きくする一番の要因は、素子と基板間寄生容量と配線の静電容量である。これらの容量が回路全体の容量に占める割合は、微細化と共に大きくなっていく。ここで、素子と基板間の寄生容量を小さくするのに有効なのが、先生の研究されているSOI構造である。



加燃



→→ 結晶情報の伝播

図1 SiのSOI基板成長モデル



穴から結晶情報を伝える

SOI構造とは、絶縁物の上に半導体薄膜を形成させた構造のことである。集積回路は、半導体の上に回路のパターンを写真技術によって描

き、その上に配線を引いているが、実際に回路を形成しているのは、配線部と半導体の表面のみであり、残りの半導体の大部分は、ただいたず

らに回路の容量を大きくしているだけなのである。これをSOI構造にして、半導体を絶縁物に置き換え、その上に半導体薄膜を形成させることにより、微細化による高速化と、消費電力の減少を同時に達成することが可能となる。

しかし、SOI構造にも問題があ

る。半導体は良質な結晶体でなくてはならない。しかし、そのためにはそれをのせる絶縁体が、結晶情報を持つ結晶体であることが必要とされる。普通、半導体にはSiを使用することが多い。そのため、絶縁体にはSiO₂を使用するのが都合良い。しかし、SiO₂は非晶質であり結晶情報を

持たない。そこで、まず結晶体のSi（以後c-Siとする）の上にSiO₂を堆積させ、その一部に穴を開ける。次に、SiO₂の上に非晶質のSi（以後a-Si）を堆積させ加熱すると、穴から結晶情報が伝わり、a-Siがc-Siに変化する。これによりSi基板をSOI構造にすることが可能となる。

GaAsを生かす唯一の道—ヘテロ・エピタキシャル成長

集積回路にSiが広く使用されるのは、その高い信頼性による。というのは、一般に半導体は湿気に弱いのだが、Siの酸化物はSiO₂、つまりガラスであるため、表面を酸化してしまえば湿気を防ぐことが出来、ある程度雑に扱うことが出来るからである。しかし、集積回路の一層の高速化という点で見ると、Siよりも、化合物半導体といわれるGaAsの方が6倍の電子移動度を持ち、はるかに利用価値が高い。古川先生は、

「GaAsのSOIが、GaAsを生かす唯一の道と思い、今までがんばっているのですよ。」

と言われるように、GaAsデバイスに対し相当な熱意を持っておられる。

確かに、GaAsでSOI構造を用いた基板を作ることが出来れば、集積回路を飛躍的に高速化させることが可能だ。単純に考えると、パソコンの待ち時間が $\frac{1}{10}$ に短縮されるわけである。ただ、SOI構造のGaAsを作

るのには、Siで使った方法をとることが出来ない。それは、化合物半導体では、SiO₂上に結晶性の薄膜を作るのが困難なためである。そこで、まずc-Siの上に絶縁体であるCaF₂を結晶性を保ちながら堆積させる。これは、CaF₂がc-Siと同じ立方晶形であり、しかもほぼ同じ格子定数をとるために可能である。そして、その上にGaAsを結晶性を保ちながらさらに堆積させて、結晶化させるのである。

この手法は、古川先生の研究グループが世界に先がけて行われたもので、異なる物質を結晶軸に沿って成長させるという意味で、ヘテロ・エピタキシャル成長と呼ばれている。これによって、SOI構造をSiだけに限らず、あらゆる半導体に適用出来る可能性が生まれたのである。そこで、従来Silicon on Insulatorとして使われて来たSOIという単語の意味を、Semiconductor on

Insulatorに変えましょうと、古川先生は主張しているそうで、先生の研究成果が上がると共に、その主張が徐々に受け入れられて来ているという話である。

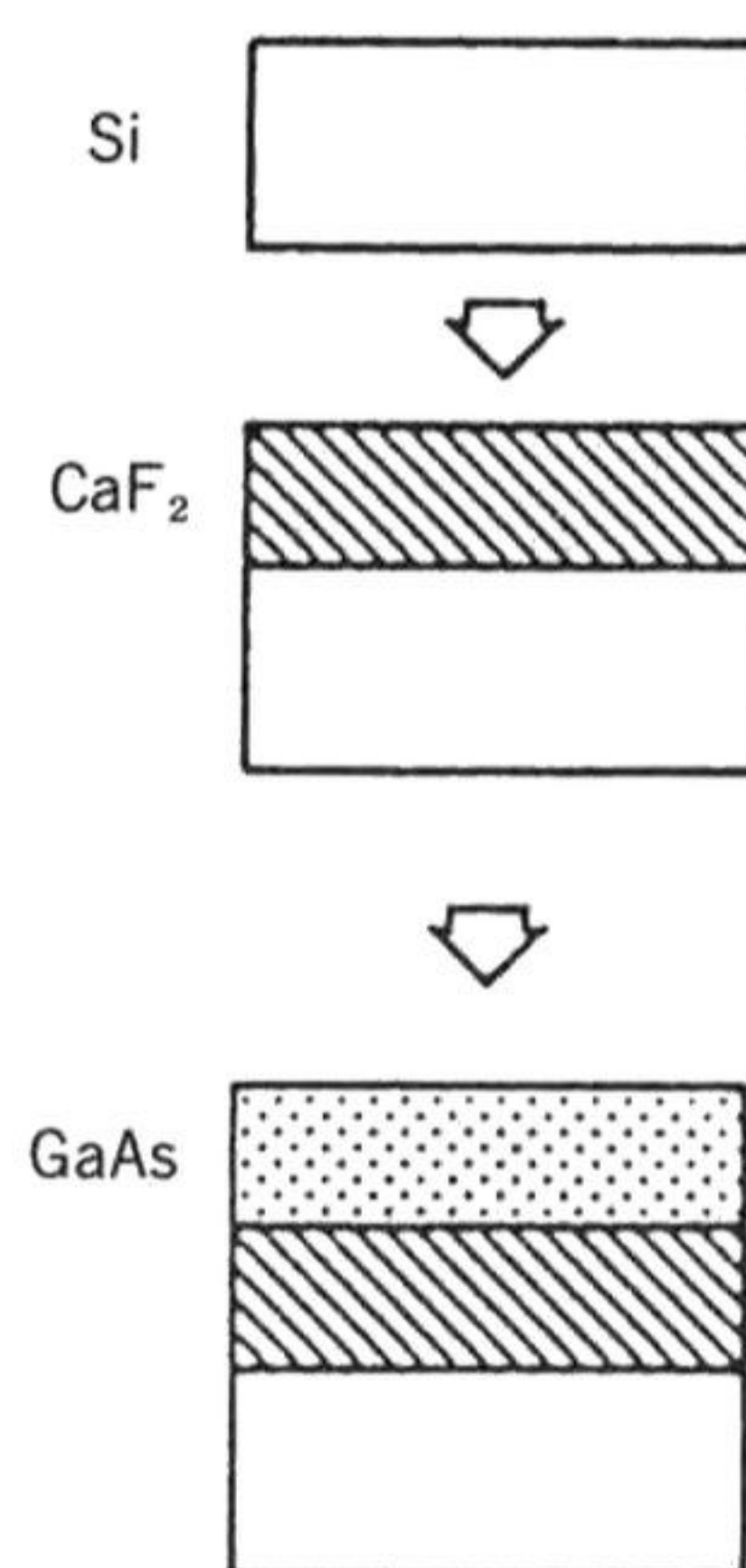
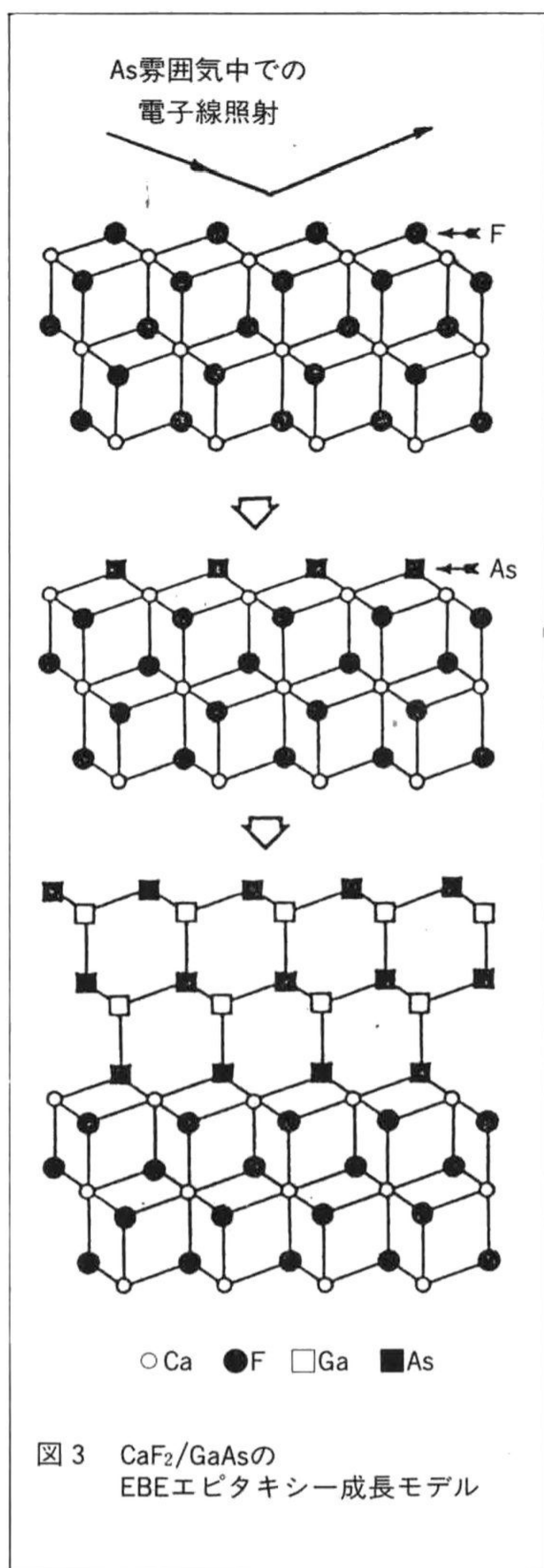


図2 ヘテロ・エピタキシー

ある学生の発見～EBE Epitaxy

古川先生は、前述の研究を始めた当初は、GaAsがCaF₂の上にうまくつかなかったと言われる。その状態を越えられたのは、ある学生が面白い事を発見したのがきっかけだった。それは、反射電子線回折法という結晶の良さを調べる方法によって試料を調べていったところ、次第に回折パターンが鮮明になる、つまり結晶が良くなっていくことが示唆さ

れたことであつた。通常、電子ビームを照射すると結晶を傷つけるはずなのに、かえって材料の結晶性も、また基板との結合状態も良くなるというので、これは面白いと思って、古川先生は本格的に研究を始められた。その結果としてわかったのは、Asの雰囲気の中でCaF₂に電子ビームを照射すると、電子がF-イオンの内部電子を弾き出してFを中性化さ



せるという事だった。この結果CaF₂のFは逃げていき、かわりにAsが置き換わる。これにGaが結合することによって、CaF₂の上に丸ごとのGaAs単結晶と遜色ない性能を持つc-GaAsが形成されることになる。

これは、現在EBEエピタキシーと呼ばれている手法であり、勿論、古川先生らの研究グループによって創案確立された手法である。

先生は、この現象を発見した当初に、EBEエピタキシー (Electron Beam Exposure & Epitaxy) という名前をつけて学会で発表したそうである。しかし、その呼名が普及し始めた後に、この方法がこのようにびっくりする位の効果を生じさせる本質は、実は基板表面の原子を選択的に異なる原子と差し換えて、基板表面を改質していたという事がわかった時には、この本質を意味する名前をつけることが出来なくなって

困られたそうだ。

「今なら基板表面原子オーダ改質エピタキシャル法とでも名付けましたね。」と先生は話しておられた。ともかくこの手法は世界で初めて行われたものであり、それだけに名称と共に注目のされ方も大きかったのだろう。

この手法を使うと、SOIに使用出来る半導体の種類もぐっと広がることになる。というのはCaなどのアルカリ土類金属は、化合する物質によって格子定数を変化させることが出来るので、絶縁物にアルカリ土類金属の化合物を用いれば、様々な半導体と組み合わせることが可能であるからである。

先生も、これらのデバイス技術によって、GaAsデバイスを試作し研究を続けている段階であり、GaAsを用いた集積回路の実現も、遠くはないだろう。

新しい電子材料を造り出す

先生は現在、ヘテロ・エピタキシャル成長を主な研究テーマとされているが、新しい電子材料を造りたいという長期的な展望を持っておられる。一般に半導体は誘電率が大きいですが、化合物半導体の中には誘電率が小さいものがある。誘電率と静電容量は比例するので、静電エネルギーを減らすために、色々な物質を組み合わせることで、より誘電率の小さ

い化合物半導体を造りたいという。すなわち現実に存在しない材料定数を持つ材料を造りたいというわけである。それには今まで行われて来た材料の組み合わせだけでなく、材料の異方性、不純物、非晶質、さらには超微粒子化などの性質を利用して材料に全く別の性質を与えられるようになって来た。その応用例は大変増えつつあるそうである。

材料の限界を打ち破る～New Device

情報化時代と呼ばれる今日では、各々の情報が、さらに二次情報を生み出していく。大雑把に言って、単位時間当りの情報の発生量は、元の情報量に比例すると言って良い。このことは、全情報量が時間に対して指数関数的に増大することを意味している。しかし、人間の処理能力が向上することはない。そのため、情

報処理能力の高速化をコンピューターに依存するわけである。では、コンピューターの処理能力はというところまで、スーパーコンピューターの処理能力も指数関数的に増大していると、古川先生はおっしゃっている。ただ、現在主に高速化の問題として追求されているのは単体のデバイスとしての速さがほとんどであっ

て、集積回路としての速さはそれほど議論されていない現状を、古川先生は非常に残念に思われている。ただ単に単体のデバイスの高速性のみを追求して微細化を続けると、配線が細くなり、それによって回路の抵抗が大きくなるという問題が生じて来る。例えば、集積回路内の配線の全長を1cm、配線の細さを1mmとす

ると、その抵抗は1k Ω にもなるという。抵抗の増大は、消費電力・遅延時間の増大へとつながるから、当然抵抗を減らさなくてはならないが、これに対しては現在良い方法がなく

材料の限界という壁につき当たる。また、別の問題として、微細化をこのまま続けていけば、量子効果の影響が無視出来なくなっていくことが挙げられる。

これらの二重三重の限界に対処しなければならないが、そこで新たに考えられているのが、三次元ICと超伝導材料を用いたICである。

3次元ICと超伝導IC

三次元ICというのは、前で説明したSOI構造を利用して、従来二次元であったICを、層を重ねることによって高性能の集積回路を作ろうという試みである。この三次元ICにおけるメリットは

- ・配線長を低減させることが出来る
- ・層間において並列処理が可能である
- ・異なった材料を積層することができ、それぞれの特徴を併せ持った回路の製作が可能である。

などが挙げられ、インテリジェントセンサー、音声認識回路などを可能にするものとして期待されている。これに対し、回路を薄くしていくと抵抗が増大するという問題を解決するのに、配線部を超伝導体で置き換えるという方法がある。

ただ、この2つの方法にも問題がある。三次元ICにおける問題点の一つには、積層化における技術的困難が挙げられる。一方、超伝導体を用いたICは、液体ヘリウムで冷却しなければならない。この点で、今話題の超伝導セラミクスが工業材料として使用出来れば大きな発展が期待出来る。古川先生も

「高温超伝導体がいずれ実用化されれば、私達が配線の抵抗などについて今まで行って来た議論は無意味なものになっているかもしれませんね。」

と冗談まじりに語っておられた。

ともあれ、これらの問題が解決されれば、将来の情報産業はさらに発展し、多種多様化することは疑いない。

問題発見型の人間を育てる～長津田という場の役割

先生に長津田という場における研究について伺ってみた。

長津田は全国でも珍しい通称独立大学院、つまり、直接対応する学部の学科を持たない大学院であり、総体として大変うまく運営されているという。学科の中間領域を教育・研究対象にし、もし教育効果が高く学部の学科として成立するとなれば、学部に移して新しい学科として誕生させるという役割もこの独立大学院は持っている。生命理学科などもここで核になるものがまず作られ、それに関連した学科がついて作られていったのだそうだ。境界領域を学問体系として作り上げるのが長津田における一つの目標だという。

また、先生はもう一つの目標としてこのような学問体系を作りあげるという過程を通し、問題発見型の人間を育てあげていくことを挙げられた。これは、今の日本は問題解決型の人間が多く、それがもとで経済摩擦などで欧米諸国からたたかれるという現状を打開するには是非とも必要だと古川先生は考えているとのことである。

このキャンパスは、専門分野の垣根を外しており、様々な分野の人々が集まって来る。そして、その人達との交流によって、これからの時代によりふさわしいより視野の広い研究者・技術者が育ってくる。もっとも、専門の違う人を集めているため

に教育する方は大変だと語っておられた。

この視野の広さは、単に物を造っていれば良いという時代から、複雑化した社会へと移った今日、大変貴重なものである。

学部からそのままエスカレーター式に院に上がるのも良いが、長津田は、それだけでは決して得られない多くの経験を与えてくれることだろう。

(脇坂)