



**Universidade Federal de Campina Grande**  
**Unidade Acadêmica de Sistemas e Computação**  
**Disciplina: Laboratório de Organização e Arquitetura de Computadores**  
**Profas: Joseana Macêdo Fechine Régis de Araújo**  
**Marcela Tassyany Galdino Santos**

**Roteiro 08**  
**(Unidade de Processamento – Pipeline)**

## Observações

- As respostas deste roteiro deverão ser enviadas em um arquivo .pdf (Ex.: NomedoAluno\_Roteiro08.pdf).
- Esta atividade será realizada com o Simulador online WebRISC-V (5-stage Graphical Pipeline 32/64-bit Simulator) (Descrição: LOAC\_NotasdeAula09.pdf)
  - Acesso: <https://webriscv.dii.unisi.it/>
  - Documentação (Visão Geral/Introdução):
    - <https://github.com/Mariotti94/WebRISC-V/wiki/Introduction>

## Problema – Execução de Instruções (paralelismo: pipeline)

1) Para cada um dos dois programas em Assembly – RISC-V, realizar as ações descritas a seguir.

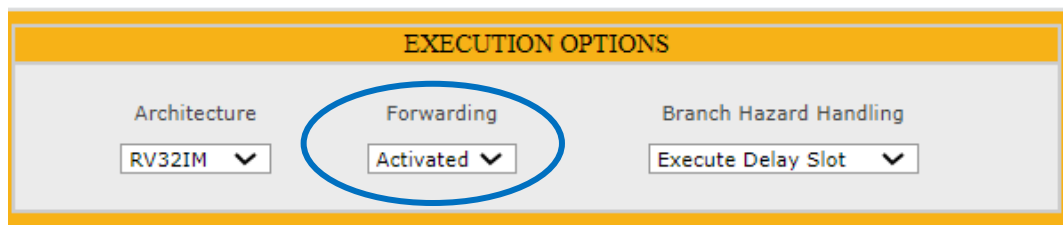
- Programa 1:  
*addi s2, zero, 4*  
*addi s3, zero, 3*  
*addi s4, zero, 7*  
*addi s5, zero, 5*  
*addi s6, zero, 6*  
*add s7, s2, s3*
- Programa 2:  
*addi s2, zero, 4*  
*add s3, zero, s2*  
*addi s4, zero, 7*  
*addi s5, zero, 5*  
*addi s6, zero, 6*  
*add s7, s6, s1*

1.1) Selecionar as seguintes opções de execução:

EXECUTION OPTIONS

Architecture RV32IM ▼	Forwarding Deactivat ▼	Branch Hazard Handling Execute Delay Slot ▼
--------------------------	---------------------------	--

- 1.2) Executar o programa passo a passo e ilustrar as seguintes informações (justificar os resultados apresentados):
- a) Conteúdo da Memória de Instruções ("*Instruction Memory*") e dos Registradores ("*Registers*"), no início e no final da execução do programa.
  - b) Passagem em três estágios representativos do Pipeline ("*SCHEMA LAYOUT*").
  - c) Resultado final da execução em Pipeline, por meio da Tabela da Execução do Programa ("*EXECUTION TABLE*").
  - d) Ciclos de CPU necessários para executar esse programa.
- 2) Para cada um dos dois programas do item anterior, realizar as ações descritas a seguir.
- 2.1) Selecionar as seguintes opções de execução:



- 2.2) Executar o programa passo a passo e ilustrar as seguintes informações (justificar os resultados apresentados):
- a) Conteúdo da Memória de Instruções ("*Instruction Memory*") e dos Registradores ("*Registers*"), no início e no final da execução do programa.
  - b) Passagem em três estágios representativos do Pipeline ("*SCHEMA LAYOUT*").
  - c) Resultado final da execução em Pipeline, por meio da Tabela da Execução do Programa ("*EXECUTION TABLE*").
  - d) Ciclos de CPU necessários para executar esse programa.