2011. 10. 22

- 1. A ,B,C 세 종류의 명령어가 있는 컴퓨터에서 어떤 프로그램을 실행시켰더니, 각 명령어의 CPI와 실행된 명령어 개수가 오른쪽 표와 같다.
  - (1) IC(instruction count)는? (1점)
  - (2) 평균 CPI는? (2점)
  - (3) 실행에 5초 걸렸다면 clock rate는? (2점)

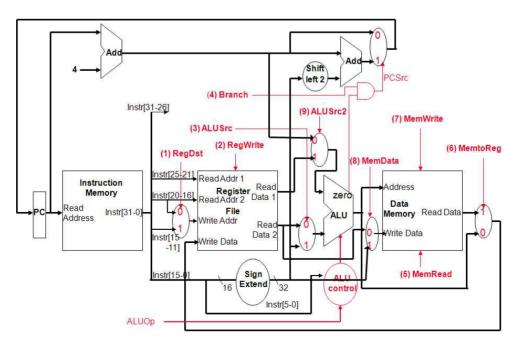
Instruction class	Α	В	С	
CPI	1	2	4	
실행 명령어 개수	1 x 10 <sup>9</sup>	3 x 10 <sup>9</sup>	2 x 10 <sup>9</sup>	

- 2. 메모리 m 번지(0≦m<80<sub>hex</sub>)의 값은 m\*2이고, 레지스터 \$r(0<r<32<sub>ten</sub>)에는 r+1이 저장되어 있다고 하자. \$0에는 0이 저장되어 있다. (각 3점)
  - (1) MIPS 명령어 **1w \$2,8(\$0)** 가 실행된 후의 **\$2** 값을 16진수로 표기하라. 만일 이 명령어를 실행할 수 없다면 그 이유를 설명하라. Big endian을 가정하라.
  - (2) MIPS 명령어 sw \$12,3(\$9) 가 실행된 후 메모리 몇 번지가 어떻게 바뀌는가? 만일 이 명령어를 실행할 수 없다면 그 이유를 설명하라. Big endian을 가정하라.
  - (3) 다음 MIPS 명령어가 7000 7C04<sub>hex</sub>번지에 있는 다음 명령어를 실행하면 PC 값이 얼마로 바뀌겠는가? 단 opcode=4 이면 **beq** 명령어이다.

ſ	4	5	5	4
	-			T

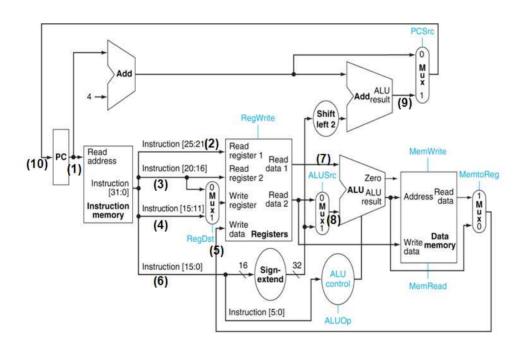
- 3. 다음 각 명령어를 32-bit MIPS 기계어로 나타내라. 기계어는 2진수나 16진수로 표현해도 좋고, 필드로 구분하여 각 필드의 값을 10진수로 표시해도 좋다. (각 3점)
  - (1) slt \$4,\$5,\$6 (단, slt의 opcode=0, funct=42<sub>ten</sub>=101010<sub>two</sub> 이다.)
  - (2) **j LL** (단, **j**의 opcode=2<sub>ten</sub>=000010<sub>two</sub> 이고, **j** 명령어는 7000 A180<sub>hex</sub> 번지에 있으며 label LL은 7010 1C08<sub>hex</sub> 번지이다. 만일 이러한 jump를 실행할 수 없다면 그 이유를 설명하라.)
- 4.[그림 1]은 MIPS의 single-cycle datapath를 약간 수정한 것이다. 이 datapath에서 다음과 같이 동작하는 새로운 store-word 명령어를 실행시키려면 다음 제어신호 (1)~(9)의 값은 어떻게 되어야 하는가? Don't care는 X로 표시하라. (각 1점)

 $Reg[rt] \leftarrow (PC+4) + sign-extended(offset)$ 



[그림 1] Modified single-cycle datapath

- 5. Multiplicand=01100<sub>two</sub>, Multiplier=10011<sub>two</sub> 이다.
  - (1) 두 수를 unsigned integers로 보고 교재의 최종 algorithm으로 곱하는 과정을 보여라. (5점)
  - (2) 두 수를 signed 2's complement numbers로 보고 Booth's algorithm으로 곱할 때, 덧셈과 뺄셈은 각각 몇 번씩 하는가? (2점)
- **6.** Dividend=0001 1111<sub>two</sub>, Divisor=0011<sub>two</sub> 이다. 두 수를 nonrestoring division algorithm으로 나누는 과정을 보여라. (5점)
- 7. IEEE 754 표준의 single precision format은 지수부분이 8 bits이고 bias가 127이다. 유효자리는 23 bits이고 hidden bit을 사용한다. 십진수 13.5<sub>ten</sub> 의 IEEE 754 single precision 표현을 16진수(또는 2진수)로 표시하라. (5점)
- 8. [그림 2]의 single-cycle datapath에서 540<sub>ten</sub>번지에 저장되어 있는 명령어 **1w \$7,-2(\$5)**를 실행할 때 (1)~(10)의 값을 표시하라. 메모리 m 번지에는 m+3, \$7에는 6<sub>ten</sub>, \$5에는 10<sub>ten</sub>이 기억되어 있다고 가정하고, (5),(6),(8)은 이진수나 16진수로, 나머지는 십진수로 표시하라. 단 **1w**의 opcode=100011<sub>two</sub>, 이다. (각 1점)



[그림 2] MIPS의 single-cycle datapath

9. [그림 2]의 single-cycle datapath가 **addi**(add immediate) 명령어만 support 한다면 clock cycle time은? 단 datapath 각 logic blocks의 latencies는 다음과 같다고 가정한다. (5점)

I-Mem	Add	Mux	ALU	Regs	D-Mem	Sign-extend	Shift-left-2
300ps	150ps	50ps	250ps	200ps	350ps	20ps	20ps