



**UNIVERSIDADE FEDERAL DA PARAÍBA**  
CENTRO DE INFORMÁTICA

Laura de Faria Maranhão Ayres, Matheus Arnaud Macambira Guedes

**AMPLIFICADOR DE DOIS ESTÁGIOS JUNTO COM UM SEGUIDOR**  
**EMISSOR**

João Pessoa – PB  
2020

## SUMÁRIO

<b>1. Introdução.....</b>	<b>3</b>
1.1 Revisão da literatura.....	3
1.2 Objetivos gerais.....	3
<b>2. Metodologia.....</b>	<b>4</b>
2.1 Critérios utilizados.....	4
2.2 Ferramentas utilizadas.....	4
<b>3. Resultados e discussão.....</b>	<b>5</b>
3.1 Modelagem do circuito.....	5
3.2 Dados calculados.....	6
3.2.1 Capacitores de acoplamento e bypass.....	6
3.2.2 Primeiro estágio.....	7
3.2.2.1 Análise CC.....	7
3.2.2.2 Análise CA.....	8
3.2.2 Segundo estágio.....	10
<b>4. Considerações Finais.....</b>	<b>12</b>

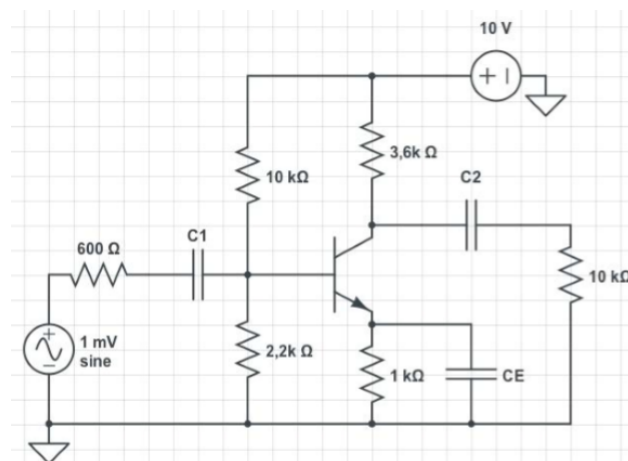
# 1. INTRODUÇÃO

## 1.1 Revisão da literatura

Amplificadores são circuitos capazes de aumentar em amplitude uma determinada grandeza e estão presentes no cotidiano, com aplicações que vão desde amplificar áudio a atividades mais técnicas como amplificar tensão e corrente. Além disso, outra aplicação técnica, se trata do uso de amplificadores em sinais pequenos, para estes serem melhor analisados.

Assim, a partir do que foi-se desenvolvido no início da disciplina (fonte contínua de 15V), projetou-se um amplificador de dois estágios, sendo o primeiro um estágio de amplificação de tensão e o seguinte a amplificação de sinal, ambos estão correlacionados, já que a primeira parte deveria servir como fonte de tensão CC no circuito.

Nesse contexto, o estágio inicial tem por base o circuito retratado na Figura 1, conhecido como “FAMOSO”, porém foram-se alterados alguns valores de resistores. Desse modo, através de cálculos envolvendo conceitos - como frequência, reatância capacitiva, ponto Q, análises de circuito, seguidor de emissor e estágios em cascata - foi-se elaborado um circuito no software PROTEUS, e simulado em seguida.



**Figura 1.** - Circuito amplificador “FAMOSO”

## 1.2 Objetivos gerais

Dessa forma, o objetivo do segundo projeto da disciplina de Eletrônica aplicada I, é projetar um amplificador de pequeno sinal com um estágio de amplificação de tensão, tendo nele acoplado um circuito seguidor de emissor.

## **2. METODOLOGIA**

### **2.1 Critérios adotados**

No procedimento, após analisar a teoria vista em sala de aula, verificou-se que deveria ser implantado um circuito parecido com o do amplificador de tensão denominado “FAMOSO”, junto com um seguidor de emissor.

Para esse tipo de circuito alguns componentes são essenciais, tais como transistores, capacitores, resistências e a fonte de 15V CC projetada na primeira parte do projeto. Nesse contexto, com base nos cálculos feitos, realizou-se a modelagem/simulação do circuito.

### **2.2 Ferramentas utilizadas**

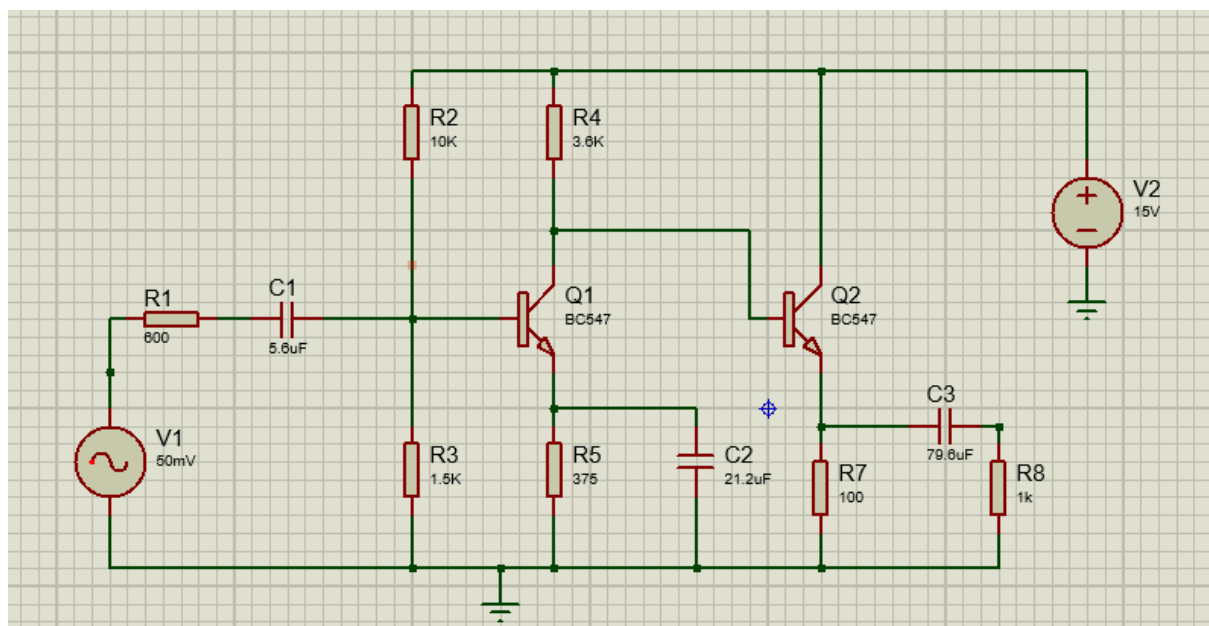
Para a realização da modelagem e simulação foi-se utilizado O software PROTEUS, auxiliando com a noção dos valores de entrada e saída, confirmando os cálculos feitos anteriormente. Além disso, tornou-se necessário na elaboração de gráficos de onda, uma vez que por meio deles que tem-se a noção do ganho total do circuito em comparação com a tensão de entrada.

### 3. RESULTADOS E DISCUSSÃO

#### 3.1 Modelagem do circuito

O projeto foi realizado em 3 etapas: análise do problema, estruturação de cálculos e aplicação na modelagem/simulação. Com isso, na análise de problema verificou-se o modelo de um circuito amplificador de dois estágios, o qual possui sinal AC de entrada no primeiro estágio de 50 mV, com frequências variando entre 20 Hz e 20kHz, e no segundo estágio um modelo de seguidor de emissor.

Assim foram-se efetuados os respectivos cálculos para calcular o ponto Q (muito importante para não deixar a onda ceifar) e descobrir os valores dos resistores e capacitores necessários. Apenas depois disso, o circuito foi elaborado, através do software PROTEUS, como retratado na Figura 2.



**Figura 2.** - Circuito completo do amplificador de 2 estágios com seguidor emissor proposto

#### - Ajuste do Ponto Quiescente:

Uma forma simples de posicionar o ponto Q, é encontrar aleatoriamente valores para resistência CC do emissor até que se obtenha valores iguais para  $V_{CEQ}$  e  $I_{CQ} R_C$ .

#### **Limites**

**Excursão a direita**  $\Rightarrow V_{CEQ} = 1.76$

**Excursão a esquerda**  $\Rightarrow (I_{CQ})(R_C) = (3.3 \text{ mA})(443.15) = 1.46$

$V_{CA(MAX)} = 2(I_{CQ} R_C) = 2.92 \text{ V}$

**Figura 3.** - Alteração no gráfico do ponto 'Q' no primeiro estágio

#### **Limites**

**Excursão a direita**  $\Rightarrow V_{CEQ} = 1.76$

**Excursão a esquerda**  $\Rightarrow (I_{CQ})(R_E) = (68 \text{ mA})(90.9) = 6.18$

$V_{CA(MAX)} = 2(I_{CQ} R_E) = 12.36 \text{ V}$

**Figura 4.** - Alteração no gráfico do ponto 'Q' no segundo estágio

### **3.2 Dados calculados**

#### **3.2.1 Capacitores de Acoplamento e Bypass**

Os capacitores em um circuito amplificador são usados para acoplar ou transmitir os sinais CA de um circuito para outro, sendo para desviar ou curto-circuitar os sinais CA para o terra, no qual ambos dependem da reatância capacitiva, dada pela fórmula:

$$X_C = \frac{1}{2\pi fC}$$

Assim, deve-se lembrar que o capacitor deve operar como um curto à menor frequência de operação da fonte para funcionar corretamente (no caso desse projeto, 20Hz). Desse modo, tem-se que a reatância capacitiva precisa ser pelo menos 10x menor que a resistência total em série com o capacitor.

$$X_C < 0,1(R_G + R_L)$$

Um capacitor de acoplamento transmite uma tensão CA de um ponto para outro, porém existe o capacitor de desvio (bypass), que em sua configuração está conectado em paralelo com a resistência de carga, podendo criar um desvio quando a frequência for

suficientemente alta (ou seja, quando ela é 10x maior que a frequência crítica, sendo chamada de frequência de quina).

$$f_c = \frac{1}{2\pi R_T C} \Rightarrow f_h > 10 f_c$$

- *Cálculo do valor mínimo necessário dos capacitores no circuito:*

$$X_c = R_T \Rightarrow R_T = \frac{1}{2\pi f C} \Rightarrow C = \frac{1}{2\pi R_T f_c}$$

$$1^\circ \text{ capacitor: } R_T = 1,5K \Rightarrow C_1 = 5.3 \mu F$$

$$2^\circ \text{ capacitor: } R_T = 375 \Rightarrow C_2 = 2.21 \mu F$$

$$3^\circ \text{ capacitor: } R_T = 100 \Rightarrow C_3 = 79.6 \mu F$$

### 3.2.2 Primeiro estágio:

Nesse estágio, utiliza-se a configuração montada no modelo visto em sala, denominado “FAMOSO” (amplificador EC), alterando alguns valores, visando um melhor posicionamento do ponto quiescente (Q).

#### 3.2.2.1 Análise CC

No contexto retratado anteriormente, inicia-se a análise do circuito, partindo do conceito de que os capacitores estão abertos para CC e em curto para CA. Segue-se os passos:

1. Reduzimos a tensão na fonte CA para 0
2. Abrimos os capacitores
3. Analise o circuito equivalente (CC)

- Inicia-se pela corrente no Divisor de tensão:

$$I = \frac{15}{10K + 1.5K} = 1.3 \text{ mA}$$

- Em seguida a tensão na base:

$$V_B = (1.3\text{mA}) (1.5K) = 1.95 \text{ V}$$

- O próximo passo é obter a tensão no emissor:

$$V_E = 1.95 - 0.7 = 1.25 \text{ V}$$

- Determinando a corrente no emissor:

$$I_E = \frac{1.25}{375} = 3.33 \text{ mA}$$

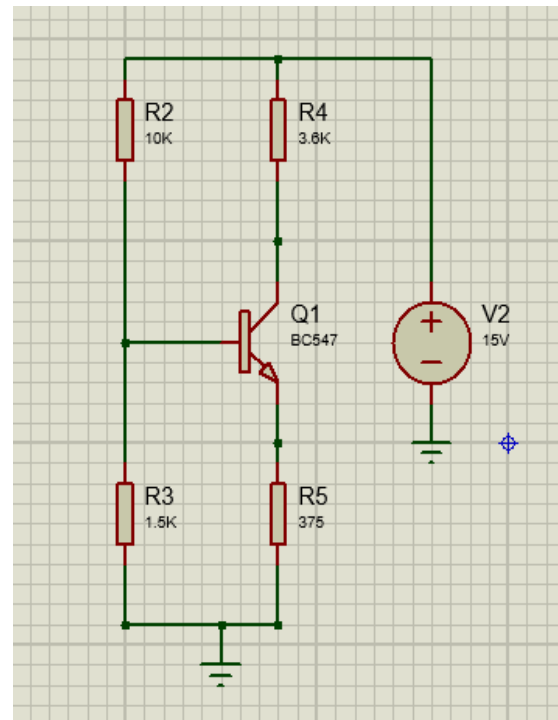
- Tensão no Coletor:

$$V_C = 15 - (3.33 \text{ mA}) (3.6K) = 3.01 \text{ V}$$

- Por ultimo, a tensão no Coletor-Emissor:

$$V_{CE} = 3.01 - 1.25 = 1.76 \text{ V}$$

**Figura 5. - Cálculos da análise CC**



**Figura 6. - Circuito modificado**

### 3.2.2.2 Análise CA

4. Reduzimos a tensão na fonte CC para 0
5. Curto-circuitamos os capacitores
6. Analise o circuito equivalente (CA)

#### - Estágios em cascata

Com o acoplamento da saída amplificada do primeiro transistor na base do segundo transistor, obtém-se os estágios em cascata, com o objetivo de aumentar o ganho de tensão na saída. Para alcançar esses propósitos, necessita-se seguir o passo-a-passo abaixo:

1. Calcular a impedância de entrada do segundo
2. Calcular a resistência CA do coletor do primeiro estágio
3. Calcular o ganho de tensão do primeiro estágio



4. Calcular o ganho de tensão do segundo estágio
5. O ganho total de tensão
6. A tensão de entrada do primeiro estágio
7. A tensão de saída do segundo estágio

Assim, como resultado final, o sinal de saída do segundo transistor é muito maior que o primeiro sinal de entrada.

#### - Efeito de carga no segundo estágio:

Foram-se descobertos os valores da impedância de entrada na base e na do estágio, levando em consideração que o ganho do transistor (BC547) utilizado é de  $H_{fe} = 110$ , encontrado em seu datasheet.

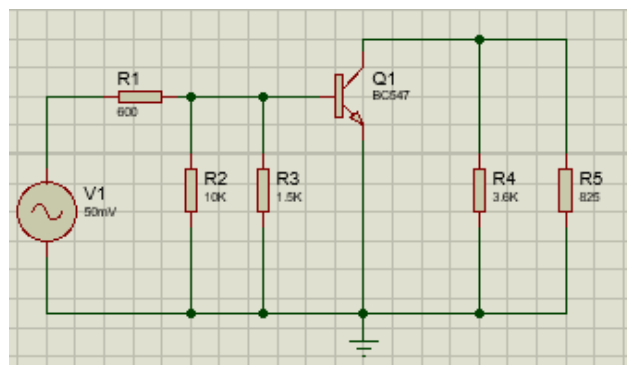
##### ■ Impedância de entrada na base:

$$Z_{ENT(BASE)} = \beta R'_E = 110(7.5) = 825 \, \Omega$$

##### ■ Impedância de entrada no estágio:

$$Z_{IN} = 10K \parallel 1.5K \parallel 825 = 505.36 \, \Omega$$

**Figura 7. - Cálculos do efeito**



**Figura 8. - Circuito modificado**

### - Cálculos:

A Figura 10 representa o circuito após a análise CA, nisso R1 permanece o mesmo, R2 = 10K || 1.5K, e R3 = Rc.

#### ■ Resistência CA:

$$R'_E = \frac{25 \text{ mV}}{1.33 \text{ mA}} = 7.5 \Omega$$

#### ■ Resistência do coletor no primeiro estágio:

$$R_C = 3.6K \parallel 505.36 = 443.15 \Omega$$

#### ■ Ganho de tensão:

$$A_V = \frac{443.15}{7.5} = 59.09$$

#### ■ Tensão de entrada na base:

$$V_B = \frac{505.36 \times 50 \text{ mV}}{600 + 505.36} = 22.8 \text{ mV}$$

#### ■ Tensão no coletor:

$$V_C = 59.09(22.8 \text{ mV}) = 1.35 \text{ V}$$

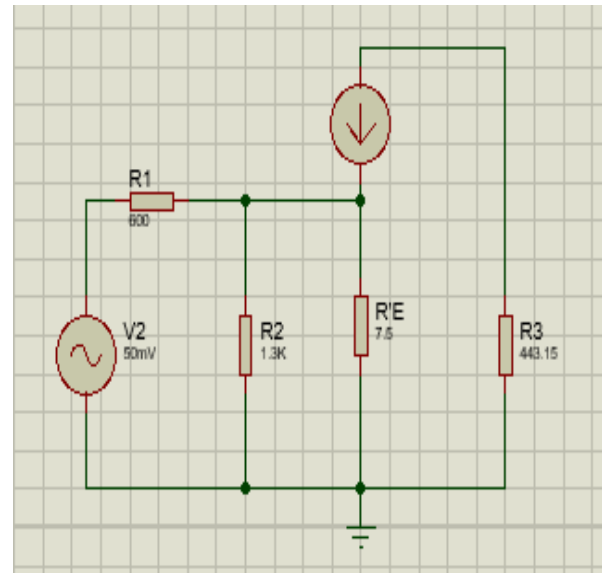


Figura 9. - Cálculos da análise CA

Figura 10. - Circuito modificado

### 3.2.3 Segundo estágio:

Nesse estágio foi utilizado o modelo visto em sala denominado seguidor de emissor ou também chamado amplificador CC (coletor comum). Desse modo, segue-se os mesmos padrões de análise de circuitos declarados anteriormente (CC/CA).

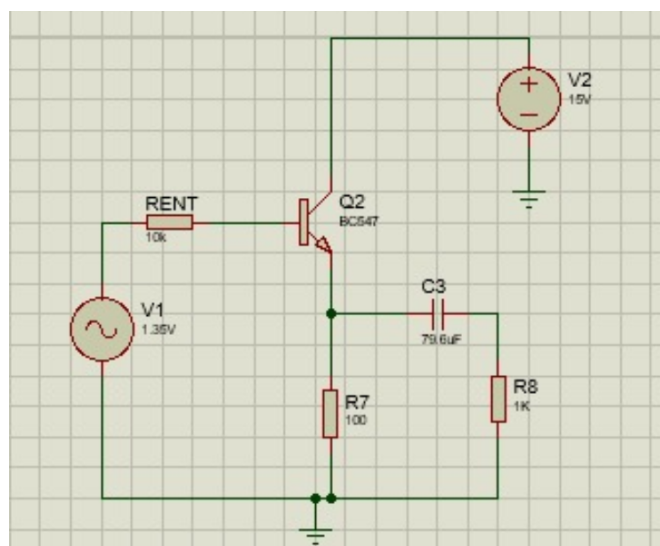


Figura 11. - Circuito do segundo estágio

- A tensão CC na base é metade da alimentação, logo:

$$V_{ccbase} = 7.5V$$

- A tensão CC do coletor do primeiro transistor é utilizada para polarizar o segundo.

$$V_C = 15V$$

- Tensão CC no emissor:

$$V_E = 7.5 - 0.7 = 6.8V$$

- Tensão CC do Coletor-Emissor:

$$V_{CE} = 15 - 6.8 = 8.2V$$

- A corrente CC no emissor é:

$$I_{ccemissor} = \frac{V_{ccbase} - 0.7}{R_e} = \frac{7.5 - 0.7}{100} = 68mA$$

- A resistência CA do emissor é:

$$r_{caemissor} = \frac{25m}{I_{ccemissor}} = \frac{25m}{68m} = 0.367\Omega$$

- A resistência externa do emissor é :

$$r_{extemissor} = R_c || R_i = \frac{100 * 1000}{100 + 1000} = 90.91\Omega$$

- O ganho de tensão é igual a:

$$A = \frac{r_{extemissor}}{r_{extemissor} + r_{caemissor}} = \frac{90.91}{90.91 + 0.367} = 0.99$$

- A impedância de entrada da base é :

$$z_{entradabase} = \beta * (r_{extemissor} + r_{caemissor}) = 110 * 91.277 = 10.04k\Omega$$

- Tensão CA de entrada no estágio:

$$V_g = 1.35V$$

- Tensão de saída:

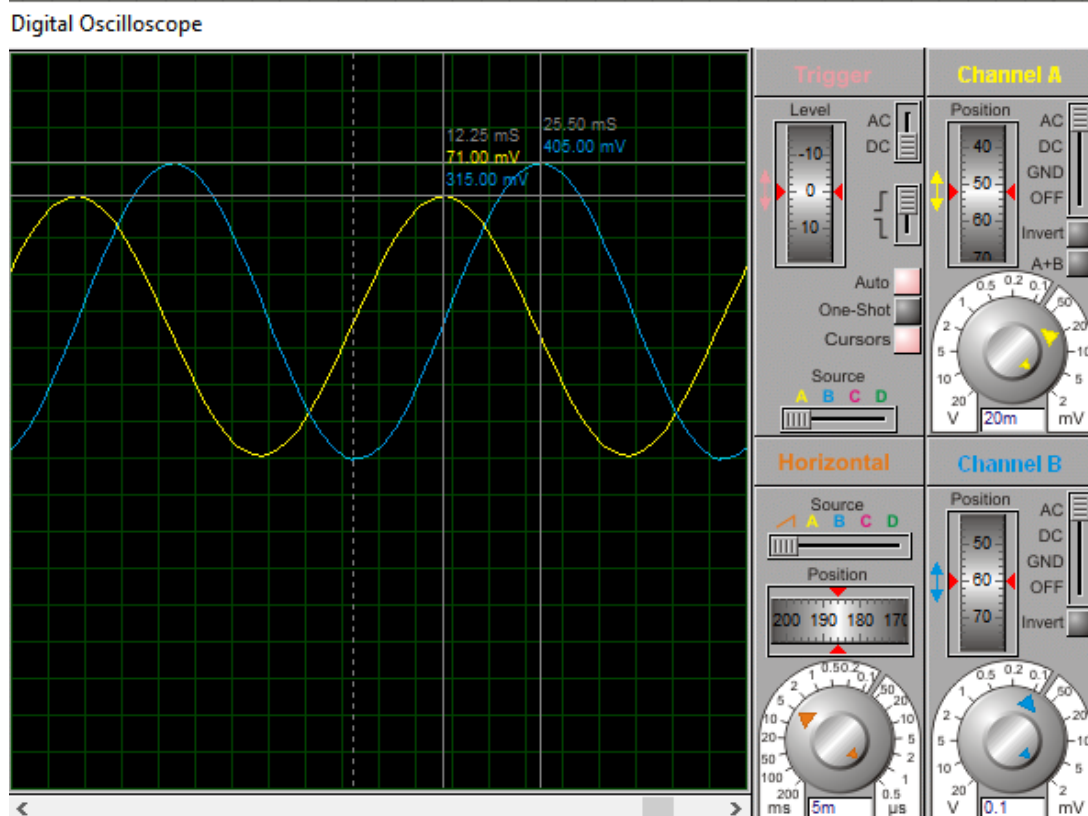
$$V_{saidabase} = A * V_g = 0.99 * 1.35 = 1.34V$$

#### 4. CONSIDERAÇÕES FINAIS

Dessa forma, a partir dos cálculos feitos anteriormente constatou-se que no primeiro estágio  $A_1 = 59.09$ , e no segundo  $A_2 = 0.99$ . Assim o ganho de tensão total no circuito é de:

$$A_V = A_1 A_2 = (59.09)(0.99) = 58.5$$

Com base nisso, tendo  $A_V = 58.5$  e  $V_{SAIDA} = 1.34$  V:



**Figura 12.** - Gráficos do amplificador: Amarelo = Entrada/ Azul = Saída na carga 1K