

Compreendendo o l 2 Ônibus C

Jonathan Valdez, Jared Becker

RESUMO

O eu 2 O barramento C é um barramento muito popular e poderoso usado para comunicação entre um mestre (ou vários mestres) e um único ou vários dispositivos escravos. figura 1 ilustra quantos periféricos diferentes podem compartilhar um barramento conectado a um processador através de apenas 2 fios, o que é um dos maiores benefícios que o I 2 O barramento C pode dar quando comparado a outras interfaces. Esta nota de aplicação visa ajudar os usuários a entender como o I 2 O ônibus C funciona.

figura 1 mostra um típico I 2 Barramento C para um sistema incorporado, onde vários dispositivos escravos são usados. O microcontrolador representa o I 2 C domina e controla os expansores de E / S, vários sensores, EEPROM, ADCs / DACs e muito mais. Todos os quais são controlados com apenas 2 pinos do mestre.

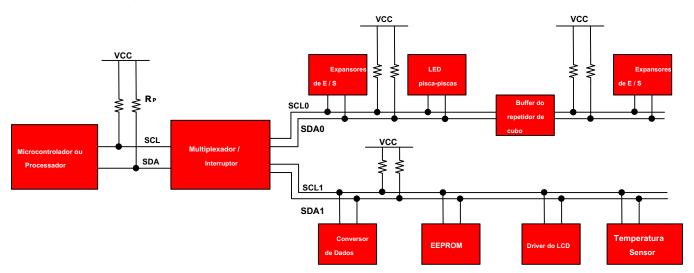


Figura 1. Exemplo I 2 Ônibus C

Marcas comerciais



características elétricas www.ti.com

características elétricas 11

Eu 2 C usa um dreno aberto / coletor aberto com um buffer de entrada na mesma linha, o que permite que uma única linha de dados seja usada para o fluxo de dados bidirecional.

1.1 Dreno aberto para comunicação bidirecional

Dreno aberto refere-se a um tipo de saída que pode puxar o barramento para uma voltagem (terra, na maioria dos casos) ou "liberar" o barramento e deixá-lo ser puxado por um resistor de puxar. No caso de o barramento ser liberado pelo mestre ou escravo, o resistor de pull-up (R Pu) na linha é responsável por puxar a tensão do barramento até o trilho de força. Como nenhum dispositivo pode forçar uma alta em uma linha, isso significa que o barramento nunca terá um problema de comunicação em que um dispositivo pode tentar transmitir uma alta e outro transmite uma baixa, causando um curto (trilho de força para o solo). Eu 2 C exige que, se um mestre em um ambiente multimestre transmite uma alta, mas vê que a linha está baixa (outro dispositivo está puxando-a para baixo), interrompa a comunicação porque outro dispositivo está usando o barramento. As interfaces push-pull não permitem esse tipo de liberdade, que é um benefício de l2 C.

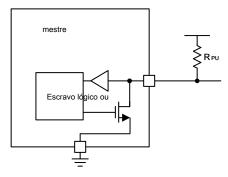


Figura 2. Estrutura interna básica da linha SDA / SCL

Figura 2 mostra uma visão simplificada da estrutura interna do dispositivo escravo ou mestre nas linhas SDA / SCL, consistindo em um buffer para ler dados de entrada e um FET suspenso para transmitir dados. Um dispositivo pode apenas puxar a linha de barramento para baixo (fornecer curto para o terra) ou liberar a linha de barramento (alta impedância ao terra) e permitir que o resistor de pull-up aumente a tensão. Este é um conceito importante a ser observado ao lidar com I 2 Dispositivos C, já que nenhum dispositivo pode manter o barramento alto. Essa propriedade é o que permite a comunicação bidirecional.

1.1.1 Dreno aberto puxando baixo

Conforme descrito na seção anterior, a configuração de dreno aberto pode apenas puxar um barramento para baixo ou "soltá-lo" e deixar um resistor puxá-lo alto. Figura 3 mostra o fluxo de corrente para puxar o barramento baixo. A lógica que deseja transmitir um nível baixo ativará o FET suspenso, que fornecerá um curto ao solo, puxando a linha para baixo.

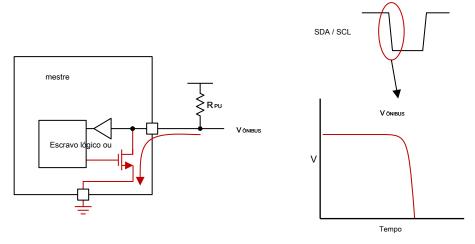


Figura 3. Puxando o barramento baixo com uma interface de dreno aberto

Compreendendo o 12 Ônibus C SLVA704 - junho de 2015

Direitos autorais © 2015, Texas Instruments Incorporated



www.ti.com Eu2 Interface C

1.1.2 Barramento de liberação de dreno aberto

Quando o escravo ou mestre deseja transmitir uma lógica alta, ele só pode liberar o barramento desligando o FET suspenso. Isso deixa o barramento flutuando e o resistor de tração puxa a tensão para o trilho de tensão, que será interpretado como alto. Figura 4 mostra o fluxo de corrente através do resistor pull-up, que eleva o barramento.

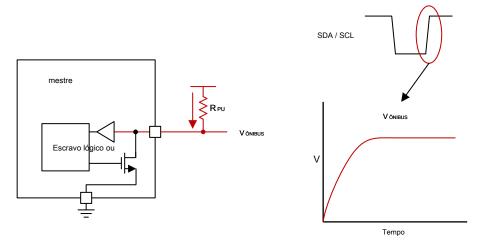


Figura 4. Liberando o barramento com uma interface de dreno aberto

2 Eu 2 Interface C

2.1 Geral I2 Operação C

O eu 2 O barramento C é uma interface bidirecional padrão que usa um controlador, conhecido como mestre, para se comunicar com dispositivos escravos. Um escravo não pode transmitir dados, a menos que tenham sido endereçados pelo mestre. Cada dispositivo no I 2 O barramento C possui um endereço de dispositivo específico para diferenciar entre outros dispositivos que estão no mesmo I 2 Ônibus C. Muitos dispositivos escravos exigirão configuração na inicialização para definir o comportamento do dispositivo. Isso geralmente é feito quando o mestre acessa os mapas de registro interno do escravo, que possuem endereços de registro exclusivos. Um dispositivo pode ter um ou vários registros nos quais os dados são armazenados, gravados ou lidos. Eu físico 2 A interface C consiste nas linhas de relógio serial (SCL) e dados seriais (SDA). As linhas SDA e SCL devem estar conectadas ao V ca através de um resistor pull-up. O tamanho do resistor de pull-up é determinado pela quantidade de capacitância no I 2 Linhas C (para mais detalhes, consulte Eu 2 C Cálculo do resistor de pull-up (SLVA689) A transferência de dados pode ser iniciada apenas quando o barramento estiver ocioso. Um barramento é considerado inativo se as linhas SDA e SCL estiverem altas após uma condição de PARADA.

O procedimento geral para um mestre acessar um dispositivo escravo é o seguinte:

- 1. Suponha que um mestre queira enviar dados para um escravo:
 - O transmissor mestre envia uma condição START e endereça o receptor escravo
 - O transmissor mestre envia dados para o receptor escravo
 - O transmissor-mestre finaliza a transferência com uma condição STOP
- 2. Se um mestre deseja receber / ler dados de um escravo:
 - O receptor mestre envia uma condição START e endereça o transmissor escravo
 - O receptor mestre envia o registro solicitado para ler no transmissor escravo
 - O receptor mestre recebe dados do transmissor escravo
 - O receptor mestre finaliza a transferência com uma condição STOP



Eu 2 Interface C www.ti.com

2.1.1 Condições de INÍCIO e PARAGEM

Eu 2 A comunicação C com este dispositivo é iniciada pelo mestre enviando uma condição START e finalizada pelo mestre enviando uma condição STOP. Uma transição de alto para baixo na linha SDA enquanto o SCL é alto define uma condição START. Uma transição de baixo para alto na linha SDA enquanto o SCL é alto define uma condição de PARADA.

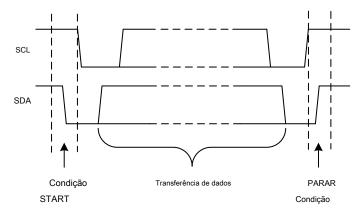


Figura 5. Exemplo das condições START e STOP

2.1.2 Condição START repetida

Uma condição START repetida é semelhante a uma condição START e é usada no lugar de uma condição STOP consecutiva e depois START. Parece idêntico a uma condição START, mas difere de uma condição START porque ocorre antes de uma condição STOP (quando o barramento não está ocioso). Isso é útil para quando o mestre deseja iniciar uma nova comunicação, mas não deseja deixar o barramento ocioso com a condição STOP, que tem a chance do mestre perder o controle do barramento para outro mestre (em ambientes com vários mestres))

2.2 Validade dos dados e formato de bytes

Um bit de dados é transferido durante cada pulso de clock do SCL. Um byte é composto por oito bits na linha SDA. Um byte pode ser um endereço de dispositivo, endereço de registro ou dados gravados ou lidos de um escravo. Os dados são transferidos primeiro o bit mais significativo (MSB). Qualquer número de bytes de dados pode ser transferido do mestre para o escravo entre as condições START e STOP. Os dados na linha SDA devem permanecer estáveis durante a fase alta do período do relógio, pois as alterações na linha de dados quando o SCL está alto são interpretadas como comandos de controle (START ou STOP).



www.ti.com

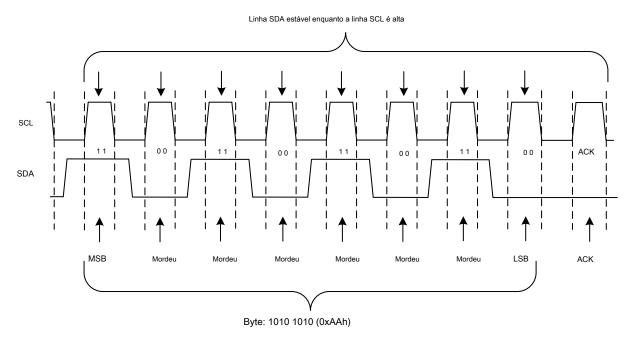


Figura 6. Exemplo de transferência de dados de byte único

2.3 Reconhecer (ACK) e Não Reconhecer (NACK)

Cada byte de dados (incluindo o byte de endereço) é seguido por um bit ACK do receptor. O bit ACK permite que o receptor comunique ao transmissor que o byte foi recebido com sucesso e que outro byte pode ser enviado.

Antes que o receptor possa enviar um ACK, o transmissor deve liberar a linha SDA. Para enviar um bit ACK, o receptor deve puxar a linha SDA durante a fase baixa do período do relógio relacionado ao ACK / NACK (período

9), para que a linha SDA permaneça estável durante a fase alta do período do relógio relacionado ao ACK / NACK. Os tempos de configuração e espera devem ser levados em consideração.

Quando a linha SDA permanece alta durante o período do relógio relacionado ao ACK / NACK, isso é interpretado como um NACK. Existem várias condições que levam à geração de um NACK:

- 1. O receptor não pode receber ou transmitir porque está executando alguma função em tempo real e não está pronto para iniciar a comunicação com o mestre.
- 2. Durante a transferência, o receptor obtém dados ou comandos que não entende.
- 3. Durante a transferência, o receptor não pode receber mais bytes de dados.
- 4. Um receptor mestre termina a leitura dos dados e indica isso ao escravo através de um NACK.



Eu 2 Dados C www.ti.com

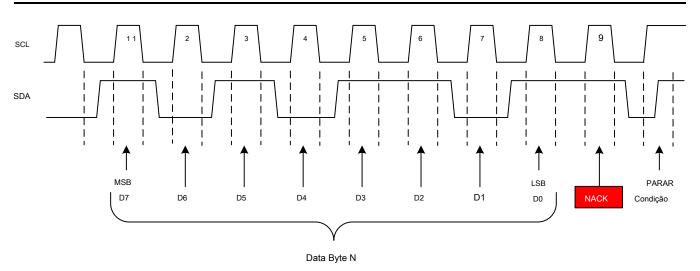


Figura 7. Exemplo de forma de onda NACK

3 Eu 2 Dados C

Os dados devem ser enviados e recebidos para ou a partir dos dispositivos escravos, mas a maneira como isso é realizado é lendo ou gravando para ou dos registros no dispositivo escravo.

Registradores são locais na memória do escravo que contêm informações, sejam elas informações de configuração ou alguns dados de amostra para enviar de volta ao mestre. O mestre deve gravar informações nesses registros para instruir o dispositivo escravo a executar uma tarefa. Embora seja comum ter registros em I 2 Escravos C, observe que nem todos os dispositivos escravos terão registradores. Alguns dispositivos são simples e contêm apenas 1 registro, que pode ser gravado diretamente enviando os dados do registro imediatamente após o endereço escravo, em vez de endereçar um registro. Um exemplo de dispositivo de registro único seria um I de 8 bits 2 Interruptor C, que é controlado via I 2 Comandos C. Como possui 1 bit para ativar ou desativar um canal, é necessário apenas 1 registro, e o mestre apenas grava os dados do registro após o endereço escravo, pulando o número do registro.



Eu₂ Dados C

3.1 Escrevendo para um escravo no l2 Ônibus C

Para escrever no I₂ C bu s, o mestre enviará uma condição de partida no barramento com o endereço do escravo, bem como o último bit (o bit R / W) definido como 0, o que significa uma gravação. Depois que o escravo envia o bit de reconhecimento, o mestre envia o endereço do registro que deseja gravar. O escravo reconhecerá novamente, deixando o mestre saber que está pronto. Depois disso, o mestre começará a enviar os dados do registro para o escravo, até que o mestre envie todos os dados necessários (às vezes esse é apenas um byte) e o mestre encerrará a transmissão com uma condição de PARADA.

Figura 8 mostra um exemplo de gravação de um único byte em um registro escravo. Linha SDA da Master Controls Controles Escravo Linha SDA Gravar em um registro em um dispositivo Endereço de registro N (8 bits) para registrar N (8 bits) Endereco do dispositivo (escravo) (7 bits) B7 B6 B5 B4 B3 B2 B1 B0 D7 h6 D5 D4 h3 D2 D1 h0 A Ryte

Figura 8. Exemplo I₂ C Gravar no registro do dispositivo escravo

3.2 Lendo de um escravo no l2 Ônibus C

COMEÇAR

Ler de um escravo é muito semelhante à escrita, mas com algumas etapas extras. Para ler de um escravo, o mestre deve primeiro instruir o escravo de qual registro deseja ler. Isso é feito pelo mestre que inicia a transmissão de maneira semelhante à escrita, enviando o endereço com o bit R / W igual a 0 (significando uma gravação), seguido pelo endereço de registro do qual deseja ler. Uma vez que o escravo reconheça esse re endereço de registro, o mestre enviará novamente uma condição START, seguida pelo endereço escravo com o bit R / W definido como 1 (significando uma leitura). Dessa vez, o escravo confirmará a solicitação de leitura e o mestre liberará o barramento SDA, mas continuará fornecendo o relógio ao escravo. Durante esta parte da transação, o mestre se tornará o receptor principal e o escravo se tornará o transmissor escravo.

ACK

O mestre continuará enviando os pulsos do relógio, mas liberará a linha SDA, para que o escravo possa transmitir dados. No final de cada byte de dados, o mestre envia um ACK ao escravo, informando ao escravo que está pronto para mais dados. Uma vez que o mestre tenha recebido o número de bytes esperado, ele enviará um NACK, sinalizando ao escravo para interromper as comunicações e liberar o barramento. O mestre seguirá com uma condição de PARADA.

Figura 9 mostra um exemplo de leitura de um único byte de um registro escravo.

 $R/\overline{W} = 0$ ACK

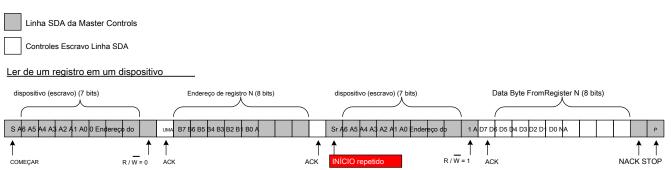


Figura 9. Exemplo I₂ C Leia a partir do registro do dispositivo escravo

SLVA704 - junho de 2015 Compreendendo o 12 Ônibus C

Direitos autorais © 2015, Texas Instruments Incorporated

ACK STOP

AVISO IMPORTANTE PARA INFORMAÇÕES E RECURSOS DA TI DESIGN

O conselho técnico, de aplicação ou outra consultoria, serviços ou informações de projeto da Texas Instruments Incorporated ('TI'), incluindo, entre outros, projetos e materiais de referência relacionados a módulos de avaliação (coletivamente, "Recursos de TI") destinam-se a ajudar designers que estão desenvolvendo aplicativos que incorporam produtos de TI; Ao baixar, acessar ou usar qualquer Recurso TI específico de qualquer forma, você (individualmente ou, se estiver agindo em nome de uma empresa, sua empresa) concorda em usá-lo exclusivamente para esse fim e sujeito aos termos deste Aviso.

O fornecimento de Recursos da TI pela TI não expande ou altera as garantias publicadas aplicáveis ou isenções de garantia aplicáveis aos produtos da TI, e nenhuma obrigação ou obrigação adicional surge da TI que fornece esses Recursos da TI. A TI se reserva o direito de fazer correções, aprimoramentos, melhorias e outras alterações nos seus Recursos de TI

Você entende e concorda que permanece responsável por usar sua análise, avaliação e julgamento independentes no design de seus aplicativos e que tem total e exclusiva responsabilidade de garantir a segurança de seus aplicativos e a conformidade de seus aplicativos (e de todos os produtos de TI usados em ou para suas aplicações) com todos os regulamentos, leis e outros requisitos aplicáveis. Você declara que, com relação aos seus aplicativos, possui todo o conhecimento necessário para criar e implementar salvaguardas que (1) antecipam conseqüências perigosas de falhas, (2) monitoram falhas e suas consequências e (3) diminuem a probabilidade de falhas que pode causar danos e tomar as ações apropriadas. Você concorda que, antes de usar ou distribuir qualquer aplicativo que inclua produtos de TI, você testará exaustivamente esses aplicativos e a funcionalidade desses produtos de TI, conforme usados em tais aplicativos. A TI não realizou nenhum teste além daquele especificamente descrito na documentação publicada para um determinado recurso da TI.

Você está autorizado a usar, copiar e modificar qualquer recurso de TI individual apenas em conexão com o desenvolvimento de aplicativos que incluem o (s) produto (s) de TI identificado (s) nesse recurso de TI. NENHUMA OUTRA LICENÇA, EXPRESSA OU IMPLÍCITA, POR ESTOPPEL OU DE OUTRA FORMA A QUALQUER OUTRO DIREITO DE PROPRIEDADE INTELECTUAL DA TI, E NENHUMA LICENÇA A QUALQUER TECNOLOGIA OU PROPRIEDADE INTELECTUAL, DIREITO A TI OU QUALQUER TERCEIRO É CONCEDIDO AQUI, incluindo, mas não se limitando a, qualquer direito de patente, direitos autorais, mascarar o direito de trabalho ou outro direito de propriedade intelectual relacionado a qualquer combinação, máquina ou processo no qual os produtos ou serviços da TI são usados. As informações sobre ou referenciar produtos ou serviços de terceiros não constituem uma licença para usar esses produtos ou serviços, nem uma garantia ou endosso aos mesmos.

OS RECURSOS DA TI SÃO FORNECIDOS "TAL COMO ESTÃO" E COM TODAS AS FALHAS. A TI isenta-se de todas as outras garantias ou representações, expressas ou implícitas, relacionadas aos recursos da TI ou ao seu uso, incluindo, mas não limitado a, precisão ou plenitude, título, garantia de falha epidêmica e garantias implícitas de merchandising e garantia de qualidade, INFRACÇÃO DE QUALQUER DIREITO DE PROPRIEDADE INTELECTUAL DE TERCEIROS.

NÃO SERÁ RESPONSÁVEL E NÃO DEFENDERÁ OU INDENIZARÁ QUALQUER REIVINDICAÇÃO, INCLUINDO, MAS NÃO SE LIMITANDO A QUALQUER REIVINDICAÇÃO DE INFRACÇÃO RELACIONADA COM OU BASEADA EM QUALQUER COMBINAÇÃO DE PRODUTOS MESMO SE DESCRITOS EM RECURSOS TI OU DE OUTRA FORMA. EM CASO ALGUM SERÁ RESPONSÁVEL POR QUALQUER DANO REAL, DIRETO, ESPECIAL, COLATERAL, INDIRETO, PUNITIVO, INCIDENTAL, CONSEQÜENCIAL OU EXEMPLAR EM CONEXÃO OU DECORRENTE DE RECURSOS TI OU UTILIZA-LOS, E INDEPENDENTEMENTE DE QUALQUER OI ITRA VEZ POSSIBII IDADE DE TAIS DANOS

Você concorda em indenizar totalmente a TI e seus representantes por quaisquer danos, custos, perdas e / ou responsabilidades decorrentes de sua não conformidade com os termos e disposições deste Aviso.

Este aviso se aplica aos recursos de TI. Termos adicionais se aplicam ao uso e compra de certos tipos de materiais, produtos e serviços de TI. Esses incluem; sem limitação, os termos padrão da TI para produtos semicondutores http://www.ti.com/sc/docs/stdterms.htm), módulos de avaliação e amostras (http://www.ti.com/sc/docs/sampterms.htm)

Endereço para correspondência: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Direitos autorais © 2018, Texas Instruments Incorporated