

MULTIPLE SELECCIÓN CON PREGUNTAS INTEGRADORAS

Siguen el orden de conocimientos impartidas en la Unidad 1 y el Apéndice 2 Las respuestas aparecen al final del este apéndice

<p>1. LA SALIDA DE UN PROCESO DE DATOS</p> <ul style="list-style-type: none"> a. Puede ser información b. Son símbolos c. Son datos d. Pueden ser datos para otros procesos e. Pueden ser símbolos significativos f. Simboliza una decisión g. Ninguna de las anteriores 	<p>2. UN DATO A PROCESAR</p> <ul style="list-style-type: none"> a. Va al registro RI b. Va a la UC para ser controlado c. Va primero a un registro y luego a la UAL d. Va primero a la UAL y luego a un registro e. Es localizado en memoria por la UAL f. Está en memoria mezclado con las instrucciones del programa g. Ninguna de las anteriores 	<p>3. LA UNIDAD DE CONTROL</p> <ul style="list-style-type: none"> a. Da órdenes a la UAL b. Controla que los datos lleguen correctamente a la UCP c. Da órdenes a los periféricos d. Da órdenes a la memoria e. Ordena memorizar un resultado de la UAL f. Secuencia las acciones para ejecutar cada instrucción g. Ordena tomar de memoria las instrucciones. h. Ordena tomar de memoria datos i. Compara dos números
<p>4. UN PERIFÉRICO</p> <ul style="list-style-type: none"> a. Es el disco rígido b. Es la unidad de disco rígido c. Es un módem d. Puede ser sólo de entrada e. Está vinculado a una interfaz f. Convierte datos internos en externos y viceversa g. Puede operar simultáneamente con otro h. Puede ser memoria externa 	<p>5. LA UAL</p> <ul style="list-style-type: none"> a. Realiza operaciones lógicas b. Gobierna la lógica de la UCP c. Constituye la inteligencia de la UCP d. Ordena guardar el resultado de cada operación que realiza e. Genera números que antes no existían f. Recibe las instrucciones aritméticas que llegan g. Ninguna de las anteriores 	<p>6. UNA ROM</p> <ul style="list-style-type: none"> a. No es de acceso random b. Es una memoria sólo para datos c. Es una memoria cuyos contenidos pueden copiarse en una RAM d. Es una memoria estática e. No se direcciona f. Es una memoria RMM g. Si es EEPROM es volátil h. Funciona sin energía i. Ninguna de las anteriores
<p>7. UNA MEMORIA DINÁMICA</p> <ul style="list-style-type: none"> a. Es no volátil b. Se usa para programas que cambian continuamente c. Se usa solo para datos variables d. Es más rápida que una estática e. Es más lenta que una ROM f. Se usa para contenidos que cambian continuamente g. Ninguna de las anteriores 	<p>8. EL CONTENIDO DE UNA POSICIÓN DE MEMORIA DE LECT/ESCRITURA</p> <ul style="list-style-type: none"> a. Es un número de 8 bits invariable b. Es un número que es la dirección de esa posición c. Es el byte guardado en esa posición d. Puede ser parte de un word e. Puede elegirse a voluntad f. Es un número de 16 bits g. Puede verse como 8 llaves "si-no" que cambian en cada escritura h. Puede ser parte de una instrucción o dato i. Puede cambiar cada vez que se lee esa posición j. Tiene igual número de bits que la dirección de esa posición k. Tiene un número de bits igual al número de líneas de datos del bus l. Llega por las líneas de dirección m. Debe ser siempre el mismo n. Es volátil 	<p>9. UN WORD</p> <ul style="list-style-type: none"> a. Es el tamaño máximo de los datos de un programa b. Es el tamaño de los datos en un procesador de texto c. Son una o más posiciones consecutivas de memoria principal d. Puede ser igual al número de líneas de datos del bus e. Es el tamaño en bits de una posición de memoria principal f. Ninguna de las anteriores

10. UN SISTEMA OPERATIVO <ul style="list-style-type: none"> a. Puede estar en firmware b. Controla si el software está bien c. Son programas no ejecutables por la UC d. Son programas autoejecutables e. Cuando se ejecuta debe estar necesariamente en RAM f. Forma parte del software del sistema g. Puede ejecutar programas h. Administra los cuatro recursos de un sistema i. Son programas que se ejecutan permanentemente, a la par de los programas de usuario j. Ninguna de las anteriores 	11. AL REGISTRO DE INSTRUCCIÓN <ul style="list-style-type: none"> a. Van los resultados de la UAL b. Va la dirección donde está el código de cada instrucción c. Van los datos con que opera cada instrucción d. Va el código de la instrucción a ejecutar e. Es controlado por el sistema operativo f. Ninguna de las anteriores 	12. LA UNIDAD DE CONTROL <ul style="list-style-type: none"> a. Genera SZVC b. Controla los datos que van a la UAL c. Es controlada por el sistema operativo d. Ordena lectura/escritura de la memoria principal e. Ordena pasar un resultado de la UAL a un registro f. Controla que la UAL funcione correctamente g. Ninguna de las anteriores
13. EL SOFTWARE <ul style="list-style-type: none"> a. Es controlado por el hardware b. Expresa algoritmos c. Puede existir como firmware d. Puede ser reemplazado por hardware que realice la misma función e. Puede almacenarse en archivos ejecutables f. Ninguna de las anteriores 	14. LA UAL <ul style="list-style-type: none"> a. Suma números reales b. Suma números naturales c. Suma números enteros d. Ordena leer datos numéricos en la memoria principal o en registros e. Modifica el valor de los indicadores f. Almacena el resultado de cada operación que efectúa g. Almacena el valor de indicadores h. Usando SZVC ejecuta una instrucción de salto i. En una sola operación calcula raíces cuadradas 	15. LA ROM DE CONTROL <ul style="list-style-type: none"> a. Contiene instrucciones b. Contiene microcódigo c. Contiene códigos de instrucción d. Es firmware e. Contiene al sistema operativo f. Forma parte de la ROM BIOS g. Controla que el hardware de un computador no presenta fallas h. Ninguna de las anteriores
16. SALIDAS DE LA UC <ul style="list-style-type: none"> a. Generan microcódigo b. Cambian al ritmo de los pulsos reloj c. Ejecutan pasos de instrucciones d. Son las líneas de direcciones y de datos del bus que sale de la UCP e. Abren y cierran caminos dentro de la UCP f. Manejan los periféricos g. Controlan al registro RI h. Decodifican cada instrucción i. Proviene de las salidas de la ROM de Control j. Tienen un valor que se establece al ejecutar el sistema operativo k. Ninguna de las anteriores 	17. EL COPROCESADOR MATEMÁTICO <ul style="list-style-type: none"> a. Puede sumar números enteros y fraccionarios b. Permite ejecutar otro programa en paralelo con el procesador (UCP) c. En una sola operación calcula raíces cuadradas d. Opera cada vez que se ejecuta una instrucción para punto flotante e. Puede realizar operaciones lógicas f. Acelera la ejecución de cualquier programa g. Se usa en procesadores de texto h. Ordena sumas de enteros a la UAL i. Ninguna de las anteriores 	18. LOS CÓDIGOS DE MÁQUINA DE UN PROCESADOR <ul style="list-style-type: none"> a. Son los códigos de operación de las instrucciones que ejecuta b. Son los códigos de instrucción de las instrucciones que ejecuta c. Sólo son ejecutables por ese procesador u otro compatible d. Permiten ubicar datos en memoria e. Indican la dirección de cada instrucción f. Indican dónde guardar cada resultado que genera la UAL g. Conformen un lenguaje de alto nivel h. Constituyen el lenguaje assembler i. Son combinaciones de unos y ceros j. Son generados por un compilador creado para ese procesador k. Van al registro RI l. Constituyen lenguaje de máquina

<p>19. 33 MILLONES DE PULSOS RELOJ POR SEGUNDO</p> <ul style="list-style-type: none"> a. Equivalen a 33 millones bits/seg b. Equivalen a 33 millones de Hertz c. Equivalen a 33 millones ciclos/seg. d. Equivalen a 33 millones de Mflops e. Equivalen a 0,033 pulsos/seg f. Equivalen a 33 nseg. g. Ninguna de las anteriores 	<p>20. UNA INSTRUCCION SE EJECUTA</p> <ul style="list-style-type: none"> a. Mediante una secuencia de micro-códigos b. Merced a la acción del sistema operativo c. En dos o más pulsos reloj d. En un pulso reloj e. Una vez que la UAL terminó de ejecutar la operación ordenada f. Si previamente fue decodificada g. Mediante una serie de movimientos codificados en microcódigos h. En una millonésima de segundo o menos i. Ninguna de las anteriores 	<p>21. UNA INSTRUCCIÓN DE SALTO</p> <ul style="list-style-type: none"> a. Ordena saltar donde está un dato b. Permite que se pase a ejecutar una subrutina c. Ordena pasar a ejecutar otra instrucción que no es la siguiente d. Permite repetir n veces una secuencia de instrucciones e. Es ejecutada por el sistema operativo f. Permite decidir entre dos instrucciones cuál se ejecutará g. Ordena analizar el valor de indicadores de estado para decidir entre dos instrucciones a ejecutar
<p>22. EL FIRMWARE</p> <ul style="list-style-type: none"> a. Es software almacenado en ROM b. Pueden ser datos almacenados en ROM c. Es software almacenado en un CD d. Son los programas de la ROM BIOS e. Es cualquier pastilla ROM escrita f. Es hardware que sirve para almacenar programas en forma permanente g. Son archivos ejecutables h. Ninguna de las anteriores 	<p>23. UN MICROPROCESADOR</p> <ul style="list-style-type: none"> a. Puede ser un procesador dedicado en un periférico b. Puede contener la UCP c. Ejecuta microinstrucciones d. Es sinónimo de coprocesador e. Es un microcontrolador f. Ninguna de las anteriores 	<p>24. UN PROCESADOR CON UN WORD DE 4 BYTES = 32 BITS</p> <ul style="list-style-type: none"> a. Tiene registros acumuladores de 32 bits b. Tiene un bus de direcciones de 32 bits c. Requiere una memoria con una capacidad de 2^{32} Bytes d. Requiere una memoria con una capacidad de $2^{32} \times 4$ Bytes e. Puede acceder a 32 bits de memoria simultáneamente f. Ninguna de las anteriores
<p>25. LA CONVERSION A/D LA REALIZA</p> <ul style="list-style-type: none"> a. Un módem b. Una impresora c. El teclado d. Los ports e. Un mouse f. Ninguna de las anteriores 	<p>26. LA ELECTRONICA DE UN PERIFERICO</p> <ul style="list-style-type: none"> a. Es el primer nivel de electrónica en relación con el exterior b. Puede realizar conversión A/D y D/A según sea c. Puede contener un microprocesador dedicado d. Puede tener memoria e. Controla movimientos mecánicos en los periféricos que así lo requieran f. Está en comunicación con la interfaz a la que está ligada g. Está directamente conectada al bus de datos 	<p>27. UN PORT</p> <ul style="list-style-type: none"> a. Puede realizar conversión A/D b. Está conectado a un bus c. Recibe y envía información digital d. Adapta velocidades e. Es un buffer f. Contiene órdenes para su periférico g. Ninguna de las anteriores

<p>28. UNA INTERRUPCION POR IRQ</p> <ul style="list-style-type: none"> a. Puede ser generada por el SO b. Detiene el reloj de la UCP c. Es una forma de llamar a subrutina d. Permite sincronizar el AIM e. Tiene lugar cada vez que se activa una tecla f. Interrumpe la ejecución de una instrucción g. Sólo tiene lugar en una interrupción externa h. Requiere el uso de la pila i. Sucede al final de una ADM j. Ninguna de las anteriores 	<p>29. UN ADM</p> <ul style="list-style-type: none"> a. Permite realizar la fase de transferencia en una E/S b. Supone un dispositivo que escribe y lee la memoria principal c. Es equivalente a una interrupción d. Es rápido por que no demanda la ejecución de programas, pero la velocidad puede limitarse por la velocidad de transferencia del bus e. Requiere el uso de la pila f. Requiere la intervención de la UCP g. Se realiza a la par que se ejecuta un programa h. Se realiza ejecutando un programa del sistema operativo i. Se hace entre UCP y memoria 	<p>30. LA FASE DE TRANSFERENCIA EN UNA ENTRADA-SALIDA</p> <ul style="list-style-type: none"> a. Se puede hacer por ADM b. Se puede hacer por AIM c. Se hace mediante la instrucción IN si la operación es de entrada por AIM d. Implica transferencia de datos del periférico a memoria o viceversa e. Implica transferencia de datos de una interfaz a memoria o viceversa f. Ninguna de las anteriores
<p>31. UN BUS DE 32 LINEAS DE DATOS Y 10 MHz</p> <ul style="list-style-type: none"> a. Tiene un ancho de 32 b. Tiene un ancho de 10 MHz c. Tiene un ancho de banda de 320 MB/seg. d. Tiene un ancho de banda de 40 MB/seg e. Ninguna de las anteriores 	<p>32. UNA JERARQUÍA DE MEMORIAS</p> <ul style="list-style-type: none"> a. Permite una máquina más económica b. Permite una máquina más rápida c. Permite una máquina de gran capacidad de memoria d. Es única para cada computador e. Tiene varias alternativas para cada computador f. Es única para todos los computadores de una misma época tecnológica g. Ninguna de las anteriores 	<p>33. UN AIM</p> <ul style="list-style-type: none"> a. Requiere leer o escribir ports de una interfaz b. Se sincroniza con una IRQ c. Implica que el periférico interrumpa d. Requiere el uso del registro RI e. Requiere el uso de AX en un procesador de Intel f. Puede ser más rápido que un ADM g. Requiere la ejecución de dos instrucciones h. Puede combinarse con un ADM i. Ninguna de las anteriores
<p>34. EL BUS PCI</p> <ul style="list-style-type: none"> a. Va a la velocidad del bus local b. Está unido directamente al bus local c. Es sincrónico d. Requiere un chip controlador e. Permite manejar otros buses f. Puede ir más rápido que el local bus g. Ninguna de las anteriores 	<p>35. EL BUS ISA</p> <ul style="list-style-type: none"> a. Es el local bus b. Puede ser suplantado por el bus VESA c. Es sinónimo de AT Bus d. Es asincrónico e. Sólo puede operar hasta 8 Mhz f. Podría funcionar a 50 Mhz g. Se usa junto al VESA o el PCI h. Se conecta directamente al bus local i. Ninguna de las anteriores 	<p>36. UNA INTERFAZ</p> <ul style="list-style-type: none"> a. Activa el cable IRQ b. Permite iniciar una AIM c. Maneja la pila d. Está conectada al bus de direcciones e. Está conectada al bus de datos f. Puede ser leída o escrita por la UC g. Recibe comandos para la electrónica del periférico h. Indica errores en una E/S i. Puede efectuar conversiones A/D j. Ninguna de las anteriores
<p>37. UNA LECTURA DE MEMORIA</p> <ul style="list-style-type: none"> a. Tiene lugar durante la ejecución de una instrucción b. Es ordenada por un port c. Es ordenada por un microcódigo d. Supone la activación de un cable que va de la UCP a memoria e. Es ordenada por un dispositivo que realiza ADM f. Sólo requiere direccionar una posición g. Ninguna de las anteriores 	<p>38. UNA PILA</p> <ul style="list-style-type: none"> a. Provee direcciones de retorno b. Es leída o escrita merced a la dirección que provee el Stack Pointer c. Almacena información relativa a cualquier programa o subrutina interrumpidos d. Es una zona de memoria principal e. Forma parte del sistema operativo f. Ninguna de las anteriores 	<p>39. UN PROCESADOR RISC</p> <ul style="list-style-type: none"> a. Ejecuta instrucciones de reducido número de bits b. Requiere un coprocesador c. Puede estar en la electrónica de un periférico d. No emplea "pipe line" e. Accede más rápido a memoria que un RISC f. Puede ejecutar instrucciones de máquina simples de un procesador RISC