TYTE	temas de Computación I	ional Superior del Profesor Primer Parcial 2018	J 10 1211
Complete la similario	OTRAS HOJAS SI QUIERE, PERO RE	SPONDA EN ESTA PAGINA	· Andrada Flavio
Complete la siguiente tabla:	,		
BINARIO	OCTAL	DECIMAL 222 12 (562	HEXADECIMAL
11011110,10111010	- 336,364	-222,466366	C-DE, BA
110000,0011	60,7463 V	← 48,2 →	30,3/
Indique en hexadecimal el valor de los 4	bytes que representan el nún	nero decimal -8325402 co	mo un single según IEEE-75
Rta: 64 FE 12 34			
Al comprimir con RLE la secuencia dad	da ¿Con símbolos de qué long	itud se obtiene la mejor tasa o	de compresión y cuál es ésta?
1000000000000000000	000000000000000000000000000000000000000	001000000010000101	.10000000001
Ria: BA NER ME BAN	RLE-4 tc=1	,83	
Represente el número 2018 en código	de Stibitz y en código de Han	oming (7.4) ; Cuál representad	ción es más larga? ¿Por qué?
Rta: Como se demuestra en el d	Respondent to represent	is me large as la ch	Homming porque cartier 7
5) Calcule el código de Gray de 6 bits par	ra los números 30, 31, 32	, 33. ¿Qué se observa en lo	s valores obtenidos?
Rta: 010001, 010000	14000 1100	od observación C	embra en bit en el
016661, 01666	1,1000	Secretain	Del proximo numero
6) Calcule la tasa de compresión obtenida	a al representar la cadena MIS	3MONOSSONSIMIOSMIMOS	sos en el código de Huffman
F			
Rta: Ec = 2,417			
	the state of the state of the Y	rangon avo Cuala	ean ector accesos
7) Cuántos accesos a RAM se requieres	n para ejecutar la instrucción	ADD [1200], AX! ¿Cuales	s son estos decesos.
7) ¿Cuántos accesos a RAM se requierer	n para ejecutar la instrucción	AND [1200], Ax Cuales	n de menoria instrui
Rta: Uno solo, here es orbir	el volor del registro	AX en la circuis	n de menoria instrui
Rta Uno solo, pora escribir	el volor del registro	AX en la circles	relai por instrucción, por oti
Rta Uno solo, pora escribir	el volor del registro	AX en la circles	relai por instrucción, por oti
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in	el volor del registro	AX en la circles	relai por instrucción, por oti
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in: Rta: S= 42 %	nida al reemplazar una CPU c strucción, en la cual se ha disr	on un promedio de 3 ciclos de ninuido el período de la señal	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in: Rta: S= 42 %	nida al reemplazar una CPU c strucción, en la cual se ha disr	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
Rta: Ono solo, para es orbir 8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in: Rta: S= 92 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800	nida al reemplazar una CPU e strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y la direccionamiento de la direccio	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
Rta: Ono solo, pore es orbir 8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d MOV DS, [0048] MOV [BX], DS	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y Directo Registro	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d MOV DS, [0048] MOV [BX], DS NEG AX	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y Directo Registro la medio to	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) 04A6 8E1E4800 b) 04AA 8C1F c) 04AC F7D8 d) 04AE 3D5566	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d MOV DS, [0048] MOV [BX], DS NEG AX CMP AX, 6655	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y Directo Registro la medio to	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d MOV DS, [0048] MOV [BX], DS NEG AX	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y Directo Registro la medio to	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
Rta: Ono solo, pore escribir 8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d MOV DS, [0048] MOV [BX], DS NEG AX CMP AX, 6655 MOV [0050], DX	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y Directo Registro la medio to	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por in Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) 04A6 8E1E4800 b) 04AA 8C1F c) 04AC F7D8 d) 04AE 3D5566 e) 04B1 89165000	nida al reemplazar una CPU c strucción, en la cual se ha disr s del 8086 según el modo de d MOV DS, [0048]	on un promedio de 3 ciclos de ninuido el periodo de la señal direccionamiento que utilizan y la direccionamiento que utilizan y la direccio Registro la media to l	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns.
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por interes en la mejora de 2.5 ciclos por interes en l	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de minuido el periodo de la señal ireccionamiento que utilizan y l'adrecto Registro l'amediato	e reloj por instrucción, por otr de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una:
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por interes en la composição de 2.5 ciclos por int	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de minuido el periodo de la señal direccionamiento que utilizan de la direccionamiento que utilizan de la direccio de la señal de la direccio de la direccionalidades básicas de la direccionalidades direcciona	e reloj por instrucción, por otro de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una:
8) Estime la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por interes en la mejora de rendimiento obte cuyo promedio es de 2.5 ciclos por interes en la composição de 2.5 ciclos por int	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de minuido el periodo de la señal direccionamiento que utilizan de la direccionamiento que utilizan de la direccio de la señal de la direccio de la direccionalidades básicas de la direccionalidades direcciona	e reloj por instrucción, por otro de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una:
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por in: Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000 10) Responda V o F justificando en c. a) Los procesadores Intel Core i9 y AMD I b) La memoria caché se encuentra en la me c) El microprocesador contiene un firmwa.	nida al reemplazar una CPU cistrucción, en la cual se ha disres del 8086 según el modo de disposa de la 8086 según el modo de disposa de la 8086 según el modo de la 8086 según el modo de disposa de la 8086 según el modo de l	on un promedio de 3 ciclos de ninuido el periodo de la señal ireccionamiento que utilizan y la directo Registro la media to la media to la programas es definido por el la directo de la señal directo de la s	e reloj por instrucción, por otro de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una:
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por inc. Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000 10) Responda V o F justificando en c. a) Los procesadores Intel Core i9 y AMD I b) La memoria caché se encuentra en la me c) El microprocesador contiene un firmwa. d) En las arquitecturas VLIW, el orden de e) El Unicode no permite representar de me	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de ninuido el periodo de la señal direccionamiento que utilizan y la direccionamiento del direccionam	e reloj por instrucción, por otre de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una: Directo Compilador res jest,
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por inc. Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000 10) Responda V o F justificando en c. a) Los procesadores Intel Core i9 y AMD I b) La memoria caché se encuentra en la me c) El microprocesador contiene un firmwa. d) En las arquitecturas VLIW, el orden de e) El Unicode no permite representar de me	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de ninuido el periodo de la señal direccionamiento que utilizan y la direccionamiento del direccionam	e reloj por instrucción, por otre de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una: Directo Compilador res jest,
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por in: Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000 10) Responda V o F justificando en c. a) Los procesadores Intel Core i9 y AMD II b) La memoria caché se encuentra en la me c) El microprocesador contiene un firmival d) En las arquitecturas VLIW, el orden de e) El Unicode no permite representar de m f) En la base de la jerarquía de memoria se	nida al reemplazar una CPU cistrucción, en la cual se ha disres del 8086 según el modo de disposa de la cual se ha disres del 8086 según el modo de disposa de la cual se ha disres del 8086 según el modo de disposa de la cual se ha disres de la cual se ha disres de la cual se del se de la cual se	on un promedio de 3 ciclos de ninuido el periodo de la señal direccionamiento que utilizan y la direccionamiento del direccionam	e reloj por instrucción, por otre de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una: Directo Compilador res jest,
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por inc. Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000 10) Responda V o F justificando en c. a) Los procesadores Intel Core i9 y AMD II b) La memoria caché se encuentra en la me c) El microprocesador contiene un firmwa. d) En las arquitecturas VLIW, el orden de e) El Unicode no permite representar de me f) En la base de la jerarquía de memoria se g) La única diferencia que aparece al repre	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de ninuido el periodo de la señal direccionamiento que utilizan y la dirección a minuido el periodo de la señal dirección a ejecutar dirección a ejecutar	e reloj por instrucción, por otre de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una: Directo Grandina de porto de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una:
8) Estime la mejora de rendimiento obte euyo promedio es de 2.5 ciclos por inc. Rta: S= 42 % 9) Clasifique las siguientes instrucciones a) . 04A6 8E1E4800 b) . 04AA 8C1F c) . 04AC F7D8 d) . 04AE 3D5566 e) . 04B1 89165000 10) Responda V o F justificando en c. a) Los procesadores Intel Core i9 y AMD I b) La memoria caché se encuentra en la me c) El microprocesador contiene un firmwa. d) En las arquitecturas VLIW, el orden de e) El Unicode no permite representar de me	nida al reemplazar una CPU ce strucción, en la cual se ha disres del 8086 según el modo de de MOV DS, [0048]	on un promedio de 3 ciclos de ninuido el periodo de la señal direccionamiento que utilizan y la dirección a minuido el periodo de la señal dirección a ejecutar dirección a ejecutar	e reloj por instrucción, por otre de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una: Directo Grandina de porto de reloj de 0,4 ns a 0,25 ns. y escriba qué hace cada una:

	Universidad Tecnológica Nacional - Instituto Nacional Superior del Profesorado Técnico - Sistemas de Computación I - Primer Parcial 2018	16
	1) Complete la siguiente tabla:	
2	BINAPIO	
)	-11011110, 10111011 -336,564 -222,3265625 - DR, RA	
	110000,0011 60,1463 -48,27 30,31	
1	2) Indique en hexadecimal el valor de los 4 bytes que representan el número decimal -8325402 como un single según 1447/	54.
2	3) Al comprimir con RLE la secuencia dada ¿Con símbolos de qué longitud se obtiene la mejor tasa de compresión y suál es ént. 100000000000000000000000000000000000	
	Ria: BLE-4 toxo de compression 1,83	
1		
1	4) Represente el número 2018 en código de Stibitz y en código de Hamming (7.4) ¿Cuál representación es más larga? ¡Por qué	
U	Ria: En Hoja entregada	
^	5) Calcule el código de Gray de 6 bits para los números 30, 31, 32, 33 ¿Qué se observa en los valores obtenidos?	
3	Rta: En Hoje entregade	
		-
Q	6) Calcule la tasa de compresión obtenida al representar la cadena MIS3MONOSSONSIMIOSMIMOSOS en el código de Marifimar	
D	Rta: tero de compresión 1,29	
	7) ¿Cuántos accesos a RAM se requieren para ejecutar la instrucción ADD [1200], AX? ¿Cuáles son estos accesos?	
M		
1	Ria: En Hoja entregado	
	8) Estime la mejora de rendimiento obtenida al reemplazar una CPU con un promedio de 3 ciclos de reloj por instrucción, por otro	38
1	cuyo promedio es de 2,5 ciclos por instrucción, en la cual se ha disminuido el período de la señal de reloj de 0.4 ns a 0.25 ns.	
	Rta: 0,92	
	9) Clasifique las siguientes instrucciones del 8086 según el modo de direccionamiento que utilizan y escriba qué hace cada unac	
R	a) . 04A6 8E1E4800 MOV DS, [0048] . directe	
	b) . 04AA 8C1F MOV [BX], DS . Move to	
	c) . 04AC F7D8 NEG AX . Immediate a second	
	d) . 04AE 3D5566 CMP AX, 6655	
	e) . 04B1 89165000 MOV [0050], DX . directo	
	10) Responda V o F justificando en cada caso su respuesta:	
R	a) Los procesadores Intel Core i9 y AMD Ryzen Threadripper son escalares	st.
A	b) La memoria caché se encuentra en la memoria ROM	C.
	c) El microprocesador contiene un firmware llamado BIOS que permite realizar funcionalidades básicas de E/S	1
	d) En las arquitecturas VLIW, el orden de ejecución de las instrucciones de los programas es definido por el compilador	V
	e) El Unicode no permite representar de manera unívoca más de 10.000 caracteres diferentes	F
	f) En la base de la jerarquía de memoria se encuentran los registros de la CPU	44
	g) La única diferencia que aparece al representar un número en C-2 y en Exceso 2 ^{e-1} está en el bit más significativo (el de más a la izquierda)	1
	h) El registro contador de programa de la CPU contiene el opcode de la instrucción a ejecutar	18
		4000
	i) Las interrupciones se clasifican en 3 tipos: int. por software internas, int. por software externas e int. por hardware	1

	Sisten	Nacional - Instituto Na nas de Computación I - DAS RODAS SI CUITAT, PARO E	Primer Parcial 2018	Valle Marcela	
)	BINARIO I		Alumno		
Maria	11-1	OCTAL 336 S6 4	DECIMAL	HEXADECIM	
	0014 0000 70 70 70 70 70 70 70 70 70 70 70 7	336,564	-222,7265625	- DE, BA	
	0011 0000 10017 001100110011			30,33334	
	2) Indique en hexadecimal el valor de los 4 by	tes que representan el min	nero decimal -8325402 con	io un <i>single</i> según IEEI	-75
	** CAFE (23(3)				
В	3) Al comprimir con RLE la secuencia dada ¿ 1000000000000000000000000000000000000	Con símbolos de qué longi	itud se obtiene la mejor tasa de 6010000000100001011	compresión y cuál es é	sta?
	Ru PLE-4 TOS) Le con	wesign = 1,835	33		
	4) Represente el número 2018 en código de S	www.x y en codigo de Ham	mung (7.4) ¿Cuāl representació	n es más larga? ¿Por qu	ic?
	No Sibre Oronous Oron John	-19 0101010000000	outoloollilood - M	WA	
	5) Calcule el código de Gray de 6 bits para los	ndmeros 30, 31, 32,	33. ¿Qué se observa en los v	alores obtenidos?	
					-
	HOJA				-
	6) Calcule la tasa de compressón obsenida al re	opresentar la cadena HIS3	MONOSSONSIMIOSMIMOSOS	en el código de Huffm	an.
5	Ru 2.9166				-
100					-
}	7) ¿Cuántos accesos a RAM se requieren para				
3	7) ¿Cuántos accesos a RAM se requieren para				viča
3	7) Cuántos accesos a RAM se requieren para	in /2) Obers her	dates of open /3) Es	cribir b informa	territorio de la composición della composición d
	7) ¿Cuántos accesos a RAM se requieren para Rue 3 * 1) Octubre la instrucció 8) Estime la mejora de rendimiento obtenida a	n /2) Overs her	un promotio de 3 ciclos de rel	cribir b informa	neril/Allenius
3	7) Cuántos accesos a RAM se requieren para	n /2) Overs her	un promotio de 3 ciclos de rel	cribir b informa	territorio de la composición della composición d
-	7) ¿Cuántos accesos a RAM se requieren para Rus 3 ° 1) Octubro 12 instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucción es de 2,5 ciclos por instr	of /2) Obligate Les de recomplazar una CPU con ión, en la cual se ha dismir	un promedio de 3 ciclos de rel suido el periodo de la señal de re	oj por instrucción, por o eloj de 0.4 ns a 0,25 ns.	territorio de la composición della composición d
-	7) Cuántos accesos a RAM se requieren para Rue 3 ° 1) Octubre la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucci Rue 92/2 9) Clasifique las siguientes instrucciones del 8	of /2) Older Los direcimplazar una CPU con ión, en la cual se ha dismir 086 según el modo de direc	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0.4 ns a 0,25 ns.	Delta (Albanius)
-	7) Cuántos accesos a RAM se requieren para Rus 3 ° 1) Octubre la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2.5 ciclos por instrucc Rus: 927- 9) Clasifique las siguientes instrucciones del 8 a) . 04A6 8E1E4800 MOV	of /2) Older Les di recemplazar una CPU con ión, en la cual se ha dismir 086 según el modo de directos, [0048] . Poso	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rus 3 ° 4) Octaver la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2.5 ciclos por instrucc Rus: 927 9) Clasifique las siguientes instrucciones del 8 a) . 04A6 8E1E4800 MOV b) . 04AA 8C1F MOV	d reemplazar una CPU con ión, en la cual se ha dismir 086 según el modo de directos, [0048] . Propies [BX], DS	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rus 3	d reemplazar una CPU con ión, en la cual se ha dismir 086 según el modo de directos, (0048) . Propieto AX	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rus 3 ° 1) Culture la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucción de Rus Q 2 % 9) Clasifique las siguientes instrucciones del 8 a) 04A6 8E1E4800 MOV b) 04AA 8C1F MOV c) 04AC F7D8 NEG d) 04AE 3D5566 CMP	d reemplazar una CPU con son, en la cual se ha dismir OS6 según el modo de dire. DS, [0048] . Pos AX AX, 6655	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rus 3 ° 1) Culturar la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucciones del 8 9) Clasifique las siguientes instrucciones del 8 a) 04A6 8E1E4800 MOV b) 04AA 8C1F MOV c) 04AC F7D8 NEG d) 04AE 3D5566 CMP e) 04B1 89165000 MOV	d reemplazar una CPU consión, en la cual se ha dismissión, en la cual se ha dismissión en la cual se ha	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rue 3 ° 1) Culture la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promodio es de 2.5 ciclos por instrucciónes del 8 9) Clasifique las siguientes instrucciones del 8 a) . 04A6 8E1E4800 MOV b) . 04AA 8C1F MOV c) . 04AC F7D8 NEG d) . 04AE 3D5566 CMP e) . 04B1 89165000 MOV 10) Responda V o F justificando en cada cas	di recemplazar una CPU con ión, en la cual se ha dismir O86 según el modo de directos, [0048] . Productos AX . AX, 6655 . [0050], DX . So su respuesta:	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rus 3 ° 1) Culturar la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucciones del 8 9) Clasifique las siguientes instrucciones del 8 a) 04A6 8E1E4800 MOV b) 04AA 8C1F MOV c) 04AC F7D8 NEG d) 04AE 3D5566 CMP e) 04B1 89165000 MOV	di recemplazar una CPU con ión, en la cual se ha dismir O86 según el modo de directos, [0048] . Productos AX . AX, 6655 . [0050], DX . So su respuesta:	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc eccionamiento que utilizan y esc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rue 3 ° 1) Culture la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucciónes del 8 9) Clasifique las siguientes instrucciones del 8 a) . 04A6 8E1E4800 MOV b) . 04AA 8C1F MOV c) . 04AC F7D8 NEG d) . 04AE 3D5566 CMP e) . 04B1 89165000 MOV 10) Responda V o F justificando en cada cas a) Los procesadores Intel Core i9 y AMD Ryzen T b) La memoria caché se encuentra en la memoria f	d reemplazar una CPU con ión, en la cual se ha dismir O86 según el modo de director DS, [0048] . Pos AX . AX, 6655 . [0050], DX . So su respuesta:	un promedio de 3 ciclos de rel suido el periodo de la señal de re eccionamiento que utilizan y esc eccionamiento que eccionamiento que eccionamiento esc eccionamiento eccionamiento ecc	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para 8) Estime la mejora de rendimiento obtenida a cuyo promodio es de 2,5 ciclos por instrucci 8) Clasifique las siguientes instrucciones del 8 a) . 04A6 8E1E4800 MOV b) . 04AA 8C1F MOV c) . 04AC F7D8 NEG d) . 04AE 3D5566 CMP e) . 04B1 89165000 MOV 10) Responda V o F justificando en cada cas a) Los procesadores Intel Core i9 y AMD Ryzen T b) La memoria caché se encuentra en la memoria se el El microprocesador contiene un firmu are llama	di recemplazar una CPU con ión, en la cual se ha dismir Osó según el modo de direc DS, [0048]	un promedio de 3 ciclos de rel suido el periodo de la señal de seccionamiento que utilizan y escentra de seccionamiento de sec	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	neril/Allenius
	7) Cuántos accesos a RAM se requieren para Rus 3 de 1) Cultavar la instrucción de acuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de 2.5 ciclos por ins	d reemplazar una CPU consión, en la cual se ha dismir O86 según el modo de director de la cual se ha dismir O86 según el modo de director de la cual se ha dismir O86 según el modo de director de la cual se ha dismir O86 según el modo de director de la cual se ha dismir O86 según el modo de director de la cual se ha dismir de las instrucciones de los por la cual se la	un promedio de 3 ciclos de rel suido el periodo de la señal de reccionamiento que utilizan y escentiva de la señal de rel señal de la señal de reccionamiento que utilizan y escentiva de la señal de reccionamiento de la señal d	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	Delta (Albanius)
	7) Cuántos accesos a RAM se requieren para Rus 3 de 1 Octavar la improcció 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucción de cuyo promedio es de 2,5 ciclos por instrucción de Rus Q 2 //2 9) Clasifique las siguientes instrucciones del 8 a) 04A6 8E1E4800 MOV b) 04AA 8C1F MOV c) 04AC F7D8 NEG d) 04AE 3D5566 CMP e) 04B1 89165000 MOV 10) Responda V O F justificando en cada cas a) Los procesadores Intel Core i9 y AMD Ryzen T b) La memoria caché se encuentra en la memoria I c) El microprocesador contiene un firmu are Ilama d) En las arquitecturas VLIW, el orden de ejecució e) El Unicode no permite representar de manera un	d reemplazar una CPU con ión, en la cual se ha dismir 1086 según el modo de directo 108, [0048] . Pos 108, [0048] . Pos 108, [0050], DX . Pos 108, [0050],	un promedio de 3 ciclos de rel suido el periodo de la señal de reccionamiento que utilizan y escuencionamiento de la seña	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns.	V F V
	7) Cuántos accesos a RAM se requieren para Rue 3 ° 1) Culture la instrucció 8) Estime la mejora de rendimiento obtenida a cuyo promodio es de 2,5 ciclos por instrucciónes del 8 9) Clasifique las siguientes instrucciones del 8 a) 04A6 8E1E4800 MOV b) 04AA 8C1F MOV c) 04AC F7D8 NEG d) 04AE 3D5566 CMP e) 04B1 89165000 MOV 10) Responda V o F justificando en cada cas a) Los procesadores Intel Core i9 y AMD Ryzen T b) La memoria caché se encuentra en la memoria I e) El microprocesador contiene un firmuare Ilama d) En las arquitecturas VLIW, el orden de ejecució e) El Unicode no permite representar de manera un f) En la base de la jerarquia de memoria se encuen	di recemplazar una CPU con ión, en la cual se ha desmir 1086 según el modo de director 108, [0048] . Pos 108, [0048] . Pos 108, [0048] . Pos 108, [0050], DX . Pos su respuesta: Chreadripper son escalares ROM do BIOS que permite realizar sin de las instrucciones de los privoca más de 10 000 caracter tran los registros de la CPU	un promedio de 3 ciclos de rel suido el periodo de la señal de reccionamiento que utilizan y escalado el señal de responsacionamiento el señal de responsacion	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns. riba qué hace cada una:	V F V V
	7) Cuántos accesos a RAM se requieren para Rue 3 de 1) Culture la instrucción de acuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de 3.0 ciclos de 3.0 ciclos de 3.0 ciclos por instrucción de 4.0 ciclos por instrucción de 2.0 ciclos por instrucción de 3.0 ciclos por instrucción de 4.0 ciclos por instrucción de 3.0 ciclos por instru	d reemplazar una CPU con son, en la cual se ha dismir 1086 según el modo de directos (1086), por 1086 según el modo de la composición de las instrucciones de los privoca más de 10 000 caracter tran los registros de la CPU en número en C-2 y en Exceso	funcionalidades básicas de E/S programas es definido por el compires diferentes	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns. riba qué hace cada una:	V F V V F
	7) Cuántos accesos a RAM se requieren para 8) Estime la mejora de rendimiento obtenida a cuyo promedio es de 2,5 ciclos por instrucc Ru: Q 2 //2 9) Clasifique las siguientes instrucciones del 8 a) . 04A6 8E1E4800 MOV b) . 04AA 8C1F MOV c) . 04AC F7D8 NEG d) . 04AE 3D5566 CMP e) . 04B1 89165000 MOV 10) Responda V o F justificando en cada cas a) Los procesadores Intel Core i9 y AMD Ryzen T b) La memoria caché se encuentra en la memoria s c) El microprocesador contiene un firmu are llama d) En las arquitecturas VLIW, el orden de ejecució e) El Unicode no permite representar de manera us f) En la base de la jerarquia de memoria se encuen g) La única diferencia que aparece al representar u h) El registro contador de programa de la CPU con	di recemplazar una CPU con ión, en la cual se ha dismir 1086 según el modo de director 108, 100481 1081, DS 100481 1081, DS 1081,	funcionalidades básicas de E/S programas es definido por el compies diferentes (2000)	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns. riba qué hace cada una:	V F V V F F
-	7) Cuántos accesos a RAM se requieren para Rue 3 de 1) Culture la instrucción de acuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de la cuyo promedio es de 2.5 ciclos por instrucción de 3.0 ciclos de 3.0 ciclos de 3.0 ciclos por instrucción de 4.0 ciclos por instrucción de 2.0 ciclos por instrucción de 3.0 ciclos por instrucción de 4.0 ciclos por instrucción de 3.0 ciclos por instru	di recemplazar una CPU con ión, en la cual se ha dismir 1086 según el modo de director 108, 100481 1081, DS 100481 1081, DS 1081,	funcionalidades básicas de E/S programas es definido por el compies diferentes (2000)	oj por instrucción, por o eloj de 0,4 ns a 0,25 ns. riba qué hace cada una:	V F V V F F