

Alumno: Andrés Mateo

B



Rta: 64 FE 12 34

(B)

[illegible]

Rta: ~~BA~~ ~~RE~~ ~~NR~~ ~~BR~~ RLE-4 $t_c = 1,83$

13

Ria: Como se demuestra en el desarrollo, la representación más larga es la de Hamming porque Carlos Pineda.

0

Rta: 010001, 010000, 110000, 110001 observaci3n: Cambio en bit en el ~~Siguiente bit~~ del proximo numero.

A

Rta: $t_c = 2,417$

409

Rta: Uno solo, para escribir el valor del registro AX en la dirección de memoria instruída.

1

Rta: $S = 42\%$

- | | | | |
|----|---------------|----------------|------------------------------|
| a) | 04A6 8E1E4800 | MOV DS, [0048] | Directo |
| b) | 04AA 8C1F | MOV [BX], DS | Indirecto |
| c) | 04AC F7D8 | NEG AX | Registro |
| d) | 04AE 3D5566 | CMP AX, 6655 | Inmediato |
| e) | 04B1 89165000 | MOV [0050], DX | Indirecto Directo |

- | | |
|--|------------|
| a) Los procesadores Intel Core i9 y AMD Ryzen Threadripper son escalares | F |
| b) La memoria caché se encuentra en la memoria ROM | F |
| c) El microprocesador contiene un <i>firmware</i> llamado BIOS que permite realizar funcionalidades básicas de E/S | V |
| d) En las arquitecturas VLIW, el orden de ejecución de las instrucciones de los programas es definido por el compilador | no just. V |
| e) El Unicode no permite representar de manera unívoca más de 10.000 caracteres diferentes | F |
| f) En la base de la jerarquía de memoria se encuentran los registros de la CPU | F |
| g) La única diferencia que aparece al representar un número en C-2 y en Exceso 2^{n-1} está en el bit más significativo (el de más a la izquierda) | no just. V |
| h) El registro contador de programa de la CPU contiene el <i>opcode</i> de la instrucción a ejecutar | V |
| i) Las interrupciones se clasifican en 3 tipos: int. por software internas, int. por software externas e int. por hardware | F |
| j) Si utiliza un <i>pipeline</i> , la arquitectura en cuestión es escalar | no just. F |

Alumna: Balmer

B

M

B

2

B

P

7

2

2

R

1

1

11

- | | | | |
|----|---------------|----------------|----------------------|
| a) | 04A6 8E1E4800 | MOV DS, [0048] | directo |
| b) | 04AA 8C1F | MOV [BX], DS | indirecto |
| c) | 04AC F7D8 | NEG AX | inmediato a registro |
| d) | 04AE 3D5566 | CMP AX, 6655 | inmediato |
| e) | 04B1 89165000 | MOV [0050], DX | directo |

10) Responda **V** o **F** justificando en cada caso su respuesta:

- | | |
|--|---|
| a) Los procesadores Intel Core i9 y AMD Ryzen Threadripper son escalares | V |
| b) La memoria caché se encuentra en la memoria ROM | F |
| c) El microprocesador contiene un <i>firmware</i> llamado BIOS que permite realizar funcionalidades básicas de BIOS | F |
| d) En las arquitecturas VLIW, el orden de ejecución de las instrucciones de los programas es definido por el compilador | V |
| e) El Unicode no permite representar de manera unívoca más de 10 000 caracteres diferentes | F |
| f) En la base de la jerarquía de memoria se encuentran los registros de la CPU | F |
| g) La única diferencia que aparece al representar un número en C-2 y en Exceso 2^{n-1} está en el bit más significativo (el de más a la izquierda) | F |
| h) El registro contador de programa de la CPU contiene el <i>opcode</i> de la instrucción a ejecutar | F |
| i) Las interrupciones se clasifican en 3 tipos: int. por software internas, int. por software externas e int. por hardware | F |
| j) Si utiliza un <i>pipeline</i> , la arquitectura en cuestión es escalar | V |

—

6

File: CAFE1233

5

B

Res: $QLE-4$, Tasa de compresión = 1,83533

6

Die 512-0101000101, 1101100000001101001110000 - HWA

Hoja

B

Elle 2,9166

8-

Res: 3. 1) Obtener la instrucción / 2) Obtener los datos de operación / 3) Escribir la información

9

2000

- Problema, que el video
Responde a lo que se pregunta

81

a) Los procesadores Intel Core i9 y AMD Ryzen Threadripper son escalares	V	F
b) La memoria caché se encuentra en la memoria ROM	F	
c) El microprocesador contiene un <i>firmware</i> llamado BIOS que permite realizar funcionalidades básicas de E/S	V	F
d) En las arquitecturas VLIW, el orden de ejecución de las instrucciones de los programas es definido por el compilador	V	
e) El Unicode no permite representar de manera unívoca más de 10.000 caracteres diferentes	F	
f) En la base de la jerarquía de memoria se encuentran los registros de la CPU	F	
g) La única diferencia que aparece al representar un número en C-2 y en Exceso 2^{n-1} está en el bit más significativo (el de más a la izquierda)	V	
h) El registro contador de programa de la CPU contiene el <i>opcode</i> de la instrucción a ejecutar	F	
i) Las interrupciones se clasifican en 3 tipos: int. por software internas, int. por software externas e int. por hardware	F	
j) Si utiliza un <i>pipeline</i> , la arquitectura en cuestión es escalar	F	real justificado