

Desempenho do Processador

Henrique Noronha Facioli - 157986

Lauro Cruz e Souza - 156175

Thiago Silva Farias - 148077

Pipeline

Branch
Predictor

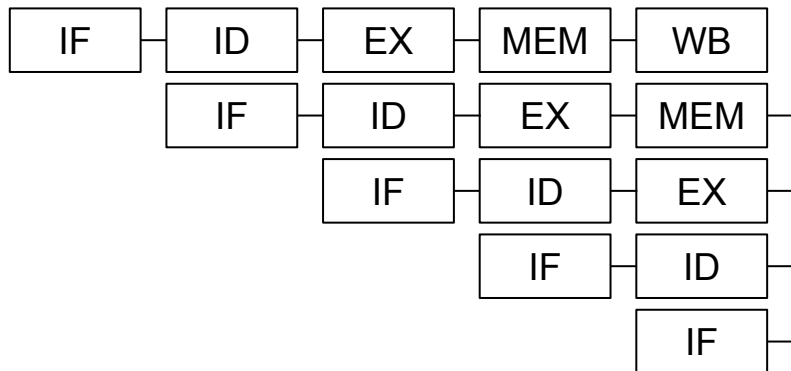
Cache

Conclusão

Pipeline 5

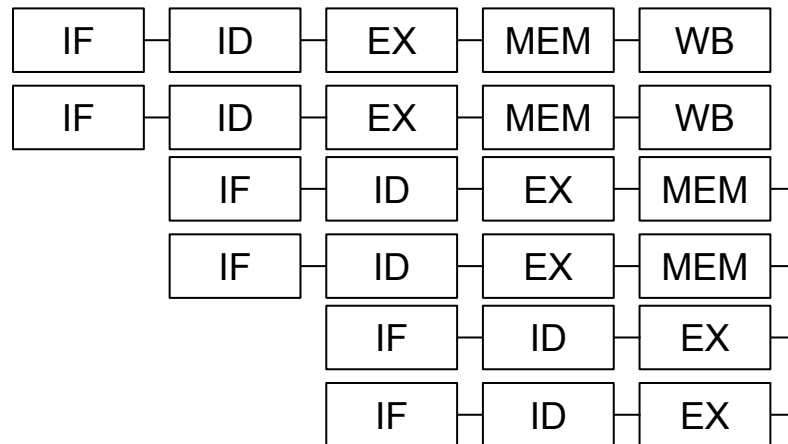
Escalar

- Sequencial
- 1 único Pipeline



Superescalar

- Concorrente
- 2 Pipelines independentes (sem hazard estrutural)



Pipeline

Branch
Predictor

Cache

Conclusão

Pipeline 5

- Read after Write

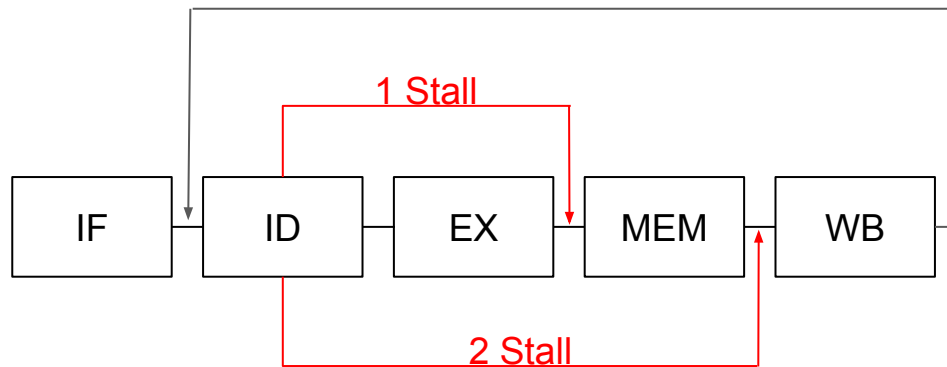
- Instrução depende de dado que será calculado
- Pipeline escalar e superescalar

- Write after Read

- Instrução sobrescreve valor que ainda será lido
- Só ocorre no superescalar

- Write after Write

- Instrução sobrescreve valor que ainda será escrito
- Só ocorre no superescalar



Pipeline

Branch
Predictor

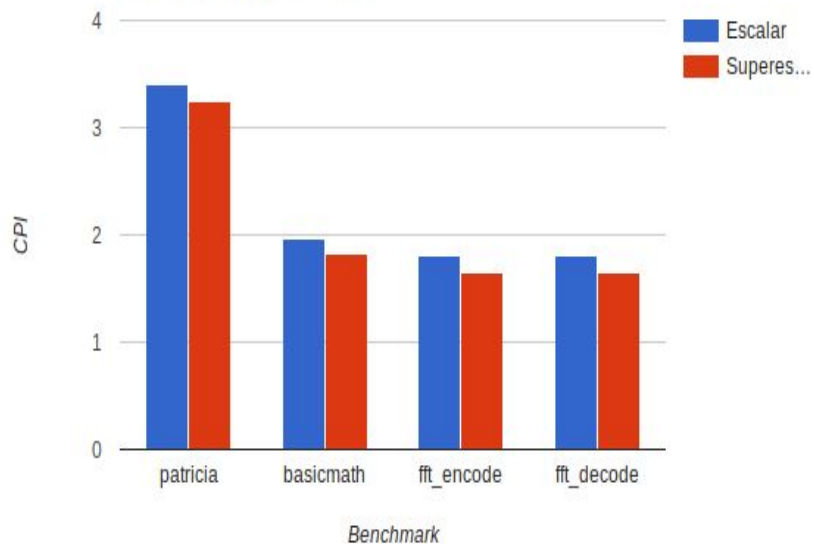
Cache

Conclusão

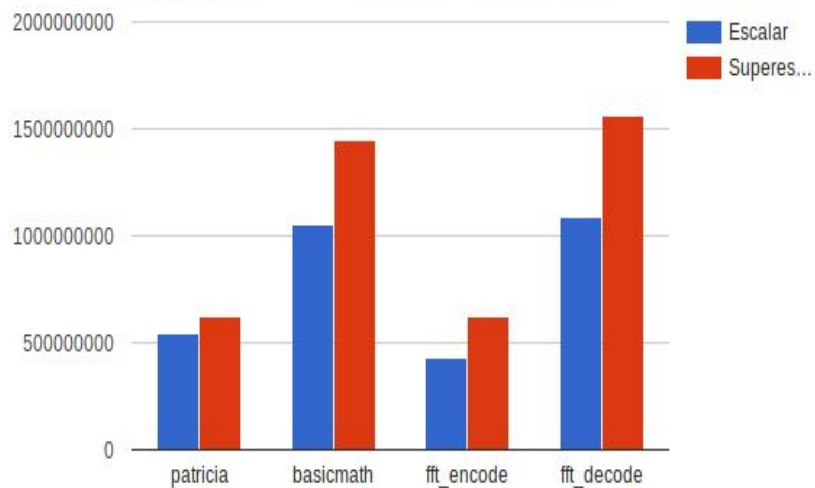
Pipeline 5

Desempenho

Escalar e Superescalar



Numero de Stalls - Escalar vs Superescalar





Pipeline

Branch
Predictor

Cache

Conclusão

Pipeline de 7 estágios

Escalar

- Divisão do IF em IT e IF e divisão da MEM em MM e MD
- Mesmos hazards de dados que o de 5 estágios
- Podem utilizar uma frequência maior já que estágios são menores



IT

IF

ID

EX

MT

MM

WB

Pipeline

Branch
Predictor

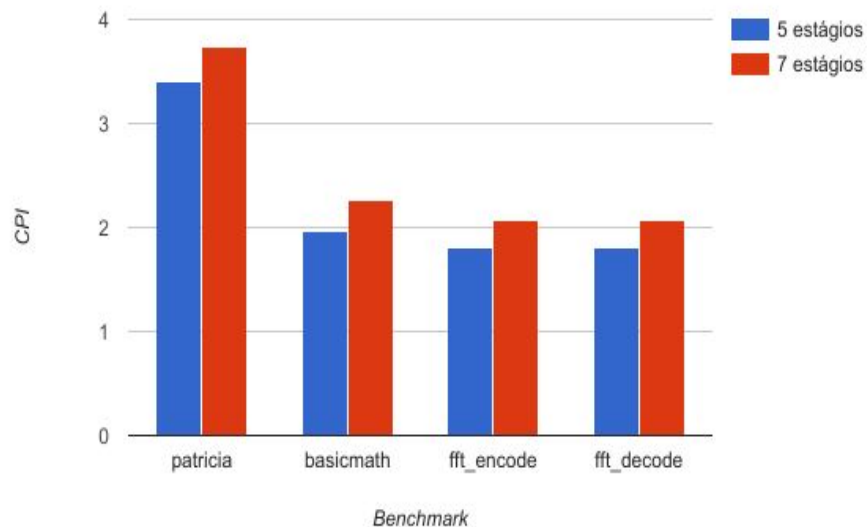
Cache

Conclusão

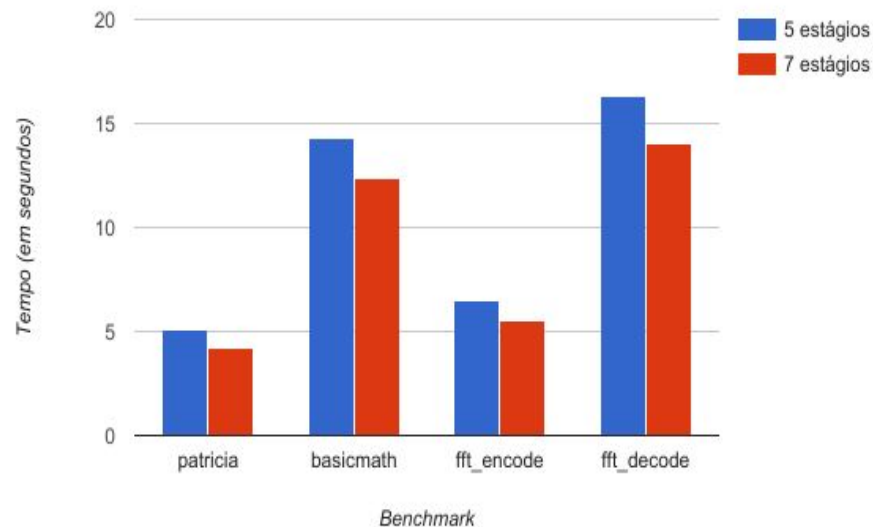
Pipeline de 7 estágios

Desempenho

Número de Estágios x CPI



Número de Estágios x Tempo



Pipeline

*Branch
Predictor*

Cache

Conclusão

Tipos de Branch Predictor

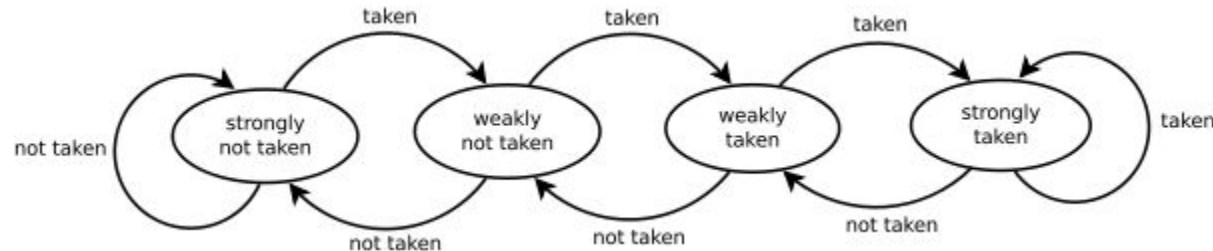
- No Branch Predictor

- Não tenta prever a ocorrência de branches.
- Sempre dá stall.

- Always Not Taken

- Assume que o branch nunca será pego.
- Em caso de erro, terá que dar stall.

- Two Bit Predictor



Pipeline

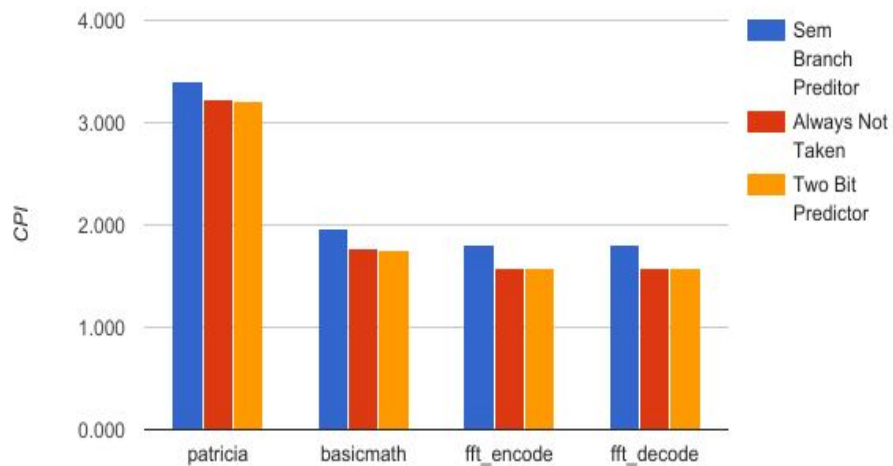
*Branch
Predictor*

Cache

Conclusão

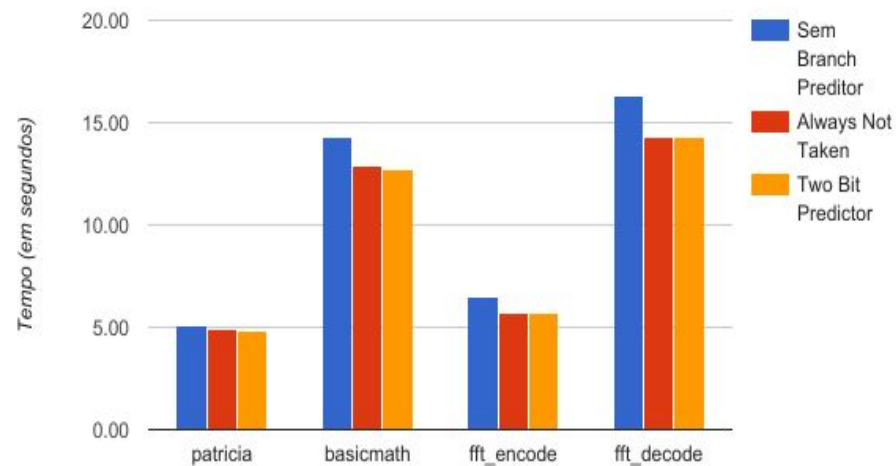
CPI e Tempo

Branch Predictor x CPI



Benchmark

Branch Predictor x Tempo



Benchmark

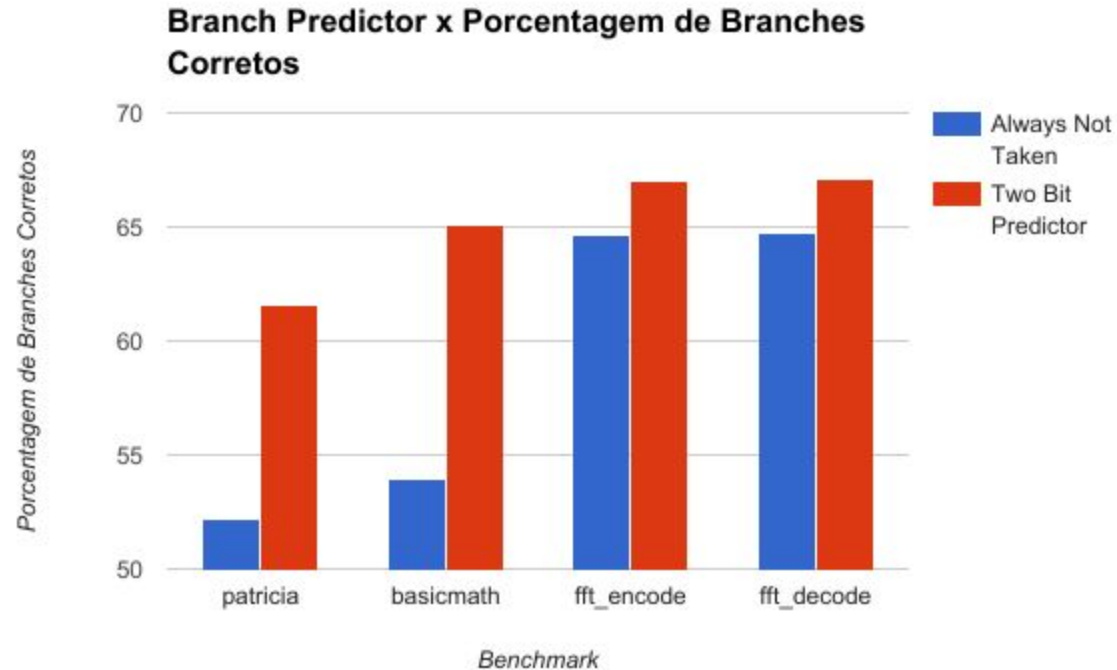
Pipeline

*Branch
Predictor*

Cache

Conclusão

Porcentagem de Acertos



Pipeline

Branch
Predictor

Cache

Conclusão

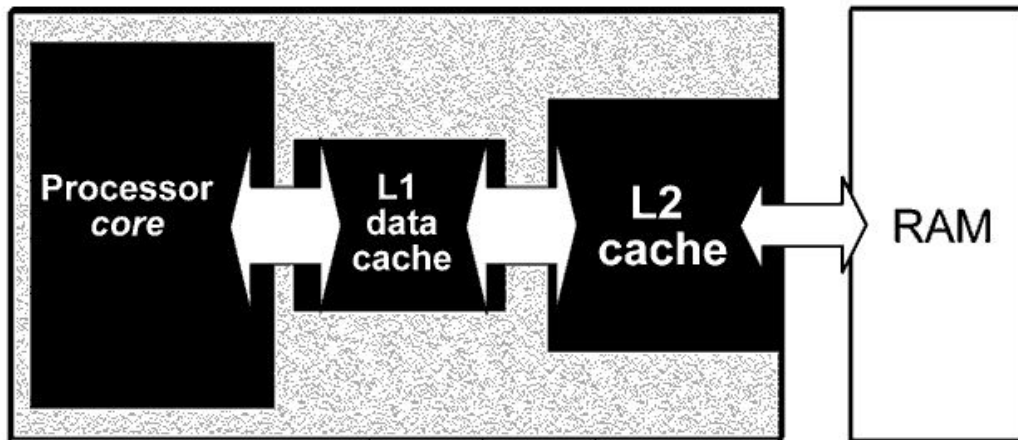
Tipos de cache e modos de referência

- L1

- Menor e mais rápida
- Mais próxima do processador

- L2

- Maior e mais lenta
- Mais próxima da RAM



Pipeline

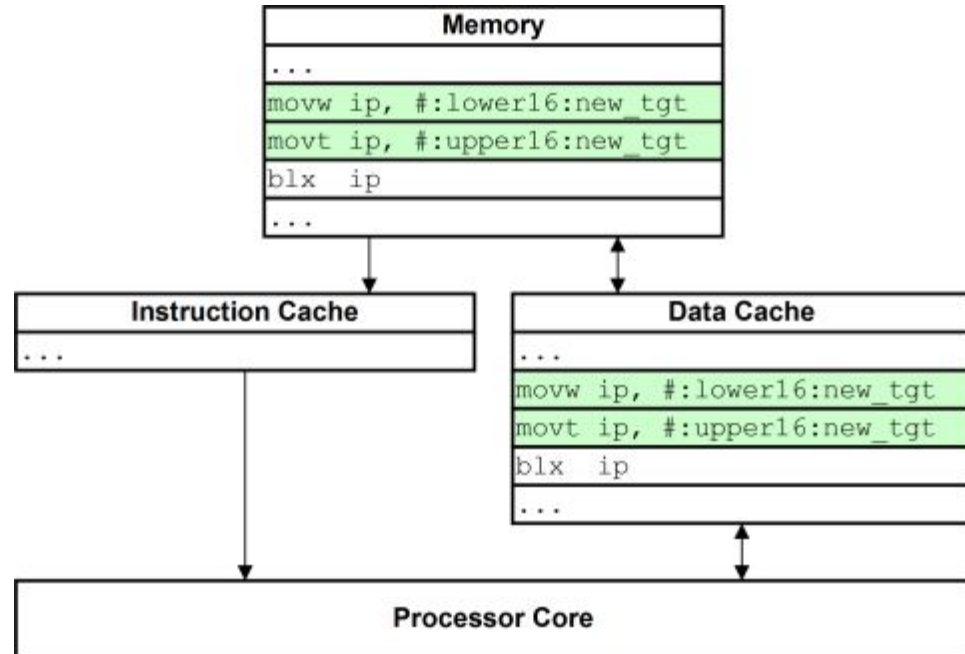
Branch
Predictor

Cache

Conclusão

Modos de acesso

- Cache de dados
 - Operações Read/Write
 - Utilizadas para dados das aplicações
- Cache de instruções
 - Fetch instruction
 - Utilizadas para guardar e obter instruções



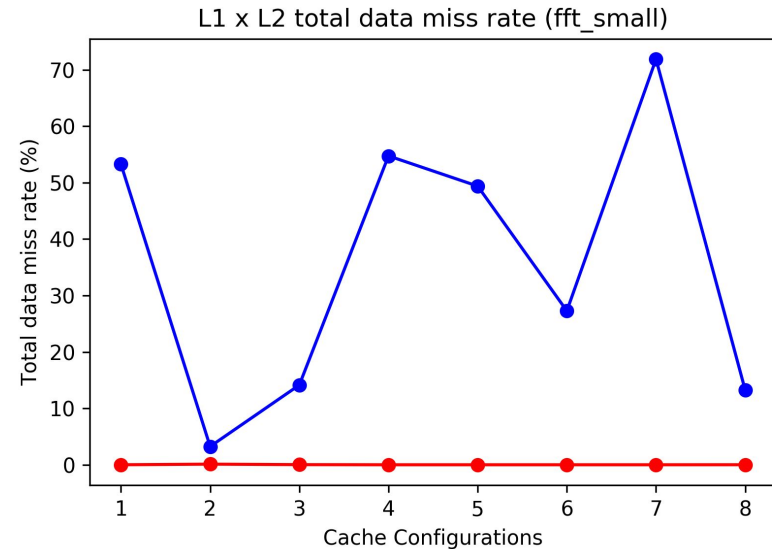
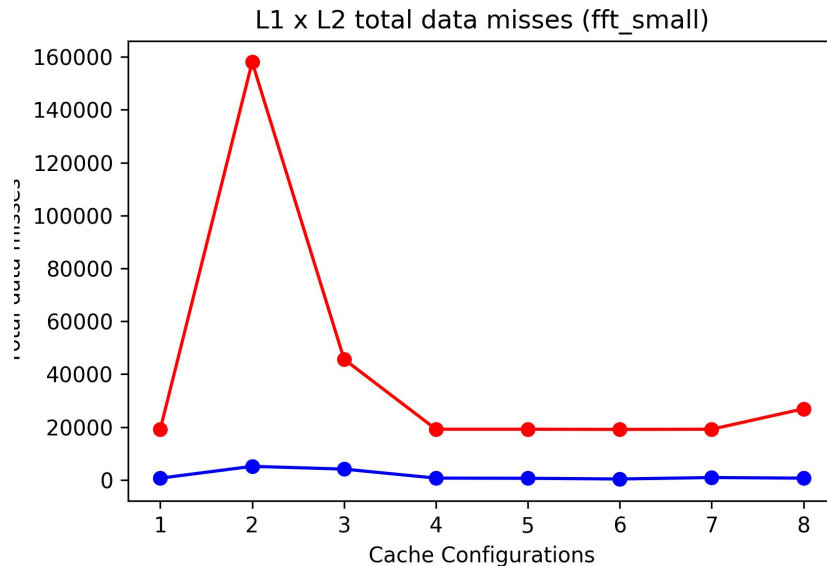
Pipeline

Branch
Predictor

Cache

Conclusão

Quantidade e taxa de misses (data cache)



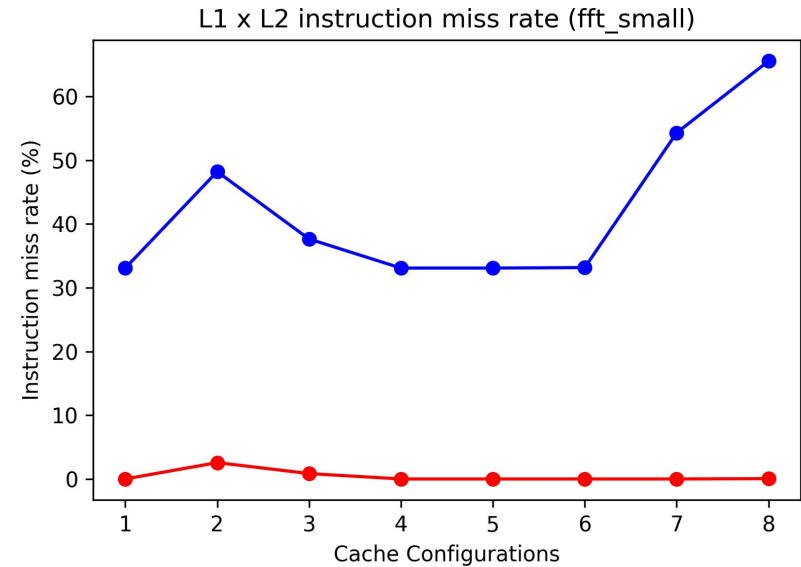
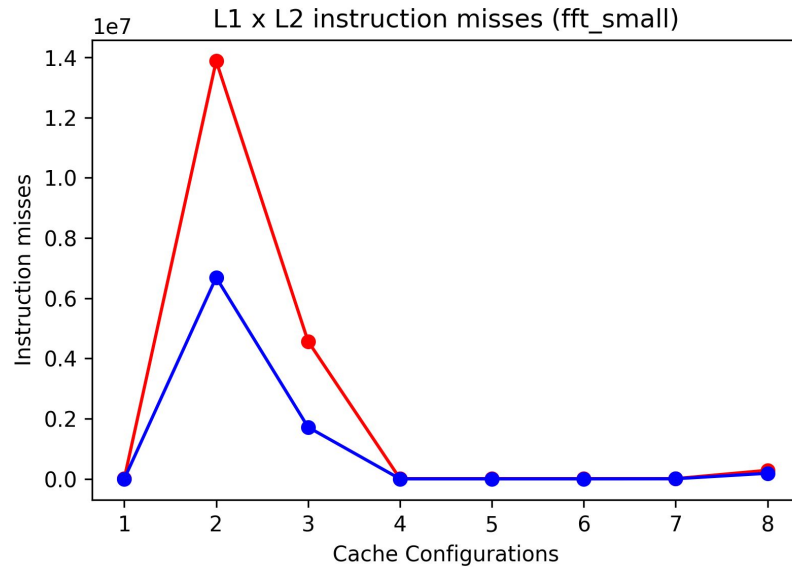
Pipeline

Branch
Predictor

Cache

Conclusão

Quantidade e taxa de misses (instr cache)





Pipeline

Branch
Predictor

Cache

Conclusão

- Processadores superescalares chegam a ser 10% mais rápidos aos escalares.
- Processadores de 7 estágios apresentaram tempos até 20% melhores que os de 5 estágios.
- Two Bit Predictor se mostrou a melhor escolha.
- Em relação ao Always Not Taken, o Two Bit Predictor apresentou uma taxa de acertos até 10% superior.
- A melhor (e maior) cache (64K L1, 512K L2) apresentou 78.46 % menos L1 misses e 21.14 % menos L2 misses do que a pior cache (16K L1, 256K L2).
- Caches L1 pequenas geram mais misses que caches maiores, mas eventualmente levam a taxas de misses menores em L2.