

Методические указания домашнему заданию «Расчет канала» в составе дисциплины «Моделирование СВЧ-устройств в среде ADS»

Оглавление

Оглавление	1
Общая информация о дисциплине	1
Информация о домашнем задании	2
Порядок оценивания	2
Рекомендации к поиску элементной базы	2
Пример подбора и составления структурной схемы	4
ВЧ-моделирование	7
Пример ВЧ-моделирования ячейки.....	8
Системная модель передающего тракта	8
Создание иерархий.....	10
Проектирование полосковых устройств и согласование компонентов	16
Общее моделирование	40
Типовой состав отчета	45
Литература	48
Приложение 1. DataAccessComponent.....	49
Как работать с DataAccessComponent.	49
Шумовые свойства	50
Нелинейные параметры компонентов.....	51
Приложение 2. Титульный лист	52

Общая информация о дисциплине

Дисциплина обучает моделированию СВЧ-устройств с применением САПР Keysight Advanced Design System (ADS). Состоит из трех частей:

1. Блок лабораторных работ, посвященных моделированию и проектированию антенно-фидерных устройств (блок «Лабы АФУ»);
2. Блок лабораторных работ, посвященных моделированию и проектированию приемо-передающих устройств (блок «Лабы ППУ»);
3. Домашнее задание, посвященное расчету канала ВЧ-ячейки (блок «Расчет канала»).

Данное методическое указание посвящено выполнению домашнего задания «Расчет канала».

Информация о домашнем задании

Задание выполняется как самостоятельная работа с применением САПР Keysight Advanced Design System (ADS). Преподавателем выдается техническое задание (ТЗ) на ячейку, для которой необходимо подобрать основную ВЧ-элементную базу и провести моделирование, показывающее, что выбранная ВЧ-элементная база позволяет спроектировать ячейку, выполняющее ТЗ.

Выполненный расчет будет служить основой для выполнения курсового проекта в 7 семестре по дисциплине «Проектирование печатных плат», поэтому необходимо сохранить проект в ADS (можно через инструмент «Портфолио»), а также подготовить отчет в электронной форме (передается преподавателю, можно через инструмент «Портфолио»).

Варианты задания в документе «Варианты к домашнему заданию».

Домашнее задание состоит из двух этапов:

1. Поиск ВЧ-компонентов.
2. ВЧ-моделирование.

Выдача задания на 1 (2) неделе обучения.

Подбор элементной базы рекомендуется завершить к 5 (6) неделе.

Моделирование в первый раз показать преподавателю рекомендуется к 7 (8) неделе.

Финальная сдача задания (отчета) на 13 (14) неделе обучения.

Порядок оценивания

За все задание выставляется до 20 баллов в зависимости от качества выполнения. Соответствует мероприятию ДЗ.1 «Расчет канала». Должны быть решены следующие задачи – выбрана структурная схема, выбрана элементная база, подготовлена модель и приведены результаты моделирования, подтверждающее выполнение ТЗ. Если домашнее задание сдано с опозданием (после 14 недели), то максимальная оценка снижается до 15 баллов. Преподавателю передается проект в ADS и отчет.

При оценивании преподаватель ориентируется на соответствие следующим критериям:

- Корректно выбрана структурная схема устройства
- Обоснованный выбор основной элементной базы
- Моделирование ВЧ-трактов проектируемого устройства подтверждает выполнение ТЗ
- В отчете представлены все этапы проектирования и моделирования

Рекомендации к поиску элементной базы

1. Перед началом поиска элементной базы необходимо продумать исходную структуру ячейки исходя из ТЗ.

2. Поиск ВЧ-компонентов стоит осуществлять по сайтам известных производителей элементной ВЧ-базы (Analog Devices, Qorvo, Mini-Circuits, Skyworks, Broadcom, Texas Instruments, NXP Semiconductors, MACOM, United Monolithic Semiconductors, Integrated Device Technology, Custom MMIC и пр.) или с

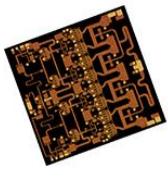
помощью сайтов-агрегаторов-продавцов (globalspec.com, everythingrf.com, digikey.com, mouser.com и пр.).

3. Необходимо помнить, что ТЗ на коэффициент усиления (K_p), коэффициент шума (N_f) и точку однодецибелевой компрессии (P_{1dBout}) даются на весь канал в рабочей полосе, а не только на усилительную часть, т.е. выбирать усилители необходимо с учетом потерь на всех остальных компонентах, также не забывать про оценочные потери в микрополосках.

4. У всего полученного канала N_f или P_{1dBout} может быть сколько угодно лучше заданного в ТЗ, однако для K_p допустимо превышение над ТЗ не более чем на 3 дБ во всей рабочей частоте.

5. При подборе компонентов лучше начинать либо с тех компонентов, параметры которых уже известны (например, в ТЗ есть требования на фильтр, т.е. уже понятны его характеристики) или с редких компонентов (есть только один подходящий фазовращатель). Их параметры дальнейшем, скорее всего, не будут меняться, т.е. можно зафиксировать требования на остальные части канала.

6. Компоненты надо выбирать в виде корпусированных микросхем (которые можно паять), а не бескорпусных чипов (которые надо разваривать). У производителя обычно есть как корпусированные, так и некорпусированные (могут обозначаться как die либо в имени компонента нет суффикса, показывающего тип корпуса) версии одного ВЧ-компонента.



Некорпусированный
усилитель TGA2622
(кристалл)



Корпусированный
усилитель TGA2622-CP
(корпус на фланце)



Корпусированный
усилитель TGA2622-SM
(корпус QFN)

7. Также, при возможности, лучше брать компоненты с более простой рекомендованной схемой включения, питания и управления (но это при прочих равных).

8. Для каждого из выбранных компонентов стоит выкачивать и складывать к себе в рабочую папку всю доступную документацию по найденным компонентам. Как правило, это:

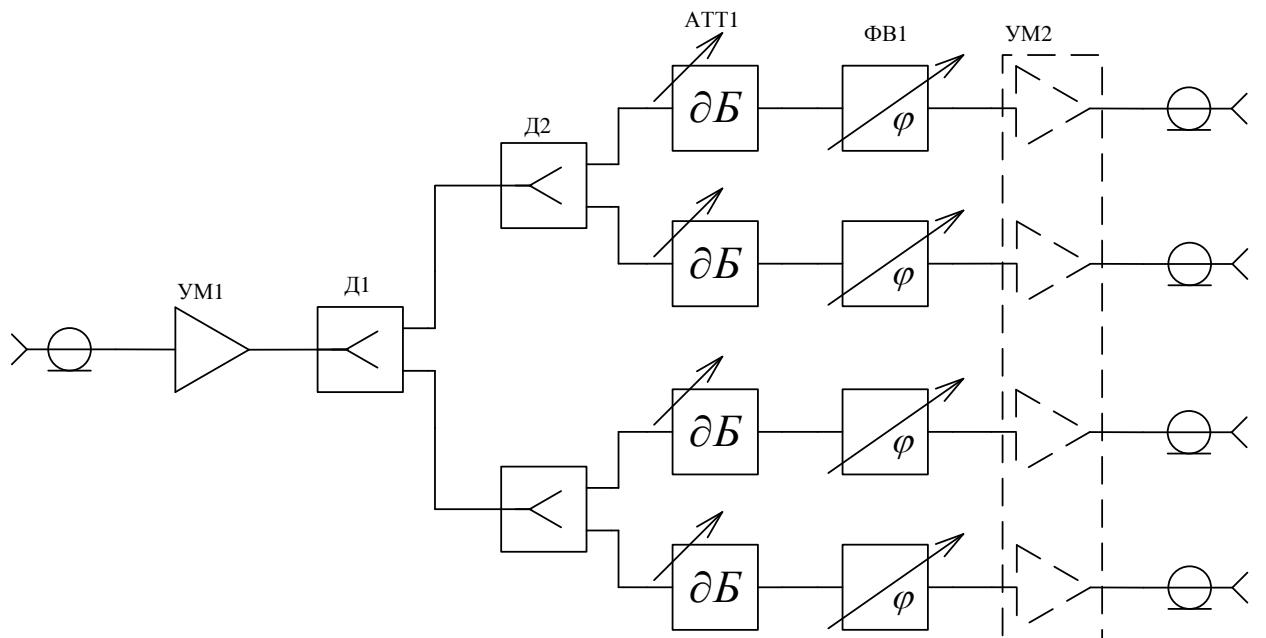
- листок производителя (даташит) – основной документ, в котором описаны основные параметры компонента, графики, условия применения, тип корпуса, иногда приведены типовые схемы включения, варианты исполнения на продажу и пр.;
- модель, для ВЧ это обычно S-параметры, иногда могут присутствовать и нелинейные модели (SPICE, X-параметры и пр.);
- описание корпуса по номенклатуре производителя;
- информация о тестовой плате (evaluation board), также отдельно может быть набор gerber-файлов этой платы;
- примеры применения в различных устройствах;
- информация по режимам пайки и надежности;
- файл УГО и посадочного места для топологических САПР.

Для нас основными являются даташит и модель, если их нет в свободном доступе, то рассматривать такие компоненты не стоит, мы никак не сможем использовать такие компоненты при моделировании и дальнейшем проектировании.

Пример подбора и составления структурной схемы

Например, необходимо спроектировать четырехканальную передающую ячейку на 9,5 ГГц с рабочей полосой по уровню -3 дБ в ± 200 МГц. Коэффициент передачи каждого канала не менее 42 дБ, точка однодецибелевой компрессии каждого канала по выходу не менее чем +37 дБмВт, каждый канал должен иметь возможность изменять коэффициент передачи в диапазоне не менее 22 дБ меньше номинального; в каждом канале должен быть предусмотрен фазовращатель с точностью установки фазы не менее 6° .

Базовая структура предполагается следующая:



При проектировании однонаправленных ВЧ-ячеек (однозначный вход и однозначный выход) при рисовании структурной схемы лучше придерживаться правила «слева входы, справа выходы, в одну горизонталь». Таким образом, схема становится читаемой.

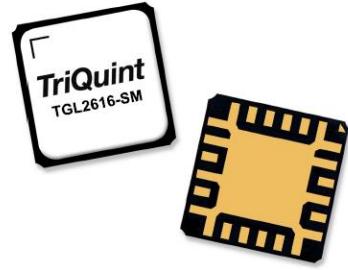
Пунктиром обозначим те части, в необходимости которых мы пока не уверены (выходной усилитель мощности УМ2).

Определим однозначные компоненты.

В качестве делителей (Д1, Д2) в таких ячейках принято брать кольцевые развязанные делители, они имеют потери ~ 3 дБ в рабочей полосе и порядка $-25 \dots -35$ дБ развязки.

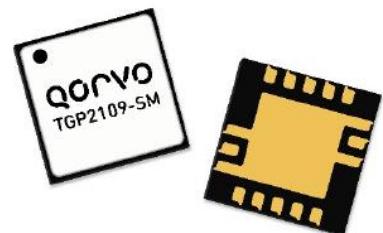
Пройдемся по доступным аттенюаторам. Основное требование - возможность изменять коэффициент передачи в диапазоне не менее 22 дБ меньше номинального и рабочий диапазон частот $9,5 \pm 0,2$ ГГц. Кроме того, он должен иметь наименьшие потери на проход (insertion loss), разумный уровень однодецибелевой компрессии (P1dB), простую схему питания и управления. Аттенюаторов не так и много, остановимся на TGL2616-SM со следующими свойствами.

Аттенюатор TGL2616-SM
 Диапазон рабочих частот 10 – 20 ГГц
 Число разрядов 5
 Диапазон ослабления 23,25 дБ
 Шаг ослабления 0,75 дБ
 Вносимые потери 4,8 дБ
 Уровень интермодуляционных искажений третьего порядка по выходу 36 дБмВт
 Напряжение управления: 3,3-5 В
 Корпус SMT 4,0x4,0x1,47мм

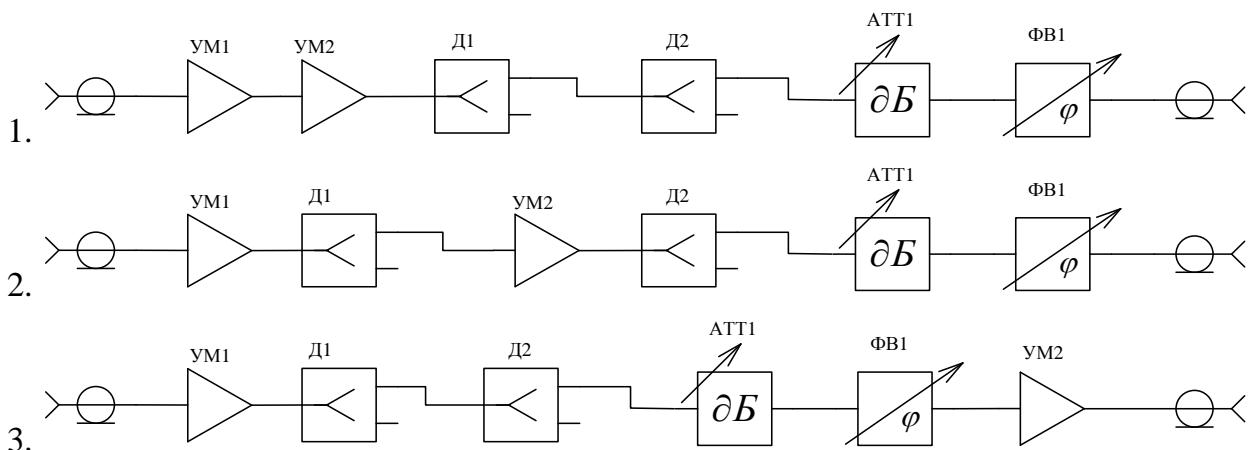


Перейдем к фазовращателю. Основное требование - точность установки фазы не менее 6° , это соответствует 6 битам управления; и рабочий диапазон частот $9,5 \pm 0,2$ ГГц. Кроме того, он должен иметь наименьшие потери на проход (insertion loss), разумный уровень однодецибелевой компрессии P1dB, простую схему питания и управления. Фазовращателей, как и аттенюаторов, не так и много, остановимся на TGP2109-SM со следующими свойствами.

Фазовращатель TGP2109-SM
 Диапазон рабочих частот 8 – 12 ГГц
 Число разрядов 6
 Дискрет фазы $5,625^\circ$
 Вносимые потери 6 дБ
 Точка однодецибелевой компрессии по выходу 29 дБмВт
 Уровень интермодуляционных искажений третьего порядка по выходу 40 дБмВт
 Напряжение управления: 0/5 В
 Корпус QFN 4,0x4,0x1,64мм



Усилитель мощности. На данном этапе, у нас получается, что у усилителя мощности должно быть усиление не менее, чем $42 + 2*3 + 4,8 + 6 = 58,8$ дБ, чтобы скомпенсировать потери на делителях мощности, фазовращателях и аттенюаторах. Это большая цифра, в одной микросхеме так вряд ли будет. Очевидно, придется разбивать на каскады. Вопрос теперь, как организовать эти каскады. Возможно предложить несколько вариантов (показан один канал).



Первые два варианта хороши тем, что уменьшается общее число усилителей, но они не подходят, т.к. аттенюатор и фазовращатель не в состоянии обеспечить точку однодецибелевой компрессии +37дБмВт (они просто столько мощности не

пропускают). Таким образом, остановимся на третьем варианте и на выходе каждого канала придется ставить мощный усилитель мощности. Остановимся на выходном усилителе TGA2624-CP со следующими параметрами.

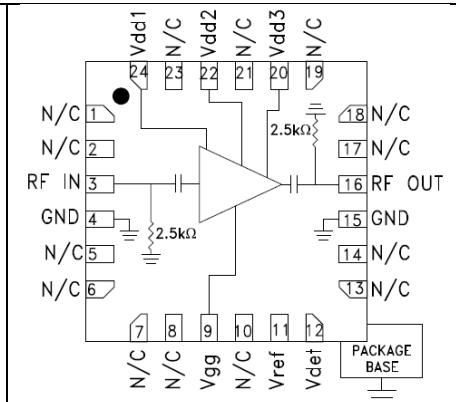
Усилитель мощности TGA2624-CP
Диапазон рабочих частот 9 – 10 ГГц
Коэффициент усиления 36,5 дБ
Мощность насыщения 42,5 дБмВт
Напряжение питания 28 В
Ток потребления 365 мА
Корпус на фланце 15,2x15,2x3,5мм



Нелинейность у этого усилителя задана через мощность насыщения, оценочно по графикам из даташита, можно считать, что точка однодецибелевой компрессии ~39 дБмВт.

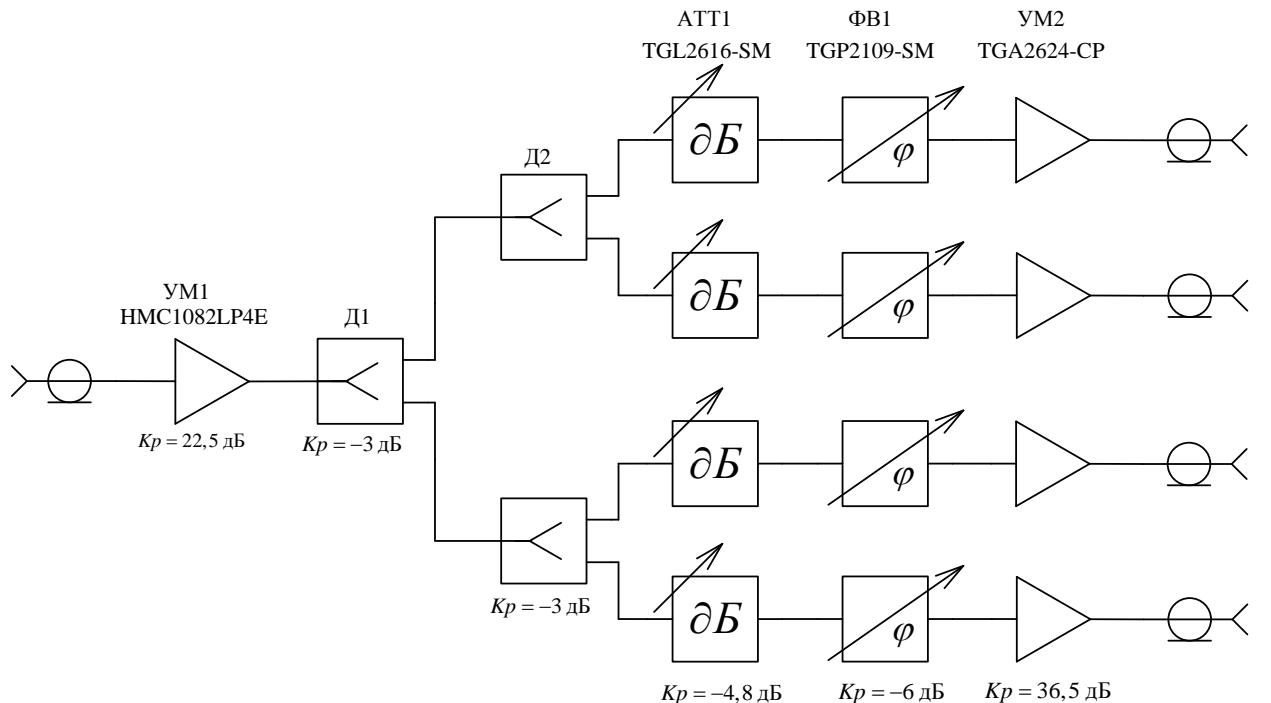
Осталось подобрать входной усилитель УМ1. У него усиление должно быть не менее, чем $58,8 - 36,5 = 22,3$ дБ. Возьмем HMC1082LP4E.

Усилитель мощности HMC1082LP4E
Диапазон рабочих частот 5,5 – 18 ГГц
Коэффициент усиления 22,5 дБ
Точка однодецибелевой компрессии по выходу 24 дБмВт
Уровень интермодуляционных искажений третьего порядка по выходу 35 дБмВт
Напряжение питания 5 В
Ток потребления 220 мА
Корпус QFN 4,0x4,0 мм



Расчет точки однодецибелевой компрессии каскадного соединения устройств по формулам сложен, проверять будем при системном моделировании.

Рисуем финальную структурную схему. На ее основе будем проводить моделирование.



ВЧ-моделирование

Важные моменты, на которые необходимо обращать внимание при моделировании:

1. Подложку необходимо выбирать по рабочему частотному диапазону, при этом смотреть, какие ширины микрополосков получаются. Работаем мы по стандартному технологическому ограничению - ширина микрополоска и зазор не менее 0,15 мм. Если длины прямых участков микрополосков (шлейфов в согласующих цепях, фильтрах или пр.) получаются больше 30 мм, то надо искать способы их уменьшения (выбор другой схемы полоскового устройства, изменение подложки или ее толщины и пр.). Также необходимо избегать подложек типа поликора или сапфирового стекла (они плохо сверлятся и на них невозможно делать переходные и монтажные отверстия).

2. Полосковые части надо проектировать как можно более подробно и точно, в том числе не забываем добавлять все переходы ширин и тройники; смотрим, реализуема ли вообще схема (не нахлестывают ли микрополоски друг на друга, нет ли участков с нулевой длиной, хватит ли места для добавленного чипа и пр.). При работе в это ADS лучше всего визуально контролируется по генерации топологии (layout). Если же получаются странные цепи (слишком широкие или узкие участки, близко друг к другу лежат то, что не должно иметь связи и т.д.) то лучше вообще провести ЕМ-анализ.

3. Как и вся схема, так и ее отдельные части должны быть согласованы на 50 Ом во всем рабочем диапазоне. Под приемлемым согласованием понимается КСВН < 1,5 ($|G| < 0,2$) как по входу, так и по выходу.

4. Обязательно надо проверять все компоненты на соответствие их моделей документации.

5. Если Nf у малошумящих усилителей в файлах S-параметрах не задан, то его необходимо добавить одним из способов, описанных в приложении 1.

Отсюда рекомендация по порядку моделирования. Моделирование лучше организовать из четырех последовательных этапов:

1. Составляется системная модель для оценки бюджета канала. Компоненты представлены самыми общими параметрами (коэффициент передачи и коэффициент шума на центральной частоте, заданы нелинейности), полосковые устройства представлены самыми общими имитационными моделями, считается, что все компоненты идеально согласованы. Проверяется, возможно ли в принципе с помощью выбранных компонентов удовлетворить ТЗ.

2. Составляется иерархия, подключаются файлы моделей (S-параметры, шумовые свойства). Для управляемых компонентов создается удобная модель с внешним управлением.

3. Проектирование полосковых устройств и цепей согласования для компонентов. Также выбирается ВЧ-подложка. В сложных полосковых цепях пользуемся ЕМ-анализом.

4. Общее моделирование. Проводится общее моделирование системы, проверяется выполнение ТЗ. Для систем с большим количеством состояний с помощью анализа выхода годных (Yield) можно статистически оценить работу системы в различных режимах, не перебирая все возможные состояния.

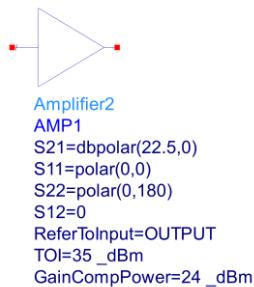
Пример ВЧ-моделирования ячейки

Покажем все этапы моделирования ячейки, для которой ранее подобрали элементную базу.

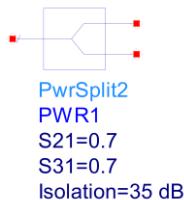
Системная модель передающего тракта

На этом этапе считается, что все компоненты идеально согласованы, ВЧ-подложка еще не выбрана, и расчет канала ведется только по основным параметрам с использованием имитационных моделей. Канал имеет следующий вид:

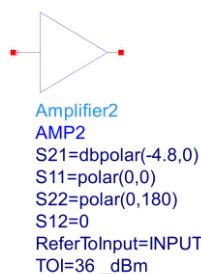
1. В качестве первого усилителя выбран HMC1082LP4E. Задаем только коэффициент усиления и параметры нелинейности в блоке типа Amplifier2.



2. Блок типа PwrSplit2 – это модель делителя пополам. Этим блоком мы пользуемся, т.к. на текущий этап еще не выбрана ВЧ-подложка и не спроектированы полосковые устройства. В будущем ее надо будет заменить на полноценное полосковое устройство. Зададим ей развязку 35 dB (характерное значение для кольцевого развязанного делителя), коэффициент передачи в плечи S21 и S31 выбран 0,7 вместо 0,707 чтобы внести некоторые потери.

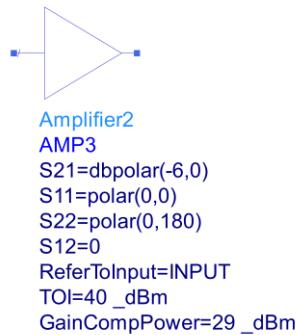


3. В качестве аттенюатора взят TGL2616-SM. У нас канал передающий и необходимо задать свойства нелинейности. У встроенного в ADS блока Attenuator таких свойств нет, поэтому воспользуемся блоком типа Amplifier2. В качестве коэффициента S21 укажем потери на проход в состоянии 0 (Insertion Loss). Также обратим внимание, что IP3 задан относительно входа (изменено свойство ReferToInput).

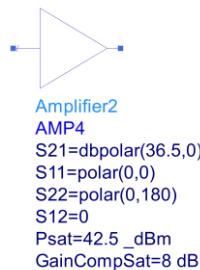


4. В качестве фазовращателя взят TGP2109-SM. Аналогично с аттенюатором, воспользуемся блоком типа Amplifier2 вместо PhaseShiftSML для задания

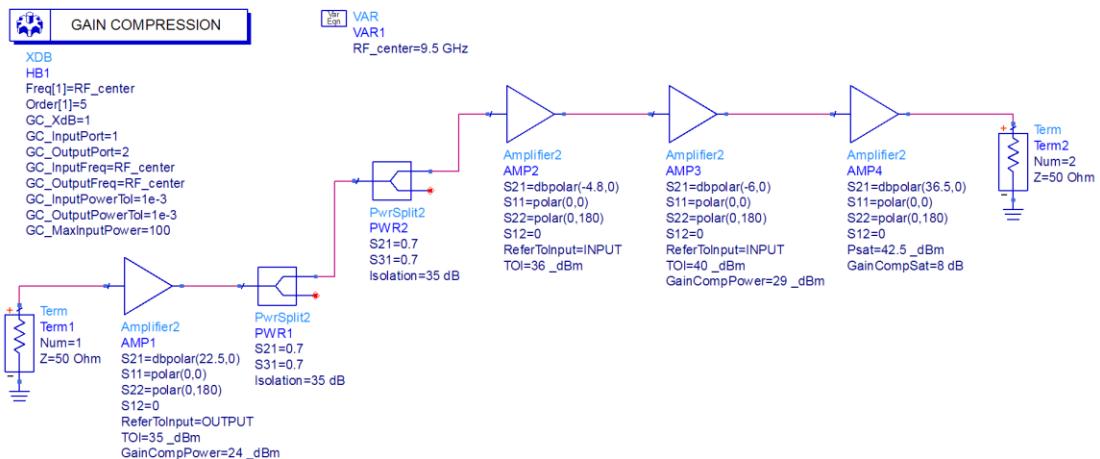
нелинейности. Также обратим внимание, что IP3 и P1dB заданы относительно входа.



5. Выходной усилитель будет TGA2624-CP. Его нелинейные параметры заданы через мощность насыщения.



Канал выглядит следующим образом. В качестве симулятора возьмём XDB для быстрого поиска точки однодецибелевой компрессии. Дополнительно создадим переменную RF_center = 9,5 ГГц, т.к. многие части проекта будут задаваться относительно нее.



freq	outpwr	outpwr_lin-inpwr_lin
0.0000 Hz	38.07 dBm	42.311
9.500 GHz	38.07 dBm	42.311
19.00 GHz	38.07 dBm	42.311
28.50 GHz	38.07 dBm	42.311
38.00 GHz	38.07 dBm	42.311

По результатам расчета получается, что точка однодецибелевой компрессии по выходу (outpwr) порядка +38 дБмВт, линейный коэффициент усиления (outpwr_lin-inpwr_lin) более 42 дБ. Это удовлетворяет требованиям ТЗ. Мы

проверили наш подбор основной ВЧ-элементной базы, можно переходить к более точному моделированию.

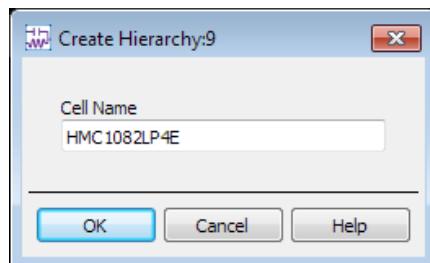
Создание иерархий

При работе в ADS, если идет расчет сначала с использованием системных имитационных моделей, а затем уже с конкретными ВЧ-свойствами (S-параметрами) и с согласованием на отдельных компонентах, то лучше всего проект организовать иерархически.

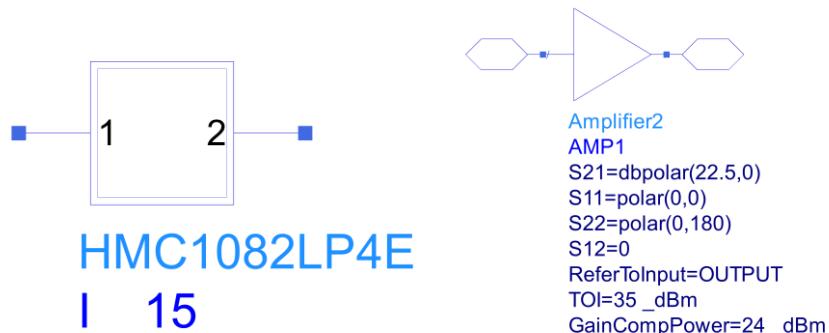
На верхнем уровне проекта лучше всего расположить общую схему, а в подсхемах расположить модели компонентов, которые в будущем будут модифицироваться с учетом согласующих цепей этого компонента.

Создадим иерархии для компонентов.

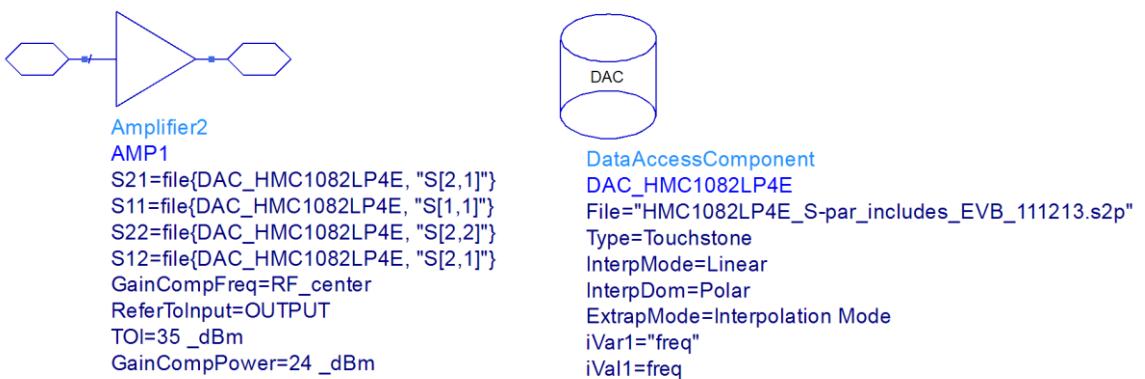
1. Начнем с входного усилителя HMC1082LP4E. Для этого выбираем его, по команде Edit/Component/Create Hierarchy... в открывшемся окне даем имя новой подсхеме



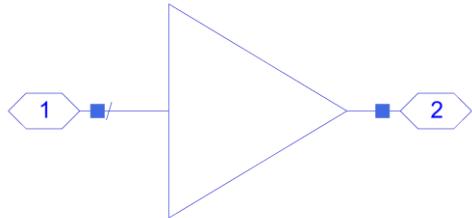
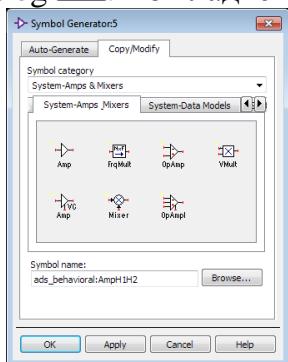
В общей схеме блок заменится на квадрат, создаются новая схема с именем HMC1082LP4E, во внутренность переедет введенная ранее модель.



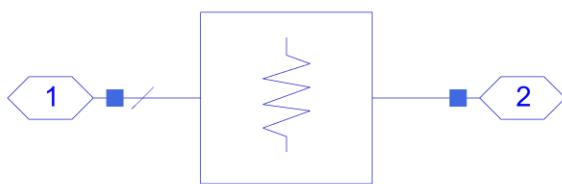
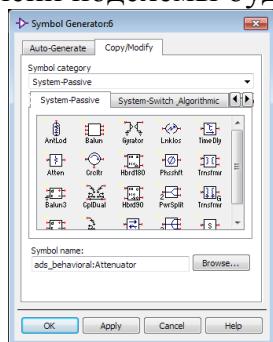
С помощью DAC, в схеме HMC1082LP4E подцепим S-параметры, также теперь нужно указать частоту, относительно которой заданы нелинейности (RF_center).



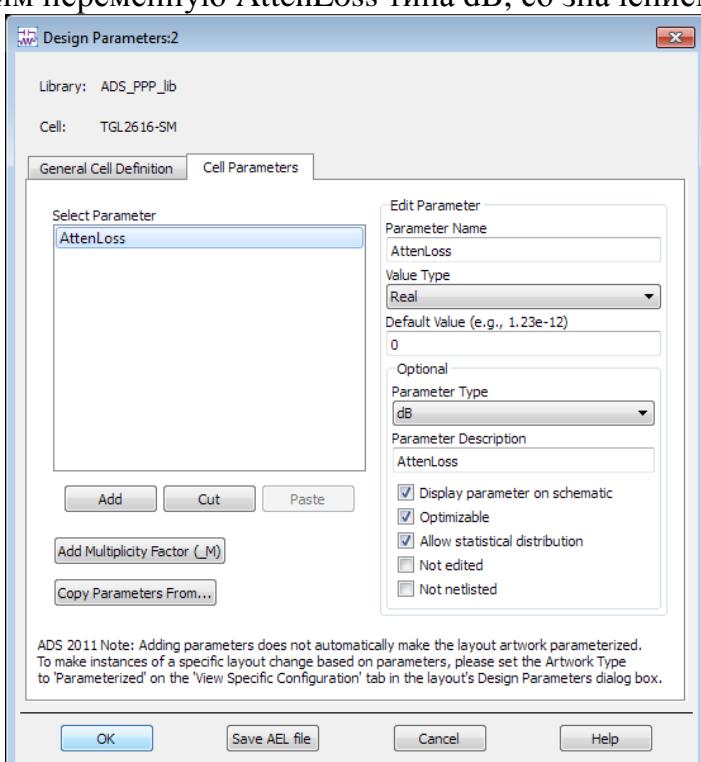
Окончательно, для красоты заменим автогенерированный символ схемы HMC1082LP4E (прямоугольник) на символ ads_behavioral:AmpH1H2, с помощью редактирования символа ячейки HMC1082LP4E и нажатия на кнопку Open Symbol Generating Dialog . Во вкладке Copy\Modify найдем символ усилителя.



2. Создадим подсхему для аттенюатора TGL2616-SM. В зависимости от состояния, аттенюатор описывается одним из 32-х файлов S-параметров. В качестве имени подсхемы будет TGL2616-SM, символ ads_behavioral:Attenuator.



Для удобства сделаем так, чтобы на внешней схеме можно было задавать текущее ослабление. По команде File\Design Parameters... на вкладке Cell Parameters создадим переменную AttenLoss типа dB, со значением по умолчанию 0.



Состояние аттенюатора TGL2616-SM описывается одним из файлов вида SN03_25C_5V_Phase0.s2p. Создадим дополнительный файл TGL2616-SM.txt типа Generic MDIF, в котором перечислим все файлы и им соответствующие ослабления (от 0 до 22,5 с шагом 0,75).

Если все файлы S-параметров лежат в папке data, то абсолютные пути не нужны.

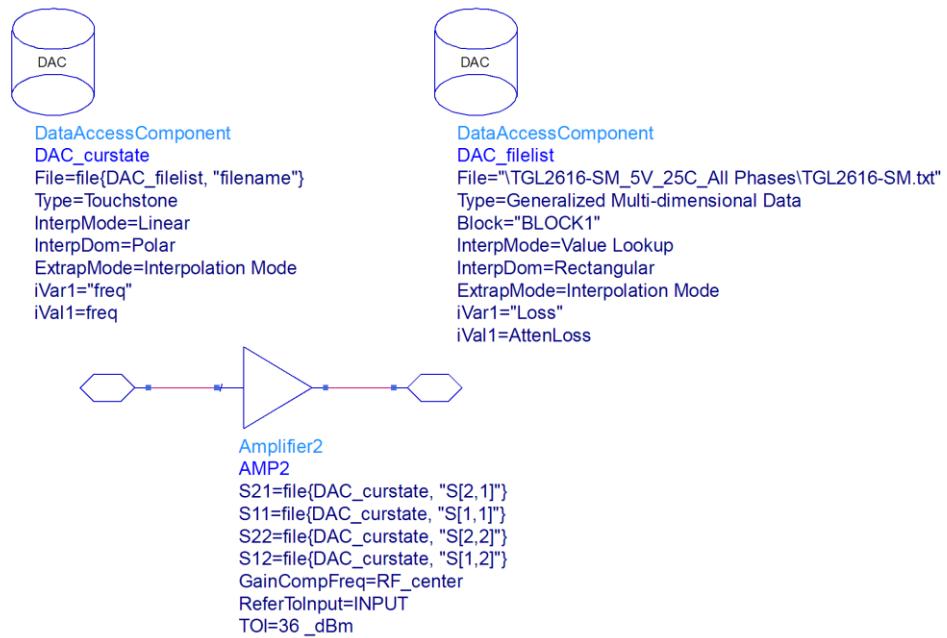
Содержимое файла TGL2616-SM.txt

```
BEGIN BLOCK1
% Loss(real)    filename(string)
0.00  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase0.s2p"
0.75  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase1.s2p"
1.5   "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase2.s2p"
2.25  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase3.s2p"
3.00  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase4.s2p"
3.75  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase5.s2p"
4.5   "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase6.s2p"
5.25  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase7.s2p"
6.00  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase8.s2p"
6.75  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase9.s2p"
7.5   "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase10.s2p"
8.25  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase11.s2p"
9.00  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase12.s2p"
9.75  "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase13.s2p"
10.50 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase14.s2p"
11.25 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase15.s2p"
12.00 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase16.s2p"
12.75 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase17.s2p"
13.50 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase18.s2p"
14.25 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase19.s2p"
15.00 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase20.s2p"
15.75 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase21.s2p"
16.50 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase22.s2p"
17.25 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase23.s2p"
18.00 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase24.s2p"
18.75 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase25.s2p"
19.50 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase26.s2p"
20.25 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase27.s2p"
21.00 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase28.s2p"
21.75 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase29.s2p"
22.50 "\TGL2616-SM_5V_25C_All Phases\SN03_25C_5V_Phase30.s2p"
END BLOCK1
```

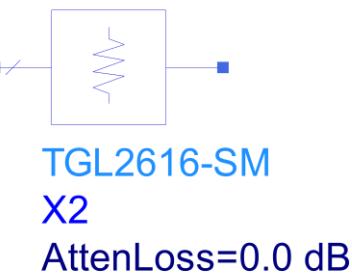
В схеме TGL2616-SM создадим два DAC:

- первый DAC_filelist в зависимости от текущего значения AttenLoss выбирает из файла TGL2616-SM.txt соответствующий файл S-параметров;
- второй DAC_curstate читает текущий файл S-параметров и подставляет S-параметры в модель

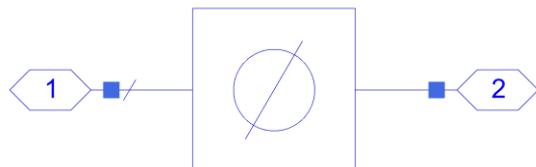
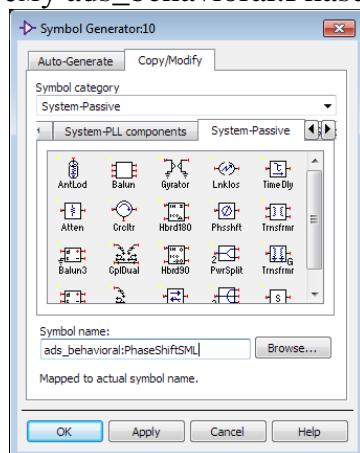
Не забываем указать частоту, относительно которой заданы нелинейности (RF_center).



Теперь внешний вид блока аттенюатора выглядит следующим образом и в нем можно задавать текущее ослабление.



3. Аналогично поступим с фазовращателем TGP2109-SM. В качестве символа выберем ему ads_behavioral:PhaseShiftSM.



Создадим текстовый файл TGP2109-SM.txt с перечислением значений набега фазы (Phase) с шагом 5,625 и именем соответствующего файла.

```

BEGIN BLOCK1
% Phase(real)    filename(string)
0          \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State0.s2p
5.625     \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State1.s2p
11.25     \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State2.s2p
16.875     \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State3.s2p
22.5      \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State4.s2p
28.125     \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State5.s2p
33.75      \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State6.s2p
39.375     \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State7.s2p

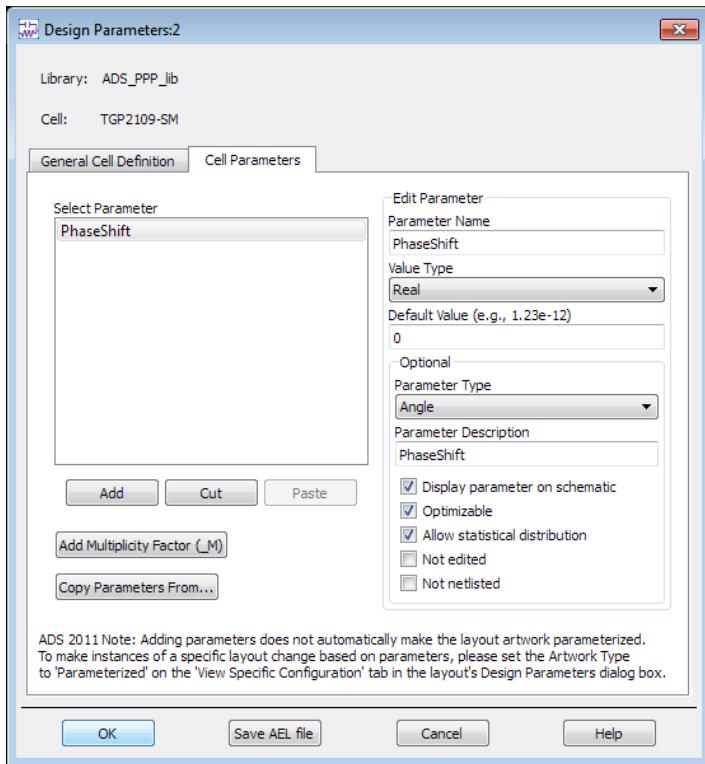
...
315      \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State56.s2p
320.625   \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State57.s2p
326.25    \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State58.s2p
331.875   \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State59.s2p
337.5     \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State60.s2p
343.125   \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State61.s2p
348.75    \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State62.s2p
354.375   \TGP2109-SM_s2p\TGP2109SM_SN09_5v_25C_State63.s2p
END BLOCK1

```

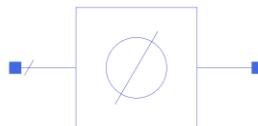
Настроим DAC-и так же как и в случае аттенюатора.



Создадим в Design Parameters переменную PhaseShift типа Angle со значением по умолчанию 0.

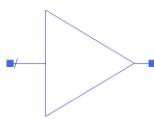


Теперь блок фазовращателя TGP2109-SM снаружи выглядит как фазовращатель и имеет свойство набег фазы (PhaseShift).



**TGP2109-SM
X3
PhaseShift=0**

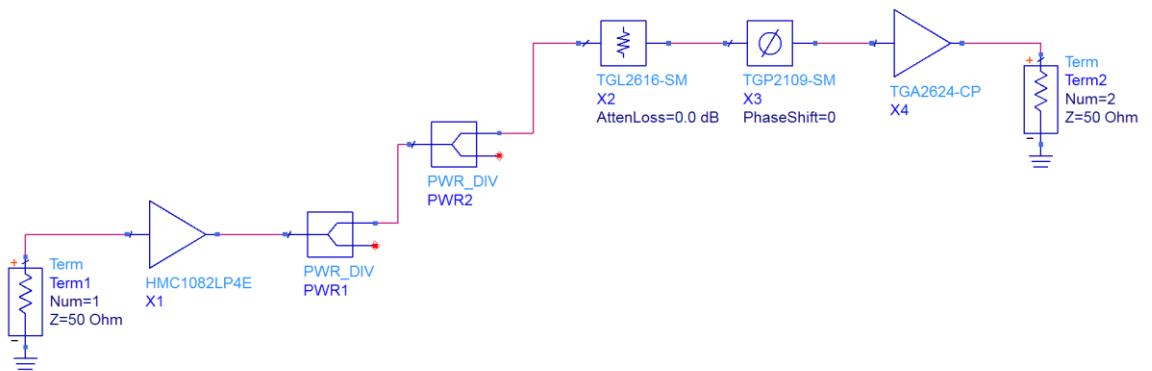
4. У выходного усилителя TGA2624-CP нелинейность задана через компрессию. В остальном все стандартно.



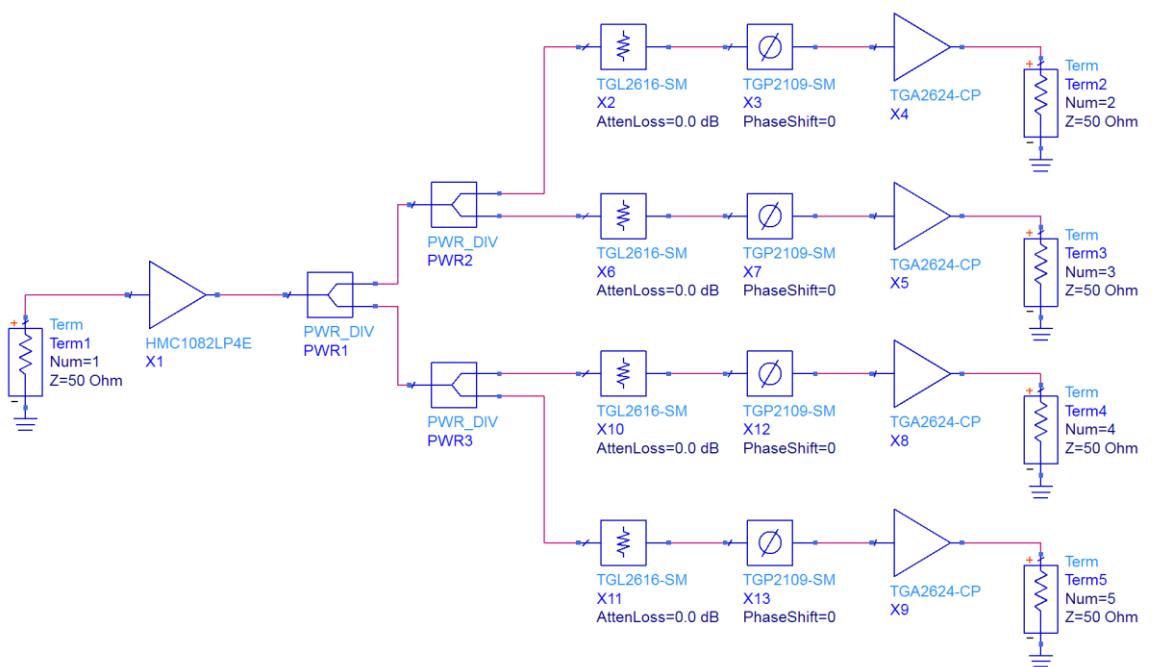
Amplifier2
AMP_TGA2624_CP
S21=file{DAC_TGA2624_CP, "S[2,1]"}
S11=file{DAC_TGA2624_CP, "S[1,1]"}
S22=file{DAC_TGA2624_CP, "S[2,2]"}
S12=file{DAC_TGA2624_CP, "S[1,2]"}
GainCompFreq=9.5 GHz
Psat=43 _dBm
GainCompSat=9 dB

5. Для делителя мощности создадим иерархию и перенесем туда PWR1. PWR2 удалим, т.к. они одинаковые. Назовем схему PWR_DIV и присвоим ей символ ads_behavioral:PwrSplit2. На верхнем уровне скопируем PWR_DIV.

Теперь канал стал выглядеть следующим образом. Все компоненты в канале являются подсхемами.



Дополним до полного устройства.



Иерархия построена, можно переходить к работе с каждым компонентом по отдельности.

Проектирование полосковых устройств и согласование компонентов

Теперь можно переходить к работе с полосковыми устройствами, включая согласующие участки.

1. Необходимо выбрать материал подложки и его толщину.

Массово доступных ВЧ-подложек не так много, и Rogers4003 одна из них. Он имеет относительную диэлектрическую проницаемость 3,38 и тангенс угла диэлектрических потерь 0,0026. Стандартные толщины для покупки это 0,203 мм, 0,305 мм, 0,508 мм, 0,813 мм, и 1,524 мм (можно округлить до 0,1 мм). Стандартные толщины металлизации 17 мкм и 35 мкм.

У выбранных компонентов ширины ВЧ-падов от 0,25 до 0,3 мм. ВЧ-линии мы будем вести с «дальней землей», что обеспечивает возможность регулировки ВЧ-линий на готовом изделии. Пройдемся по значениям линии с волновым

сопротивлением 50 Ом при разных толщинах диэлектрика Толщину металлизации возьмем 17 мкм. В качестве инструмента воспользуемся LineCalc.

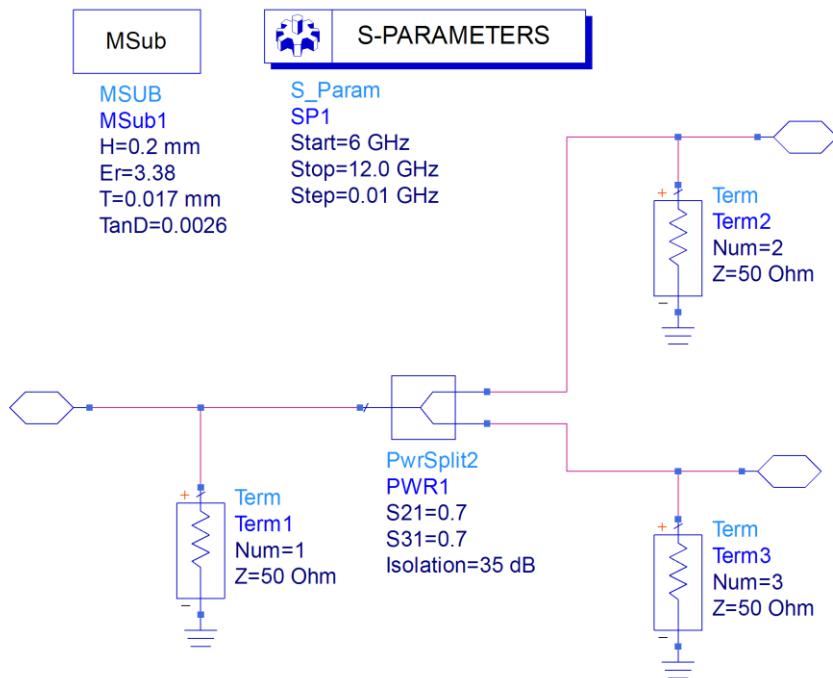
Толщина диэлектрика, мм	0,2	0,3	0,5	0,8	1,5
Ширина линии в 50 Ом, мм	0,44	0,67	1,1	1,8	3,6

По таблице видно, что наименьшую ширину 50 Ом-ная линия будет иметь при ширине диэлектрика в 0,2 мм. Округлим до 0,45 мм, и проверим, что это соответствует волновому сопротивлению в 49,6 Ом, что незначительно отличается от 50 Ом. Также расчеты показывают, что участок ВЧ-линии с электрической длиной 90° на частоте 9,5 ГГц имеет длину 4,9 мм, это более чем в 10 раз больше 50 Ом-ной ширины, значит, у нас будет достаточно свободы при проектировании полосковых устройств. Остановимся на выбранном стеке подложки.

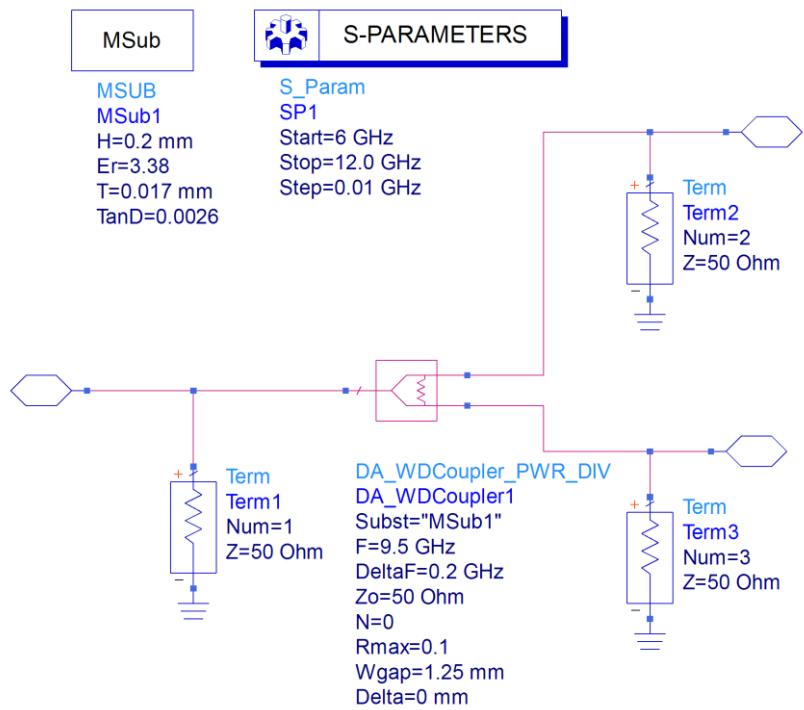
2. Проектирование кольцевого развязанного делителя.

Идем в схему PWR_DIV. Т.к. геометрия у развязанного делителя достаточно сложная, комбинированная из микрополосков и резистора, то использовать будем внутреннюю иерархию с ЕМ-анализом. Также для начального приближения используем умный компонент Wilkinson Divider.

Подготовим схему PWR_DIV. Добавим контроллер S-parameters, ВЧ-подложку и терминаторы в дополнение к портам. Когда закончим со схемой, все это надо будет отключить (удалить).

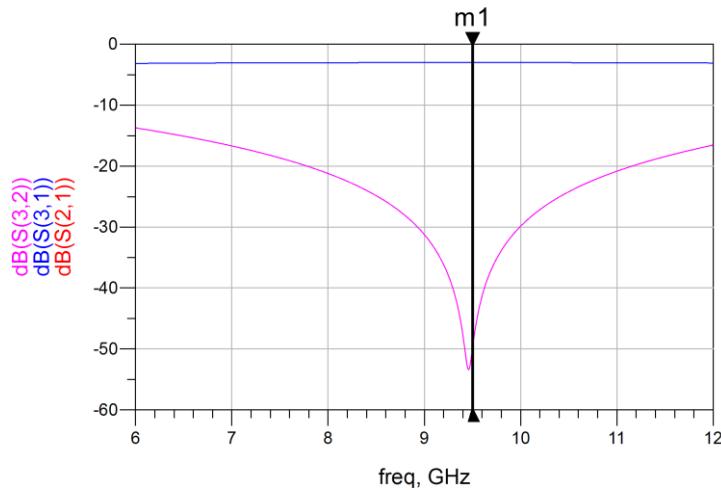


Вместо блока PwrSplit2 добавляем умный компонент Wilkinson Divider, у него указываем желаемые параметры. Размер зазора Wgap возьмем 1 мм, это позволит установить резистор типоразмера 0603 или 0805.

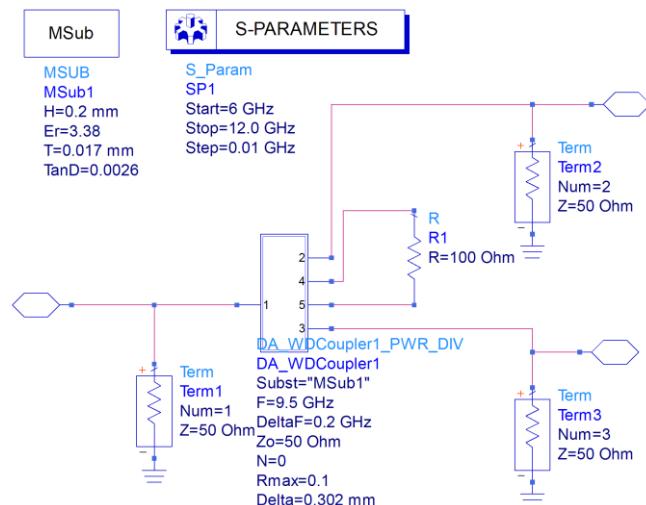
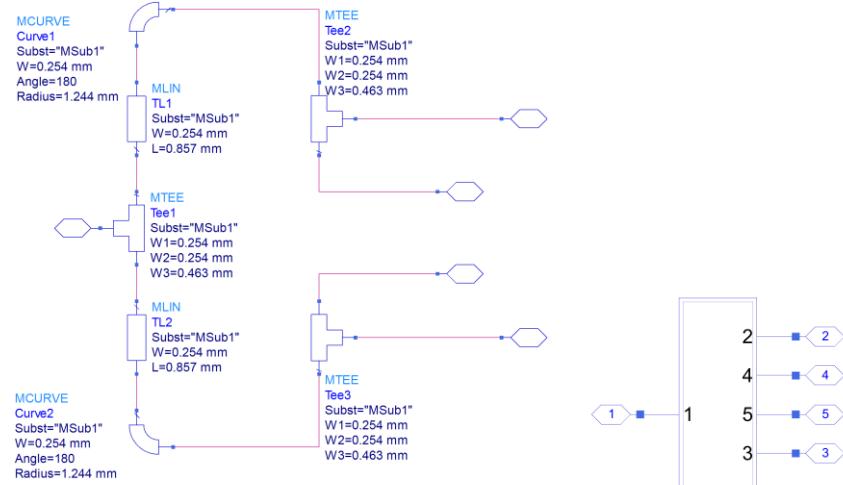


С помощью DesignGuide – Passive Circuit создаем внутреннюю часть компонента (сначала Simulate, затем Optimize). Результаты схемного моделирования показывают идеальную работу делителя.

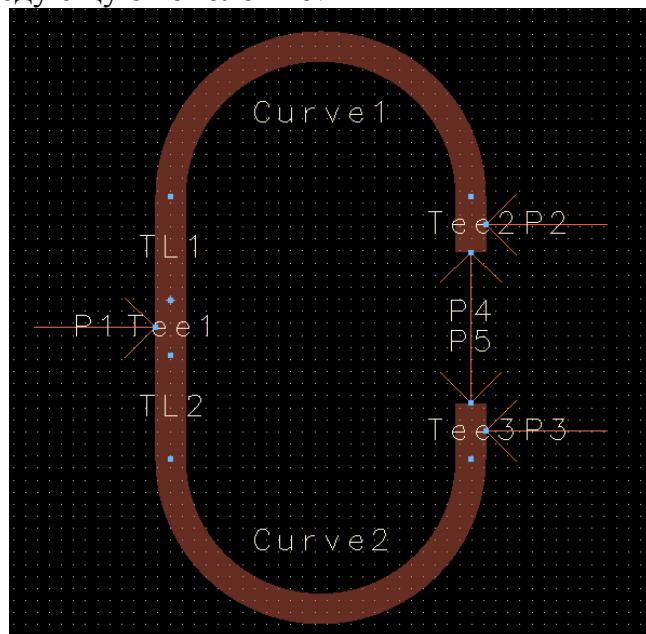
m1
freq=9.500GHz
dB(S(2,1))=-3.026
dB(S(3,1))=-3.026
dB(S(3,2))=-49.810



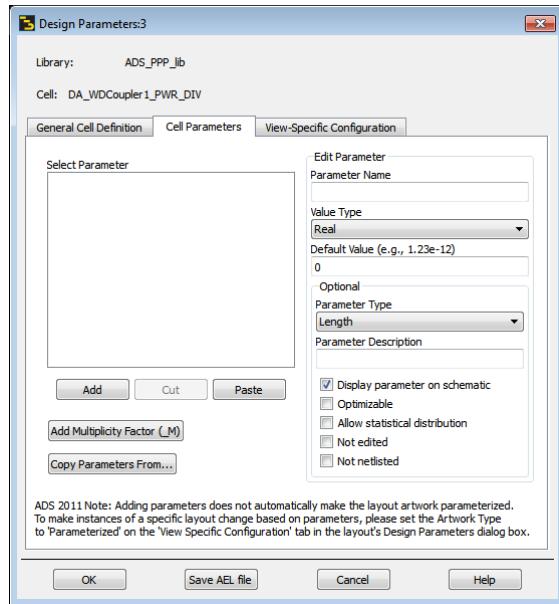
Для перехода в ЕМ-анализу схему необходимо несколько изменить. Идем внутрь DA_WDCoupler1. В первую очередь выводим на внешнюю схему PWR_DIV через дополнительные порты 4 и 5 резистор, чтобы он не мешал ЕМ-моделированию. Заменим символ у схемы DA_WDCoupler1 на автосгенерированный в виде прямоугольника.



Идем внутрь DA_WDCoupler1 и начинаем там работать с топологией.
Сгенерим топологию по команде из схематика Layout – Generate/Update Layout. Получим следующую топологию:

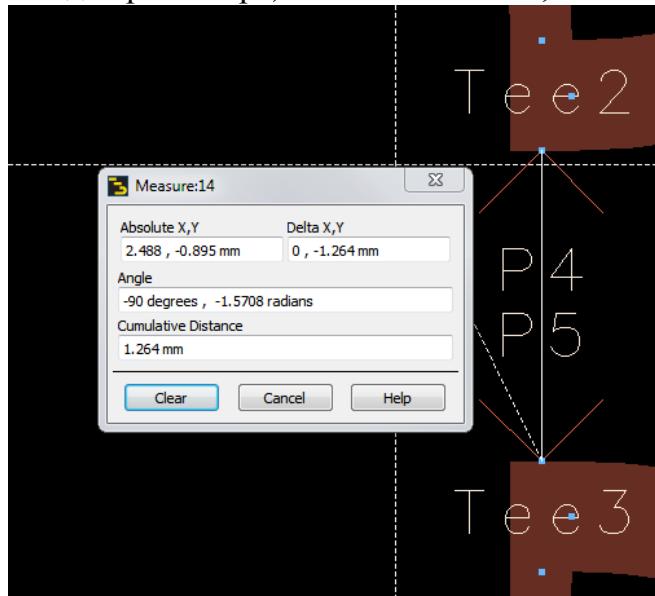


Далее необходимо удалить все параметры ячейки, (File - Design Parameters, Cell Parameters), они нам больше не нужны и будут мешаться при работе с EM-моделью.

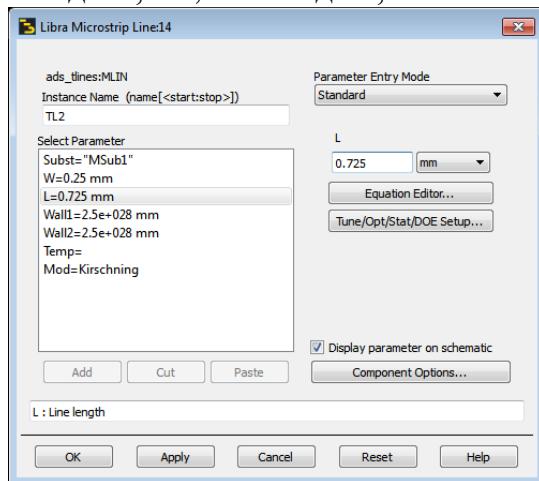


Отредактируем некоторые полоски. Во первых изменим ширины тех полосков, которые должны иметь волновое сопротивление 50 Ом на 0,45 мм (входные линии) и округлим ширины других участков с точностью до 0,05 мм.

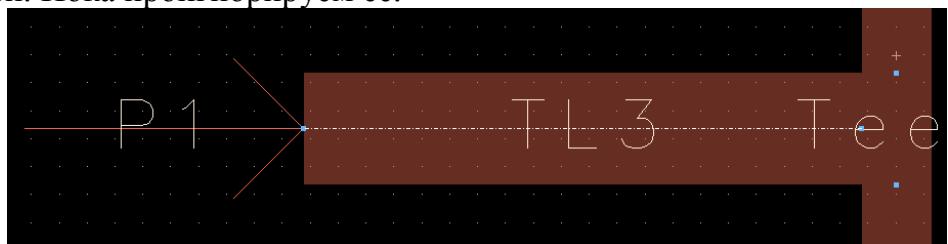
Замерим с помощью инструмента Measure (ПКМ - Measure) расстояние между портами P4 и P5 (место для резистора). Оно оказалось 1,264 мм вместо 1 мм.



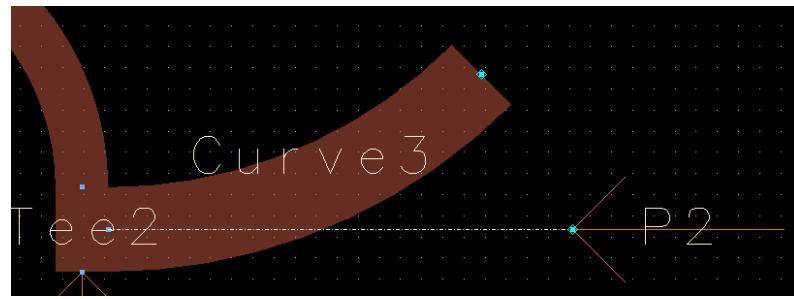
У вертикальных полосков TL1 и TL2 (слева) уменьшим длину на $(1,264-1,0)/2 = 0,132$ мм каждого, с 0,857 мм до 0,725 мм.



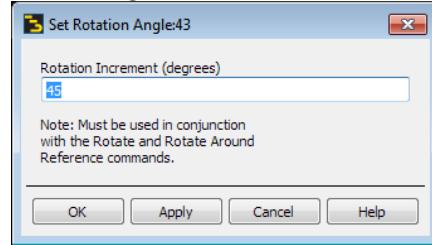
Добавим у входа 1 входной прямой участок mlin длиной 2 мм и шириной 0,45 мм. Появится пунктирная линия, показывающая различие между схематиком и топологией. Пока проигнорируем ее.



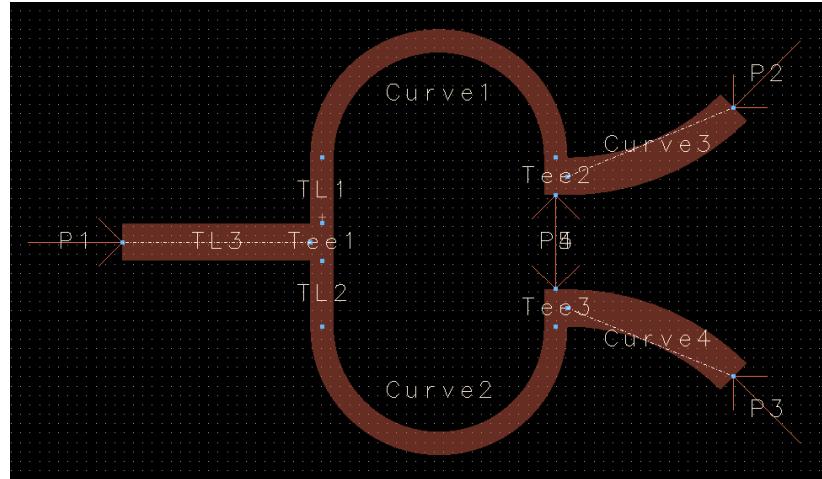
По выходам 2 и 3 добавим два mcurve ширной 0,45 мм, на 45°, радиусом 2,5 мм.



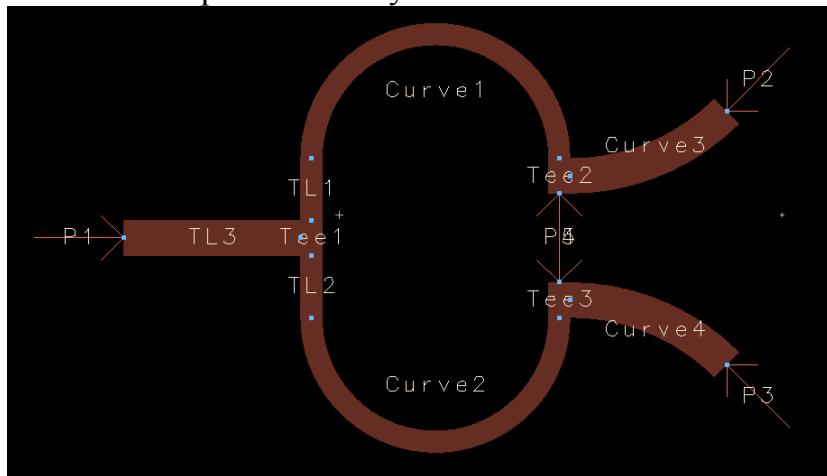
Порты 2 и 3 повернем на 45°. Для этого укажем угол поворота по команде Edit – Advanced Rotate – Set Rotation Angle и с помощью CTRL+r повернем порты.



Теперь делитель выглядит следующим образом. Пунктирные линии указывают различие со схематиком.



По команде в топологии Schematic – Generate/Update Schematic перенесем все изменения из топологии обратно в схему.



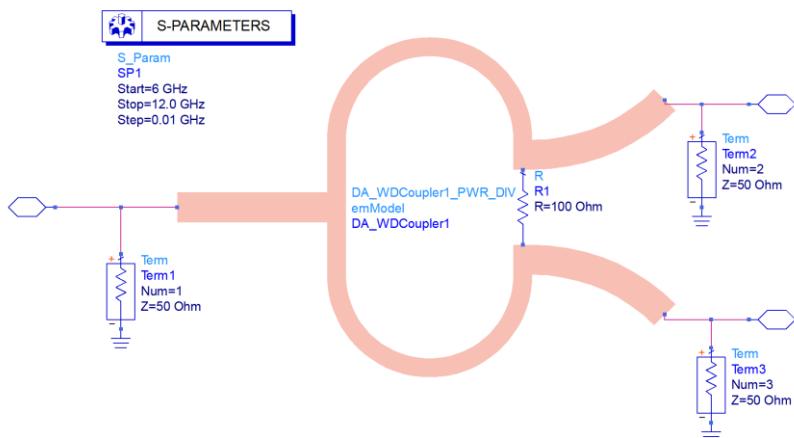
Теперь нужно провести ЕМ-моделирование.

При моделировании может вывалиться Warning, что порты 2 и 3 выпадают из сетки, и невозможно применить калибровку к портам. Чтобы этого избежать, необходимо в топологии выделив все выполнить две команды: Edit – Component – Flatten и Edit – Merge – Union. Это превратит полосковые компоненты в один полигон. Однако, если надо будет редактировать какие-то части, то необходимо будет возвращаться к полосковым компонентам. Для этого мы их и перенесли в схему, откуда их можно извлечь (или можно пользоваться CTRL+z для отката назад, если топология не закрывалась между моделями).

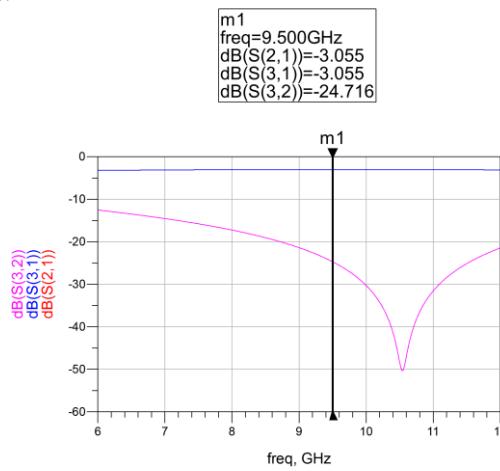
Проведем EM-моделирование. Для портов 1, 2 и 3 укажем калибровку TML, пины 4 и 5 объединим в один дифференциальный порт с калибровкой SMD.

S-parameter Ports				
Number	Name	Ref Impedance [Ohm]	Calibration	Ref Offset [mm]
1	P1	50 + 0i	TML	0
2	P2	50 + 0i	TML	0
3	P3	50 + 0i	TML	0
4	P4	50 + 0i	SMD	0
	P5			

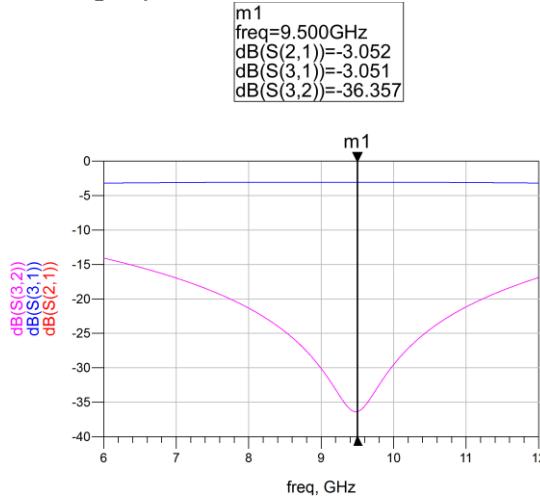
После окончания EM-расчета идем в схему PWR_DIV. Там теперь можно промоделировать делитель с использованием emModel, сгенерированной во время EM-анализа. Важно, чтобы у полосковой части делителя в качестве источника был выбран emModel (ПКМ – Component – Choose View for Simulation).



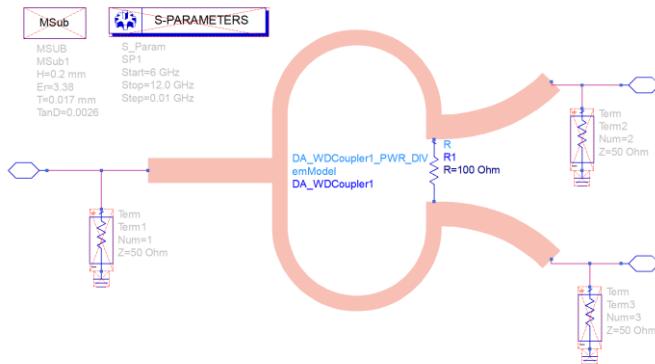
Результаты показывают, что рабочая частота делителя уплыла вверх, значит, не хватает длины кольца.



Увеличим длины дуг за счет увеличения их радиуса с 1,244 до 1,35 мм (получено подбором). Новые результаты показывают отличную работу делителя.



В обязательном порядке перенесем все изменения из топологии во внутреннюю схему через Schematic – Generate/Update Schematic. На внешней схеме PWR_DIV необходимо отключить (удалить) контроллер S-parameters, ВЧ-подложку и терминаторы.

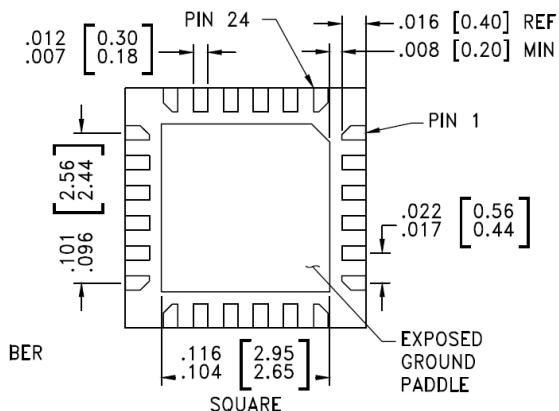


Делитель закончен.

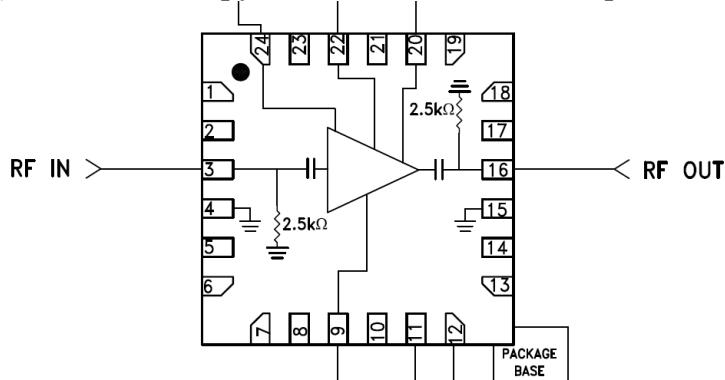
3. Усилитель HMC1082LP4E.

Работать с усилителем HMC1082LP4E будем в созданной ранее схеме HMC1082LP4E.

S-параметры усилителя даны исходя из того, что он сразу подключен к 50 Омной линии. В нашем случае так не получается. HMC1082LP4E имеет корпус QFN с шагом между выводами 0,5 мм и шириной пада 0,3мм.

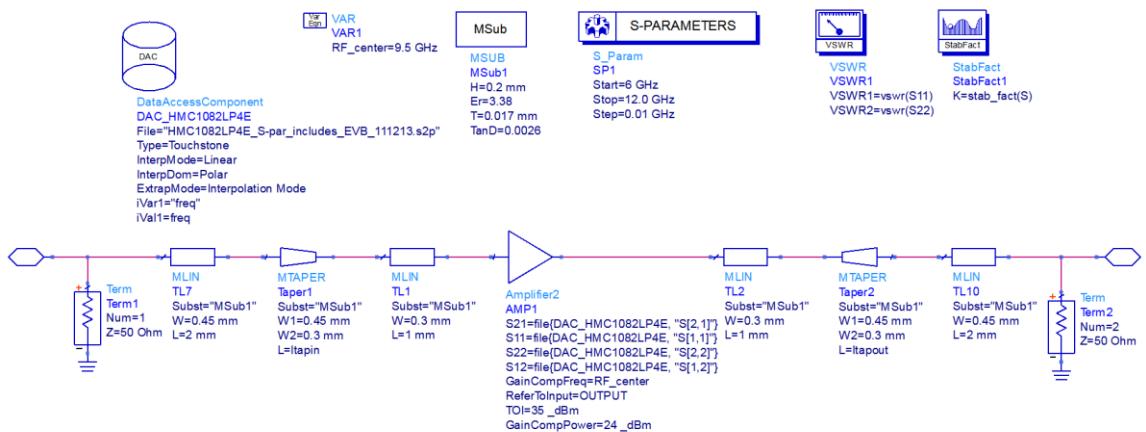


С учетом минимально допустимого зазора между выводами в 0,2 мм (по стандартной технологии), увеличить ширину пада нет возможности, значит подключаться HMC1082LP4E будет с ширины линии 0,3 мм, а затем переходить на 50 Ом-ную шириной 0,45 мм. Это необходимо учитывать при моделировании. Рекомендованная схема включения показывает, что никаких линий питания или управления рядом с ВЧ-входом и выходом нет, значит надо будет на какую-то минимальную длину вывести линию шириной 0,3 мм, затем каким-то образом (лучше mtaper-ом с углом в не более 45°, но здесь возможны варианты) перейти к ширине 0,45 мм (или какой-то другой, если необходимо при согласовании).

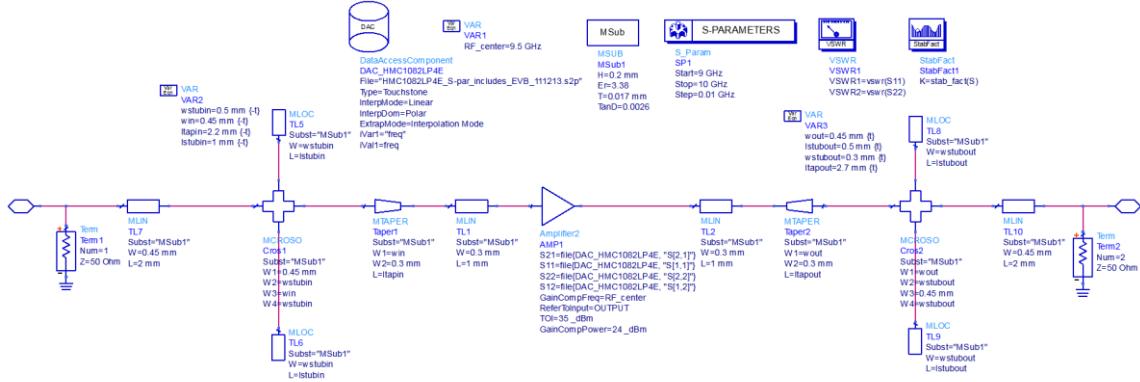


Минимальную длину выводного участка 0,3 мм оценим исходя из корпуса. Подключение будет идти от пада, значит длина участка должна быть ориентировочно двойной длиной пада плюс еще 0,2 мм запас на возможный конус. Получается участок выводных линий $0,4+0,4+0,2 = 1$ мм.

Таким образом, исходная модель для моделирования HMC1082LP4E выглядит следующим образом.



Моделирование показывает, что согласовать только за счет последовательных полосков не получается, придется добавлять шлейфы. Добавим по два параллельных разомкнутых шлейфа (в виде креста) по входу и по выходу и параметризуем их.



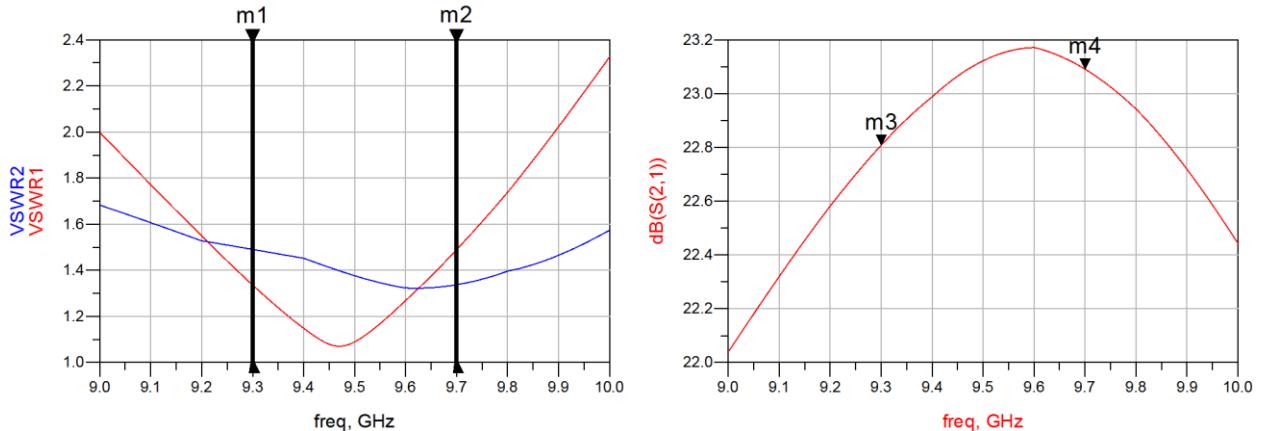
После подбора получаем приемлемые для работы результаты.

m1
freq=9.300GHz
VSWR1=1.335
VSWR2=1.490

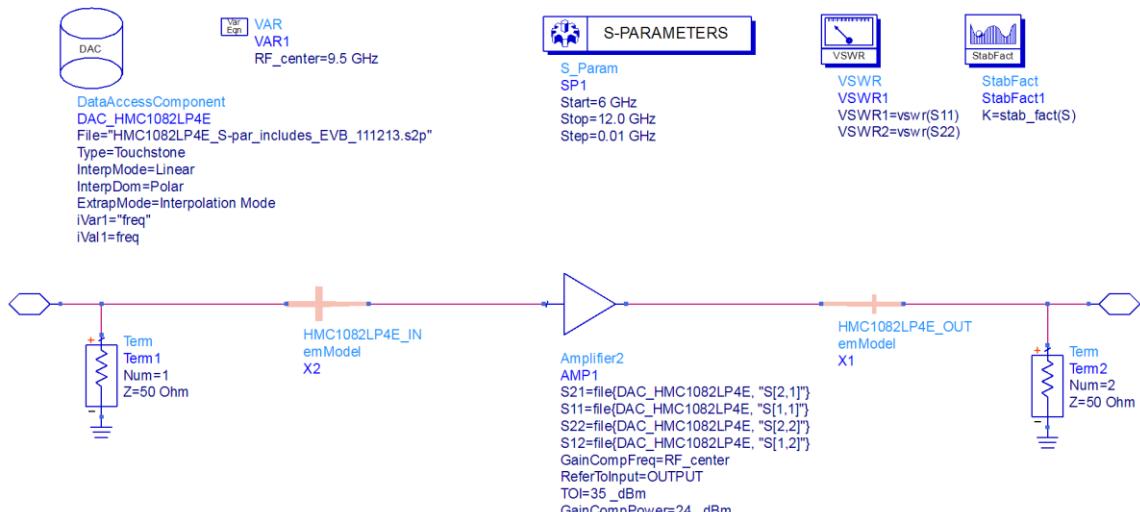
m2
freq=9.700GHz
VSWR1=1.489
VSWR2=1.337

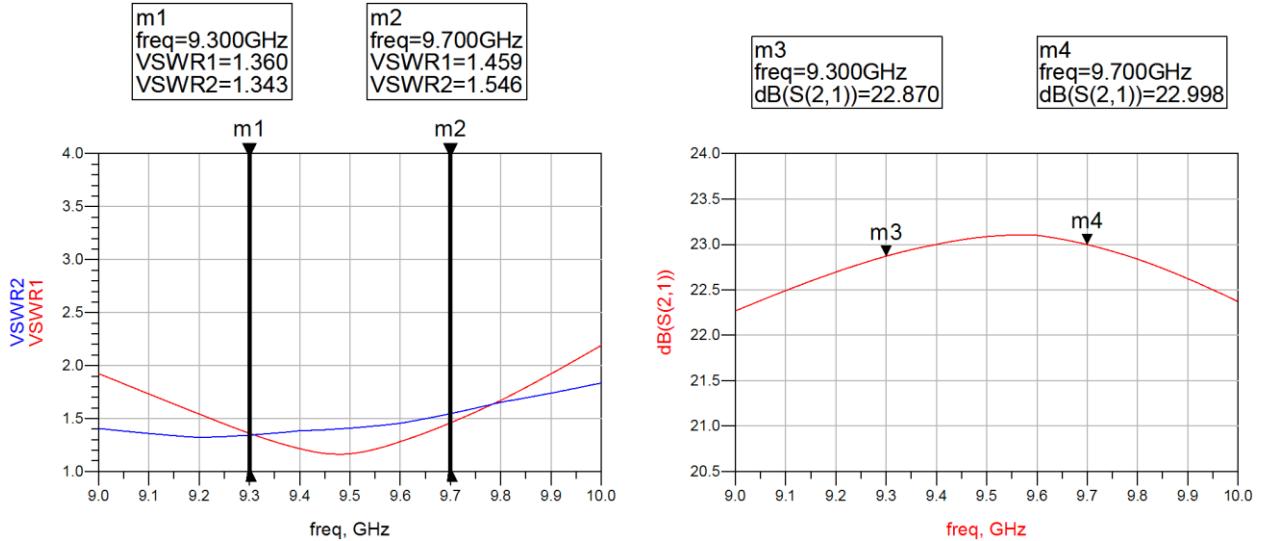
m3
freq=9.300GHz
dB(S(2,1))=22.808

m4
freq=9.700GHz
dB(S(2,1))=23.090

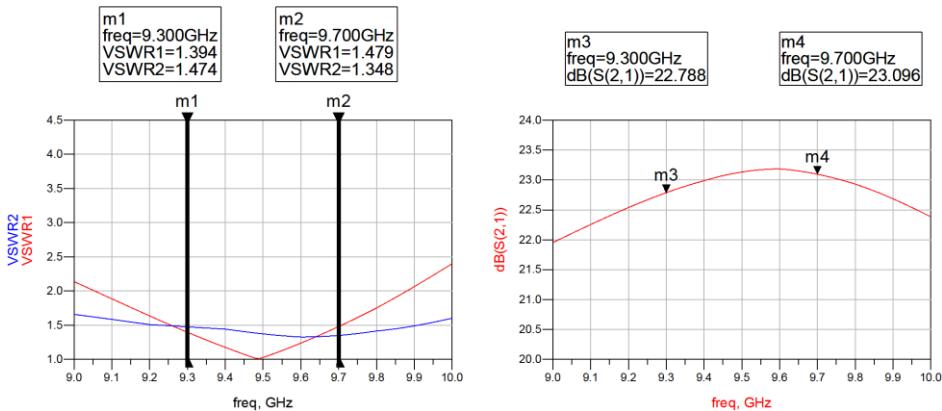
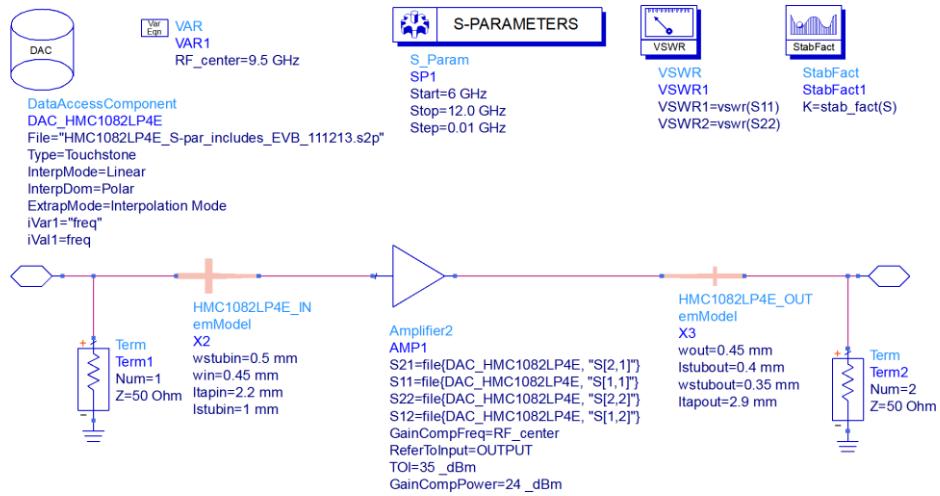


Окончательно, чтобы убедиться в работе схемы, проведем ЕМ-анализ входной и выходной цепей. Создадим иерархию, входную согласующую цепь в HMC1082LP4E_IN, выходную в HMC1082LP4E_OUT. По отдельности промоделируем ЕМ-анализом каждую по отдельности и сверим результаты.

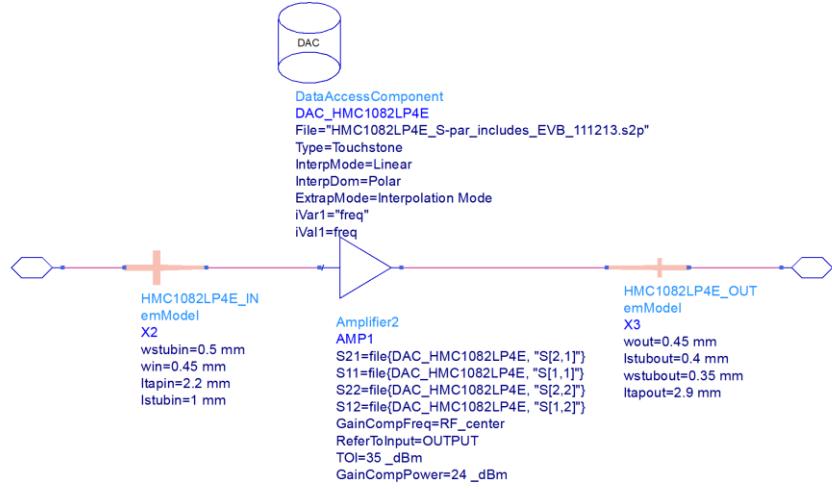




Результаты по KCBH убежали. Для подстройки цепей HMC1082LP4E_IN и HMC1082LP4E_OUT, в них создадим параметры модели через Design Parameters – Cell Parameters. В них скопируем соответствующие из блоков переменных VAR, сами блоки VAR отключаем. Также не забыть указать View-Specific Configuration тип Parameterized. И теперь подстроим цепи.



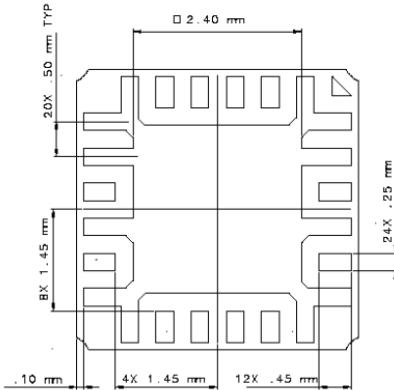
С усилителем HMC1082LP4E закончили, чтобы его корректно использовать в общей иерархии, надо отключить в подсхеме HMC1082LP4E (удалить) блок S-params, запросы KCBH и коэффициента стабильности и терминаторы. Все что должно остаться в модели.



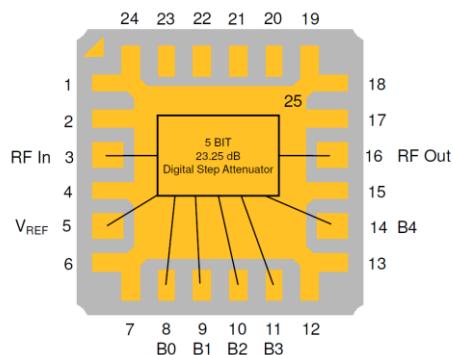
4. Работа с аттенюатором TGL2616-SM.

Работать с аттенюатором TGL2616-SM будем в созданной ранее схеме TGL2616-SM.

S-параметры аттенюатора даны исходя из того, что он сразу подключен к 50 Ом-ной линии. В нашем случае опять так не получается. TGL2616-SM имеет корпус Pullback QFN с шагом между выводами 0,5 мм и шириной пада 0,25мм.

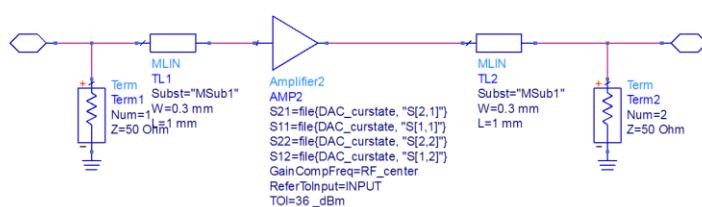
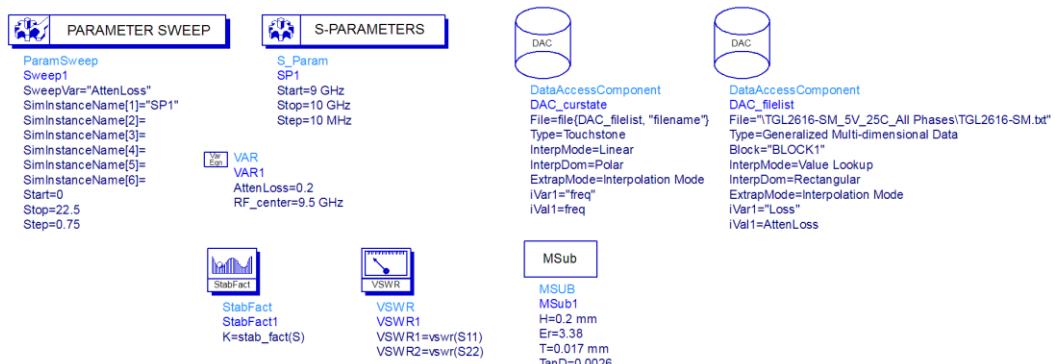


С учетом минимально допустимого зазора между выводами в 0,2 мм (по стандартной технологии), можно увеличить ширину пада до 0,3 мм. Значит, подключаться TGL2616-SM будет с ширины линии 0,3 мм, а затем переходить на 50 Ом-ную шириной 0,45 мм. Это необходимо учитывать при моделировании. Рекомендованная схема включения показывает, что никаких линий питания или управления рядом с ВЧ-входом и выходом сверху нет, но снизу линии VREF и B4 отстоят на 0,7 мм, т.е. если нам понадобится шлейф вблизи, то располагать его можно только вверх. Также надо будет на какую-то минимальную длину вывести линию шириной 0,3 мм, затем каким-то образом (лучше mtaper-ом с углом в не более 45°, но здесь возможны варианты) перейти к ширине 0,45 мм (или какой-то другой, если необходимо при согласовании).

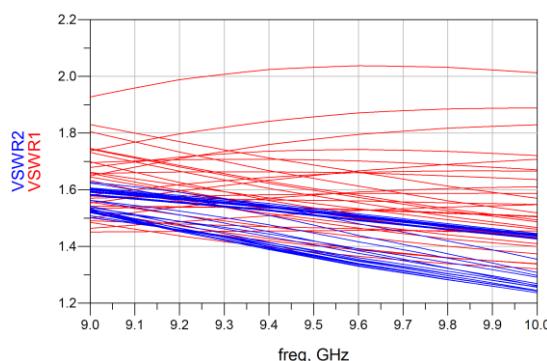


Минимальную длину выводного участка 0,3 мм оценим исходя из корпуса. Подключение будет идти от пада, значит длина участка должна быть ориентировочно двойной длиной пада плюс еще 0,2 мм запас на возможный конус. Получается участок выводных линий $0,4+0,4+0,2=1$ мм.

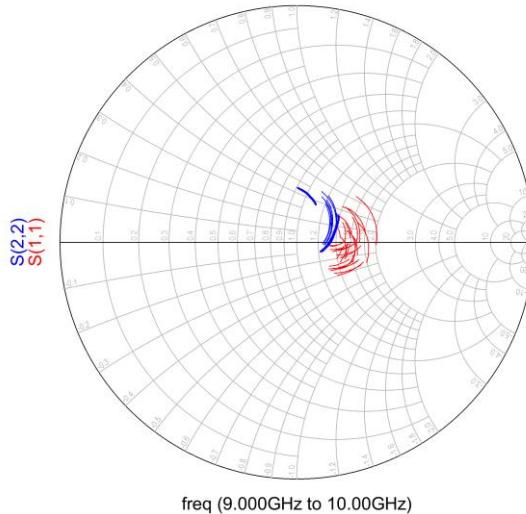
Добавим подложку, терминаторы, запрос KCBH (коэффициент стабильности не имеет смысла, т.к. устройство с потерями), блок VAR и ParamSweep, которые будет перебирать возможные состояния аттенюатора через перебор AttenLoss. Создадим выводные полоски (ширина 0,3 мм, длиной 1 мм).



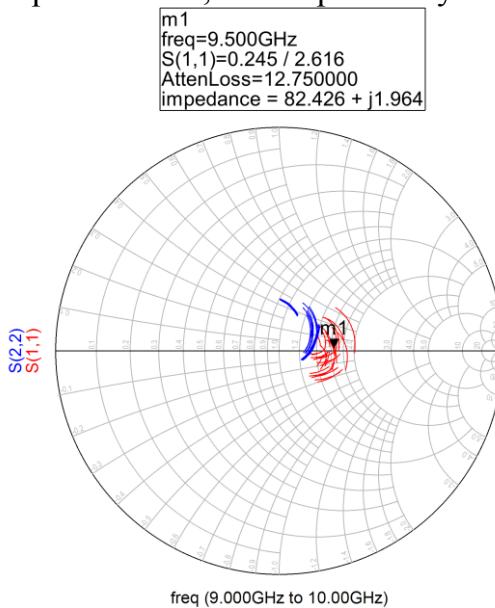
Результаты моделирования показывают несогласованность по входу и по выходу.



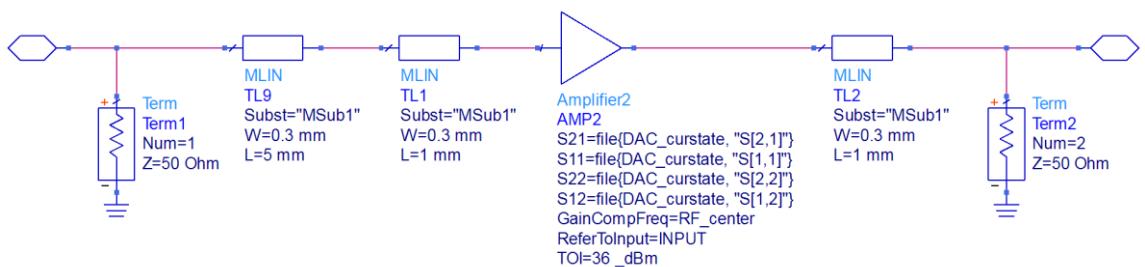
Посмотрим, какого вида эта несогласованность, для этого выведем на диаграмму Смита S11 и S22.

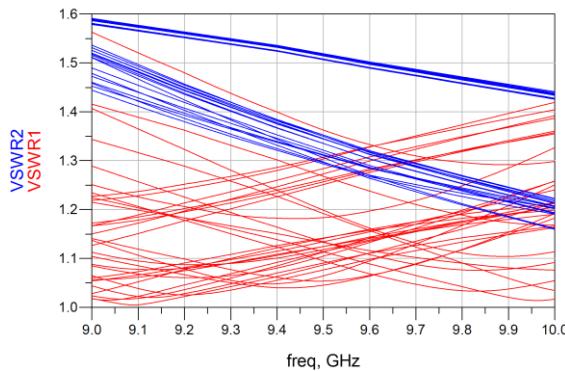


S11 сгруппирована близко к линии чисто действительного сопротивления, значит можно попробовать обойтись четвертьволновым трансформатором. Ставим маркер в центре скопления S11 для центральной частоты 9,5ГГц, вблизи к линии чисто действительного сопротивления, и смотрим получившееся сопротивление.

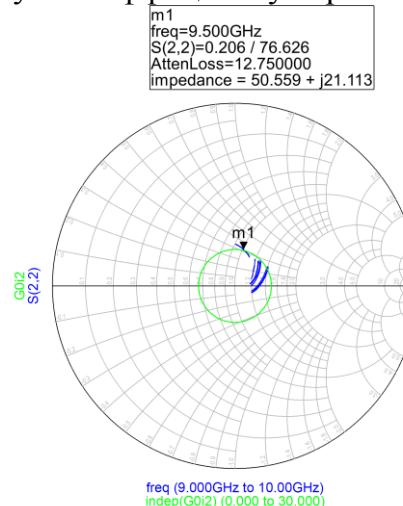


Значит у четвертьволнового трансформатора по входу должно быть волновое сопротивление $\sqrt{50 \cdot 82} \approx 64$ Ом . С помощью LineCalc считаем ширину и длину этого участка. Получаем ширину 0,3 мм, длину 5 мм. Ставим его и смотрим, что стало с КСВН.

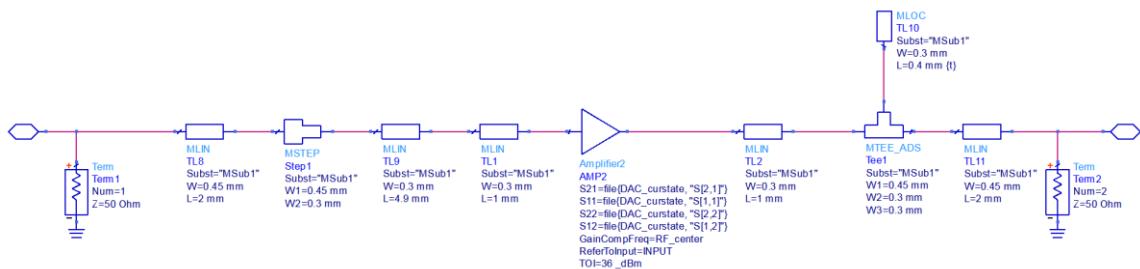


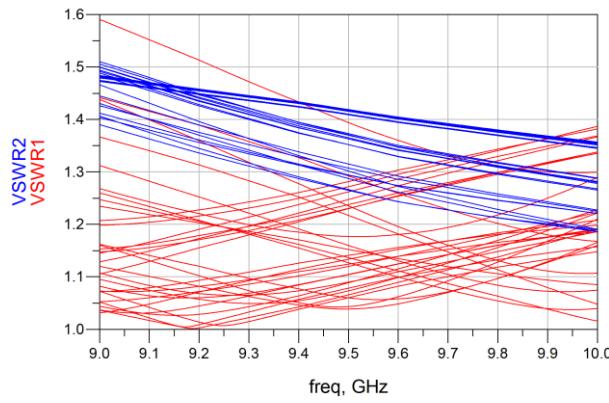


По входу стало лучше, часть линий выходит за пределы, но у нас пока не согласован выход, займемся теперь им. Опять смотрим на диаграмму Смита. Часть линий S22 ушли далеко от линии чисто действительного сопротивления вверх, здесь без шлейфа не обойтись. Попробуем обойтись одним шлейфом. Дальше всех от центра диаграммы Смита отстоит отмеченный маркером участок (зеленая окружность G0i2 соответствует коэффициенту отражения 0,2, КСВН = 1,5).



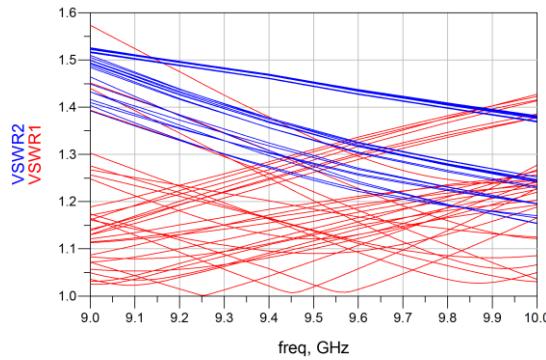
Маркер находится на одной линии постоянного активного сопротивления с центром, значит волновое сопротивление шлейфа не должно сильно отличаться от 50 Ом (ширина 0,45 мм, можно попробовать уменьшить до 0,3 мм с шагом 0,5 мм). Физически расположить его мы можем только вверх (почему было указано ранее). Также обязательно добавим тройник. После подбора получаем хорошую работу. Дополнительно по входу и по выходу добавим два участка длиной 2 мм и шириной 0,45 мм.



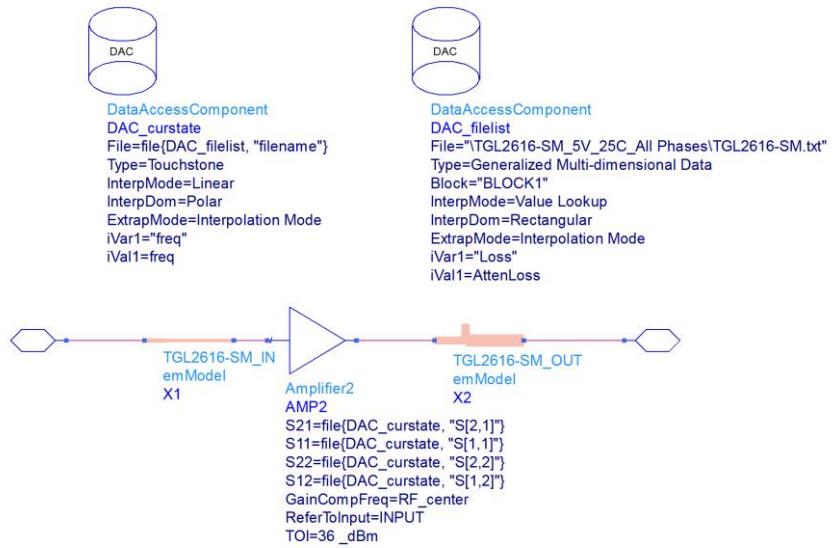


Проверим их работу с помощью ЕМ-анализа. Создадим две подсхемы TGL2616-SM_IN и TGL2616-SM_OUT, проведем для них ЕМ-анализ и подключим в схему TGL2616-SM (как в примере для усилителя HMC1082LP4E).

Результаты показывают необходимую согласованность, подстройки не нужно.



В схеме TGL2616-SM отключаем (удаляем) все лишнее, оставляем только нужное для полной иерархии.



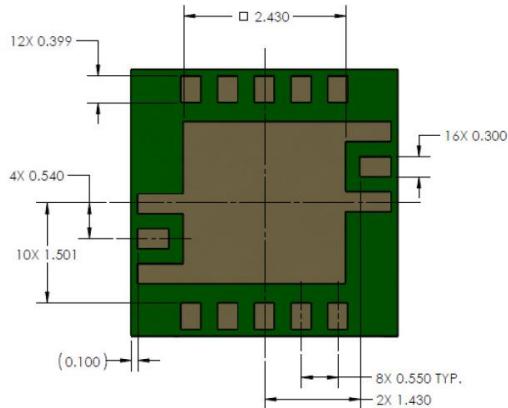
Аттенюатор TGL2616-SM готов.

5. Работа с фазовращателем TGP2109-SM.

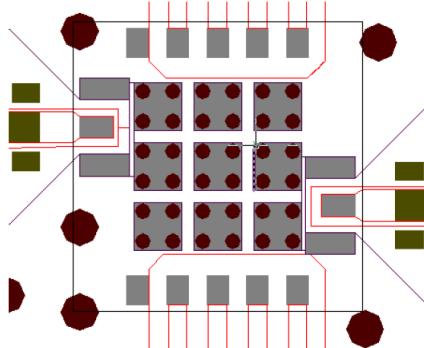
Работать с фазовращателем TGP2109-SM будем в созданной ранее схеме TGP2109-SM.

S-параметры фазовращателя даны исходя из того, что он сразу подключен к 50 Ом-ной линии. В нашем случае в очередной раз так не получается. TGP2109-SM

имеет корпус Pullback PLCC с шагом между ВЧ- и земляными выводами 0,54 мм и шириной пада 0,3 мм.

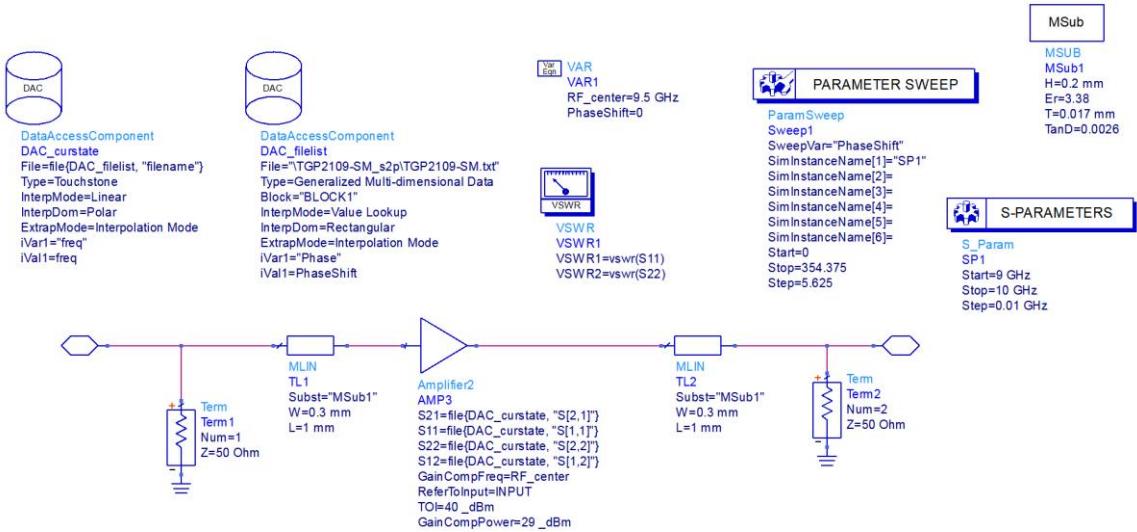


С учетом минимально допустимого зазора между выводами в 0,2 мм (по стандартной технологии), ширину пада увеличить не получится. Значит, подключаться TGP2109-SM будет с ширины линии 0,3 мм, а затем переходить на 50 Ом-ную шириной 0,45 мм. Это необходимо учитывать при моделировании. Рекомендованная схема включения показывает, что никаких линий питания или управления рядом с ВЧ-входом и выходом нет. Также надо будет на какую-то минимальную длину вывести линию шириной 0,3 мм, затем каким-то образом (лучше mtaper-ом с углом в не более 45°, но здесь возможны варианты) перейти к ширине 0,45 мм (или какой-то другой, если необходимо при согласовании).

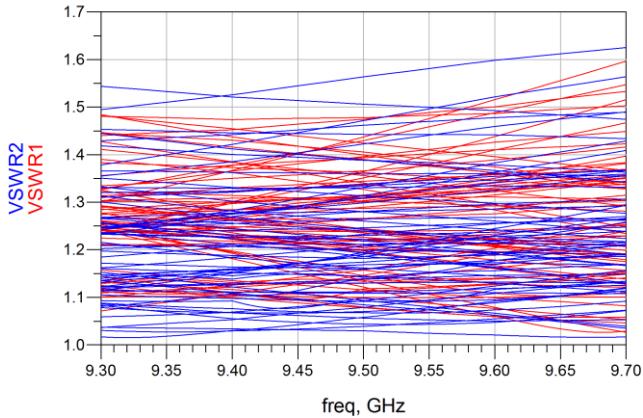


Минимальную длину выводного участка 0,3 мм оценим исходя из корпуса. Подключение будет идти от пада, значит длина участка должна быть ориентировочно двойной длиной пада плюс еще 0,2 мм запас на возможный конус. Получается участок выводных линий $0,4+0,4+0,2=1$ мм.

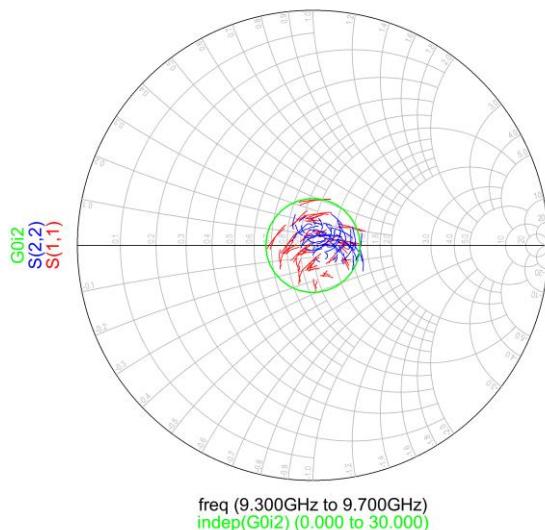
Добавим подложку, терминаторы, запрос KCSVN (коэффициент стабильности не имеет смысла, т.к. устройство с потерями), блок VAR и ParamSweep, которые будут перебирать возможные состояния фазовращателя через перебор PhaseShift. Создадим выводные полоски (шириной 0,3 мм, длиной 1 мм).



Результаты моделирования показывают несогласованность как по входу, так и по выходу, но не особенно критичную – большая часть линий ниже 1,5, лишь небольшое количество состояний выскакивает за пределы.



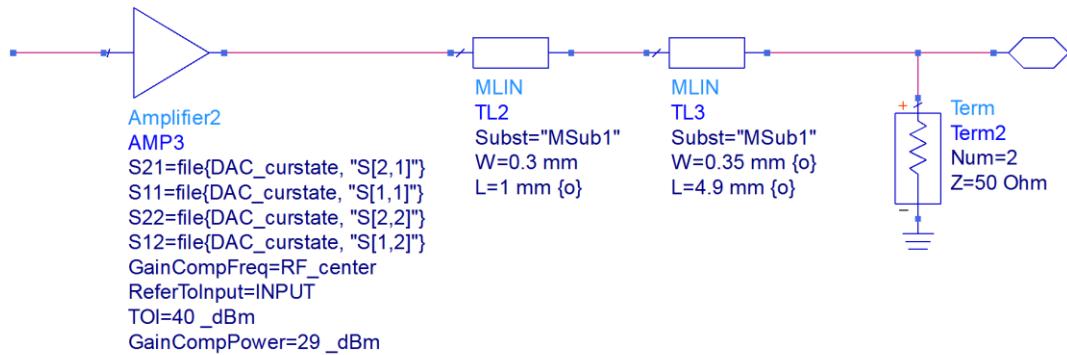
Посмотрим на S11 и S22 на диаграмме Смита, чтобы оценить, что можно сделать для согласования.



Т.к. устройство имеет приблизительно одинаковые коэффициенты передачи, как вперед, так и назад, то лучше начинать с согласование того конца, где

согласование хуже. Выходной S22 смещен в сторону большего сопротивления (вправо). Сгруппировано S22 близко к сопротивлению 62 Ом, поставим четвертьволновый трансформатор с волновым сопротивлением $\sqrt{50 \cdot 62} \approx 56$ Ом (0,35 мм) и длиной 90° (4,9 мм).

Дальше будем пробовать с помощью оптимизации. Разрешим в полоске TL2 поиграться с длиной L в диапазоне от 1 мм до 12 мм, а полоску TL3 поиграться с длиной L в диапазоне от 0,2 мм до 12 мм и шириной W от 0,2 мм до 1,5 мм.

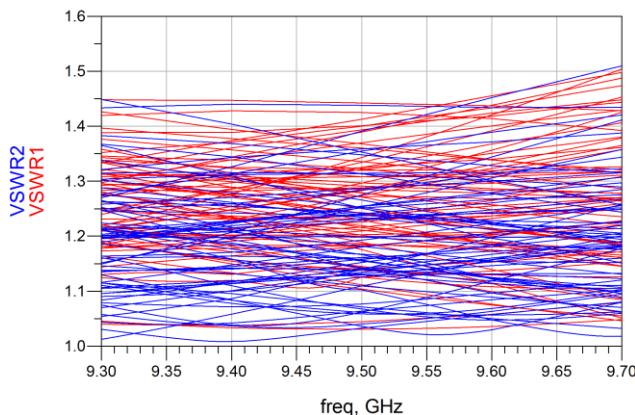
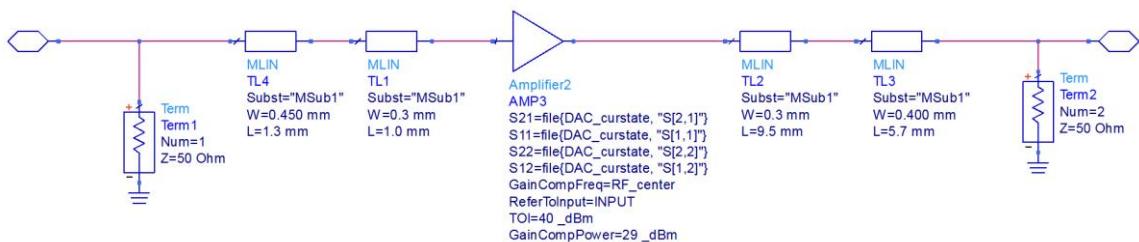


Аналогичную цепь поставим по входу.

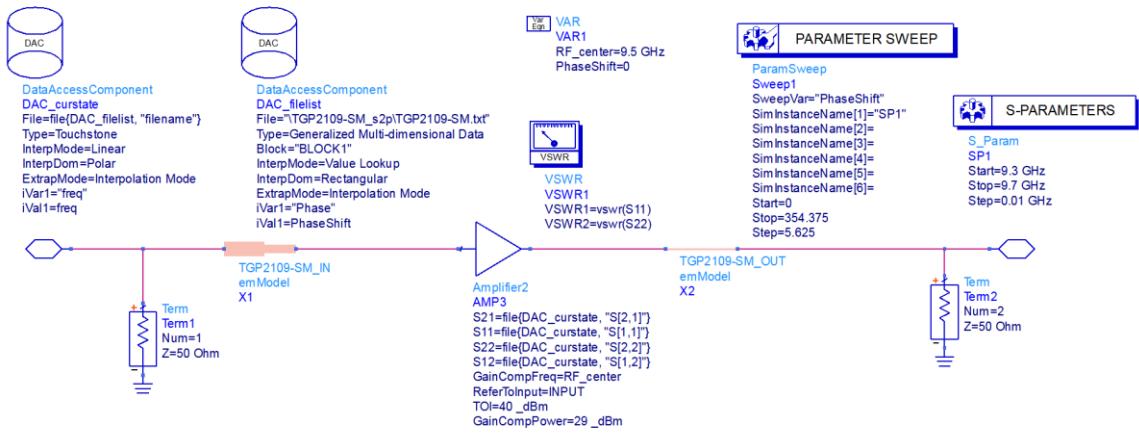
В качестве целей оптимизации укажем VSWR1 и VSWR2 не более 1,5. В качестве контролера симуляции укажем Sweep1.

GOAL	GOAL
Goal OptimGoal1 Expr="VSWR1" SimInstanceName="Sweep1" Weight=1 LimitType[1]="Less Than" LimitMax[1]=1.5	Goal OptimGoal2 Expr="VSWR2" SimInstanceName="Sweep1" Weight=1 LimitMin[1]= LimitMax[1]=1.5

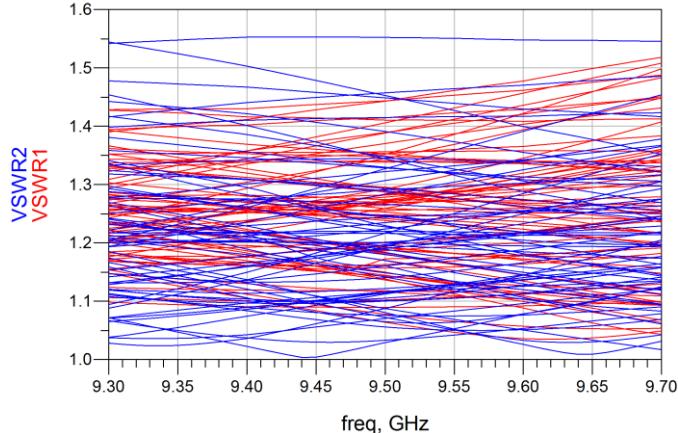
После оптимизации и округления ширин с точностью до 0,05 мм и длин до 0,1 мм, получаем.



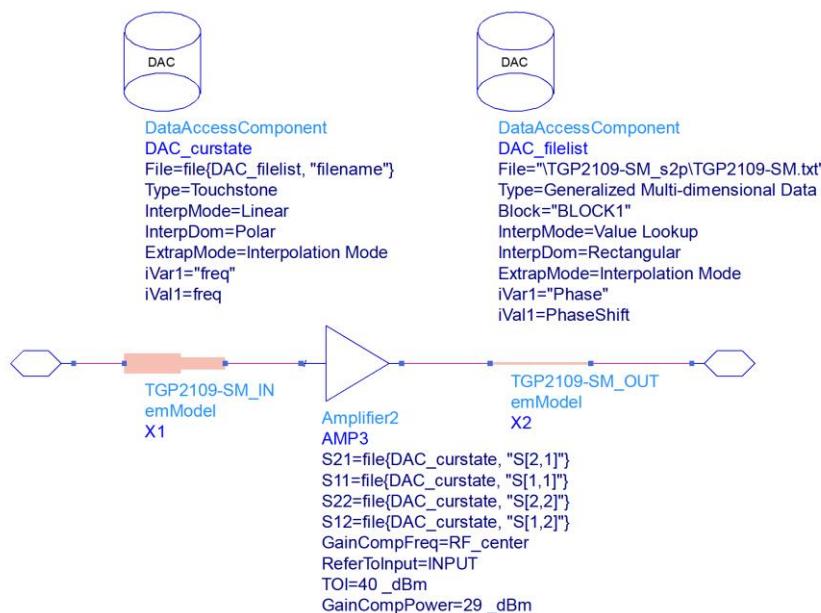
Как ранее, создадим иерархии для входной (TGP2109-SM_IN) и выходной (TGP2109-SM_OUT) согласующих цепей и проведем EM-моделирование.



По результатам, получается, что только два состояния фазовращателя по выходу выходят за пределы КСВН ≤ 1.5 . Но это устройство находится далеко от выхода, поэтому пока проигнорируем эту проблему.



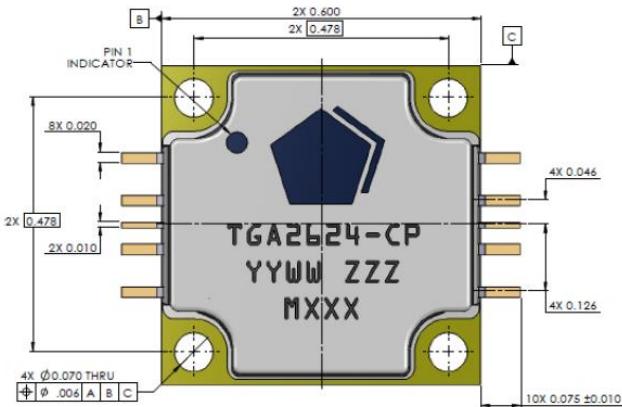
Закончим с фазовращателем TGP2109-SM, отключаем (удаляем) все лишнее, оставляем только нужное для полной иерархии.



6. Работа с усилителем TGA2624-CP.

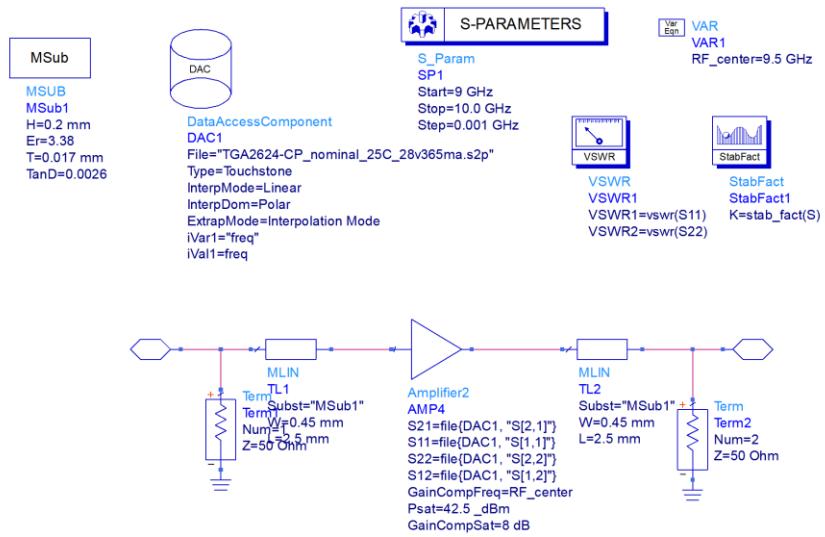
Работать с усилителем TGA2624-CP будем в созданной ранее схеме TGA2624-CP.

S-параметры усилителя даны исходя из того, что он сразу подключен к 50 Омной линии. Корпус TGA2624-CP – керамический, располагаемый в вырезе платы, к линиям подключается вынесенными ножками.

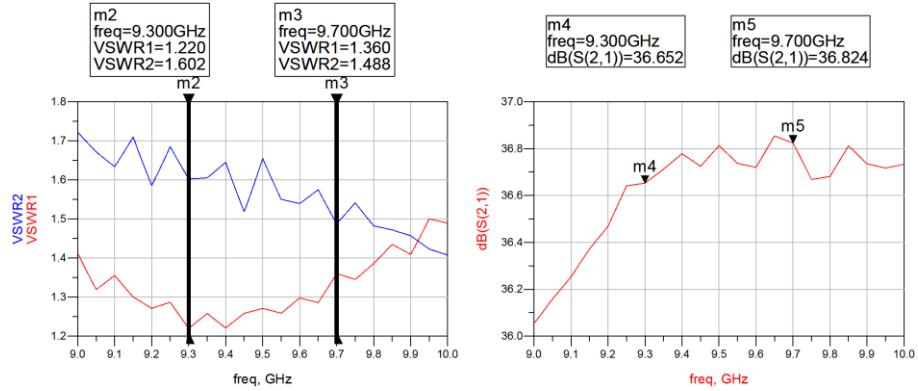


Ширина ВЧ-падов 0.25 ± 0.12 мм, зазор до соседних земляных выводов падов более 0,75 мм, значит, мы сразу можем подключать усилитель на линию шириной 0,45 мм. Длина линии подключения не менее 1,9 мм, возьмем с запасом 2,5 мм. Соседние к ВЧ-входам и выходам пады являются земляными, значит, у нас есть место под довольно произвольную конфигурацию согласующих линий.

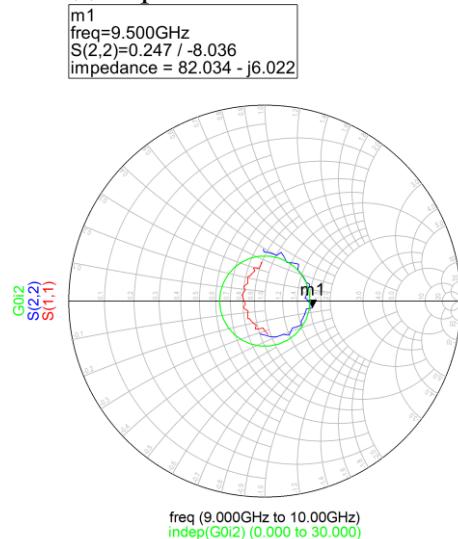
Таким образом, исходная модель для моделирования TGA2624-CP выглядит следующим образом.



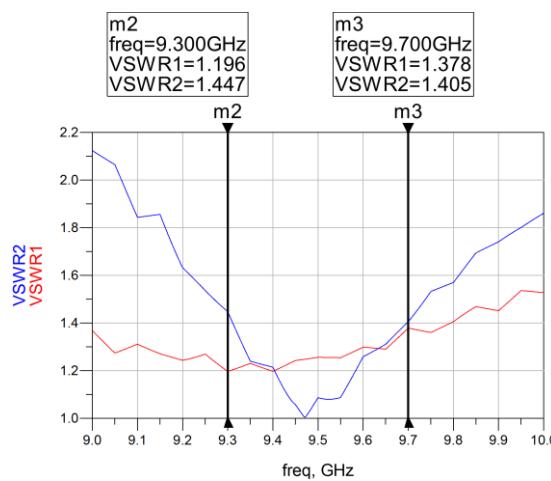
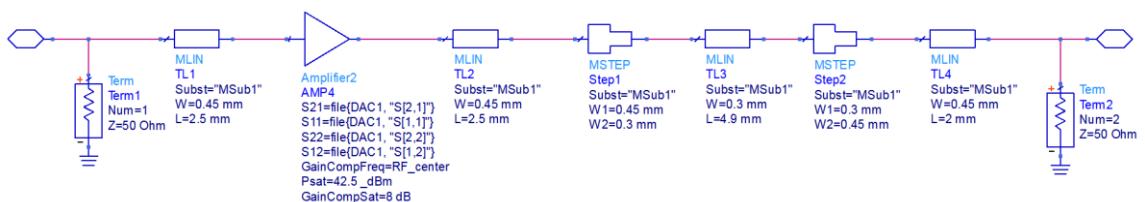
Результаты моделирования показывают небольшую рассогласованность по выходу.



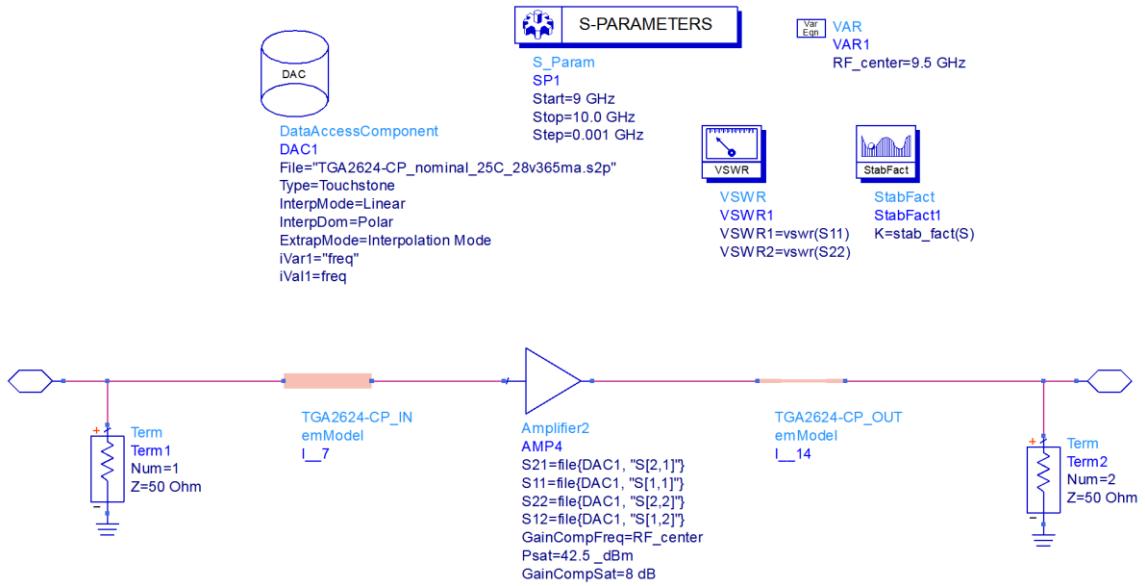
Смотрим на S11 и S22 на диаграмме Смита.



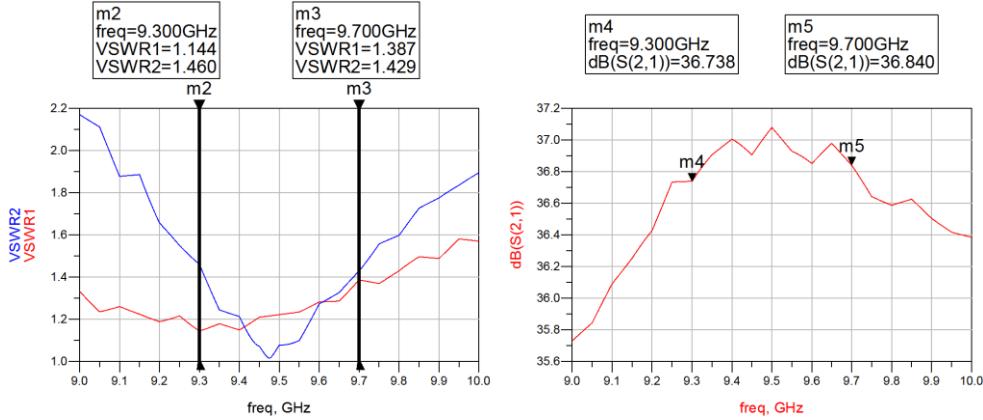
Видно, что S22 можно переместить ближе к центру за счет четвертьволнового трансформатора, длиной 90° (4,9 мм), шириной $\sqrt{50 \cdot 80} \approx 63$ Ом (0,3 мм). Получаем отличное согласование.



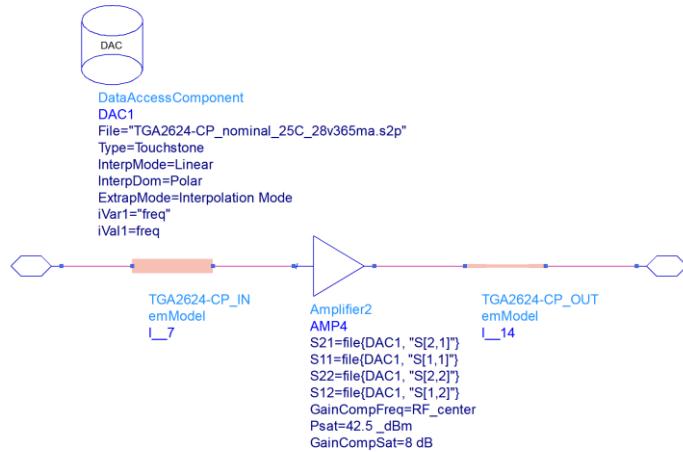
Как ранее, формируем иерархии TGA2624-CP_IN для входной цепи, TGA2624-CP_OUT для выходной, и проводим ЕМ-анализ.



Результаты показывают точность расчета.



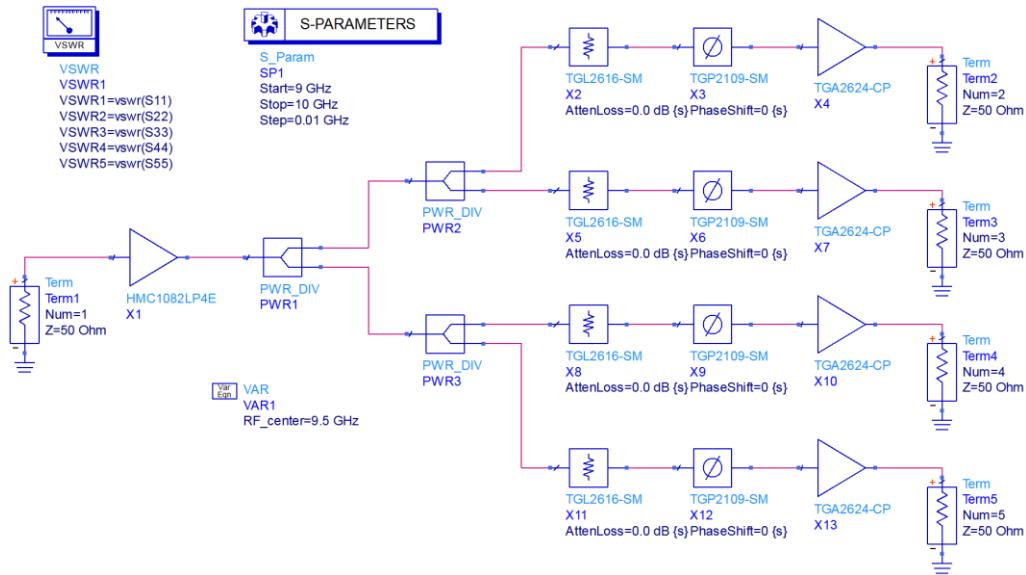
Оставляем только необходимое для иерархии.



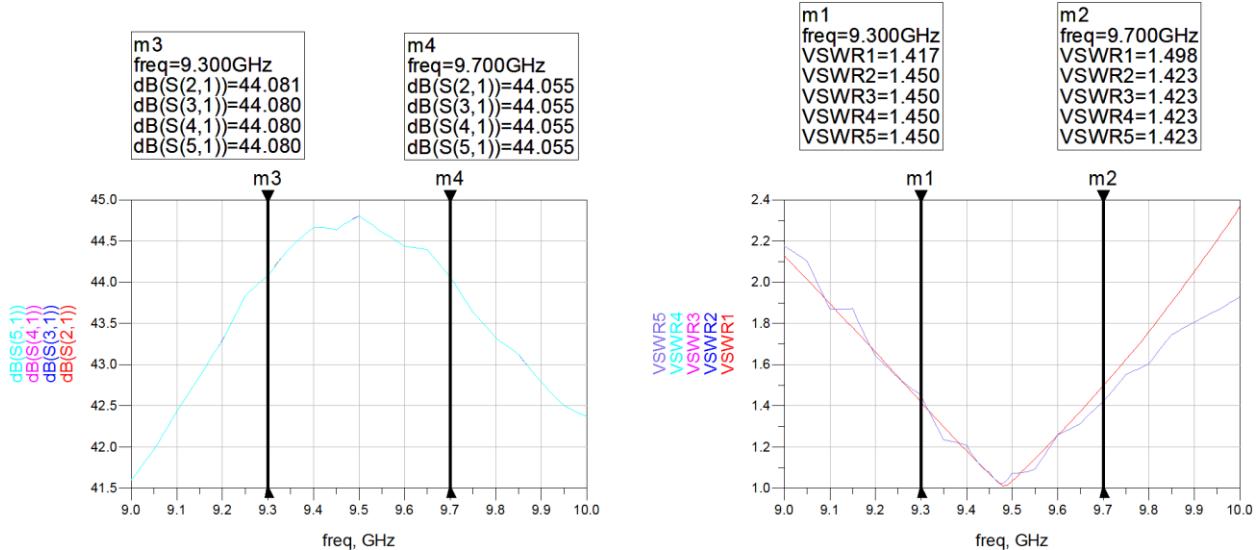
С усилителем TGA2624-CP закончили.

Общее моделирование

1. Проведем общий линейный анализ схемы в дефолтном состоянии каналов (все ослабления на аттенюаторах выставлены в 0 дБ, сдвиги фаз на всех фазовращателях в 0°). Он необходим, чтобы понять, нет ли каких-либо ошибок в сборке.



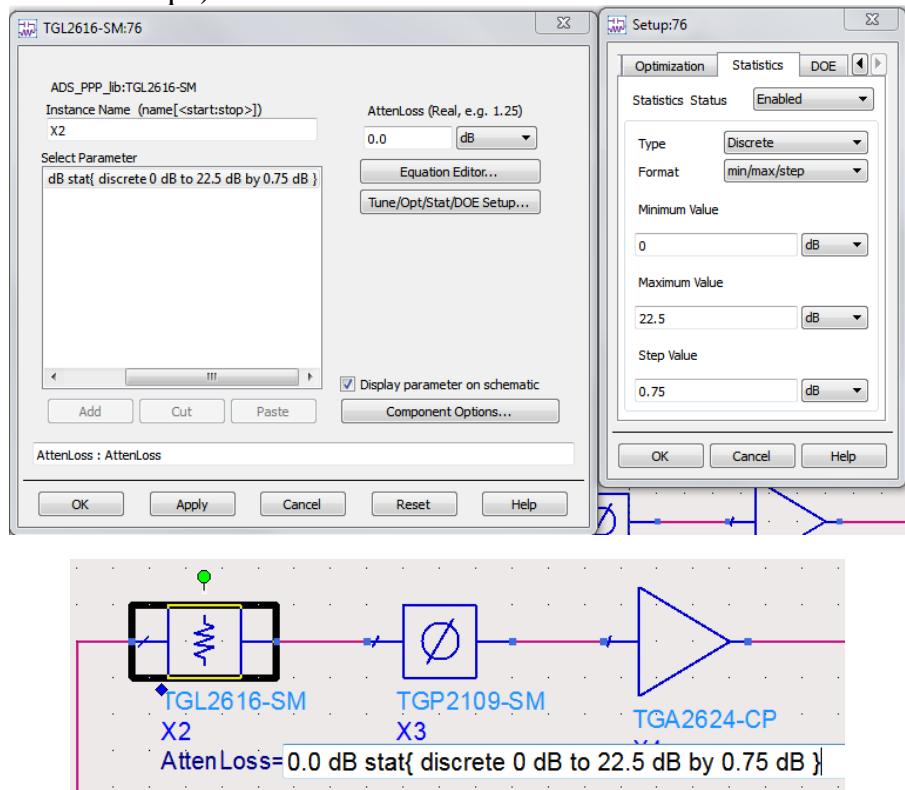
Результаты линейного анализа показывают, что в сборке ошибок нет, каналы симметричны, результаты по КСВН и коэффициентам передачи соответствуют ожидаемым.



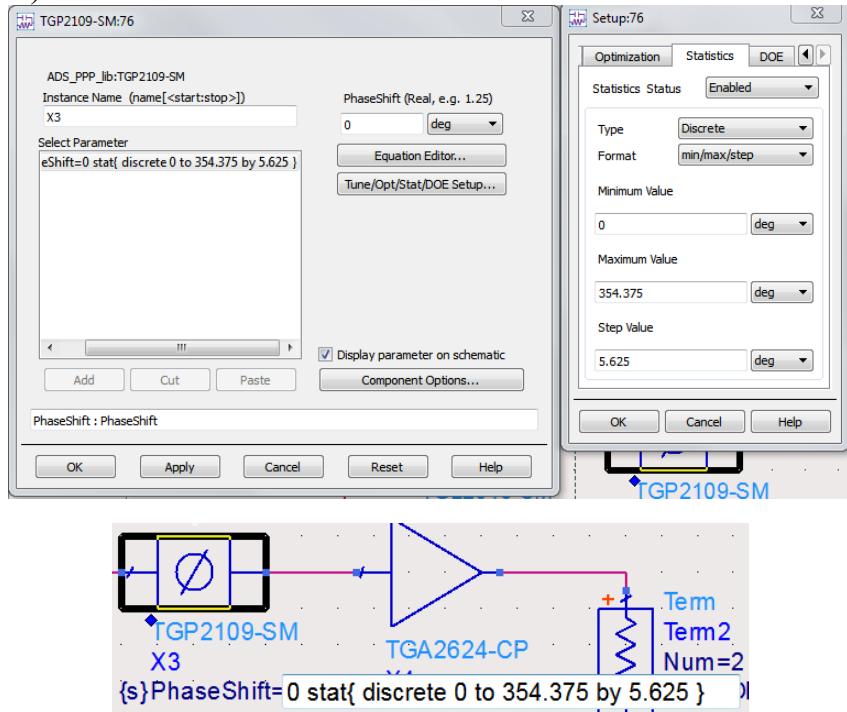
2. Теперь проверим, как переключение состояний каналов (фазовращателей и аттенюаторов) скажется на работоспособности всего устройства. Перебрать все возможные состояния во всей системе невозможно – число этих состояний равно $32^4 \cdot 64^4 = 2^{44} > 10^{13}$, поэтому удобно воспользоваться статистическим анализом выхода годных (Yield). В этом анализе система моделируется в каком-то относительно небольшом числе случайно выставленных состояний (попыток), и смотрится, какой процент этих попыток выполняет ТЗ.

Для Yield-анализа сначала нужно указать, какие переменные и как можно менять. Для всех аттенюаторов TGL2616-SM (блоки X2, X5, X8 и X11) для

свойства AttenLoss укажем, что его можно выставлять случайно в дискретном диапазоне от 0 дБ до 22,5 дБ с шагом 0,75 дБ (что соответствует возможным состояниям аттенюатора).



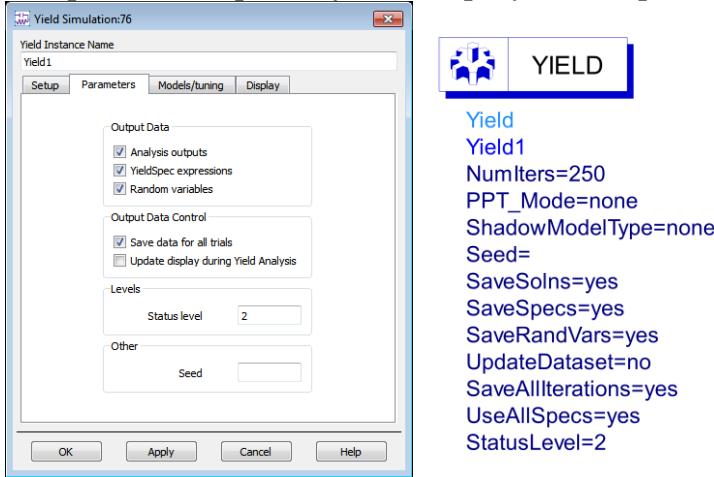
Для всех фазовращателей TGP2109-SM (блоки X3, X6, X9 и X12) для свойства PhaseShift укажем, что его можно выставлять случайно в дискретном диапазоне от 0° до 354.375° с шагом 5.625° (что соответствует возможным состояниям фазовращателя).



На общей схеме у аттенюаторов и фазовращателей в свойствах появится буква «s» в фигурных скобках, указывающая, что это свойство будет перебираться при

статистическом анализе (так же как «t» говорит, что при подстройке по tune можно двигать эту переменную, или «o» аналогично про оптимизацию).

Добавим контроллер Yield. Оставим 250 попыток, этого достаточно. Также укажем, чтобы он сохранял все промежуточные результаты расчетов.



Теперь добавим спецификации YieldSpec. В спецификации YieldSpec надо указать измеряемое выражение, контроллер симуляции, диапазон допустимых значений измеряемого выражения и также можно добавить независимую переменную (например, чтобы проводить проверку только в части рассчитываемого частотного диапазона).

У нас спецификаций будет две группы, первая группа проверяет, проходит ли система по КСВН, вторая группа - по коэффициенту передачи.

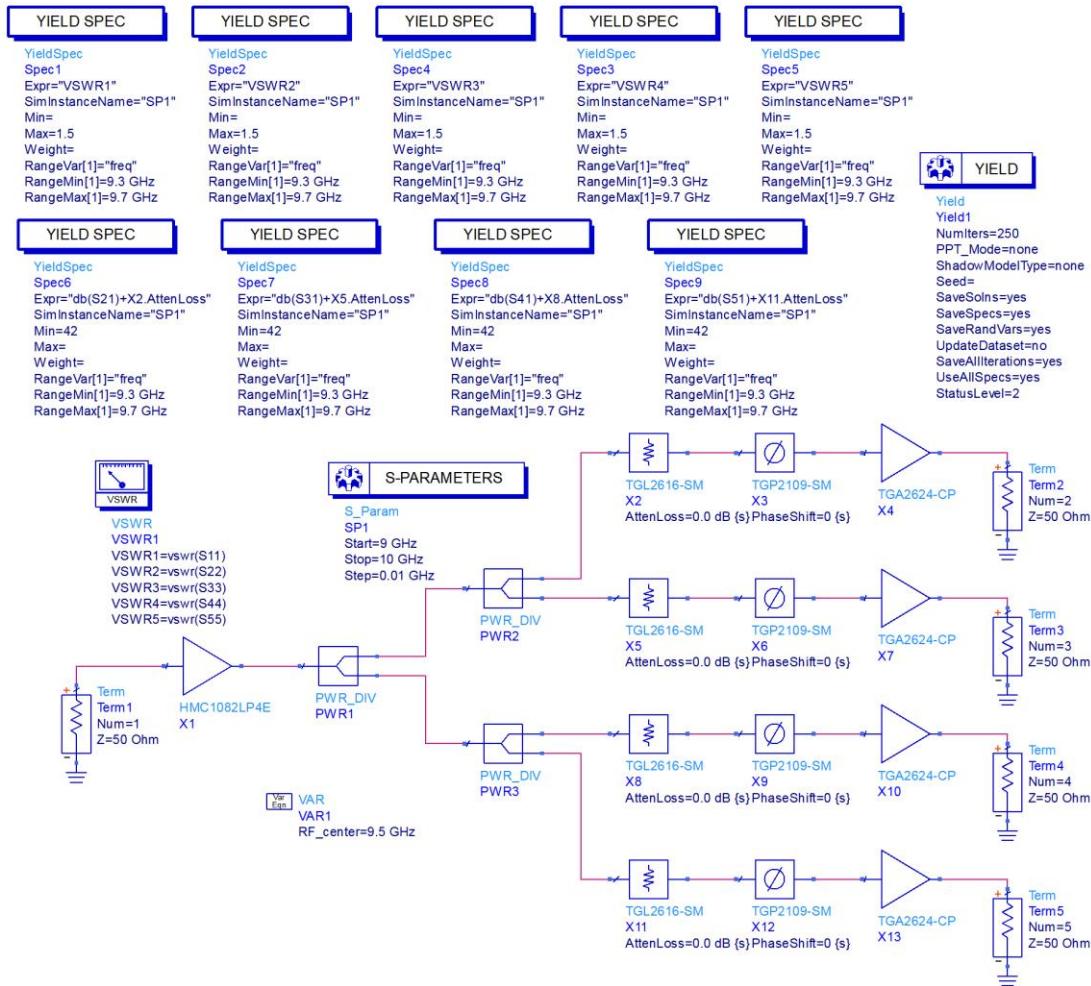
Группа YieldSpec по КСВН выглядит следующим образом. Она проверяет, чтобы все КСВН не были больше 1,5, проверка проходит по результатам симуляции контроллера SP1 в частотном поддиапазоне 9,3-9,7 ГГц.

| YIELD SPEC |
|---|---|---|---|---|
| <pre> YieldSpec Spec1 Expr="VSWR1" SimInstanceName="SP1" Min= Max=1.5 Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre> | <pre> YieldSpec Spec2 Expr="VSWR2" SimInstanceName="SP1" Min= Max=1.5 Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre> | <pre> YieldSpec Spec4 Expr="VSWR3" SimInstanceName="SP1" Min= Max=1.5 Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre> | <pre> YieldSpec Spec3 Expr="VSWR4" SimInstanceName="SP1" Min= Max=1.5 Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre> | <pre> YieldSpec Spec5 Expr="VSWR5" SimInstanceName="SP1" Min= Max=1.5 Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre> |

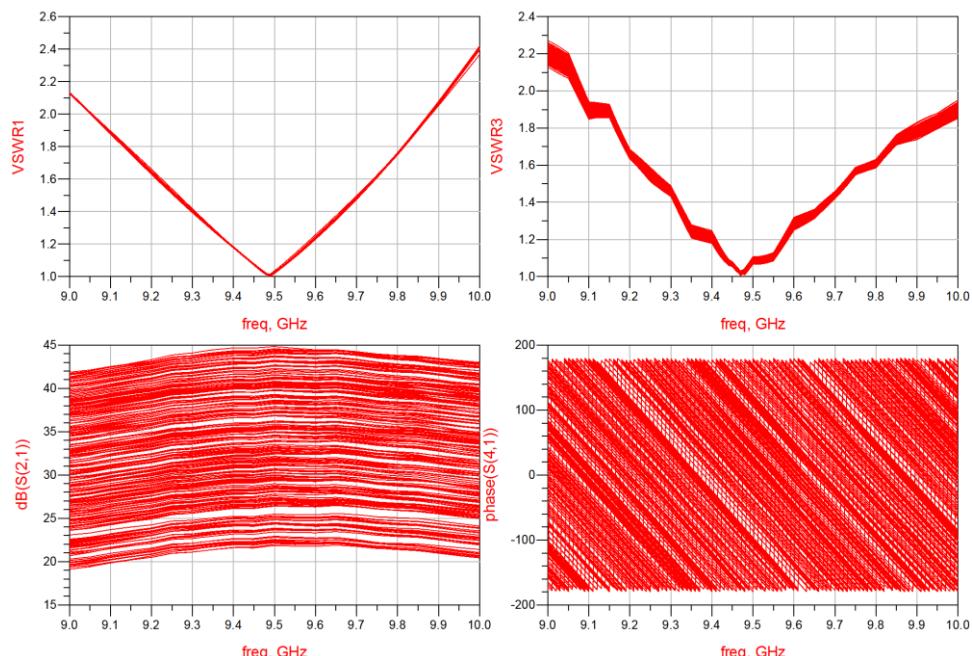
В группе YieldSpec по коэффициенту передачи немного сложнее. У нас изменяемый коэффициент передачи из-за переключения состояний аттенюаторов, это надо учесть. Проверяем, что коэффициент передачи не менее 42 дБ с учетом выставленных потерь на аттенюаторах в частотном поддиапазоне 9,3-9,7 ГГц.

YIELD SPEC	YIELD SPEC	YIELD SPEC	YIELD SPEC
<pre> YieldSpec Spec6 Expr="db(S21)+X2.AttenLoss" SimInstanceName="SP1" Min=42 Max= Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre>	<pre> YieldSpec Spec7 Expr="db(S31)+X5.AttenLoss" SimInstanceName="SP1" Min=42 Max= Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre>	<pre> YieldSpec Spec8 Expr="db(S41)+X8.AttenLoss" SimInstanceName="SP1" Min=42 Max= Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre>	<pre> YieldSpec Spec9 Expr="db(S51)+X11.AttenLoss" SimInstanceName="SP1" Min=42 Max= Weight= RangeVar[1]="freq" RangeMin[1]=9.3 GHz RangeMax[1]=9.7 GHz </pre>

Общая модель для расчета выглядит следующим образом.



Запускаем. По завершению выведем некоторые из графиков КСВН, амплитуды и фазы коэффициента передачи случайного канала, чтобы проверить, что действительно перебирались разные состояния аттенюаторов и фазовращателей.

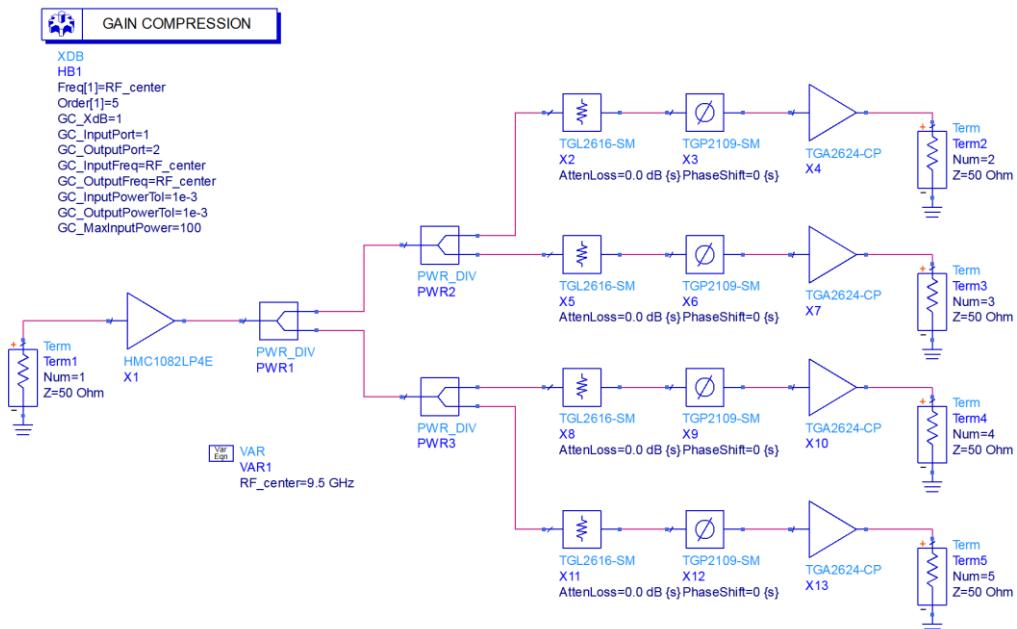


Выведем в таблицу число провалившихся попыток (NumFail), число успешных (NumPass) и получившийся процент выхода годных (Yield).

NumFail	NumPass	Yield
0.000	250.000	100.000

В нашем случае получился стопроцентный успех, ни одна из попыток не провалилась. Т.е. с большой долей вероятности можно утверждать, что ни при какой из комбинаций состояний фазовращателей и аттенюаторов КСВН по всем выходам в рабочем частотном диапазоне не станет больше 1,5 и коэффициент передачи всех каналов не будет менее 42 дБ (с учетом заданного ослабления на аттенюаторе в канале).

3. Последнюю общую проверку по выходному P1dB проведем на центральной частоте только по первому каналу в дефолтном состоянии канала. Все, что относится к Yield и S-params отключаем (удаляем) и добавляем XDB.



freq	outpwr	inpwr
0.0000 Hz	38.66 dBm	-5.144 dBm
9.500 GHz	38.66 dBm	-5.144 dBm
19.00 GHz	38.66 dBm	-5.144 dBm
28.50 GHz	38.66 dBm	-5.144 dBm
38.00 GHz	38.66 dBm	-5.144 dBm
47.50 GHz	38.66 dBm	-5.144 dBm

Точка однодецибелевой компрессии P1dB по выходу больше 37 дБмВт, что удовлетворяет ТЗ.

Моделирование ВЧ-такта и проектирование полосковых частей устройства закончено.

В топологический САПР в зависимости от рабочего маршрута с полосковыми устройствами, необходимо будет переносить или схематики, или топологии, поэтому, прежде чем переходить в топологический САПР, нужно пройтись по всем схемам в проекте и убедиться, что топологии (layout) и схематики (schematic) синхронизированы (все изменения были перенесены).

Типовой состав отчета

1. Титульный лист

См. приложение 2.

2. Техническое задание

2.1. Сначала словами пишется цель работы, например:

«Спроектировать двухканальную приемную ячейку», или «Спроектировать передающую ячейку с контролем мощности», или «Спроектировать приемную ячейку усиления и фильтрации, с возможностью переключения каналов», в зависимости от задания.

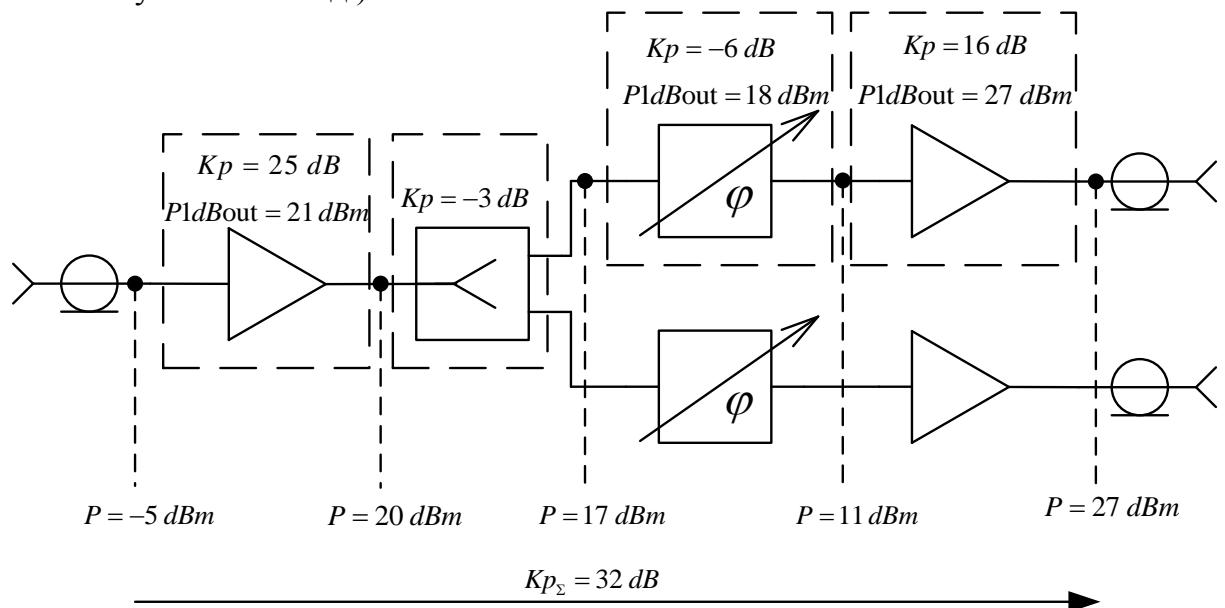
2.2. Затем в виде таблицы или списка идут численные требования, например:

Параметр	Значение
Центральная частота, F_c	9,5 ГГц
Полоса частот по -3дБ, ΔF_{-3dB}	не менее 400 МГц
Коэффициент усиления, K_p	не менее 42 дБ
Точка однодецибелевой компрессии по выходу канала, $P1dB$	не менее 37 дБмВт
$KCBH$	не более 1,5
Переходное ослабление направленного ответвления	16 дБ

2.3. Словами дописывается то, что плохо ложится в таблицу, например
 «Должна быть предусмотрена установка детектора мощности во вторичном плече направленного ответвителя».

3. Составление структурной схемы (и расчет канала)

3.1. Пишется что-то типа «На основании технического задания составлена структурная схема проектируемой ячейки» и рисуется структурная схема разработанного устройства. На структурной схеме можно конкретизировать именования ВЧ-компонентов и системный расчет (уровни мощностей, как меняется усиление и т.д.).



3.2. Если структурная схема сильно менялась в процессе проектирования, то можно сначала нарисовать примерную структурную схему, а потом финальную.

4. Выбор элементной базы

4.1. Описывается выбор основной элементной базы.

4.2. Если осуществлялся выбор между несколькими компонентами на одно место, то составляется сравнительная таблица и пишется, почему был выбран конкретный компонент.

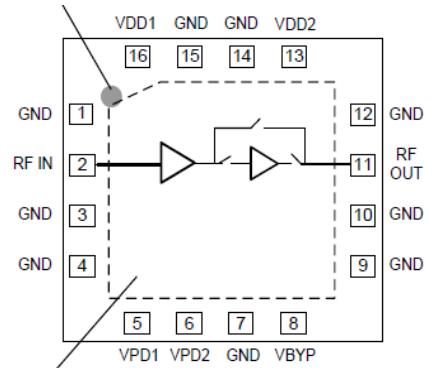
4.3. Последним в списке идет выбранная ВЧ-подложка (с толщиной диэлектрика) с обоснованием, почему она выбрана.

4.4. На каждый выбранный компонент составляется описание приблизительно в таком виде:

Было в даташите:

Product Features

- 1.5 – 3.8 GHz Operational bandwidth
- 2nd stage LNA with integrated bypass mode
- Ability to turn LNA and bypass mode OFF
- Ultra low noise, 0.5 dB at 1.95 GHz
- 36 dB Gain at 1.95 GHz, 17 dB in Low Gain Mode
- +35 dBm Output IP3 in High Gain Mode
- +34 dBm Output IP3 in Low Gain Mode
- Internally matched
- Positive supply only, +3.3 to +5V
- 3.5x3.5 mm 16-pin SMT package



Внесено в отчет:

Малошумящий усилитель TQL9065

Диапазон рабочих частот 1,5 – 3,8 ГГц

Возможность отключения второго каскада

Коэффициент усиления в режиме полного усиления 36 дБ на частоте 1,95 ГГц

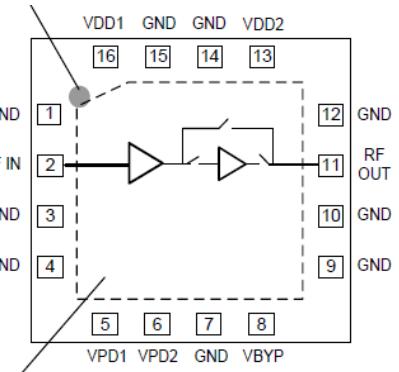
Коэффициент усиления с отключенным вторым каскадом 17 дБ на частоте 1,95 ГГц

Коэффициент шума 0,5 дБ на частоте 1,95 ГГц

Уровень интермодуляционных искажений третьего порядка 35 дБмВт в режиме полного усиления, 34 дБмВт с отключенным вторым каскадом

Возможность питания от +3,3 В и +5 В

Корпус QFN 3,5 мм x 3,5 мм



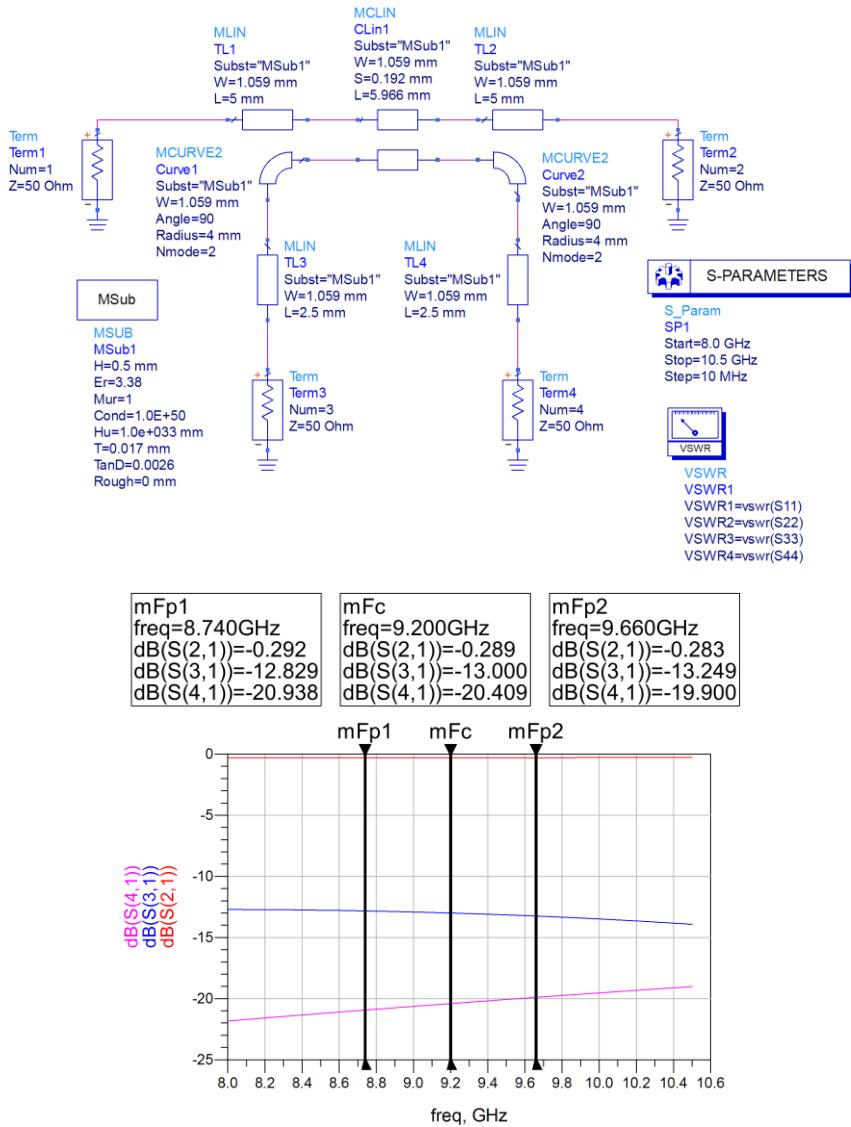
5. Моделирование ВЧ-канала

Описывается полное моделирование. Если проводилось моделирование компонентов по отдельности, то и описываются они отдельно.

5.1. Для отдельно спроектированных полосковых устройств моделирование описывается отдельно, например:

«Спроектирован направленный ответвитель мощности на связанных линиях. Результаты моделирования представлены на рисунке. Результаты показывают, что переходное ослабление на рабочей частоте равно 13 дБ и в диапазоне рабочих частот отклоняется от заданного не более чем на 0,3 дБ, что соответствует техническому заданию».

На графиках результатов моделирования должны быть понятны полученные значения, т.е. надо ставить маркеры. Обычно нужно три маркера – на центральной частоте и два по границе рабочего диапазона. Для фильтров нужны маркеры и для полосы запирания.



5.2. Если у компонентов проводилось индивидуальное согласование, то для каждого компонента пишется отдельно, сначала модель и результаты без согласующих цепей, затем после согласования. Все это должно сопровождаться фразами вида

«Результаты моделирования без согласующих цепей показывают отсутствие согласования компонента HMC123 на 50 Ом, выходное КСВН большие 1,5. Спроектируем выходную согласующую цепь на микрополосковых линиях», «Результаты моделирования вместе со спроектированной согласующей цепью показывают приемлемый уровень КСВН как по входу, так и по выходу».

5.3. Приводится совместная модель и полученные результаты. По графикам коэффициента передачи Кр, КСВН и (в зависимости от задания) Nf или P1dB делается вывод, что выполняется техническое задание.

5.4. Если у устройства есть несколько режимов, то приводятся результаты моделирования в этих режимах. Если режимов получается слишком много, то можно воспользоваться моделированием выхода годных (Yield Analysis).

Литература

Основная литература

1. Задачник по устройствам генерирования и формирования радиосигналов: Учеб. пособие для вузов / С. С. Гарматюк. - М. : ДМК Пресс, 2012. - 672 с.
 2. В.А. Романюк. Основы радиосвязи. – М.: ЮРАЙТ ВЫСШЕЕ ОБРАЗОВАНИЕ, 2009.
 3. Головин, О.В. Устройства генерирования, формирования, приема и обработки сигналов. [Электронный ресурс] — Электрон. дан. — М. : Горячая линия-Телеком, 2012. — 737 с. — Режим доступа: <http://e.lanbook.com/book/5146>
 4. Каганов, В.И. Основы радиоэлектроники и связи. [Электронный ресурс]: учебное пособие / В.И. Каганов, В.К. Битюков. — Электрон. дан. — М. : Горячая линия-Телеком, 2012. — 542 с. — Режим доступа: <http://e.lanbook.com/book/5158>
 5. Бахвалова С.А. (Автор МИЭТ, МРТУС). Основы моделирования устройств в программе Advanced Design System [Текст]: Лабораторный практикум / С. А. Бахвалова, В. В. Курганов; Министерство образования и науки РФ, Национальный исследовательский университет "МИЭТ". - М.: МИЭТ, 2016. - 128 с. - Имеется электронная версия издания.

Базы данных, информационно-справочные и поисковые системы:

1. Сборник примеров работы в ADS «ADS Example Book: Focused on RF and Microwave Design», доступен после свободной регистрации <https://www.keysight.com/main/editorial.jspx?cc=RU&lc=rus&ckey=2704333&id=2704333&cmpid=zzfindeesof-ads-rfmw-examples>
 2. Канал youtube образовательного центра Keysight EEsof EDA <https://www.youtube.com/user/KeysightEESOF>
 3. База знаний Образовательного центра Keysight EEsof EDA Knowledge Center, доступен после свободной регистрации, <http://edadocs.software.keysight.com/display/support/Knowledge+Center>
 4. Тематический раздел «Rf & Microwave Design» форума electronix.ru, доступен после свободной регистрации, <https://electronix.ru/forum/index.php?showforum=63>

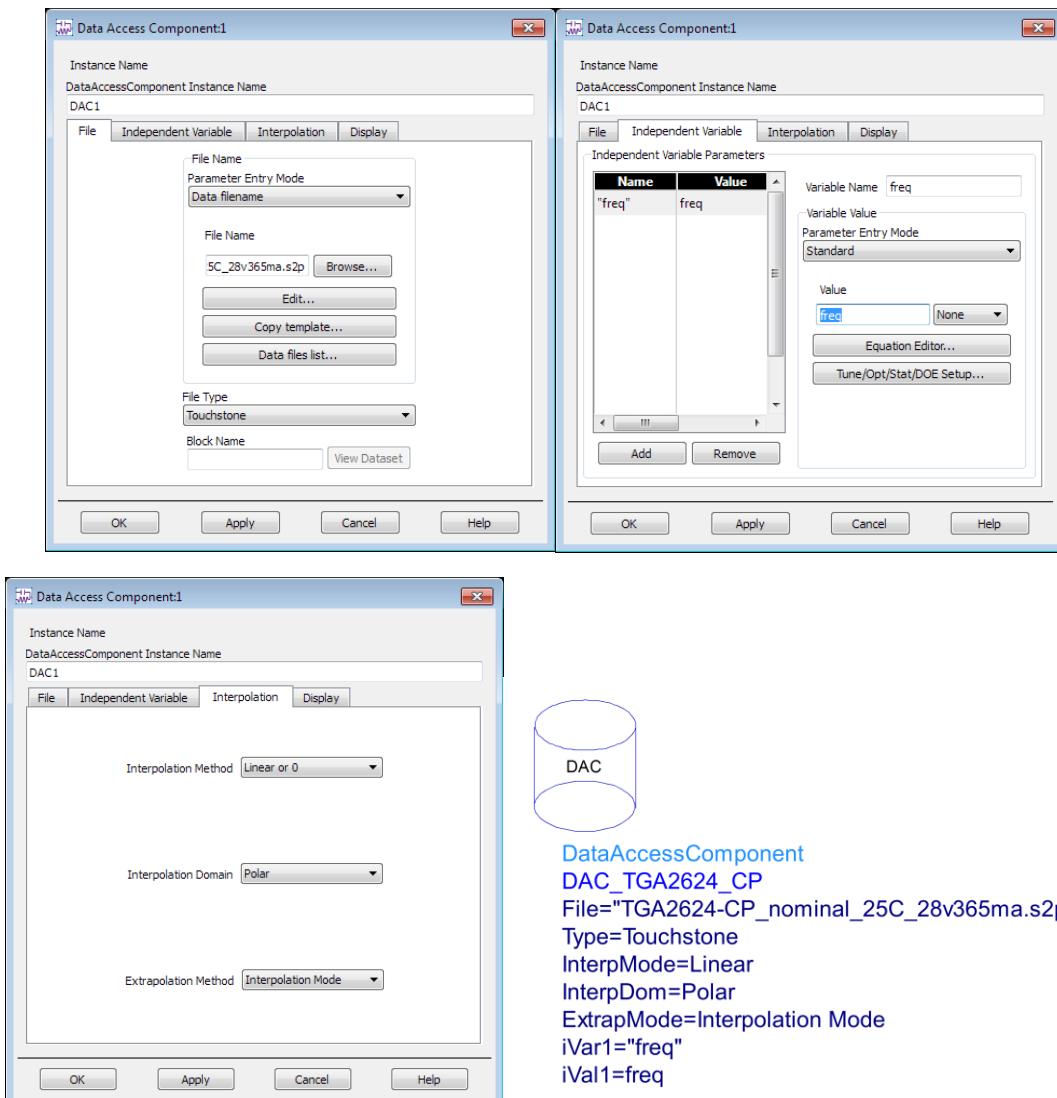
Разработчик:

Ст. преподаватель инст. МПСУ

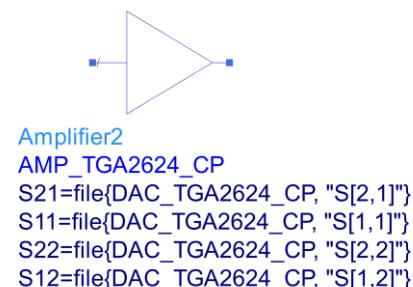
Приложение 1. DataAccessComponent

Как работать с DataAccessComponent.

Загрузка файла S-параметров в поведенческую нелинейную модель усилителя Amplifier2 возможна при применении блока DataAccessComponent (DAC). В нем укажем файл-источник S-параметров, из которого берем данные, тип файла - Touchstone, независимая переменная из файла-источника freq, режимы интерполяции – линейный по полярным координатам, с экстраполяцией интерполяции.



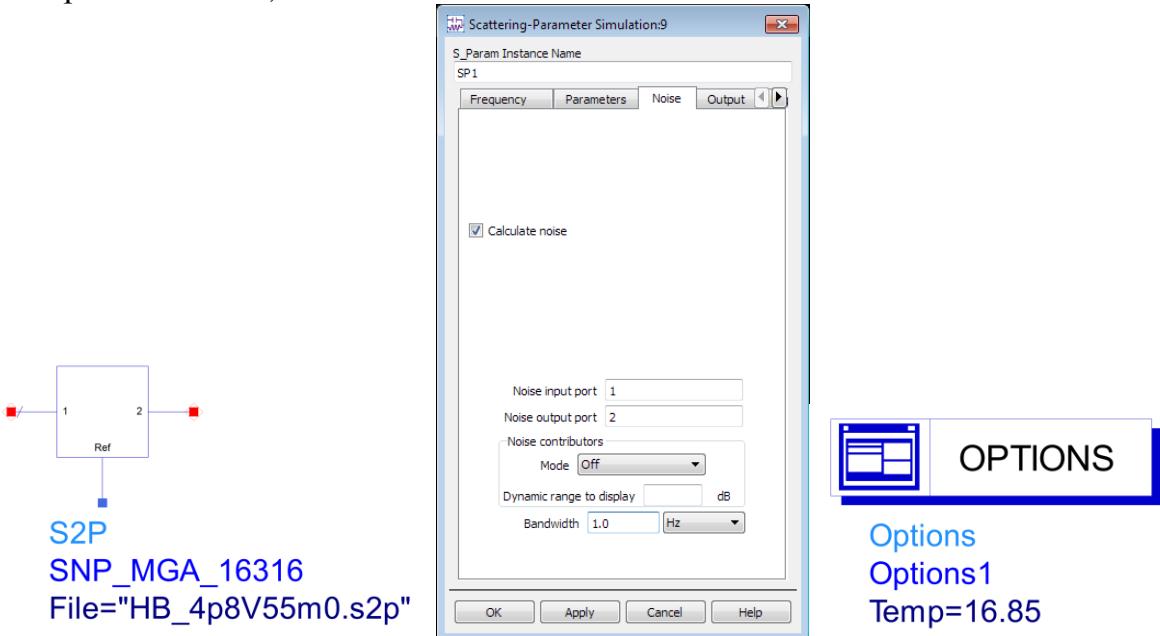
Теперь в блоке Amplifier2 можно задать частотно-зависимые S-параметры, ссылаясь на блок DAC_TGA2624_CP с помощью функции file.



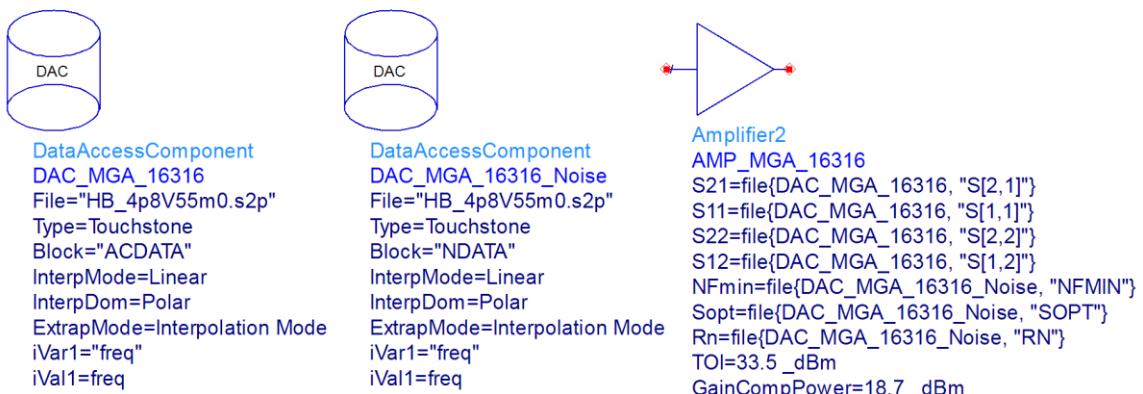
Шумовые свойства

Шумы усилителей можно задавать несколькими способами.

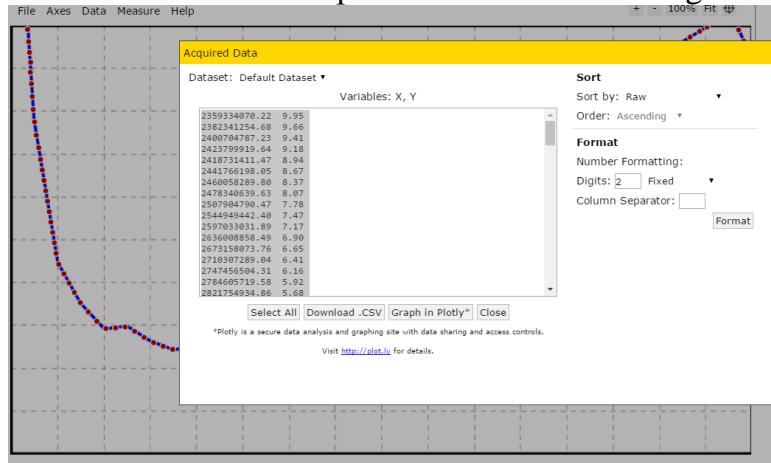
1. Если в файле S-параметров есть шумовые свойства (таблица из 5 столбцов в конце s2p-файла), и если предполагается только линейный анализ (нет расчета по P1dB, IP3 и пр.), то можно обойтись обычным блоком S2P и при анализе включить расчет шумов в контроллере S-params и настроить температуру моделирования (пример MGA-16316).



2. Если в файле S-параметров есть шумовые свойства (таблица из 5 столбцов в конце s2p-файла), и необходим еще нелинейный анализ, то необходимо воспользоваться блоком Amplifire2, подключить S-параметры как в разделе «Загрузка файла S-параметров» (выше по тексту с помощью DAC_MGA_16316), нелинейности как в разделе «Нелинейные параметры» (ниже по тексту), а для погрузки шумовых параметров (NFmin, Sopt и Rn) добавить еще один блок DAC, в нем указать блок данных для чтения NDATA (или 2), а в блоке Amplifire2 ссыльаться в соответствующих параметрах на NFMIN, SOPT и RN (большими буквами). Два DAC-а приходится применять, потому что S-параметры и шумовые параметры находятся в разных блоках одного S2P-файла под названиями ACDATA и NDATA (или просто номерами 1 и 2).



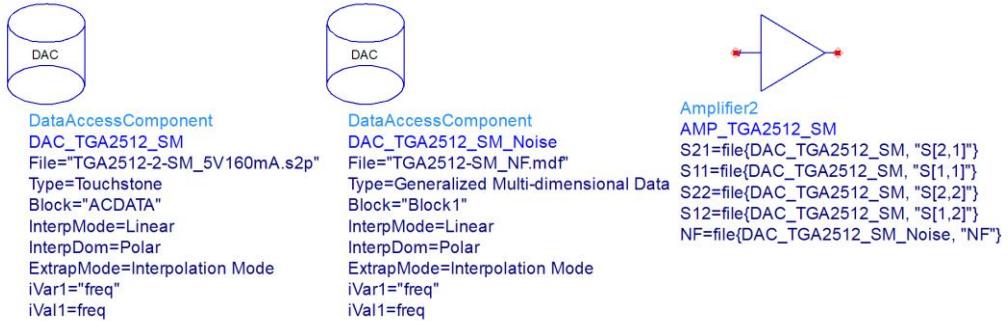
3. Если производитель не дал шумовых параметров (NFmin, Sopt и Rn), а только график коэффициента шума NF, то можно создать отдельный mdf-файл с данными из графика и подключить его. Для быстрого считывания данных с графика можно воспользоваться веб-приложением WebPlotDigitizer.



В новом текстовом файле создадим идентификатор начала блока данных BEGIN Block1, зададим названия столбцов на второй строчке (freq и NF) и конец этого блока данных END Block1. Сохраним файл под именем TGA2512-SM_NF.mdf.

```
BEGIN Block1
% freq(real)      NF(real)
2359334070.22  9.95
2382341254.68  9.66
2400704787.23  9.41
17074673234.23  9.99
17759649002.94  9.92
17871842138.13  9.65
17965309433.87  9.42
18021393708.08  9.28
END Block1
```

Создадим отдельный DAC для загрузки этого файла. Тип файла Generalized Multi-dimensional Data, имя блока данных Block1. Коэффициент шума подключается в свойство NF блока Amplifire2. Коэффициент шума усилителя становится частотно-зависимым, но при этом независимым от входного согласования (что вообще говоря, неправильно, но если иных данных нет, то приходится обходиться этим приближением и не уходить далеко от 50 Ом).



Нелинейные параметры компонентов

Нелинейности задаются через группу параметров, причем какими из них пользоваться, зависит от доступного описания (даташита).

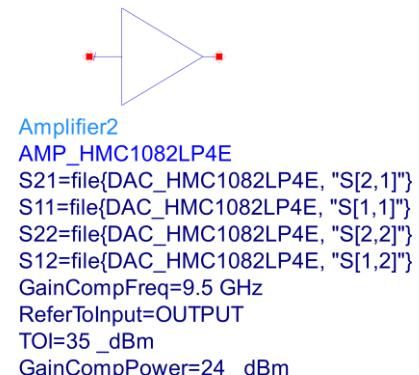
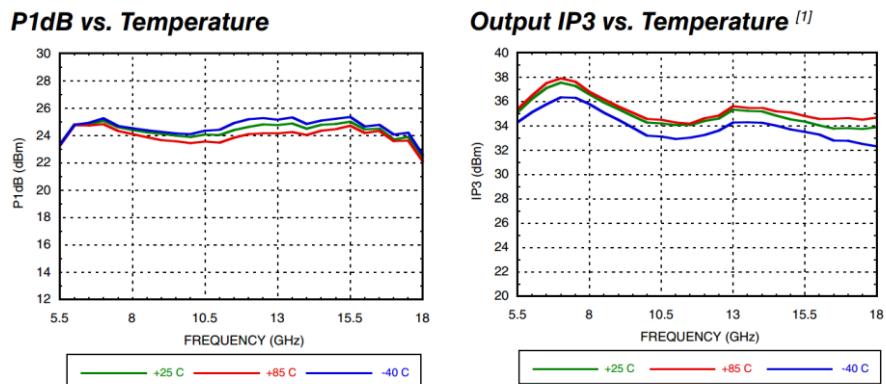
1. Наиболее простой вариант, если в даташите указаны *точка однодекабельной компрессии (P1dB)* и/или *уровень интермодуляционных искажений третьего порядка (IP3)*. В блоке Amplifire2 это GainCompPower и TOI.

Для усилителей они обычно задаются относительно выхода (задается через свойство ReferToInput).

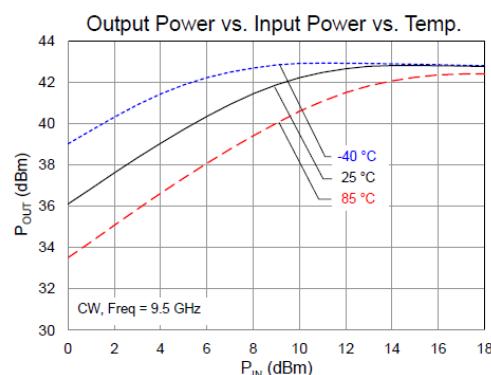
Точка однодецибелевой компрессии по входу InP1dB и по выходу OutP1dB связаны между собой соотношением $InP1dB + KpdB - 1 = OutP1dB$, где $KpdB$ – линейный коэффициент усиления в дБ.

Уровень интермодуляционных искажений третьего порядка по входу InIP3 и по выходу OutIP3 связаны между собой соотношением $InIP3 + KpdB = OutIP3$, где $KpdB$ – линейный коэффициент усиления в дБ.

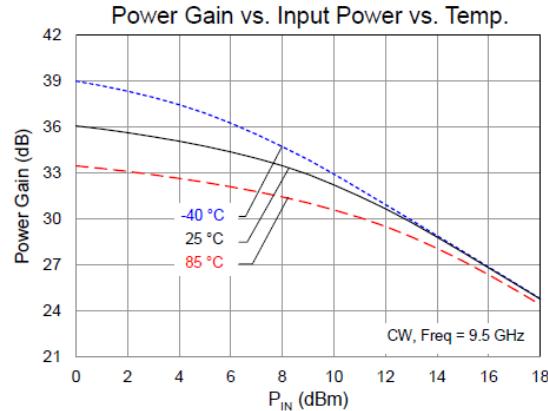
У усилителя HMC1082LP4E, на частоте 9,5 ГГц OutP1dB и OutIP3 равны +24 дБмВт и +35 дБмВт соответственно. Также надо указать частоту, относительно которой заданы параметры нелинейности (9,5 ГГц в нашем проекте).



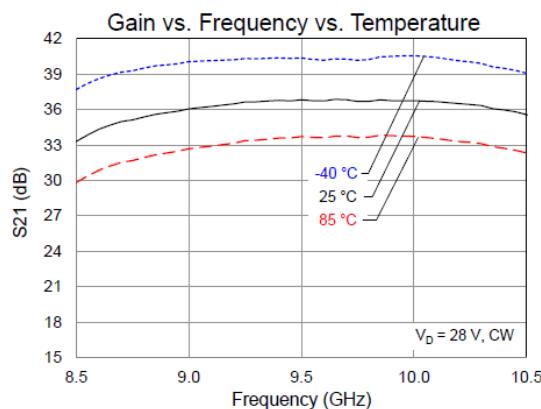
2. Если этих точек нет, а есть *мощность насыщения* (*Saturated Power*), то можно задать через нее. Покажем на примере TGA2624-CP. Сначала ищем в даташите график зависимости выходной мощности от входной и смотрим значение полки насыщения. Получаем выходную мощность насыщения +43 дБмВт (Psat в ADS).



Теперь нужно выбрать точку на полке и соответствующий ей уровень компрессии. В даташите TGA2624-CP нелинейные параметры даются относительно входной мощности +15 дБмВт, воспользуемся ей. Ищем график зависимости реального коэффициента усиления по мощности от входной мощности и на нем определяем реальный коэффициент усиления по мощности (Power Gain) при входной мощности +15 дБмВт: PowerGain = 28 дБ.

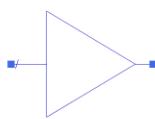


Далее ищем график линейного усиления на частоте 9,5 ГГц (Small Signal Gain). В нормальных условиях это +37 дБ.



Уровень компрессии при входной мощности +15 дБмВт равен SmallSignalGain – PowerGain = 37 – 28 = 9 дБ. Этот параметр надо задавать в свойство GainCompSat, также не забыть указать частоту, относительно которой заданы нелинейности (9,5 ГГц).

Мощность насыщения всегда задается по выходу, вне зависимости от свойства ReferToInput.



Amplifier2
AMP_TGA2624_CP
S21=file{DAC_TGA2624_CP, "S[2,1]"}
S11=file{DAC_TGA2624_CP, "S[1,1]"}
S22=file{DAC_TGA2624_CP, "S[2,2]"}
S12=file{DAC_TGA2624_CP, "S[1,2]"}
GainCompFreq=9.5 GHz
Psat=43 _dBm
GainCompSat=9 dB

Приложение 2. Титульный лист

МИНОБРНАУКИ РОССИИ

Федеральное государственное автономное образовательное учреждение высшего образования
«Национальный исследовательский университет
«Московский институт электронной техники»

Институт микроприборов и систем управления

Отчет по выполнению домашнего задания
«Расчет канала ВЧ-ячейки»
по дисциплине «Моделирование СВЧ-устройств в среде ADS»
Вариант {Номер варианта}
{Наименование ячейки}

Выполнил {Фамилия И.О.}
Группа {МП-3_}

Москва 20__