

# 컴퓨터구조, 데이터베이스설계및구현

2018학년도 2 학기

3 학년 3 교시

※ 정답 하나만을 골라 반드시 컴퓨터용 사인펜으로 OMR 답안지에 표기할 것.	학 과		감독관	인
	학 번	-	성 명	

1과목	컴퓨터구조 (1~35)
출제위원 : 방송대 김형근	
출제범위 : 교재전체 (해당 멀티미디어강의 포함)	

1. 다음 중 컴퓨터 명령어를 구성하는 대표적인 필드가 아닌 것은?
- ① 기억장치주소 혹은 처리장치 레지스터를 선택하기 위한 주소 필드
  - ② 주소필드에 대한 해석방법을 지정하는 방식 필드
  - ③ 수행할 연산을 나타내는 연산코드 필드
  - ④ 인터럽트 요청을 위한 제어 필드

2. 다음 컴퓨터 명령어에 관한 설명으로 적절한 것은?

AND R1, R2, R3

- ① 2-주소 컴퓨터 명령어이다.
- ② 데이터 전송을 위한 컴퓨터 명령어이다.
- ③ 컴퓨터의 내부구조로 볼 때 누산기를 이용하는 컴퓨터 명령어이다.
- ④ 컴퓨터의 내부구조로 볼 때 다중 레지스터를 이용하는 컴퓨터 명령어이다.

※ 다음 프로그램을 보고 물음에 답하십시오. (3~5)

```

LOAD  A;   AC ← M[A]           (a)
SUB    B;   AC ← AC - M[B]      (b)
STORE X;   ( )                 (c)
LOAD   C;   AC ← M[C]          (d)
MUL    X;   AC ← AC × M[X]      (e)
STORE X;   ( )                 (f)
    
```

3. 위 프로그램은 다음 중 어느 수식을 계산하는 것인가?

- ①  $X = (A + B) \times C$
- ②  $X = (A - B) \times C$
- ③  $AC = (A + B) \times C$
- ④  $AC = (A - B) \times C$

4. 위 프로그램에서 (f)의 괄호 안에 들어갈 식으로 알맞은 것은?

- ①  $AC \leftarrow M[A] - [B]$
- ②  $AC \leftarrow AC \times M[X]$
- ③  $AC \leftarrow M[X]$
- ④  $M[X] \leftarrow AC$

5. 위 프로그램의 명령어 형식과 관계가 깊은 컴퓨터 내부구조는?

- ① 누산기를 가진 구조
- ② 다중 레지스터를 가진 구조
- ③ 스택을 가진 구조
- ④ 프로그램 카운터를 가진 구조

※ 아래 그림은 어느 순간의 기억장치와 PC, 레지스터를 나타내고 있다. PC의 현재 내용이 156이므로 이제 곧 156번지에 있는 컴퓨터 명령어를 수행하게 될 것이다. 컴퓨터 명령어의 연산코드 내용이 해당 피연산자를 AC에 적재하라는 것이고 주소 필드의 값은 300일 때, 다음 물음에 답하라. 단, 주소지정방식이 레지스터를 사용할 경우는 레지스터 R1을 사용하는 것으로 가정한다. (6~8)

기억장치	
156	연산코드 주소방식
157	ADRS, NBR=300
158	다음 명령어
200	500
300	618
456	502
458	700
500	300
618	456
700	458

PC = 156

R1 = 200

AC

연산코드:  
AC에 적재하라.

6. 즉시 주소지정방식과 직접 주소지정방식을 이용한다면 각각 어떤 값이 AC에 적재될 것인가?

- ① 300, 500
- ② 300, 618
- ③ 618, 456
- ④ 618, 458

7. 레지스터 주소지정방식과 레지스터 간접 주소지정방식을 이용한다면 각각 어떤 값이 AC에 적재될 것인가?

- ① 200, 500
- ② 500, 300
- ③ 500, 618
- ④ 618, 300

8. 상대 주소지정방식과 인덱스된 주소지정방식을 이용한다면 각각의 유효주소는? (여기서 인덱스 레지스터는 R1 이다.)

- ① 458, 400
- ② 456, 500
- ③ 458, 500
- ④ 618, 300

9. 다음 마이크로 연산에 관한 설명으로 올바른 것은?

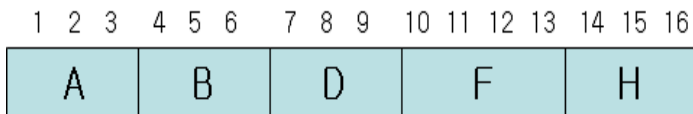
$Y T_1 : R0 \leftarrow R0 + R1$   
 $\overline{Y} T_1 : R0 \leftarrow R0 + \overline{R1} + 1$

- ① Y=1, T<sub>1</sub>=1 일 때, R0에서 R1을 빼어 결과를 R0에 적재
- ② Y=0, T<sub>1</sub>=0 일 때, R0과 R1을 더하여 결과를 R0에 적재
- ③ Y=0, T<sub>1</sub>=1 일 때, R0과  $\overline{R1}$ 을 더하여 결과를 R0에 적재
- ④ Y=0, T<sub>1</sub>=1 일 때, R0에서 R1을 빼어 결과를 R0에 적재

10. 다음 중 내부 버스에 대한 설명으로 옳바르지 않은 것은?

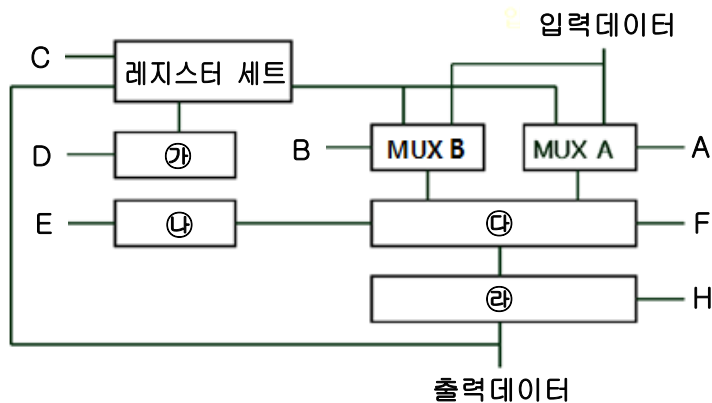
- ① 중앙처리장치 내부의 연산장치와 레지스터간의 데이터 전송을 위한 공통 선로의 집합이다.
- ② 멀티플렉서와 디코더를 이용해서 구성할 수 있다.
- ③ 레지스터와 ALU를 이용해서 구성할 수 있다.
- ④ 중앙처리장치 내부에서 정보를 전달할 수 있는 경로이다.

11. 다음 그림은 제어단어의 각 필드를 나타내고 있다. 각 필드에 관한 설명 중으로 적절한 것은?



- ① A와 D는 출발 레지스터를 선택하는 필드이다.
- ② B는 도착 레지스터를 선택하는 필드이다.
- ③ F는 상태 레지스터의 상태 값을 선택하는 필드이다.
- ④ H는 시프터에서 수행되는 연산의 하나를 선택하는 필드이다.

※ 아래 그림은 처리장치의 블록도이다. 다음 물음에 답하시오. (12~15)



12. 위 그림에서 ㉠과 ㉡에 해당되는 것은 각각 무엇인가?

- ① Flag Register, Shifter
- ② Decoder, ALU
- ③ Decoder, Shifter
- ④ Flag Register, Multiplexer

13. 그림의 ㉠에 관한 설명으로 적절한 것은?

- ① 마이크로프로그램의 조건부 분기를 구현하는데 필요하다.
- ② 데이터를 비트단위로 이동시키는 시프트 연산을 수행한다.
- ③ 산술논리연산을 수행한다.
- ④ 제어장치에서 처리장치를 제어하기 위해 필요한 정보가 저장되는 장소이다.

14. 위 그림에서 D에 관한 설명으로 적절한 것은?

- ① 마이크로프로그램의 조건부 분기를 구현하는데 필요하다.
- ② 데이터를 비트단위로 이동시키는 시프트 연산을 수행한다.
- ③ 산술논리연산을 수행한다.
- ④ 도착 레지스터를 결정하는데 필요하다.

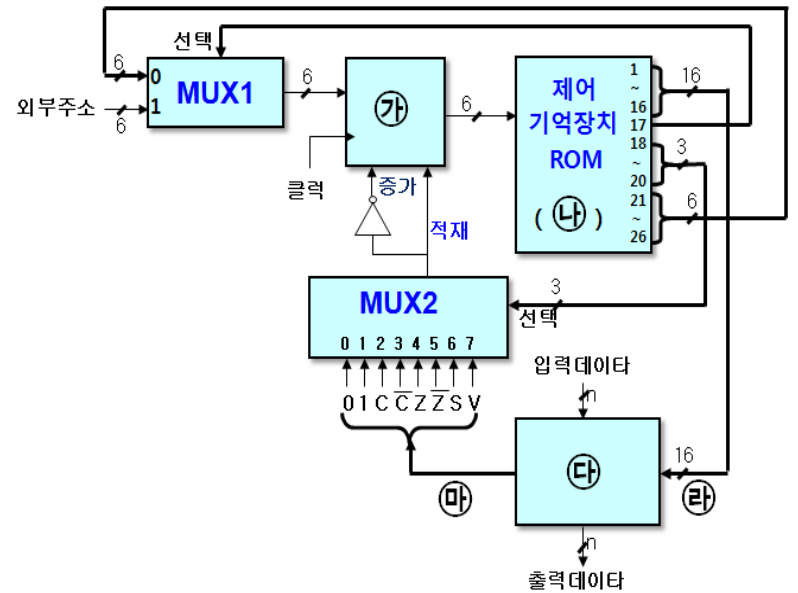
15. 위 그림에서 레지스터 세트에 40개의 레지스터가 있고, ④는 20개의 연산, ⑤는 12개의 연산을 수행한다고 가정했을 때 제어 단어는 몇 비트가 되겠는가?

- ① 24                      ② 25  
③ 27                      ④ 28

16. 다음 중 마이크로프로그램에 의한 제어 방식의 설명으로 잘못된 것은?

- ① 다양한 주소지정방식을 갖는다.
- ② 명령어 집합을 변경하기 쉽다.
- ③ 비교적 복잡한 명령어 집합 컴퓨터에 적합하다.
- ④ 하드웨어에 의한 방식에 비해 컴퓨터의 처리속도가 향상된다.

※ 다음 그림은 마이크로프로그램 제어기이다. 그림을 보고 물음에 답하라. (17~21)



17. 위의 그림에서 MUX 1에 대한 설명으로 잘못된 것은?

- ① 내부 주소와 외부 주소 중의 하나를 선택하는 장치이다.
- ② MUX1의 선택신호로는 1비트가 필요하다.
- ③ 선택신호로서  $(0)_2$ 은 내부주소를,  $(1)_2$ 은 외부주소를 선택한다.
- ④ MUX1의 출력은 디코더와 연결된다.

18. 그림에서 만일 MUX 1에서 ㉠로 입력되는 데이터가 7비트이고 다른 것은 변동이 없다면 ㉡는 어떻게 바뀌는가?

- ①  $64 \times 26$                       ②  $128 \times 27$   
③  $256 \times 28$                       ④  $512 \times 28$

19. 그림에서 ㉠에 관련된 내용으로 적절한 것은?

- ① 처리장치로서 입력 16비트는 제어단어이다.
- ② 인코더로서 입력 16비트를 상태비트로 인코딩한다.
- ③ 시프터로서 입력 16비트는 시프트 연산의 종류를 결정한다.
- ④ 산술논리연산장치로서 입력 16비트는 산술논리연산의 종류를 결정한다.

20. 그림에서 ㉠에 들어갈 내용으로 적절한 것은?

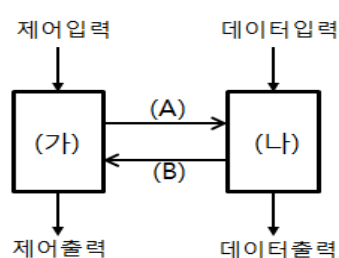
- ① 처리장치
- ② 제어장치
- ③ 제어주소 레지스터
- ④ 산술논리연산장치

21. 다음과 같은 연산을 수행하려 할 때 그림에서 제어기억장치의 26개 비트에 대한 설명으로 잘못된 것은?

```
R4←0, if ( S=1 ) then( CAR←37 ) else ( CAR←CAR+1 )
```

- ① 1번~16번 비트는 마이크로연산  $R4 \leftarrow 0$ 를 수행한다.
- ② 17번 비트는  $(1)_2$  이어야 한다.
- ③ 18~20번 비트는 조건문  $\text{if}(S=1)$ 을 수행한다.
- ④ 21~26번 비트는 주소 37번지를 나타낸다.

22. 아래 그림은 컴퓨터의 두 가지 구성요소 사이의 상호관계를 보여 주고 있다. 괄호 (A)와 (B)에 각각 들어갈 용어들을 순서대로 나열한 것은?



- ① 입력 데이터, 출력 데이터
- ② 제어신호, 상태신호
- ③ 제어장치, 처리장치
- ④ 처리신호, 제어신호

23. 다음 중 중앙처리장치에서 명령어의 연산 코드(OP code)가 보관되는데 사용되는 레지스터는?

- ① PC                      ② AC  
③ IR                      ④ SP

24. 다음과 같은 일련의 마이크로연산은 명령어 사이클 중 어느 사이클인가?

$$\begin{aligned} T_0 &: \text{MAR} \leftarrow \text{PC} \\ T_1 &: \text{MBR} \leftarrow \text{M}[\text{MAR}], \text{PC} \leftarrow \text{PC} + 1 \\ T_2 &: \text{IR} \leftarrow \text{MBR} \end{aligned}$$

- ① 인출 사이클
- ② 실행 사이클
- ③ 간접 사이클
- ④ 인터럽트 사이클

25. 다음과 같은 일련의 마이크로연산은 무엇을 수행하는 것인가?

$$\begin{aligned} T_0 &: \text{MAR} \leftarrow \text{IR}(\text{adrs}) \\ T_1 &: \text{MBR} \leftarrow \text{AC} \\ T_2 &: \text{M}[\text{MAR}] \leftarrow \text{MBR} \end{aligned}$$

- ① LOAD 명령어
- ② STORE 명령어
- ③ AND 명령어
- ④ ADD 명령어

26. 다음 중 SP(Stack Pointer)의 설명으로 잘못된 것은?

- ① 비트 수는 기억장치의 용량에 따라 결정된다.
- ② 다음에 수행되어질 명령어가 들어있는 주소를 갖고 있다.
- ③ PC(Program Counter)와 동일한 비트수를 갖는다.
- ④ 스택 공간의 최상위 주소를 갖고 있다.

27. 다음 설명에서 괄호 안에 들어갈 용어로 적절한 것은?

명령어 사이클 중 (가)은 기억장치로부터 명령어를 가져 오는 것을 말한다. 이때 가져올 명령어의 주소는 (나)에 들어 있다.

- ① ☐ 제어 사이클, ☒ 명령어 레지스터  
 ② ☐ 인출 사이클, ☒ 데이터 레지스터  
 ③ ☐ 실행 사이클, ☒ 스택 포인터  
 ④ ☐ 인출 사이클, ☒ 프로그램 카운터

28. 다음 중 기억장치와 그 특성을 연결한 것으로 올바른 것은?

- ① 연관기억장치 - memory 공간 확대
- ② 가상기억장치 - memory access 속도 증가
- ③ 캐시기억장치 - memory access 속도 증가
- ④ 복수모듈기억장치 - memory 공간 확대

29. 기억장치에 기억되어 있는 데이터를 이용하여 기억장치에 접근할 수 있기 때문에 내용 주소화 기억장치(CAM: Content Addressable Memory)라고도 불리는 기억장치는?

- ① 연관기억장치
- ② 복수모듈기억장치
- ③ 가상기억장치
- ④ 캐시기억장치

※ 다음은 기억장치들에 대한 설명이다. 물음에 답하시오. (30~31)

- A. 저장되어 있는 데이터의 내용을 이용하여 원하는 데이터를 검색하여 읽어낼 수 있는 기억장치이다.
- B. 프로그램에서 사용할 수 있게 허용된 주소 공간의 크기보다 주기억장치의 크기가 작아서 보조기억장치의 일부까지 포함하는 기억장치이다.
- C. 주기억장치보다 속도가 빠른 기억소자로 구성되어 중앙처리장치와 주기억장치 간의 속도 차이를 줄여 준다.
- D. 하나의 기억장치 사이클 동안 여러 개의 단어를 읽을 수 있기 때문에 읽어 내는 속도를 향상시킨다.

30. 위에서 복수모듈기억장치를 설명하고 있는 것은?

- ① A                      ② B  
③ C                      ④ D

31. 위에서 캐시기억장치를 설명하고 있는 것은?

- ① A                      ② B  
③ C                      ④ D

32. 다음 중 버스의 중재에 있어서 우선순위를 정하는 방법으로 외부의 하드웨어 회로를 이용하는 방식은?

- ① 데이지 체인방식
- ② 핸드셰이킹 방식
- ③ 입출력 제어방식
- ④ 프로그램 제어방식

33. 다음 중 입출력장치 인터페이스에 포함되어야 하는 하드웨어가 아닌 것은?

- ① 데이터 버퍼
- ② 장치의 동작 상태를 나타내는 플래그
- ③ 장치번호 디코더
- ④ 멀티플렉서

34. 다음 중 DMA 제어에 대한 설명으로 옳바른 것은?

- ① 직접 주기억장치에 접근해서 이루어지는 입출력 제어방식
- ② 중앙처리장치 제어를 통한 입출력 제어방식
- ③ 입출력 프로세서인 채널을 이용한 제어방식
- ④ 프로그램과 인터럽트를 이용하는 입출력 제어방식

35. 다음 중 프로그램 수행에 필요한 작업을 시간적으로 중첩하여 수행시키는 처리기는?

- ① Pipeline processor
- ② Array processor
- ③ Data Flow Machine
- ④ VLSI processor