

Übungsklausur Rechnerarchitekturen

Klausurvariante 7

July 10, 2025

Prüfungsfach:	Rechnerarchitekturen
Semester:	Platzhalter-Semester
Prüfungsdauer:	90 Minuten
Maximale Punktzahl:	90 Punkte
Erlaubte Hilfsmittel:	Taschenrechner

Name:

Matrikelnummer:

Unterschrift:

Viel Erfolg!

Aufgabe 1: Leistung, Compiler und CPI

a)

Aufgabe 1.14

Angenommen, ein Programm erfordert die Ausführung von $50 \cdot 10^6$ Gleitkommaoperationen und 110×10^6 Ganzzahloperationen, 80×10^6 Lade-/Speicherbefehlen und 16×10^6 Sprungbefehlen. Die CPI-Werte der verschiedenen Befehlstypen sind 1, 1, 4 und 2. Der Prozessor habe eine Taktfrequenz von 2 GHz.

1.14.1 [10] <1.10> Um wie viel müssen wir den CPI für die Gleitkommaoperationen verbessern, wenn wir wollen, dass das Programm doppelt so schnell läuft?

1.14.2 [10] <1.10> Um wie viel müssen wir den CPI für die Lade- und Speicherbefehle verbessern, wenn wir wollen, dass das Programm doppelt so schnell läuft?

1.14.3 [5] <1.10> Um wie viel wird die Ausführungszeit des Programms verbessert, wenn die CPI-Werte von Ganzzahl- und Gleitkommaoperationen um 40 % und die CPI-Werte von Lade-/Speicherbefehlen sowie von Sprungbefehlen um 30 % reduziert werden?

Aufgabe 2: MIPS

a)

Aufgabe 2.26

Betrachten Sie die folgende MIPS-Schleife:

```
LOOP: slt, $t2, $0, $t1
      beq $t2, $0, DONE
      subi $t1, $t1, 1
      addi $s2, $s2, 2
      j    LOOP
DONE:
```

2.26.1 [5] <2.7> Angenommen, das Register \$t1 ist mit dem Wert 10 initialisiert. Wie lautet der Wert in Register \$s2, wenn \$s2 anfangs null ist?

2.26.2 [5] <2.7> Schreiben Sie für jede der obigen Schleifen die äquivalente C-Routine. Nehmen Sie an, dass die Register \$s1, \$s2, \$t1 und \$t2 Integervariablen A, B, i bzw. temp sind.

2.26.3 [5] <2.7> Nehmen Sie für die oben in MIPS-Assembler geschriebenen Schleifen an, dass das Register \$t1 mit dem Wert N initialisiert ist. Wie viele MIPS-Befehle werden ausgeführt?

b)

Aufgabe 2.39

[5] <2.10> Schreiben Sie den MIPS-Assemblercode, der die 32-Bit-Konstante 0010 0000 0000 0001 0100 1001 0010 0100_B erzeugt und diesen Wert im Register \$t1 ablegt.

c)

Aufgabe 2.6

Die folgende Tabelle zeigt 32-Bit-Werte eines im Speicher gehaltenen Feldes.

Adresse	Daten
24	2
38	4
32	3
36	6
40	1

2.6.1 [5] <2.2, 2.3> Schreiben Sie für die in der Tabelle angegebenen Speicherorte einen C-Code, der die Daten in aufsteigender Ordnung sortiert, so dass der kleinste Wert an der kleinsten Adresse platziert wird. Nehmen Sie an, dass die angegebenen Werte die C-Variable Array repräsentieren, ein Feld vom Typ `int`, und dass die erste Zahl in der gezeigten Anordnung das erste Element in diesem Feld ist. Nehmen Sie an, dass diese spezielle Maschine eine Byte-adressierbare Maschine ist und dass ein Wort aus vier Byte besteht.

2.6.2 [5] <2.2, 2.3> Schreiben Sie für die in der Tabelle angegebenen Speicherorte einen MIPS-Code, der die Daten in aufsteigender Ordnung sortiert, so dass der kleinste Wert an der kleinsten Adresse platziert wird. Verwenden Sie dabei eine minimale Anzahl von MIPS-Befehlen. Nehmen Sie an, dass die Basisadresse von Array im Register `$s6` ist.

d)

Aufgabe 2.8

[5] <2.4> Schreiben Sie `0xabcdef12` in Dezimaldarstellung.

Aufgabe 3: Arithmetik

a)

Aufgabe 3.7

[5] <3.2> Nehmen Sie an, dass 185 und 122 vorzeichenbehaftete dezimale 8-Bit-Ganzzahlen sind, die im Vorzeichen-Betrag-Format gespeichert werden. Berechnen Sie $185 + 122$. Gibt es dabei einen Überlauf, einen Unterlauf oder nichts von beidem?

b)

Aufgabe 3.2

[5] <3.2> Was ist $5ED4 - 07A4$, wenn diese Werte vorzeichenbehaftete 16-Bit-Hexadezimalzahlen darstellen, die im Vorzeichen-Betrag-Format gespeichert werden? Schreiben Sie das Ergebnis in Hexadezimaldarstellung.

Aufgabe 4: Pipelining

a)

Aufgabe 4.5

Bei den Fragen dieser Aufgabe wird angenommen, dass es keine Pipelineleerläufe gibt und dass das Abbrechen von Befehlen wie folgt verteilt ist:

add	addi	not	beq	lw	sw
20 %	20 %	0 %	25 %	25 %	10 %

4.5.1 [10] <4.3> Wie groß ist der Anteil der Taktzyklen, in denen der Datenspeicher benutzt wird, an der Gesamtzahl der Taktzyklen?

4.5.2 [10] <4.3> Wie groß ist der Anteil der Taktzyklen, in der die Eingabe der Vorzeichenerweiterungseinheit gebraucht wird? Was macht diese Einheit in der Zeit, in der ihre Eingabe nicht benötigt wird?

Aufgabe 5: Caching

a)

Aufgabe 5.3

Für ein direkt abgebildetes Cache-Design werden die folgenden Adressbits für den Zugriff auf den Cache verwendet:

Tag	Index	Offset
31–10	9–5	4–0

5.3.1 [5] <5.3> Wie groß ist die Cache-Zeile (in Wörtern)?

5.3.2 [5] <5.3> Wie viele Einträge hat der Cache?

5.3.3 [5] <5.3> Berechnen Sie den Quotienten aus der Gesamtzahl der Bits, die für die Implementierung eines solchen Caches erforderlich sind, und den Bits für die Datenspeicherung.

Ab dem Einschalten werden die folgenden byte-adressierten Cache-Zugriffe aufgezeichnet.

Adresse										
0	4	16	132	160	1024	30	140	3100	180	2180

5.3.4 [10] <5.3> Wie viele Blöcke werden ersetzt?

5.3.5 [20] <5.3> Wie hoch ist das Trefferverhältnis?

5.3.6 [20] <5.3> Geben Sie den Endzustand des Caches an, wobei jeder gültige Eintrag als <Index, Tag, Daten> aufgezeichnet werden soll.