

**UNIVERSIDAD DE GRANADA.**

**ESCUELA TECNICA SUPERIOR DE  
INGENIERIAS INFORMATICA Y DE  
TELECOMUNICACIÓN.**



**Departamento de Arquitectura y  
Tecnología de Computadores.**

**TECNOLOGÍA Y ORGANIZACIÓN DE  
COMPUTADORES.**

**PRÁCTICA 5.  
COMPROBACIÓN EXPERIMENTAL DEL  
FUNCIONAMIENTO DE LOS BIESTABLES BÁSICOS.  
IMPLEMENTACIÓN Y FUNCIONAMIENTO DE  
REGISTROS.**

**1º GRADO EN INGENIERÍA INFORMÁTICA.**



## **PRÁCTICA 5. INSTRUCCIONES**

### **COMPROBACIÓN EXPERIMENTAL DEL FUNCIONAMIENTO DE LOS BIESTABLES BÁSICOS. IMPLEMENTACIÓN Y FUNCIONAMIENTO DE REGISTROS.**

#### **Objetivos:**

- *Comprobar el funcionamiento de biestables y registros.*
- *Construir un registro de desplazamiento con recirculación.*
- *Construir un registro con posibilidad de carga paralelo y desplazamiento.*

#### **Material necesario para el desarrollo de la práctica:**

- *Guión de prácticas disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>04.-PRACTICAS>PRACTICA\_5>PRACTICA\_5\_TOC-INSTRUCCIONES.PDF.*
- *Material del Tema 4º disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>01.-TEORIA y PROBLEMAS>TEMA\_4>04.TEMA\_4\_TOC\_ANALISIS\_DISEÑO\_SISTEMAS\_SECUENCIALES.PDF. Apartado 4.3. Componentes secuenciales estándar.*
- *Videoclase del Tema 4. Clase 1 (minutos 28 a 36) ubicada en: [https://drive.google.com/open?id=1CgB23wS7ZIL4nIJb\\_mYdmEfuz-Fc9rhk](https://drive.google.com/open?id=1CgB23wS7ZIL4nIJb_mYdmEfuz-Fc9rhk)*
- *Seminario 5. Guía de Trabajo Autónomo. PARTE 1: INTRODUCCIÓN AL MANEJO DE UN SIMULADOR LÓGICO, páginas 1-3 a 1-10 (ambas inclusive) disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>02.-SEMINARIOS>SEMINARIO\_5>05.-SEMINARIO\_5\_TOC\_SIMULADOR\_ENTRENADOR\_LOGICO\_GUIA.*
- *Videoclases de Simulador Lógico disponibles en las direcciones siguientes:*  
[https://drive.google.com/open?id=1OsHIQ51fdcfGDe0p\\_6b7LtTTbwpovXop](https://drive.google.com/open?id=1OsHIQ51fdcfGDe0p_6b7LtTTbwpovXop)  
<https://drive.google.com/open?id=1gvQlrsORnpHDrqPwKSyvEi2vprk6pul->  
[https://drive.google.com/open?id=16hp2vr4GTzM4j0\\_wm1KFXIB0FjWfnmFn](https://drive.google.com/open?id=16hp2vr4GTzM4j0_wm1KFXIB0FjWfnmFn)  
<https://drive.google.com/open?id=1tIfFeDH0nthSq09fc75XL1NSP22aDifh5>
- *Software Simulador Lógico LogicWorks.*



## 5.0. Utilización de los biestables del simulador de prácticas. Simulación de circuitos secuenciales y cronogramas.

En el simulador de prácticas existen varios tipos de biestables o flip-flops ubicados en la librería *Simulation Logic.clf*.

- a) Un biestable que se puede utilizar para la simulación es el biestable J-K. Se recomienda utilizar denominado *JK Flip Flop ni RS* de la librería *Simulation Logic.clf*, cuyo símbolo se puede ver en la Figura 5.0.1.

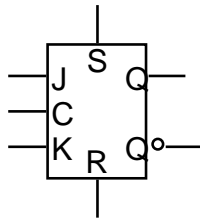


Figura 5.0.1.

En la Figura 5.0.1 los pines del símbolo significan lo siguiente:

- J y K: entradas síncronas del biestable J-K. Funcionan cuando se activa la señal de reloj (C) de la siguiente manera:

J K	$Q^+$ (Estado Siguiente)
0 0	Q (no cambia de estado)
0 1	$Q = 0$ (pone a cero)
1 0	$Q = 1$ (pone a 1)
1 1	$\bar{Q}$ (cambia de estado)

- C: entrada de reloj (CLK).
- S y R: entradas asíncronas de PRESET (S; puesta a uno) y CLEAR (R; puesta a cero). Funcionan de la siguiente manera:

S R	ACCIÓN
0 0	No actúa
0 1	$Q = 0$
1 0	$Q = 1$
1 1	No permitido

- Q y  $\bar{Q}$ : salidas.

- b) Otro biestable que se puede utilizar para la simulación es el biestable D. Se recomienda utilizar denominado *D Flip Flop ni RS* de la librería *Simulation Logic.clf*, cuyo símbolo se puede ver en la Figura 5.0.2.

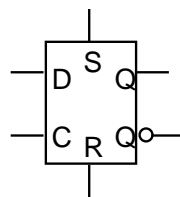


Figura 5.0.2.

En la Figura 5.0.2 los pines del símbolo significan lo siguiente:

- D: entrada síncrona del biestable. Funciona cuando se activa la señal de reloj (C) de la siguiente manera:

D	$Q^+$ (Estado Siguiente)
0	$Q = 0$ (pone a cero)
1	$Q = 1$ (pone a 1)

- C: entrada de reloj (CLK).
- S y R: entradas asíncronas de PRESET (S; puesta a uno) y CLEAR (R; puesta a cero). Funcionan de la siguiente manera:

S R	ACCIÓN
0 0	No actúa
0 1	$Q = 0$
1 0	$Q = 1$
1 1	No permitido

- Q y  $\bar{Q}$ : salidas.
- c) Un tercer biestable que se puede utilizar para la simulación es el biestable T. En la librería *Simulation Logic.clf* sólo existe disponible un biestable de tipo T, denominado *T Flip Flop*, cuyo símbolo se puede ver en la Figura 5.1.3.

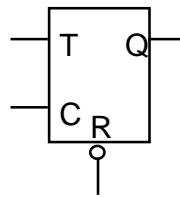


Figura 5.0.3.

En la Figura 5.0.3 los pines del símbolo significan lo siguiente:

- T: entrada síncrona del biestable. Funciona cuando se activa la señal de reloj (C) de la siguiente manera:

T	$Q^+$ (Estado Siguiente)
0	$Q$ (no cambia de estado)
1	$\bar{Q}$ (cambia de estado)

- C: entrada de reloj (CLK).
- R: entrada asíncrona de CLEAR (R; puesta a cero). El símbolo NO tiene entrada PRESET. Funciona de la siguiente manera:

R	ACCIÓN
0	$Q = 0$
1	No actúa

- Q y  $\bar{Q}$ : salidas.

Para generar la señal de reloj en un sistema secuencial, en la librería *Simulation IO.clf* y con el nombre *Clock* existe un simulador de señal de reloj. Tiene el símbolo de la Figura 5.0.4.

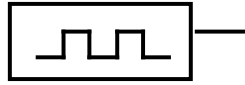


Figura 5.0.4.

El generador de reloj simula la generación de una señal periódica con forma de onda cuadrada como la de la Figura 5.0.5.

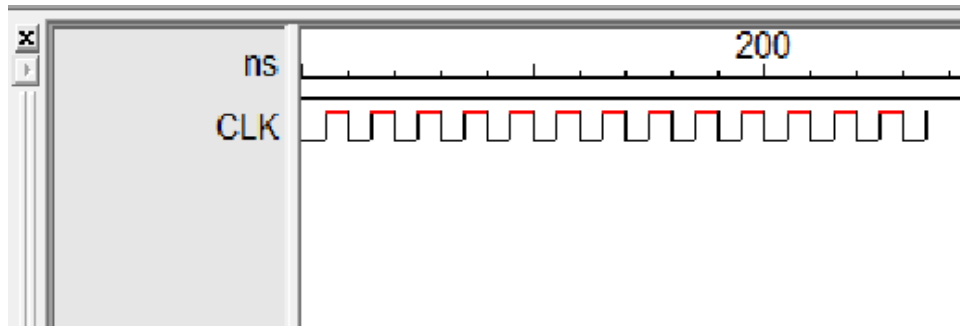


Figura 5.0.5.

Para poder visualizar la señal de reloj como en la Figura 5.0.5 hay que realizar las siguientes acciones en el simulador (ver Seminario 5):

- Activar la ventana *Timing Window* (menú *View* → marcar *Timing Window*).
- Etiquetar el pin de salida del Generador de Reloj con un nombre (CLK). Para ello, hay que posicionarse con el ratón en el extremo del pin de salida del Generador de Reloj, marcarlo pulsando con el botón izquierdo del ratón (se pone de color amarillo) y, pulsando el botón derecho del ratón, se desplegará el menú de la Figura 5.0.6 (izquierda). Eligiendo la opción *Name* aparece una ventana emergente como la de la Figura 5.0.6 (derecha), dentro de la cual se puede poner el nombre del pin correspondiente (CLK), seleccionando la opción *Visible* para visualizar el nombre elegido. Al pulsar *OK* con el botón izquierdo del ratón se visualizará el nombre del pin tanto en el propio pin como en la ventana *Timing Window* (ver Figura 5.0.5).

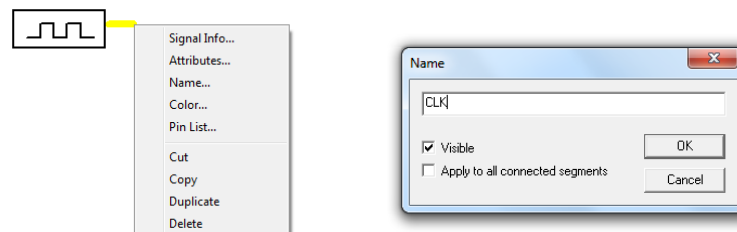


Figura 5.0.6.

Una de las formas para realizar la simulación de un circuito se puede implementar mediante una herramienta de simulación de LogicWorks (ver Seminario 5) que permite la representación gráfica de las formas de onda mediante diagramas de tiempo o cronogramas (que se visualizan en la ventana *Timing Window*) de las señales

especificadas en el circuito. Para realizar esta forma de simulación hay que seguir una serie de pasos:

**a) Definición temporal de estímulos:**

En el Seminario 5 se explicó cómo se podían introducir en el simulador las entradas al circuito a través de conmutadores binarios (*Binary Switch*) y teclados hexadecimales (*Hex Keyboard*). El simulador también proporciona una herramienta para realizar esta función a cargando en él un fichero de estímulos (con extensión .tim). El formato de dicho fichero consta de una serie de columnas separadas por tabuladores (y no por espacios) donde se especifica el instante inicial de tiempo (columna etiquetada con \$T), la duración del periodo de tiempo (\$D) y el valor de cada una de las señales de entrada en ese periodo de tiempo (\$I Nombre\_señal\_entrada; precaución hay que dejar un espacio en blanco entre \$I y Nombre\_señal\_entrada). Una vez editado, hay que grabar el fichero con la extensión .tim.

Como ejercicio (que no hay que entregar en la Práctica 5) cree el fichero “Practica5-0.tim” que se usará para comprobar el comportamiento del circuito de la Figura 5.0.7 con los valores que se presentan en la Tabla 1, donde se especifican dos señales de entrada A0 y B0, cuyos valores se fijan en intervalos espaciados cada 20 unidades de tiempo. En forma gráfica, estos estímulos son los que se representan en la Figura 5.0.8. Para crear el fichero “Practica5-0.tim” puede utilizar, bien un editor de textos convencional proporcionado por el sistema operativo, o bien puede utilizar el propio editor de textos de LogicWorks a través del menú “File → New → Text Document”. En cualquier caso, siempre hay que tener precaución de archivar el fichero con la extensión .tim y no con la extensión .txt que suelen poner por defecto los editores de texto del sistema operativo o el propio simulador.

Para introducir el fichero de estímulos en la ventana de visualización de formas de onda (*Timing Window*), se debe asegurar que las variables de entrada y las funciones de salida estén ya presentes en dicha ventana, habiendo etiquetado previamente los cables que las simulan, y de que sus nombres (en el caso de las variables de entrada) coincidan con los del fichero “.tim” que se va a introducir al simulador. Se deben eliminar del diseño las entradas lógicas del tipo conmutadores binarios (*Binary Switch*) para evitar errores en el simulador (ver Figura 5.0.7 y Figura 5.0.8).

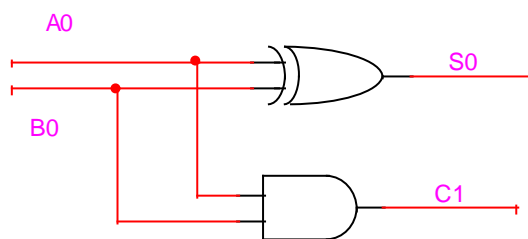


Figura 5.0.7.

\$T	\$D	\$I A0	\$I B0
0	20	1	1
20	20	0	1
40	20	0	0
60	20	1	0
80	20	0	0
100	20	1	1
120	20	0	0

Tabla 1. Fichero de estímulos.



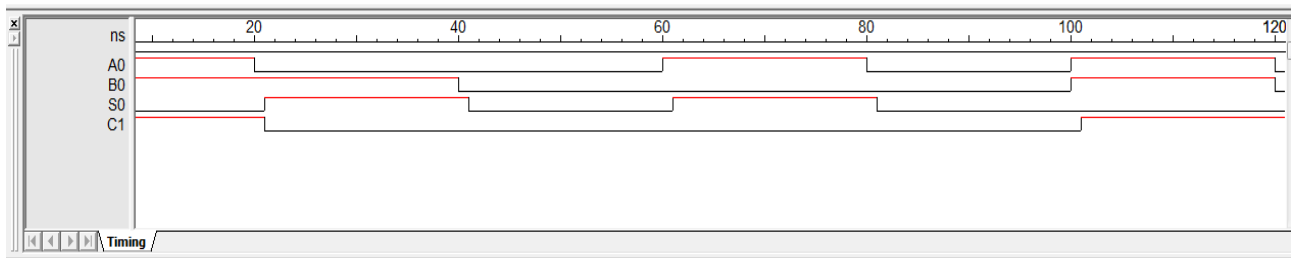


Figura 5.0.8. Formas de onda especificadas por el fichero de estímulos de la Tabla 1.

### b) Simulación temporal del circuito:

Para empezar la simulación temporal del circuito, una vez creado el fichero de estímulos de entrada, se debe acceder a la barra de botones de control de la simulación activando la opción “View → Simulator Toolbar” del menú (ver Figura 5.0.9). Los principales botones existentes en dicha ventana tienen el siguiente significado:

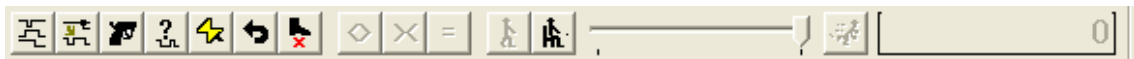




Figura 5.0.9. Barra de botones de control de la simulación.


- **“Reset”**: Borra todas las formas de onda de la ventana de análisis temporal *Timing Window* para empezar una nueva simulación.
- **“Run”**: Ejecuta la simulación de forma continua.
- **“Step”**: Ejecuta la simulación paso a paso.
- **“Stop”**: Detiene la simulación.
- Barra de desplazamiento que modula la velocidad de simulación.
- **Modifican la escala de tiempos en la visualización.**
- **“Clear X”**: Hace que el simulador intente dar unos valores iniciales a las distintas señales.


Valor	Significado
0	Valor lógico 0
1	Valor lógico 1
X	Desconocido (0 ó 1)
Z	Alta impedancia (desconexión eléctrica)
C	Conflicto (hay dos valores de salida que provocan en la señal valores contradictorios)

Tabla 2. Valores para las señales que se utilizan en LogicWorks.


En LogicWorks, cada señal puede tener uno de los 5 valores de la Tabla 2. Inicialmente, los valores de las señales de salida es “X”, es decir, desconocido (0 ó 1).

Para realizar la simulación, pulse el botón de “Reset”  e introduzca el fichero de estímulos “Practica5-0.tim” seleccionando mediante el menú con la opción “Simulation → Import Timing”. Vaya pulsando sucesivamente el botón de “Step”  para ejecutar

paso a paso la simulación o bien el botón de “Run”  para ejecutar la simulación toda entera. Se visualizarán en la ventana de tiempos (*Timing Window*) los valores de las señales de los estímulos de entrada y de las funciones de salida. Ampliando convenientemente la escala de la visualización de la ventana de tiempos con el botón

, podrá comprobar los retardos en las señales de salida frente a las de entrada. Estos

retardos simulan los tiempos de retardo de transmisión de los cambios en las señales de salida frente a los de las entradas. Para variar dicho retardo basta con seleccionar un componente y, con el botón derecho del ratón, elegir la opción de "Attributes → Delay Dev." y cambiar el valor por defecto que tiene el componente.

Para repetir la simulación, pulse de nuevo el botón de "Reset"  e introduzca de nuevo el fichero de estímulos "Practica5-0.tim" seleccionando mediante el menú con la opción "Simulation → Import Timing". Y así sucesivamente cuantas veces necesite repetir la simulación.

## 5.1. Realización de circuitos sencillos con biestables.

Simule el circuito de la Figura 5.1.1 utilizando biestables J-K de que se dispone en el simulador de prácticas de los denominados *JK Flip Flop ni RS* de la librería *Simulation Logic.clf*, cuyo símbolo se puede ver en la Figura 5.0.1.

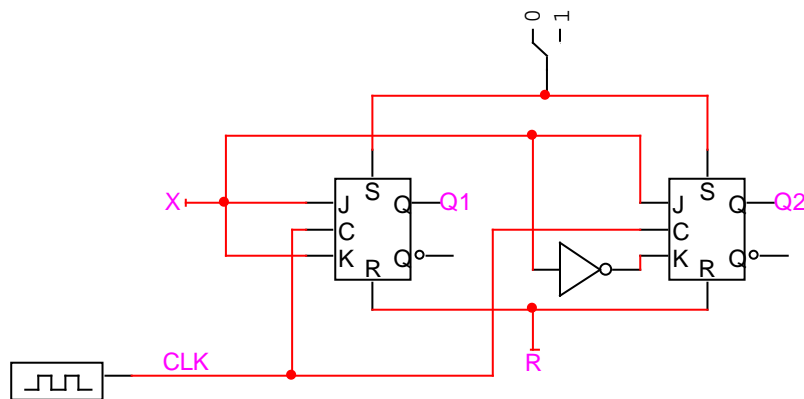



Figura 5.1.1.

Con un editor de textos (o con el propio incluido en el simulador ; menú "File → New → Text Document") edite y grabe el fichero "Practica5-1.tim" (con las indicaciones dadas en el apartado 5.0 de esta práctica) con los valores de la Tabla 3.

\$T	\$D	\$I X	\$I R
0	10	0	1
10	55	0	0
65	60	1	0
125	40	0	0

Tabla 3. Fichero de estímulos Practica5-1.tim .

Una vez grabado el fichero de estímulos cargue en el simulador el fichero "Practica5-1.tim" seleccionando mediante el menú con la opción "Simulation → Import Timing". Una vez cargado el fichero de estímulos "Practica5-1.tim" vaya pulsando sucesivamente el botón de "Step"  para ejecutar paso a paso la simulación y realice la simulación hasta que se generen 8 pulsos de reloj como se indica en la Figura 5.1.2.

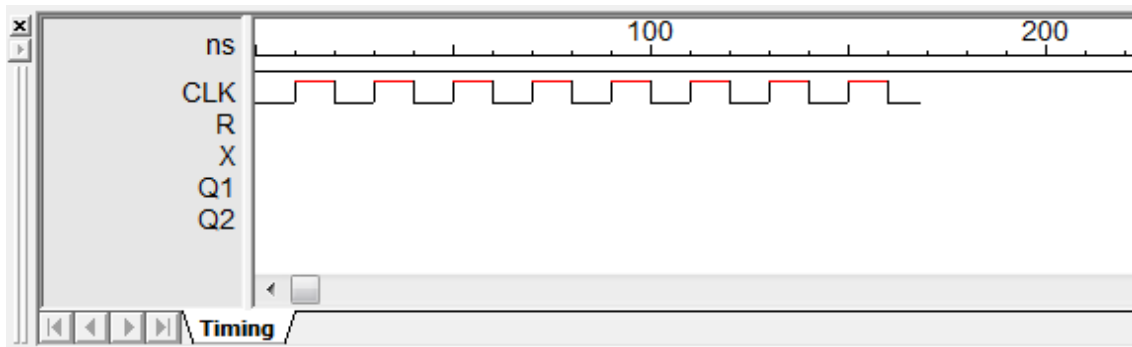


Figura 5.1.2.

Del apartado 5.1 de la práctica el estudiante deberá remitir al profesor, subiéndolo a la plataforma docente cuando se le indique, el siguiente material:

- Circuito diseñado con el Simulador como el de la Figura 5.1.1. Denomínelo “PRACTICA\_5-1.CCT”.
- Fichero de estímulos de la Tabla 3. Denomínelo “PRACTICA\_5-1.TIM”.
- Fotografía del cronograma generado. Denomínelo “PRACTICA\_5-1.JPG”

## 5.2. Registro de desplazamiento con recirculación:

Implemente un registro de desplazamiento con recirculación de 4 bits como el de la Figura 5.2.1, utilizando biestables de tipo D. Se recomienda utilizar denominado *D Flip Flop ni RS* de la librería *Simulation Logic.clf*, cuyo símbolo se puede ver en la Figura 5.0.2.

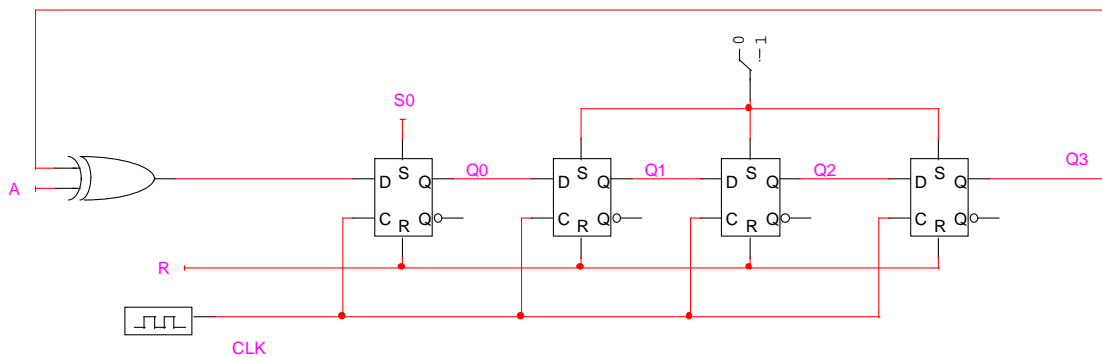



Figura 5.2.1. Registro de Desplazamiento con recirculación.

La información que se genera por  $Q_3$  se vuelve a introducir al biestable  $D_0$  modificada o no por la puerta XOR, según sea el valor de la señal A.

Simule circuito de la Figura 5.2.1. Para ello con un editor de textos (o con el propio incluido en el simulador ; menú “File → New → Text Document”) edite y grabe el fichero “Practica5-2.tim” (con las indicaciones dadas en el apartado 5.0 de esta práctica) con los valores de la Tabla 4.

\$T	\$D	\$I A	\$I R	\$I S0
0	10	0	1	0
10	10	0	0	1
20	160	0	0	0
180	340	1	0	0

Tabla 4. Fichero de estímulos Practica5-2.tim .

Una vez grabado el fichero de estímulos cargue en el simulador el fichero “Practica5-2.tim” seleccionando mediante el menú con la opción “Simulation → Import Timing”. Una vez cargado el fichero de estímulos “Practica5-2.tim” vaya pulsando sucesivamente el botón de “Step”  para ejecutar paso a paso la simulación y realice la simulación hasta que se generen 20 pulsos de reloj como se indica en la Figura 5.2.2.

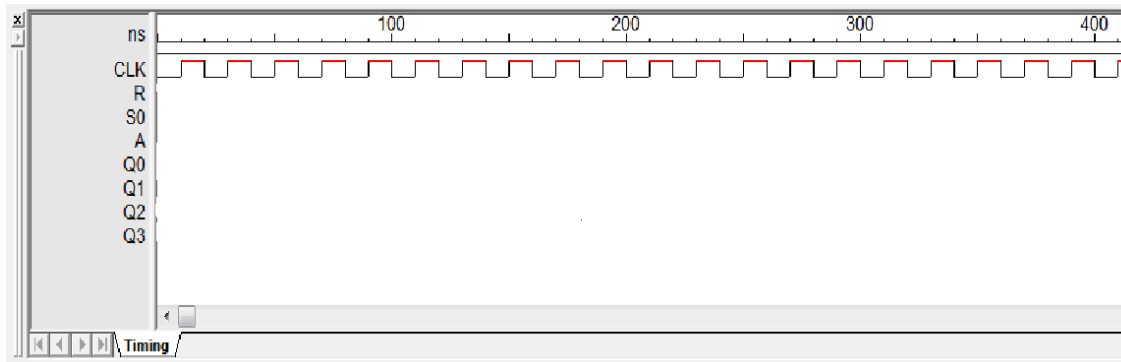


Figura 5.2.2.

Del apartado 5.2 de la práctica el estudiante deberá remitir al profesor, subiéndolo a la plataforma docente cuando se le indique, el siguiente material:

- Circuito diseñado con el Simulador como el de la Figura 5.2.1. Denomínelo “PRACTICA\_5-2.CCT”.
- Fichero de estímulos de la Tabla 4. Denomínelo “PRACTICA\_5-2.TIM”.
- Fotografía del cronograma generado. Denomínelo “PRACTICA\_5-2.JPG”

### 5.3. Registro de desplazamiento con carga paralelo síncrona:

Con frecuencia, es necesario disponer de un registro de desplazamiento con la posibilidad de cargar datos en paralelo. Esto permite, por ejemplo, realizar conversiones no sólo de serie-paralelo o serie-serie, sino además conversiones paralelo-paralelo y paralelo-serie. La carga paralelo síncrona se obtiene añadiendo circuitos que permiten configurar las conexiones de las entradas de los biestables D, bien para conectar en cascada los biestables (operación de desplazamiento) o bien para conectar entradas externas con las entradas D de los biestables (carga paralelo síncrona).

Utilizando puertas lógicas y biestables del simulador lógico, realice un registro de 2 bits con posibilidad de desplazamiento hacia la derecha y de carga paralelo síncrona. El circuito final debe tener 2 entradas de control que denominadas CL y LD, dos entradas

$X_1$  y  $X_0$  para introducir un dato de dos bits para la carga paralelo, y una entrada A para introducir datos en serie. Respecto a las señales de control, éstas deben operar del siguiente modo:

- Si CL es 1, entonces se ponen a cero los biestables de forma asíncrona, esto es, independientemente de la señal de reloj, en caso contrario (CL = 0) el biestable opera según el valor que tome la entrada LD.
- Con CL = 0, si LD es 1 se produce la carga paralelo y si LD es 0 se desplaza el contenido del registro, ambas operaciones ocurrirán de forma síncrona, es decir, tendrán lugar coincidiendo con el siguiente flanco activo de la señal de reloj.

El esquema del circuito se muestra en la Figura 5.3.1.

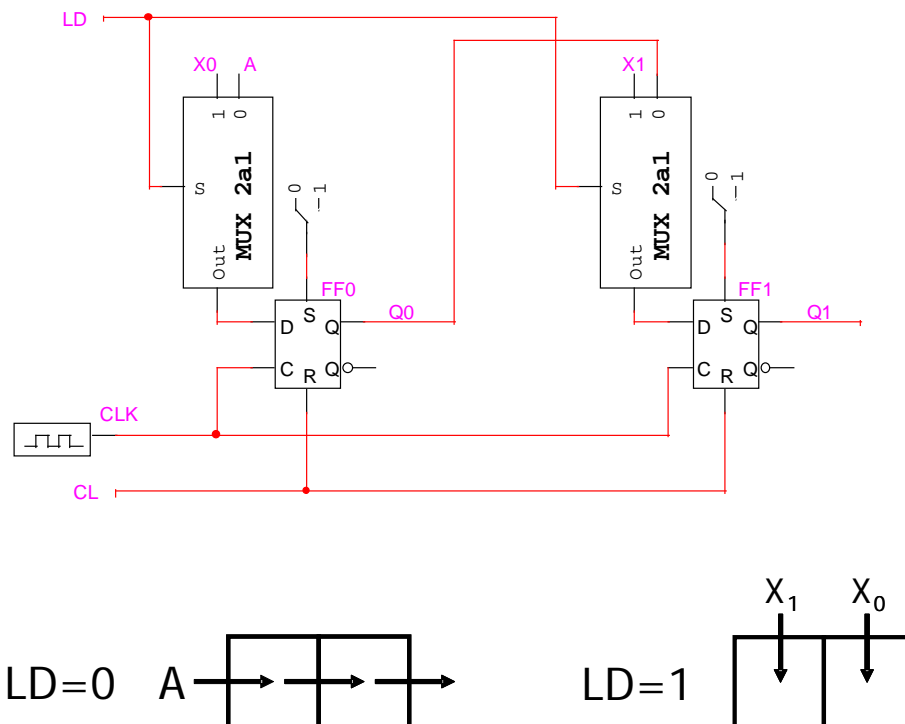



Figura 5.3.1.

Se recomienda utilizar denominado *D Flip Flop ni RS* de la librería *Simulation Logic.clf*, cuyo símbolo se puede ver en la Figura 5.0.2. Implemente los dos multiplexores 2 a 1 del circuito utilizando las puertas lógicas de que dispone en el simulador lógico. Un multiplexor de 2 a 1 se ha realizado para la Práctica 3 y también se ha utilizado en la Práctica 4.3.

Simule circuito de la Figura 5.3.1. Para ello con un editor de textos (o con el propio incluido en el simulador ; menú “File → New → Text Document”) edite y grabe el fichero “Practica5-3.tim” (con las indicaciones dadas en el apartado 5.0 de esta práctica) con los valores de la Tabla 5.

\$T	\$D	\$I A	\$I CL	\$I LD	\$I X1	\$I X0
0	10	0	1	0	1	0
10	15	0	0	0	1	0
25	40	1	0	0	0	0
65	20	1	0	1	0	1
85	20	0	0	1	1	1
105	20	0	0	1	1	0

Tabla 5. Fichero de estímulos Practica5-3.tim

Una vez grabado el fichero de estímulos cargue en el simulador el fichero “Practica5-3.tim” seleccionando mediante el menú con la opción “Simulation → Import Timing”. Una vez cargado el fichero de estímulos “Practica5-3.tim” vaya pulsando sucesivamente el botón de “Step”  para ejecutar paso a paso la simulación y realice la simulación hasta que se generen 7 pulsos de reloj como se indica en la Figura 5.3.2.

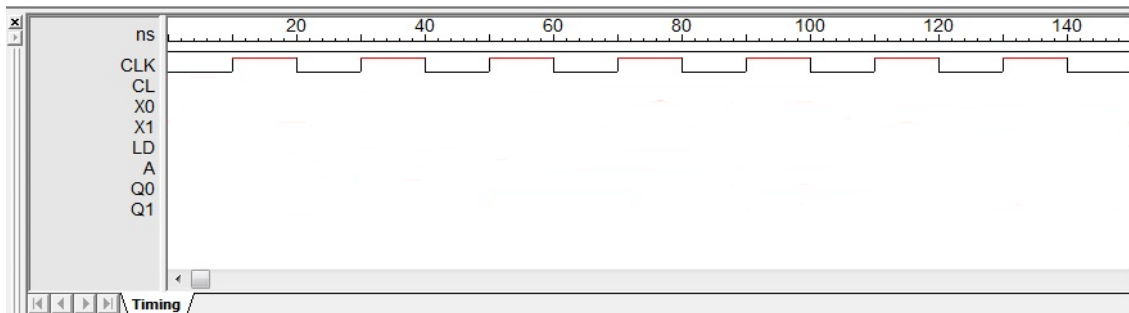


Figura 5.3.2.

Del apartado 5.3 de la práctica el estudiante deberá remitir al profesor, subiéndolo a la plataforma docente cuando se le indique, el siguiente material:

- Circuito diseñado con el Simulador como el de la Figura 5.3.1. Denomínelo “PRACTICA\_5-3.CCT”.
- Fichero de estímulos de la Tabla 4. Denomínelo “PRACTICA\_5-3.TIM”.
- Fotografía del cronograma generado. Denomínelo “PRACTICA\_5-3.JPG”