

Exercícios 02

1. Dada a instrução `slt x7, x2, x6`, qual será o conteúdo do registrador `x7` após a sua execução, se o conteúdo de `x2` é igual a 1 e de `x6` é igual a 3.
2. Dada a instrução `bne x7, x0, L1`, verificar se a instrução seguinte é sequencial ou do endereço `L1`, dado o conteúdo de `x7` igual a 1.
3. Considerando a inexistência da instrução de subtração imediata e que as variáveis são guardadas em registradores e em vetores de inteiros em memória, escreva a instrução, ou o menor conjunto de instruções em Assembly RISC-V, que realiza as operações em código C seguintes:
 - a) `a = a - 1`
 - b) `a = 0`
 - c) `v[10] = 5` (elemento 10 do vetor `v` onde o início de `v` é dado pelo registrador `s4`)
 - d) se `a < b` salta para `L1`
 - e) se `a > 0` salta para `L1`
4. Dada a instrução `add s4, s5, s6` mostrar, em binário, o conteúdo dos campos `rs1`, `rs2` e `rd` no diagrama da figura abaixo.

funct7	rs2	rs1	funct3	rd	opcode
0000000			000		0110011

5. Dada a instrução `lw s4, 5(s3)` mostrar o conteúdo, em binário, dos campos no diagrama da figura abaixo.

immediate	rs1	funct3	rd	opcode

6. Dada a instrução `bne s3, s4, 8` mostrar o conteúdo em binário dos campos no diagrama da figura abaixo.

imm	rs2	rs1	funct3	Imm	opcode

7. Escrever um programa em Assembly RISC-V que some dois vetores A e B, colocando o resultado em A, ou seja, $A[i] = A[i] + B[i]$, para $i = 0, \dots, n-1$. Considerar s4, o ponteiro para o início do vetor A, e s5 o ponteiro para o início do vetor B. Usar t0 e t1 como registradores temporários.
8. Fazer a adição dos números -126 e -64 em binário, e verificar se ocorre overflow.
9. Realizar a adição binária bit a bit dos números naturais 17 e 18, em 8 bits.
10. Representar o número -63 em palavra de 16 bits em complemento de dois.
11. Supondo que o endereço base de um array de words tenha sido armazenado previamente no registrador s3, gere um trecho de código em assembly, para a arquitetura MIPS, que represente a seguinte expressão:

$$A[12] = h + A[8]$$

12. O endereço base do array A de 100 words foi previamente armazenado em s3 e as variáveis g, h e i foram associadas aos registradores s1, s2 e s4 de um processador RISC-V. Qual deve ser o código assembly para a operação $g = h + A[i]$ utilizando apenas as instruções lw e add?
13. Apresente o código assembly, para a arquitetura RISC-V, da função swap abaixo supondo que: xp em a0 e yp em a1.

```
void swap(int *xp, int *yp)
{
    int t0 = *xp;
    int t1 = *yp;
    *xp = t1;
    *yp = t0;
}
```