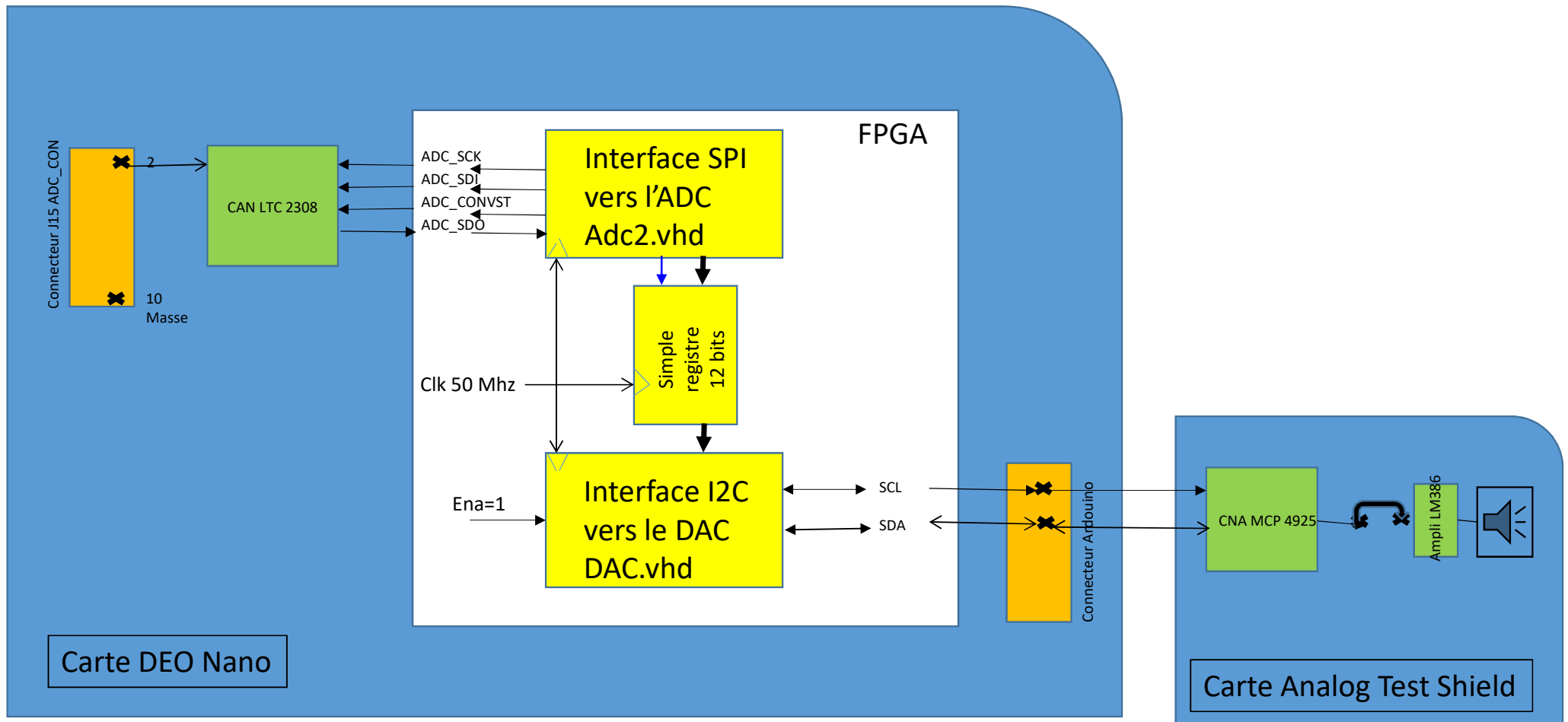


La V0



Les fréquences d'échantillonnage

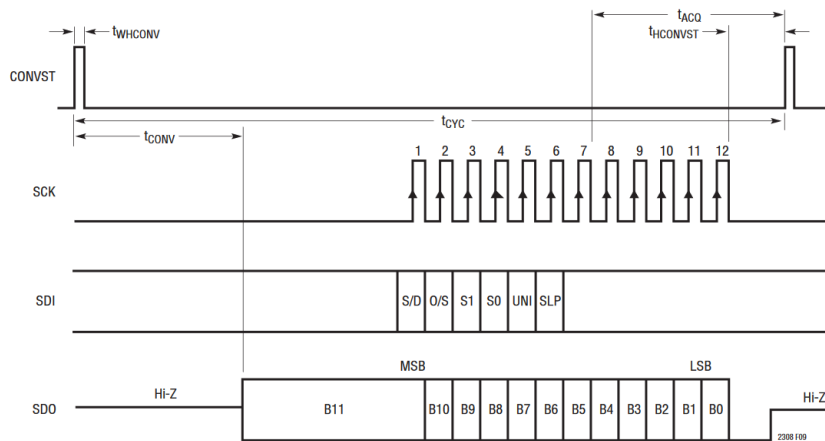
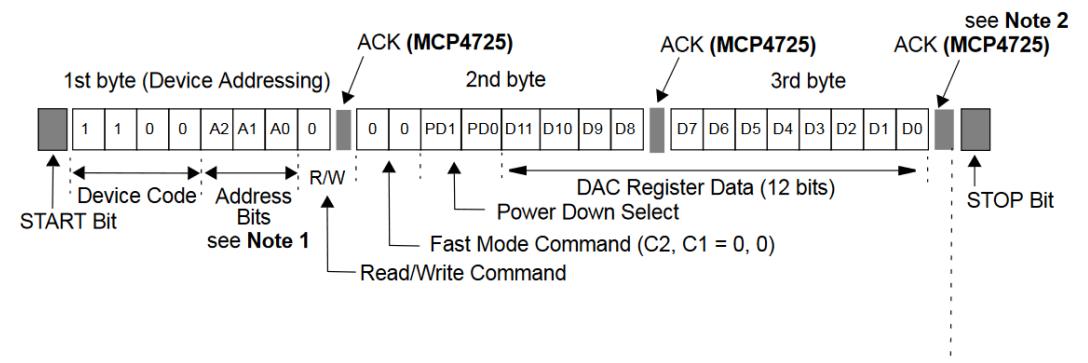


Figure 9. LTC2308 Timing with a Short CONVST Pulse

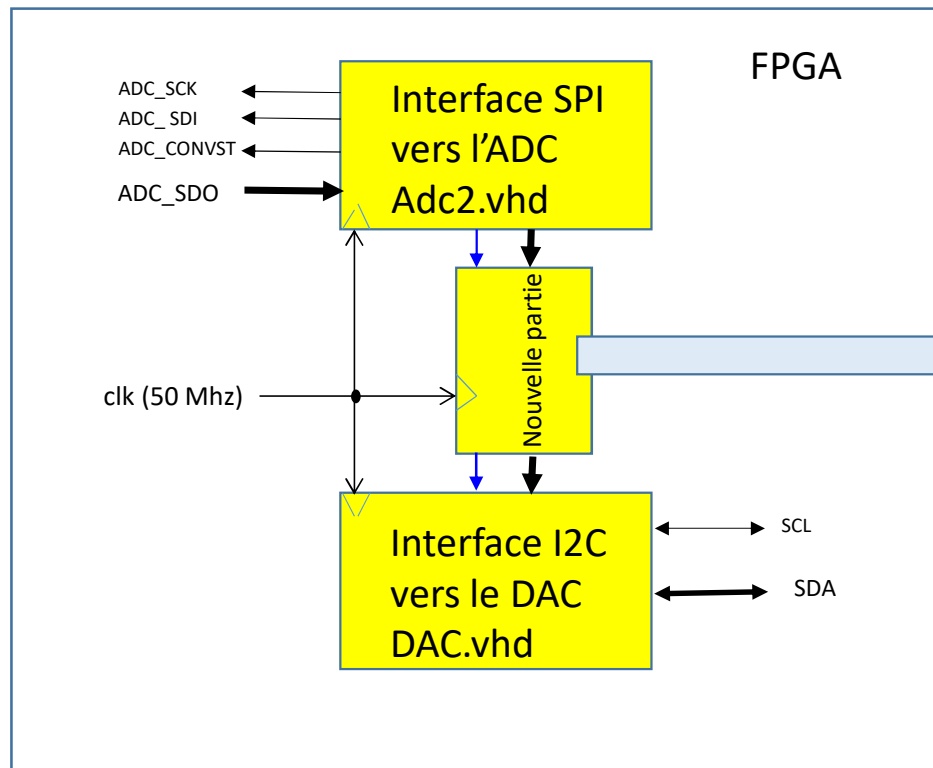
Côté ADC: 10 Khz, maîtrisé
par la durée entre 2 CONVST,
maîtrisé par un compteur
modifiable dans le package

Write DAC Register using Fast Mode Write Command: (C2, C1) = (0, 0)

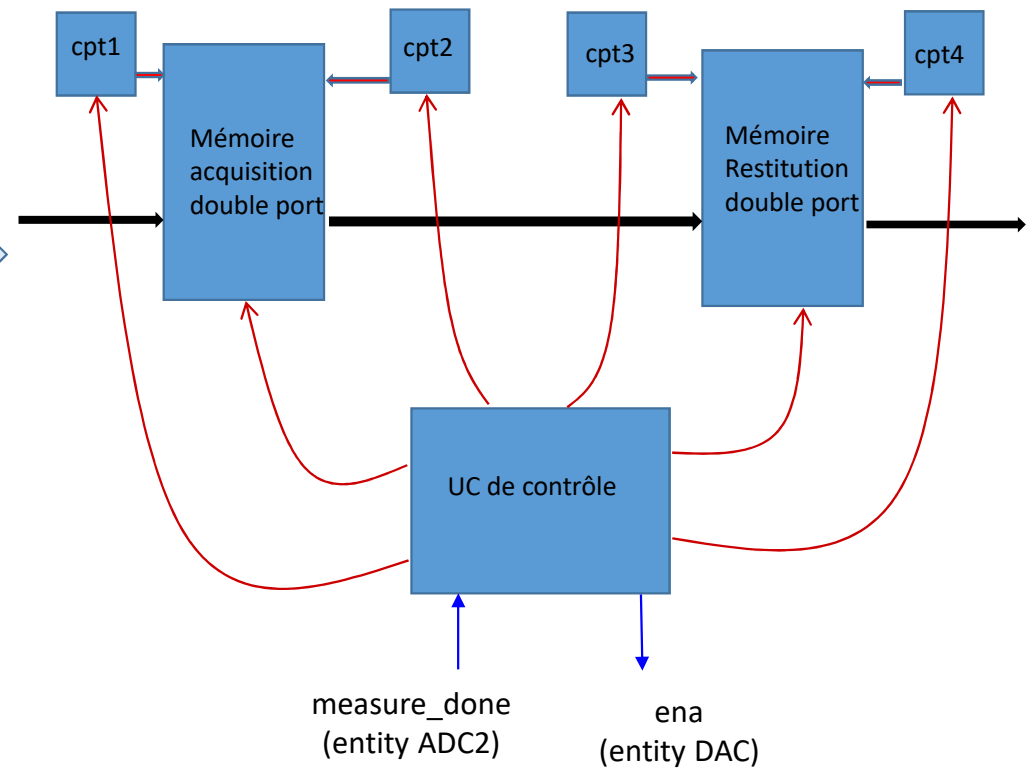


Côté DAC: 13,8 Khz, maîtrisé pour l'instant
par la durée de la trame (machine d'état qui
boucle car signal ena toujours à 1)

La V1



Partie à écrire, petit à petit, à compiler et à simuler séparément => à encapsuler dans une entité



La V1 version 0

Partie à écrire, petit à petit, à compiler et à simuler
séparément => à encapsuler dans une entité

