



[Trang của tôi](#) / [Khóa học](#) / [Học kỳ I năm học 2021-2022 \(Semester 1 - Academic year 2021-2022\)](#) / [Cao Học \(Master's degree\)](#)

/ [Khoa Khoa học và Kỹ thuật Máy tính \(Faculty of Computer Science and Engineering.\)](#) / [Kỹ Thuật Máy Tính](#)

/ [Kiến trúc hệ thống hiện đại \(055260\) Trần Ngọc Thịnh \(CH\\_HK211\)](#) / Chủ đề 3 / [Quiz1\\_Chapter2](#)

## 4/5: Sai câu 5

Thời gian còn lại 0:02:44

### Câu hỏi 1

Chưa được trả lời

Chấm điểm của 1,00

The MIPS code for  $A = B + C$  where B is loaded in register \$S2 and C is loaded in register \$S3 is

- ☐ a. None of the above
- ☐ b. ADDI \$S3, \$S2, \$S1
- ☐ c. ADD \$S3, \$S2, \$S1
- ☒ d. ADD \$S1, \$S2, \$S3

Clear my choice

### Câu hỏi 2

Chưa được trả lời

Chấm điểm của 1,00

MIPS architecture is a type of

- ☐ a. Accumulator
- ☐ b. Register/ memory
- ☒ c. Register /register
- ☐ d. Stack

Clear my choice

Câu hỏi 3

Chưa được trả lời

Chấm điểm của 1,00

Choose a FALSE statement:

- ☐ a. RISC is easier to design pipelines than CISC
- ☒ b. RISC often translates a program with fewer instructions than the CISC **Dịch ctr: RISC nhiều lệnh hơn CISC**
- ☐ c. RISC usually has fewer addressing modes than CISC
- ☐ d. RISC has fixed instructions length, CISC has different instructions length

[Clear my choice](#)

Câu hỏi 4

Chưa được trả lời

Chấm điểm của 1,00

x86 architecture is: **x86 là Little Endian - Cùng lớn || Cùng bé**

- ☐ a. Big-Endian
- ☐ b. None of the above
- ☐ c. Most-significant byte at lowest address of a word
- ☒ d. Most-significant byte at highest address of a word **Đúng**

[Clear my choice](#)

Câu hỏi 5

Chưa được trả lời

Chấm điểm của 1,00

In MIPS architecture, HI &amp; LO registers are used

- ☐ a. To compute low and high addresses
- ☒ b. To store the result of multiplication and division
- ☒ c. Both a and b are true **Sai**
- ☐ d. Both a and b are false

[Clear my choice](#)[◀ MIPS Ref](#)[Chuyển tới...](#)