

LAB 1: CÁC CỒNG LOGIC VÀ IC CHỨC NĂNG CƠ BẢN

Trần Lê Minh Hoàng 2033530	Nhóm 6
Lê Duy Thức 2112416	Ngày: 30/09/2023

I. MỤC TIÊU:

- Nắm được cách sử dụng kit thí nghiệm, phần mềm lập trình.
- Nắm được cách khảo sát và thiết kế hàm boolean sử dụng các cồng logic.
- Nắm được quy trình mô tả phần cứng trên FPGA.

II. THÍ NGHIỆM:

THÍ NGHIỆM 1

Mục tiêu: Nắm được cách khảo sát hàm boolean sử dụng các cồng logic.

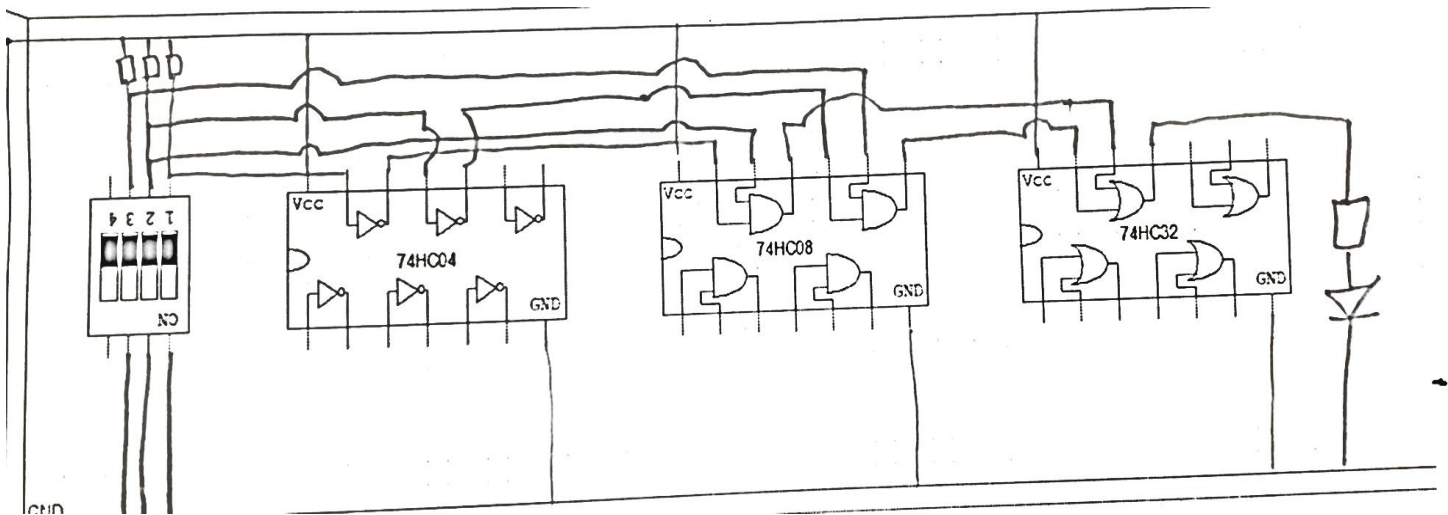
Yêu cầu: Sinh viên thực hiện khảo sát hoạt động của hàm $f(x, y, z) = \bar{x}.y + \bar{y}.z$ và điền các kết quả khảo sát vào **Bảng 1.1** theo hướng dẫn ở mục **Kiểm tra**.

x	y	z	f	f _{Test}	f _{nand}
0	0	0	0	0	0
0	0	1	1	1	1
0	1	0	1	1	1
0	1	1	1	1	1
1	0	0	0	0	0
1	0	1	1	1	1
1	1	0	0	0	0
1	1	1	0	0	0

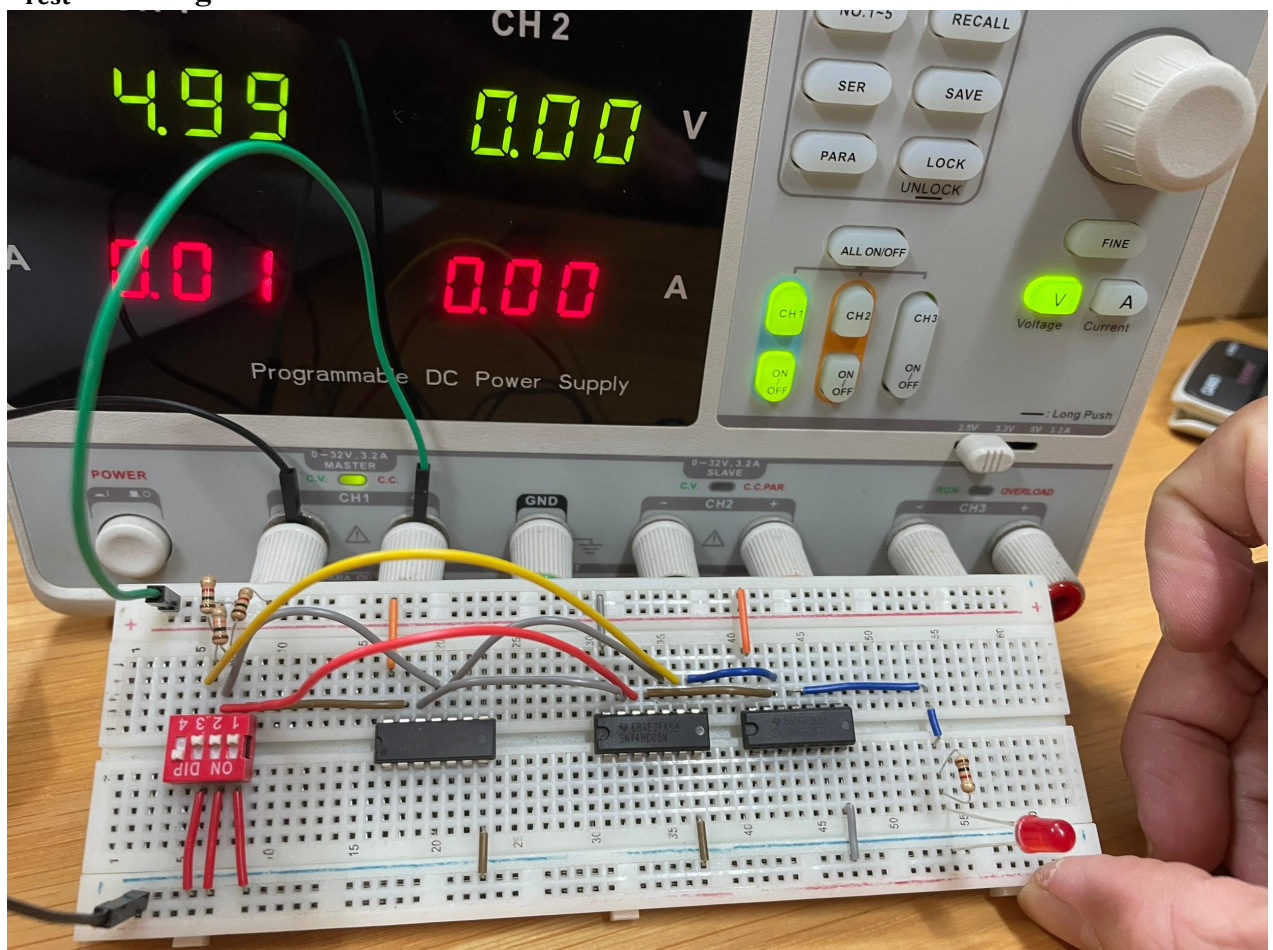
Bảng 1.1: Kết quả khảo sát hoạt động của hàm boolean.

Kiểm tra:

- Sinh viên tiến hành thay các giá trị của x, y, z vào hàm $f(x, y, z) = \bar{x}.y + \bar{y}.z$ đã cho, điền kết quả vào cột **f** của **Bảng 1.1**.
- Sinh viên tiến hành vẽ sơ đồ nguyên lý của mạch cần thiết kế. Ghi rõ chân của IC.



➤ Sinh viên tiến hành lắp mạch và khảo sát hoạt động của hàm, ghi kết quả vào cột **f_{Test}** của **Bảng 1.1**.

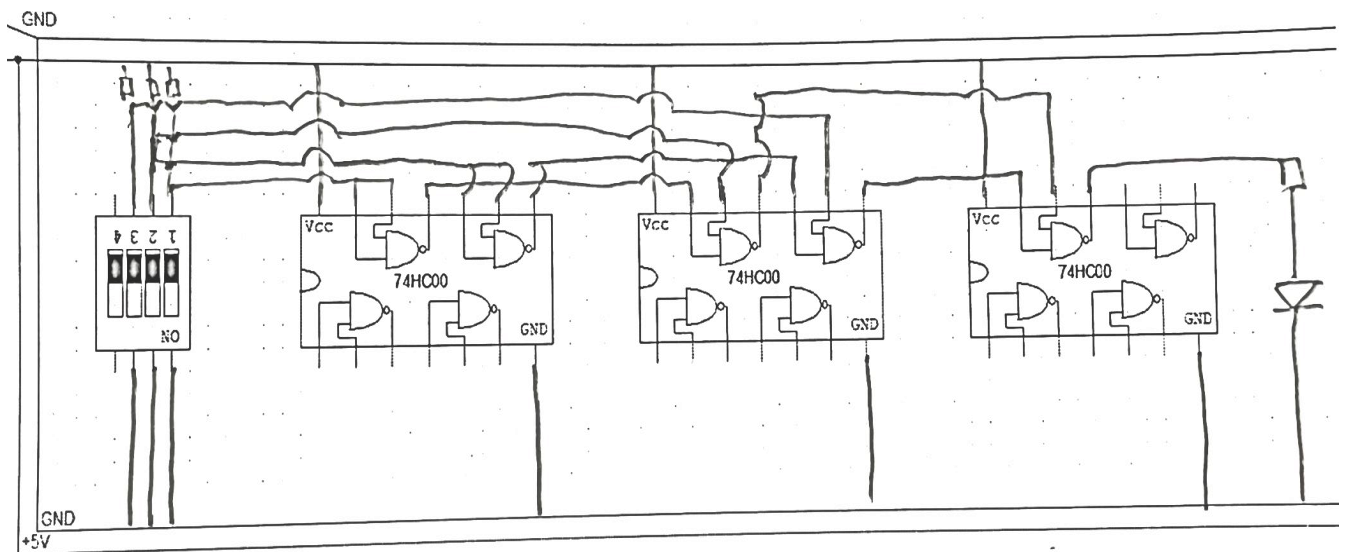


➤ Thực hiện hàm boolean trên chỉ sử dụng cổng NAND 2 ngõ vào, cần sử dụng bao nhiêu cổng NAND? Tại sao?

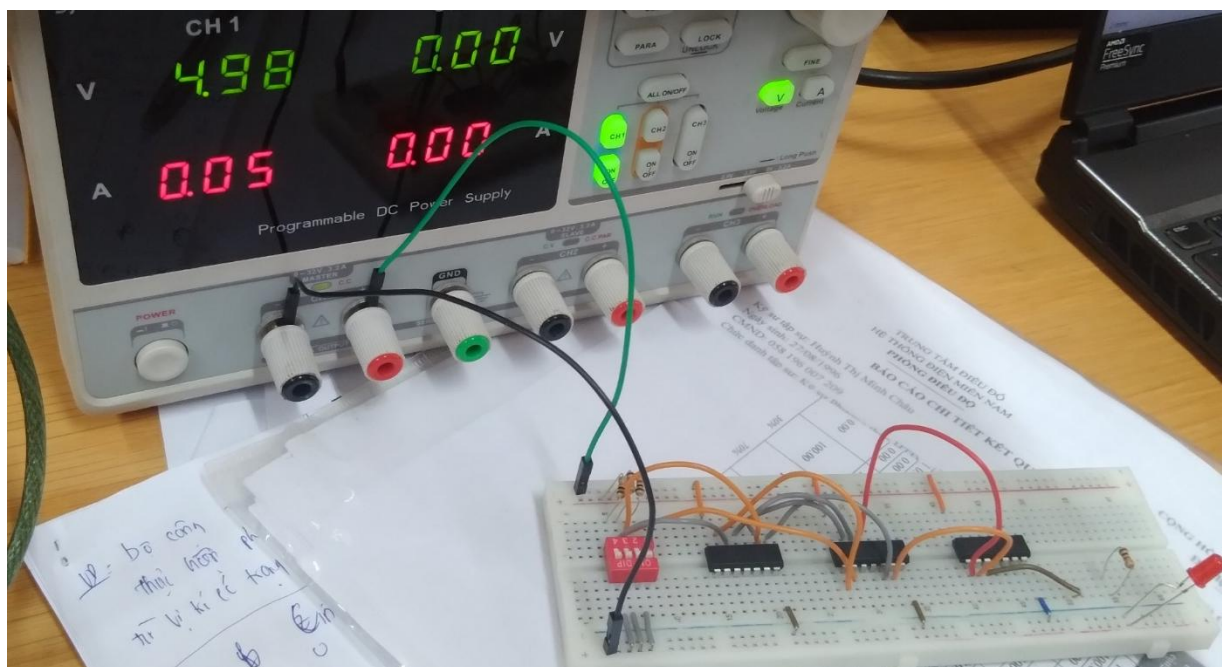
Hàm F có thể biến đổi thành:

$F = \overline{\overline{\overline{x} \cdot \overline{x}} \cdot y \cdot \overline{y} \cdot y \cdot z}$, dựa trên Hàm F đã biến đổi cần 5 cổng NAND 2 để tạo mạch.

- Sinh viên tiến hành vẽ sơ đồ nguyên lý của mạch cần thiết kế (toàn NAND).



- Sinh viên tiến hành lắp lại mạch và thực hiện với hàm chỉ sử dụng cổng NAND. Kết quả kiểm tra điền vào cột f_{nand} của **Bảng 1.1**.



THÍ NGHIỆM 2

Mục tiêu: Hiểu được cách khảo sát hàm boolean sử dụng các cổng logic.

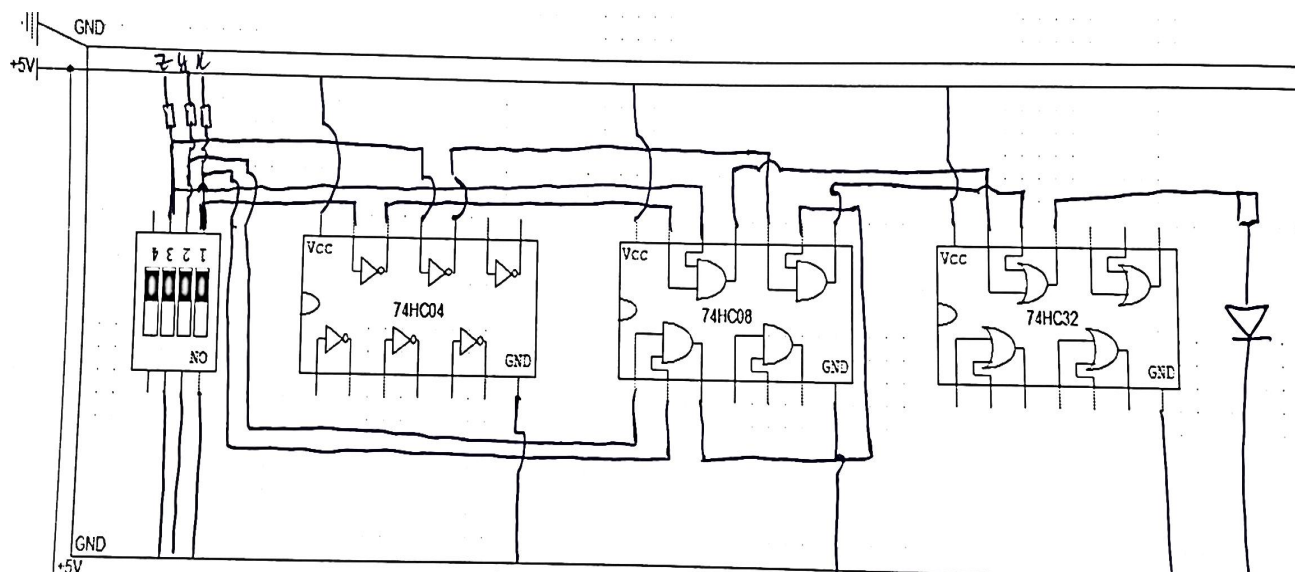
Yêu cầu: Sinh viên thực hiện khảo sát hoạt động của hàm được cho bởi **Bảng 1.2** và điền các kết quả khảo sát vào **Bảng 1.2** theo hướng dẫn ở mục **Kiểm tra**.

x	y	z	f	f _{Test}	f
0	0	0	0	0	0
0	0	1	1	1	1
0	1	0	0	0	0
0	1	1	1	1	1
1	0	0	0	0	0
1	0	1	0	0	0
1	1	0	1	1	1
1	1	1	0	0	0

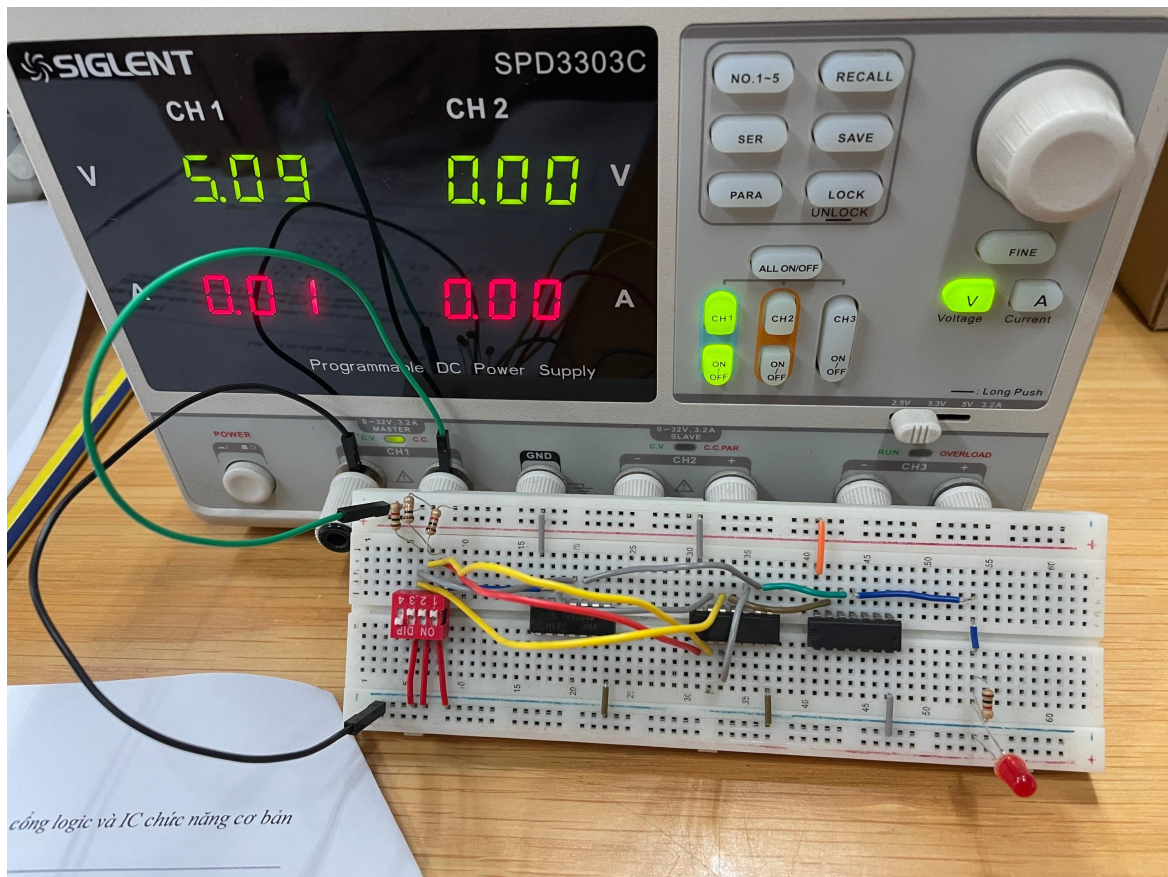
Bảng 1.2: Kết quả khảo sát hoạt động của hàm boolean.

Kiểm tra:

- Viết biểu thức ngõ f theo các ngõ vào x, y, z: $f = \bar{x}z + xy\bar{z}$
- Sinh viên tiến hành vẽ sơ đồ nguyên lý của mạch cần thiết kế. Ghi rõ chân của IC.



- Sinh viên tiến hành lắp mạch và khảo sát hoạt động của hàm, ghi kết quả vào cột f_{Test} của **Bảng 1.2**.

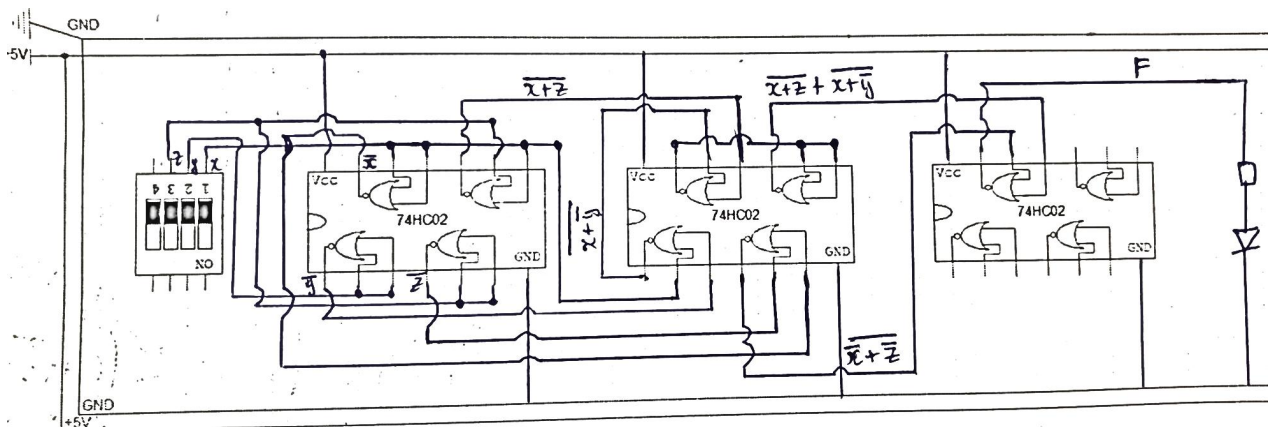


➤ Thực hiện hàm boolean trên chỉ sử dụng cổng NOR 2 ngõ vào, cần sử dụng bao nhiêu cổng NOR? Tại sao?

=> Cần sử dụng 9 cổng NOR, trong đó có 4 cổng NOR có công dụng như cổng NOT

$$F = \overline{\overline{x + z + x + \overline{y} + \overline{x} + \overline{z}}}$$

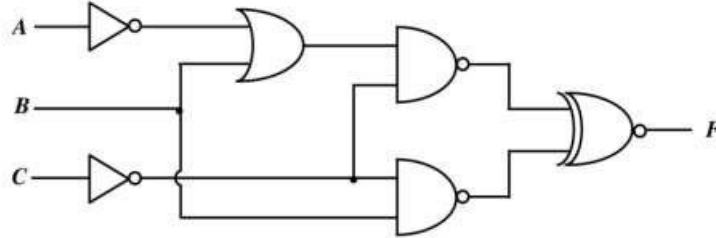
- Sinh viên tiến hành vẽ sơ đồ nguyên lý của mạch cần thiết kế (toàn NOR).
- Sinh viên tiến hành lắp lại mạch và thực hiện với hàm chỉ sử dụng cổng NOR. Kết quả kiểm tra điền vào cột f_{nor} của **Bảng 1.2**.



THÍ NGHIỆM 3

Mục tiêu: Hiểu được cách khảo sát hàm boolean sử dụng các cổng logic.

Yêu cầu: Sinh viên thực hiện khảo sát hoạt động của hàm được cho bởi Hình 3 và điền các kết quả khảo sát vào Bảng 3 theo hướng dẫn ở mục Kiểm tra.



Hình 1.14: Hàm Boolean của thí nghiệm 3.

x	y	z	F1	F2
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	1
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

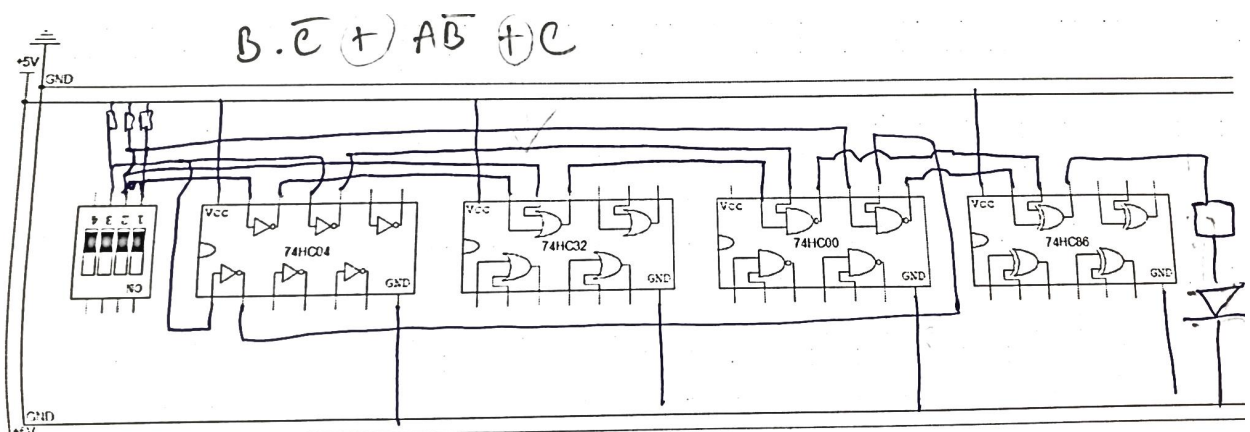
Bảng 1.3: Kết quả khảo sát.

Kiểm tra:

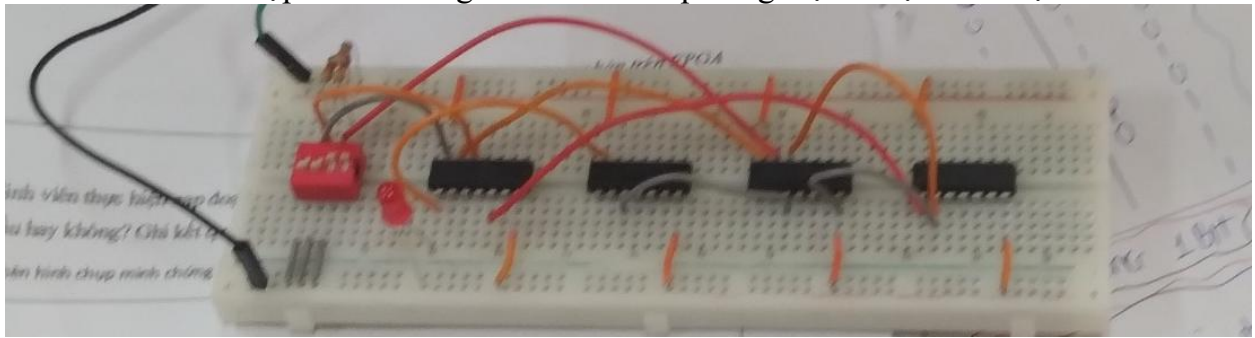
➤ Sinh viên tiến hành lắp mạch và khảo sát hoạt động của hàm, ghi kết quả vào cột F1 của **Bảng 1.3**.

➤ Sinh viên tiến hành vẽ sơ đồ nguyên lý của mạch cần thiết kế. Ghi rõ chân của IC.

$$F = \overline{\overline{a + b} + \overline{c}} \oplus \overline{c} \cdot b$$



- Chèn hình chụp minh chứng sinh viên đã lắp xong mạch hoặc xác nhận của GVHD:



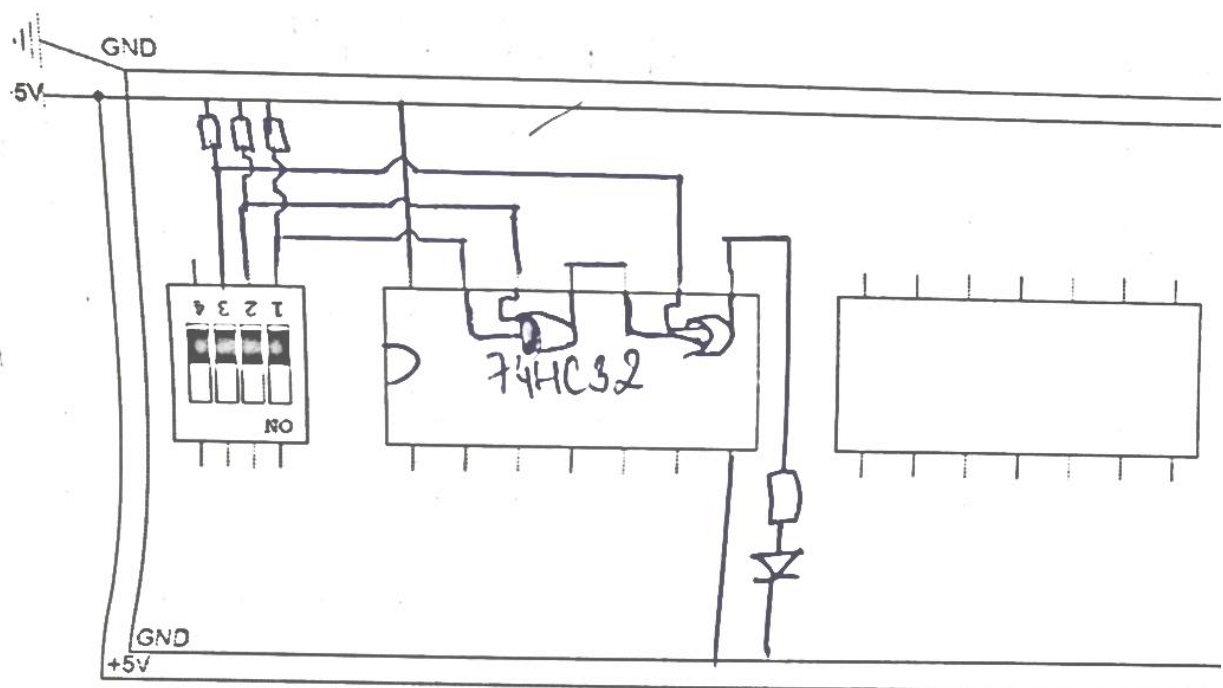
- Sinh viên tiến hành rút gọn hàm đã cho ở Hình 1.14 và vẽ lại mạch logic mô tả hàm boolean đã cho. Sinh viên tiến hành lắp mạch và khảo sát hoạt động của hàm, ghi kết quả vào cột F2 ở Bảng 1.3.

Rút gọn hàm:

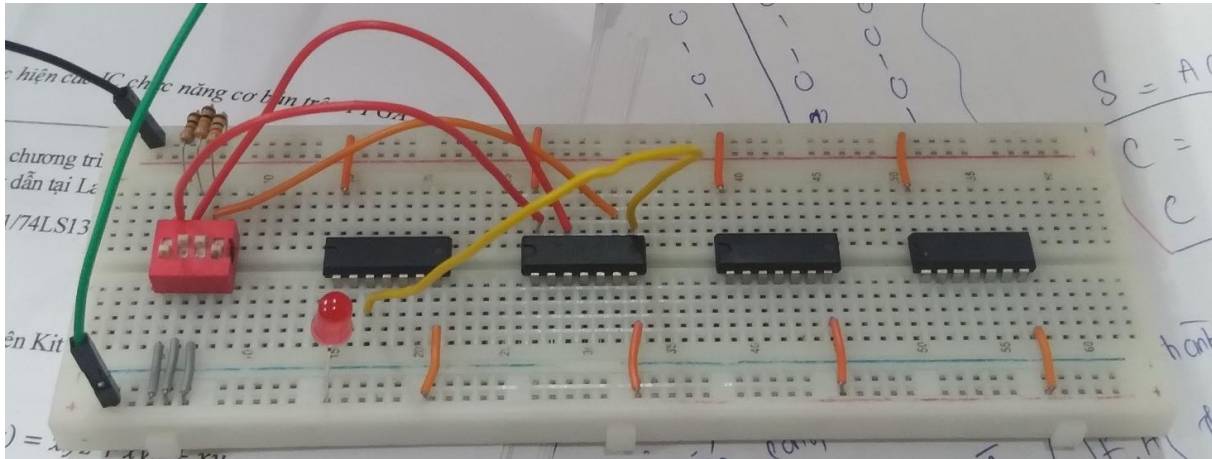
F		xy			
		00	01	11	10
Z	0	0	1	1	1
	1	1	1	1	1

$$F = x \cdot y \cdot z$$

Sinh viên tiến hành vẽ sơ đồ nguyên lý của mạch cần thiết kế. Ghi rõ các IC cần sử dụng.



- Chèn hình chụp minh chứng sinh viên đã lắp xong mạch hoặc xác nhận của GVHD:



THÍ NGHIỆM 4

Mục tiêu: Hiểu được cách thức sử dụng các IC chức năng để thực hiện hàm boolean.

Yêu cầu: Sinh viên thực hiện thiết kế hàm boolean $f(x, y, z) = \sum(2, 3, 5, 7)$ sử dụng IC chức năng 74LS151 và các cổng logic cần thiết. Kết quả khảo sát điền vào **Bảng**

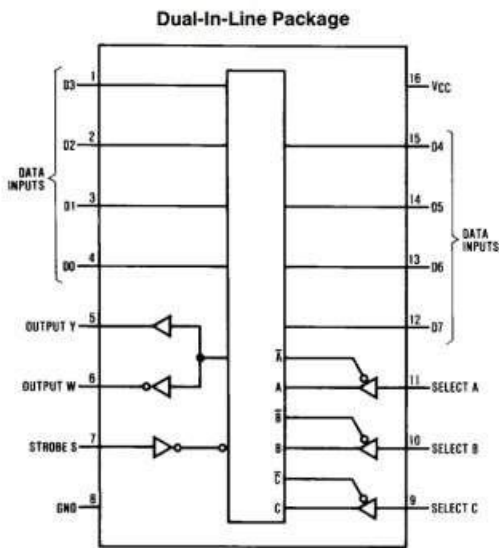
1.4 theo hướng dẫn ở mục **Kiểm tra**.

x	y	z	f	f _{Test}
0	0	0	0	0
0	0	1	0	0
0	1	0	1	1
0	1	1	1	1
1	0	0	0	0
1	0	1	1	1
1	1	0	0	0
1	1	1	1	1

Bảng 1.4: Kết quả khảo sát hoạt động của hàm boolean.

Sơ đồ kết nối và bảng hoạt động của 74LS151:

Connection Diagram



Function Table

Inputs				Outputs	
Select			Strobe S	Y	W
C	B	A			
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

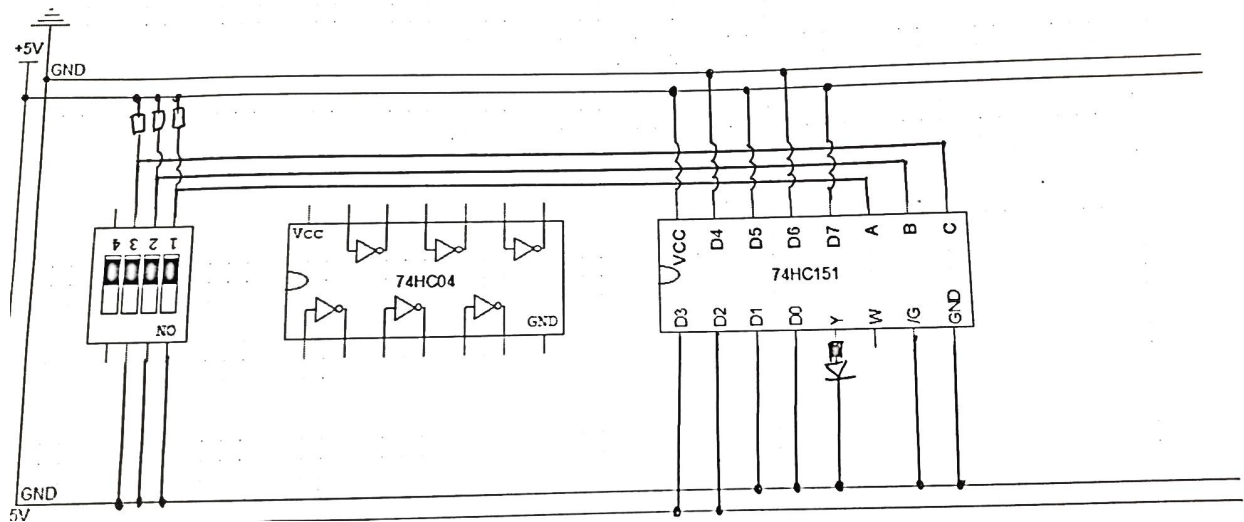
H = High Level, L = Low Level, X = Don't Care
D0 thru D7 = the level of the respective D input

Kiểm tra:

- Sinh viên sử dụng IC 74LS151 và các cổng logic cần thiết để thiết kế mạch thực hiện hàm boolean đã cho.

Ta có: $f = m_2 + m_3 + m_5 + m_7$

- Vẽ sơ đồ nguyên lý của mạch đã thiết kế.



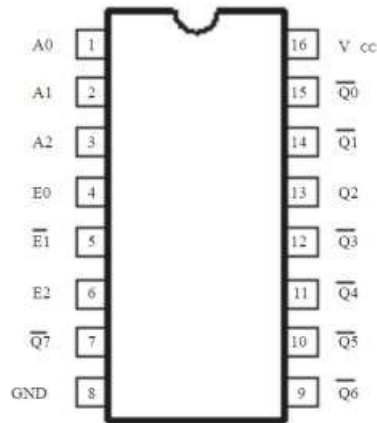
- Lắp mạch thực tế và khảo sát mạch, điền kết quả vào cột f_{Test} ở bảng 1.4
- Chèn hình chụp minh chứng sinh viên đã lắp xong mạch hoặc xác nhận của GVHD

THÍ NGHIỆM 5

Mục tiêu: Hiểu được cách thức sử dụng các IC chức năng để thực hiện hàm boolean.

Yêu cầu: Sinh viên thực hiện thiết kế hàm boolean $f(x, y, z) = \sum(2,3,5,7)$ sử dụng IC chức năng 74LS138 và các cổng logic cần thiết. Kết quả khảo sát điền vào **Bảng 1.5** theo hướng dẫn ở mục **Kiểm tra**.

Sơ đồ chân của IC 74LS138:



x	y	z	f	f _{Test}
0	0	0	0	0
0	0	1	0	0
0	1	0	1	1
0	1	1	1	1
1	0	0	0	0
1	0	1	1	1
1	1	0	0	0
1	1	1	1	1

Bảng 1.5: Kết quả khảo sát hoạt động của hàm boolean.

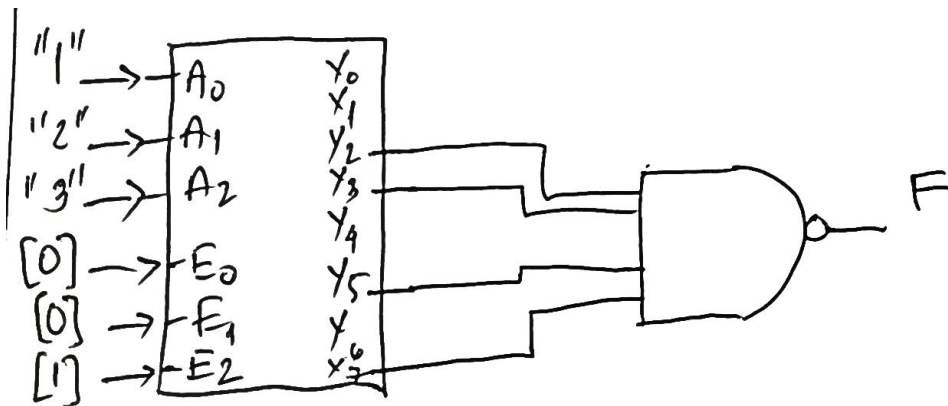
Bảng hoạt động của 74LS138:

INPUTS						OUTPUTS							
$\overline{E_0}$	$\overline{E_1}$	E_2	A_0	A_1	A_2	$\overline{Q_0}$	$\overline{Q_1}$	$\overline{Q_2}$	$\overline{Q_3}$	$\overline{Q_4}$	$\overline{Q_5}$	$\overline{Q_6}$	$\overline{Q_7}$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = High voltage level
L = Low voltage level
X = Don't care

Kiểm tra:

- Sinh viên sử dụng IC 74LS138 và các cổng logic cần thiết để thiết kế mạch thực hiện hàm boolean đã cho.



Cần 1 con LS138, 3 con AND2 và 1 con NOT (hoặc 1 con LS138 và 5 con NAND2)

➤ Vẽ sơ đồ nguyên lý của mạch đã thiết kế.

