

ĐẠI HỌC QUỐC GIA TP. HỒ CHÍ MINH
TRƯỜNG ĐẠI HỌC BÁCH KHOA
KHOA ĐIỆN - ĐIỆN TỬ
BỘ MÔN ĐIỆN TỬ

----- o0o -----



MEMRISTOR, MÔ HÌNH LINEAR ION DRIFT TẦN SỐ CAO VÀ ỨNG DỤNG CỦA MEMRISTOR LÊN CÁC CÔNG LOGIC

Giảng viên hướng dẫn: TS. Nguyễn Lý Thiên Trường
Sinh viên thực hiện MSSV
Lê Duy Thức 2112416

THÀNH PHỐ HỒ CHÍ MINH, THÁNG 5, NĂM 2024

MỤC LỤC

LỜI MỞ ĐẦU:	1
CHƯƠNG 1: GIỚI THIỆU ĐỀ TÀI	2
1.1. Lý do thực hiện đề tài.	2
1.2. Mục đích nghiên cứu.	2
1.3. Nội dung thực hiện	2
1.4. Tổng quan về đề tài.	3
CHƯƠNG 2: CƠ SỞ LÝ THUYẾT MEMRISTOR	4
2.1. Giới thiệu chung về memristor	4
2.1.1. Memristor	4
2.1.2. Hệ thống memristor (Memristive System)	4
2.1.3. Cơ bản về memristor	5
2.1.4. Ứng dụng của Memristor	5
2.2. Mô hình Linear Ion Drift.	6
2.2.1. Nguyên lý hoạt động mô hình Linear Ion Drift	7
2.2.2. Sự lan truyền của các hạt, ảnh hưởng của điện trường lên dòng trôi	8
2.2.3. Vận tốc trôi của các hạt dẫn	10
CHƯƠNG 3: XÂY DỰNG VÀ MÔ PHỎNG MODEL LINEAR ION DRIFT CỦA MEMRISTOR	12
3.1. Áp dụng mô hình bằng ngôn ngữ SPICE	12
3.1.1. Lập trình LTSPICE dựa theo các hàm có được	12
3.1.2. Mô phỏng	16
CHƯƠNG 4: XÂY DỰNG CÔNG LOGIC GATE SỬ DỤNG MEMRISTOR	19
4.1. Cơ sở lý thuyết	19
4.1.1. MAGIC logic gates	19
4.1.2. Material Implication (IMPLY) Gates	20
4.1.3. Modified Memristor Ratioed Logic (MMRL)	21
4.1.3.1. Xây dựng cổng logic gate với phương pháp MMRL.	23
KẾT LUẬN	26
Tài liệu tham khảo	27

MỤC LỤC HÌNH ẢNH

Hình 1: Layout mặt cắt của Memristor - CMOS.....	3
Hình 2.: Mô tả sự kết hợp giữa memristor - CMOS trên biểu đồ vật lý.....	3
Hình 3: Mô hình cấu tạo memristor.....	4
Hình 4: Đặc tính PHL.....	4
Hình 5: Kí hiệu Memristor.....	5
Hình 6: Kí hiệu Memristor.....	5
Hình 7: Mô hình Linear Ion Drift.....	7
Hình 8 : quá trình di chuyển của hạt dẫn, sự tương quang giữa dòng điện áp trong quá trình di chuyển.	10
Hình 9: Miêu tả tính chất memristor file.....	12
Hình 10: file .sub tham khảo.....	13
Hình 11: file symbol .asy được xây dựng.....	14
Hình 12: Symbol xây dựng trên LTSPICE.....	15
Hình 13: Memristor symol.....	16
Hình 14: So sánh dòng/áp tại memristor giữa 2 model.....	16
Hình 15: Tham khảo tính chất U/I của memristor xây dựng.....	17
Hình 16: Tham khảo tính chất U/I của memristor xây dựng.....	17
Hình 17: Tham khảo tính chất U/I của memristor tham khảo bị thu hẹp do tần số nguồn quá cao	18
Hình 18: Tham khảo tính chất tăng giảm điện trở dựa trên cực của nguồn	18
Hình 19: Cổng Logic NAND sử dụng phương pháp MAGICS logic gate	19
Hình 20: Cổng logic chỉ sử dụng memristor	20
Hình 21: Cổng IMPLY	20
Hình 22: MMRL logic gate	21
Hình 23: Layout MMRL gate	22
Hình 24: Layout MMRL gate được biểu diễn bằng stick diagram	22
Hình 25: MMRL gate được áp dụng để xây dựng các cổng logic cơ bản	22
Hình 26: Cổng NAND sử dụng MMRL	23
Hình 27: Cổng NOR, sử dụng MMRL.	24
Hình 28: Cổng MUX4:1 sử dụng MMRL.	24
Hình 29: Kết quả đầu ra của cổng MUX 4:1	25

LỜI MỞ ĐẦU:

Trong bối cảnh khoa học và công nghệ ngày càng phát triển mạnh mẽ, các linh kiện điện tử tiên tiến đóng vai trò trọng yếu trong việc định hình các thiết kế và ứng dụng công nghệ mới. Memristor, một thành viên tương đối mới trong gia đình các linh kiện điện tử cơ bản, đã thu hút sự chú ý đáng kể trong những năm gần đây. Được phát hiện và giới thiệu bởi Leon Chua vào năm 1971 và chỉ được thực hiện thực nghiệm vào năm 2008 bởi nhóm HP Labs, memristor đã mở ra hướng nghiên cứu mới trong lĩnh vực điện toán và lưu trữ dữ liệu.

Đồ án này tập trung vào việc khảo sát và phân tích mô hình Linear Ion Drift của memristor, một mô hình quan trọng giúp hiểu rõ cơ chế hoạt động và đặc tính của linh kiện này. Mục tiêu chính của đồ án là không chỉ nghiên cứu các đặc điểm kỹ thuật mà còn tìm hiểu các ứng dụng tiềm năng của memristor trong việc xây dựng và cải tiến các cổng logic, đặc biệt là trong lĩnh vực điện toán và vi mạch.

Dưới sự hướng dẫn tận tình của thầy **Nguyễn Lý Thiên Trường**, đồ án này hy vọng sẽ làm sáng tỏ thêm một số khía cạnh của memristor, từ đó đóng góp vào kho tàng kiến thức cũng như thúc đẩy sự phát triển của công nghệ điện tử và điện toán. Chúng tôi tin rằng kết quả nghiên cứu không chỉ giúp chúng tôi hiểu rõ hơn về các tính năng độc đáo của memristor mà còn mở ra những hướng ứng dụng mới mẻ và hứa hẹn trong tương lai.

CHƯƠNG 1: GIỚI THIỆU ĐỀ TÀI

1.1. Lý do thực hiện đề tài.

Việc thực hiện đề tài này được thúc đẩy bởi sự gia tăng sự quan tâm đến việc khám phá và ứng dụng memristor trong cải tiến các công logic và mô hình Linear Ion Drift. Memristor, một linh kiện điện tử mới nổi, đã được chứng minh là có khả năng thay đổi lớn trong việc lưu trữ và xử lý thông tin do đặc tính duy trì trạng thái ngay cả khi mất điện.

Tuy nhiên, hiện nay, sự hiểu biết về mô hình Linear Ion Drift còn hạn chế, và ứng dụng của memristor trong công logic vẫn chưa được tối ưu hóa. Điều này dẫn đến việc cần thiết phải nghiên cứu sâu hơn về cấu trúc và hoạt động của memristor để tận dụng tối đa tiềm năng của nó trong việc cải tiến công logic, từ đó tạo ra các giải pháp mới cho lĩnh vực điện tử và vi mạch. Nhận thức được tầm quan trọng và tiềm năng của memristor, em mong muốn thực hiện đề tài này nhằm phát triển hiểu biết và khai thác hiệu quả hơn các ứng dụng của memristor trong công nghệ điện tử hiện đại.

1.2. Mục đích nghiên cứu.

- Tìm hiểu về tính chất hoạt động của memristor.
- Tìm hiểu về mô hình Linear Ion Drift của memristor.
- Xây dựng mô hình Linear Ion Drift của memristor bằng LTSPICE hoạt động với tần số cao.
- Xây dựng cổng logic với đầu vào có tần số hoạt động cao bằng Memristor thay cho transistor NMOS.

1.3. Nội dung thực hiện

Gồm 3 phần:

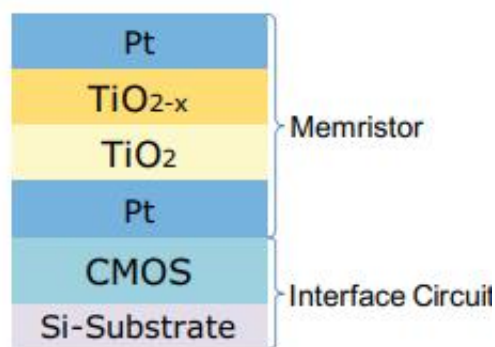
Phần 1: Phân tích lý thuyết, chi tiết các hoạt động mô hình Linear Ion Drift của Memristor.

Phần 2: Thực hiện thiết kế và kiểm tra hoạt động của 1 model memristor trên LTSPICE.

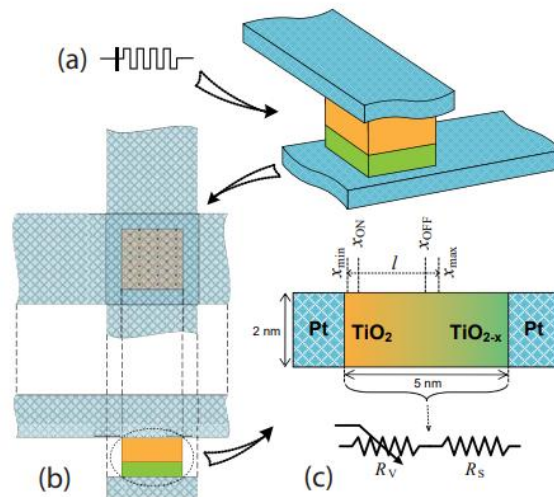
Phần 3: Xây dựng và mô phỏng cổng logic cơ bản bằng memristor đã xây dựng được sử dụng LTSPICE.

1.4. Tổng quan về đề tài.

Ngày nay, memristor được nghiên cứu rộng rãi trong nhiều lĩnh vực như công logic, bộ chuyển đổi số - analog, và kiến trúc bộ nhớ.... Hơn nữa, người ta nhận ra memristor có thể được triển khai trên lớp kim loại của công nghệ CMOS, từ đó xây dựng những công logic với yêu cầu diện tích cũng như có tốc độ đáp ứng cao hơn. Cụ thể hơn với mô hình Modified Memristor Ratioed Logic (MMRL) cho phép ta xây dựng mạch logic với diện tích tối ưu hơn với tính tương thích giữa memristor và transistor CMOS: memristor có thể được sản xuất trên lớp kim loại của công nghệ CMOS.



Hình 1.: Layout mặt cắt của Memristor - CMOS



Hình 2.: Mô tả sự kết hợp giữa memristor - CMOS trên biểu đồ vật lý

Từ đây, ta có thể xây dựng model để mô phỏng tính chất của memristor trên LTSPICE và tiến hành mô phỏng các công logic, cũng như kiểm chứng lý thuyết lên các LOGIC GATE được đề xuất.

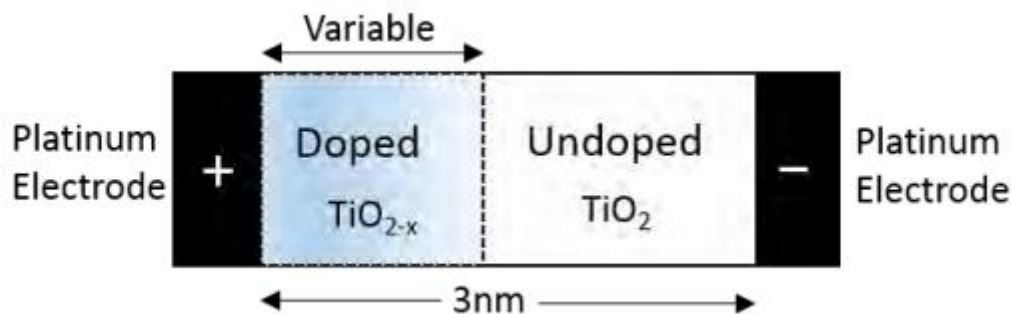
CHƯƠNG 2: CƠ SỞ LÝ THUYẾT MEMRISTOR

2.1. Giới thiệu chung về memristor

2.1.1. Memristor.

Memristor thông dụng hiện nay được cấu tạo bởi 2 lớp TiO_2 và TiO_{2-x} được kẹp giữa 2 lớp Platinum. Sự thiếu hụt Oxy trong lớp TiO_{2-x} được xem như một chất dẫn xuất di động (dopant) với điện tích +2 (mobile dopants). Điều này tạo ra một vùng bị pha tạp (doped region) với điện trở rất thấp so với vùng không bị pha tạp (undoped region).

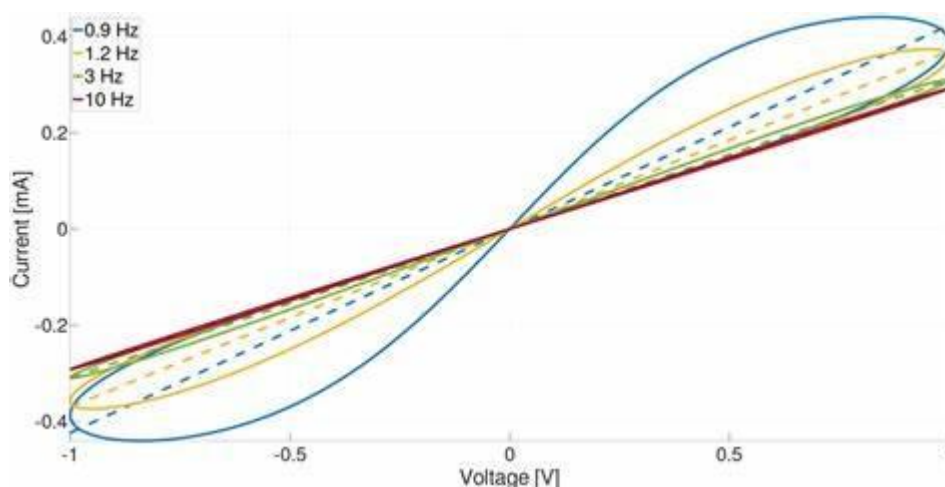
Ranh giới giữa vùng bị pha tạp và vùng không bị pha tạp, hay có thể nói là điện trở của 1 memristor phụ thuộc vào sự di chuyển của những dẫn xuất này.



Hình 3: Mô hình cấu tạo memristor

2.1.2. Hệ thống memristor (Memristive System)

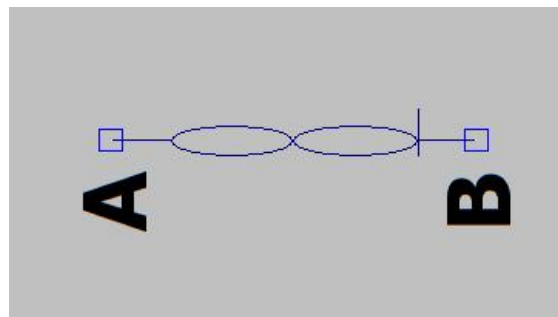
Dựa theo “giả thuyết cơ bản về hệ thống memristor” (fundamental memristive system theorem), thiết bị hai cực được điều khiển bởi tín hiệu DC hoặc hình sin ở bất kỳ tần số nào, và có sự bóp vòng hysteresis (pinched hysteresis loop - PHL) trong đặc tính dòng điện-điện áp của chúng là một hệ thống memristive.



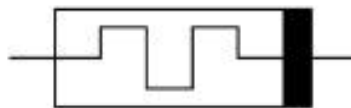
Hình 4: Đặc tính PHL

2.1.3. Cơ bản về memristor

Vi memristor (memory-resistor hay memristor) là một chất bán dẫn kết hợp với tụ điện, điện trở và cuộn cảm để tạo ra một loại phần tử mới có điện trở được gọi là memristance thay đổi theo hàm của dòng điện và thông lượng có khả năng lưu trữ thông tin thông minh và tiêu thụ ít năng lượng hơn so với các công nghệ truyền thống. Memristor đang được nghiên cứu và ứng dụng trong rất nhiều lĩnh vực, từ nhận dạng mẫu và học máy, mạch chức năng logic và tính toán trong các mạch điện tử phức tạp, trong thiết kế robot và ứng dụng mô hình trí tuệ nhân tạo cho tới ứng dụng để thiết kế bộ nhớ NVRAM (Non-Volatile Random Access Memory)



Hình 5: Kí hiệu Memristor



Hình 6: Kí hiệu Memristor

Memristor là linh kiện bán dẫn 2 cực thụ động phi tuyến, dựa trên lý thuyết liên quan đến điện tích và từ thông, được đề xuất bởi nhà khoa học L.O. Chua vào năm 1971. Memristor xuất hiện sau các phần tử mạch thụ động cơ bản mà chúng ta đã biết như tụ điện (capacitor, năm 1745), điện trở (resistor, năm 1827), và cuộn cảm (inductor, năm 1831), nhưng nó khác biệt với các linh kiện thụ động khác vì có khả năng lưu trữ thông tin.

2.1.4. Ứng dụng của Memristor

Memristor, một thiết bị lưu trữ nhớ không bay hơi, có khả năng thay đổi điện trở dựa trên lịch sử dòng điện qua nó, được xem như một thành phần quan trọng trong việc cải thiện hiệu năng của mạch tương tự. Các ứng dụng của memristor bao gồm việc tăng cường hiệu suất cho mạch tương tự, sử dụng như biến trở trong bộ khuếch đại có thể lập trình,

và thiết kế mạng nơ-ron tế bào, mạng nơ-ron hồi quy, và bộ lọc thích nghi. Ngoài ra, memristor còn được áp dụng trong việc xây dựng mạch dao động và bộ so sánh ngưỡng lập trình được. Điều này không chỉ mở ra hướng nghiên cứu mới trong lĩnh vực điện tử tương tự mà còn tạo ra cơ hội cho việc phát triển các hệ thống tương tự mới với hiệu suất và độ tin cậy cao hơn. Memristor cũng đóng vai trò quan trọng trong các mạch logic, bao gồm việc xây dựng flip flop không bay hơi, cổng logic và FPGA. Việc kết hợp giữa các mạch CMOS truyền thống với mảng crossbar memristor mang lại lợi ích đáng kể về mật độ và tiêu thụ năng lượng, mở ra khả năng cho các thiết kế logic linh hoạt và đáng tin cậy hơn.

2.2. Mô hình Linear Ion Drift.

Hiện nay, có nhiều mô hình memristor nổi bật được sử dụng trong cả nghiên cứu và ứng dụng thực tế. Những mô hình này giúp mô phỏng và hiểu rõ hành vi của memristor trong các điều kiện khác nhau. Một số mô hình memristor chính bao gồm:

1. Mô hình Linear Ion Drift: Đây là một trong những mô hình đầu tiên và cơ bản nhất, được đề xuất bởi Leon Chua.. Mô hình trên mô tả sự di chuyển của ion trong memristor là tuyến tính đối với điện áp được áp dụng.

2. Mô hình Simmons Tunnel Barrier: Mô hình này giải thích hành vi của memristor thông qua sự lượng tử xuyên qua một lớp cách điện mỏng.

2. Mô hình Threshold Adaptive Memristor: Mô hình này đưa vào một điện áp ngưỡng cần vượt qua để memristor thay đổi trạng thái, cho phép mô phỏng hành vi của memristor trong mạch một cách thực tế hơn.

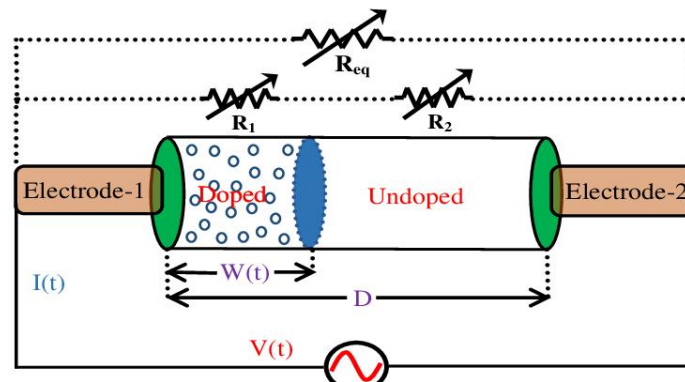
4. Mô hình Team : Được phát triển bởi HP Labs, mô hình này tính đến động lực học phi tuyến của các khoảng trống oxy trong memristor TiO_2 và hữu ích cho việc mô phỏng chi tiết các thiết bị cụ thể.

5. Mô hình Bialek Window Function: Mô hình này đưa vào một hàm cửa sổ để giới hạn sự thay đổi trong memristance, ngăn chặn nó đạt đến các giá trị phi vật lý.

6. Mô hình Pickett: Một mô hình vật lý chi tiết mô tả hành vi của memristor dựa trên sự di chuyển của các khoảng trống oxy trong một lớp màng mỏng TiO_2 .

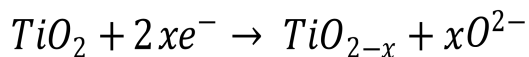
2.2.1 Nguyên lý hoạt động mô hình Linear Ion Drift.

Trong mô hình trôi ion tuyến tính, memristor được coi là cấu trúc hai cực với lớp vật liệu chức năng nằm giữa hai điện cực. Lớp vật liệu này thay đổi điện trở theo chuyển động của các ion (thường là ion oxy) dưới tác dụng của dòng điện. Khi dòng điện đi qua memristor sẽ làm dịch chuyển các ion, khiến chiều dài của lớp bán dẫn hoặc lớp cách điện thay đổi, từ đó làm thay đổi điện trở của thiết bị. Tính tuyến tính: Hành vi của Memristor có thể được mô hình hóa và hiểu một cách đơn giản bằng cách giả sử rằng sự dịch chuyển ion là tuyến tính đối với điện áp hoặc dòng điện đặt vào. Ngoài ra, cơ chế điều khiển cho phép sử dụng memristor làm thiết bị bộ nhớ cố định vì sự thay đổi điện trở được duy trì ngay cả khi mất điện. Mô hình được ứng dụng rộng rãi tuy đơn giản nhưng nó cung cấp nền tảng cho việc phát triển các ứng dụng như bộ nhớ, mạch điều chỉnh và hệ thống mô phỏng mạng thần kinh.

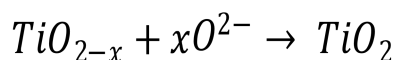


Hình 7: Mô hình Linear Ion Drift

Khi có sự xuất hiện của dòng điện dương lên memristor sẽ xuất hiện điện trường E làm các oxy nghèo (O^{2-}) bị trôi từ vùng bị pha tạp sang vùng không bị pha tạp, từ đó mở rộng vùng bị pha tạp dẫn đến làm giảm điện trở của phần tử memristor. (memristor đang ở trạng thái ON)



Khi có sự xuất hiện của dòng điện âm lên memristor, các oxy nghèo quay trở về vùng bị pha tạp từ vùng không bị pha tạp từ đó mở rộng vùng không bị pha tạp, làm tăng điện trở của phần tử memristor. (memristor đang ở trạng thái OFF)



Điểm đặc biệt của memristor là khi không có dòng điện nào, điện trở của memristor giữ nguyên giá trị, từ đó có tính chất nhớ như đã đề cập trên

Nếu có một nguồn áp được đặt trên memristor, giá trị điện trở của memristor được đo bằng :

$$M(t) = R_{ON} \frac{w(t)}{D} + R_{OFF} \left(1 - \frac{w(t)}{D} \right)$$

$$R_{ON} = R_{on} \left(\frac{w}{D} \right)$$

$$R_{OFF} = R_{off} \left(\frac{D - w}{D} \right)$$

Với:

- R_{ON} : Giá trị điện trở của vùng bị pha tạp.
- R_{OFF} : Giá trị điện trở của vùng không bị pha tạp.
- D : Chiều dài của memristor.
- $w(t)$: Chiều dài của vùng bị pha tạp. $\frac{dw(t)}{dt} = \mu_v \frac{R_{ON}}{D} i(t)$
- μ_v : Độ linh động của chất dẫn xuất di động (dopant)

Từ đây ta có công thức :

$$Memristance = M(w) = R_{ON} + R_{OFF} = R_{on} \left(\frac{w}{D} \right) + R_{off} \left(\frac{D - w}{D} \right)$$

Với:

- R_{on} : Giá trị điện trở tới hạn của vùng bị pha tạp.
- R_{off} : Giá trị điện trở tới hạn của vùng không bị pha tạp.

2.2.2. Sự lan truyền của các hạt, sự ảnh hưởng của điện trường lên dòng trôi.

Trong các memristor, sự lan truyền của các hạt mang điện (đặc biệt là các ion hoặc chất tạp chất) và ảnh hưởng của điện trường lên dòng điện trôi là những yếu tố quan trọng quyết định cách thức hoạt động của thiết bị. Các hạt này chuyển động ngẫu nhiên do chuyển động nhiệt trong môi trường không có điện trường. Tuy nhiên, khi đặt một điện trường vào, nó sẽ tạo ra một lực đẩy các hạt mang điện theo một hướng nhất định, gây ra những thay đổi vật lý trong cấu trúc memristor trường hợp này là sự mở

rộng/ suy giảm độ dài các vùng pha tạp dẫn đến thay đổi điện trở tổng của memristor .

- **Sự lan truyền của hạt**

Trong memristor, sự lan truyền của các hạt mang điện không chỉ là một chuyển động đơn giản từ điểm này sang điểm khác. Sự lan truyền này có thể bị ảnh hưởng bởi nhiều yếu tố, bao gồm kích thước và hình dạng của vật liệu, cấu trúc của lớp bán dẫn hoặc lớp cách điện và sự tương tác giữa các hạt. Khi các ion hoặc chất tạp chất đi qua một lớp vật liệu, chúng có thể làm thay đổi tính chất điện tử của vùng đó, từ đó làm thay đổi điện trở của toàn bộ memristor.

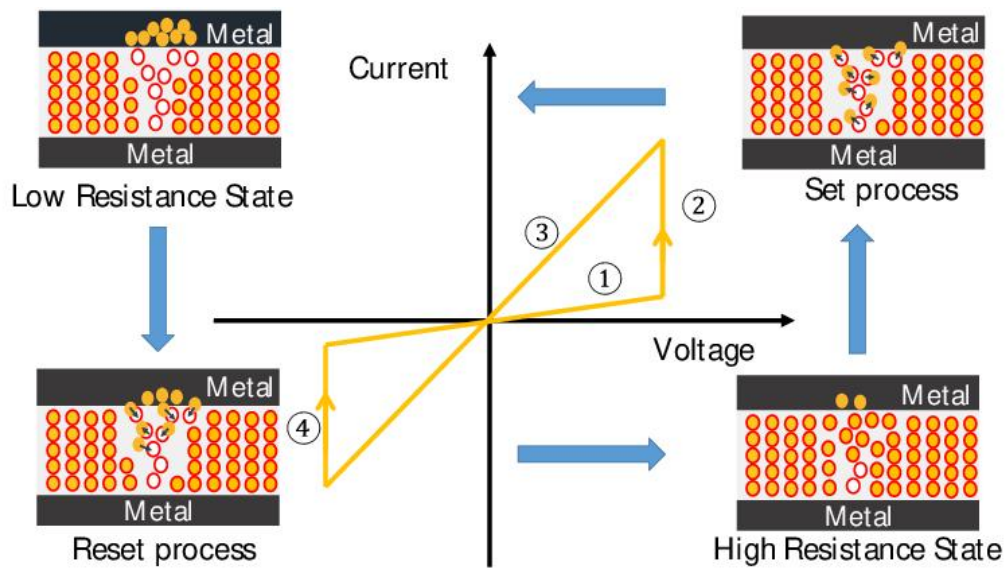
- **Ảnh hưởng của điện trường lên dòng trôi.**

Tác dụng của điện trường lên dòng điện trôi Điện trường E tác dụng trực tiếp lên tốc độ và hướng của các hạt mang điện. Độ linh động của chất pha tạp, biểu thị bằng μv , cho biết các hạt này di chuyển dễ dàng như thế nào dưới tác dụng của điện trường. Các hạt này có độ linh động khoảng $10^{-10} \text{ cm}^2/\text{V.s}$, không chuyển động nhanh như các electron trong kim loại, nhưng vẫn đủ nhanh để gây ra sự thay đổi điện trở của điện trở nhớ khi điện trường thay đổi. Sự kết hợp giữa sự lan truyền của hạt và hiệu ứng điện trường tạo ra cơ chế kiểm soát điện trở trong điện trở nhớ. Khi đặt một điện áp vào, sự dịch chuyển của chất pha tạp sẽ làm thay đổi vùng dẫn điện hoặc cách điện trong điện trở nhớ, từ đó điều chỉnh điện trở của thiết bị. Quá trình này có thể đảo ngược, cho phép memristor không chỉ “ghi nhớ” trạng thái hiện tại mà còn quay trở lại trạng thái trước đó khi điện áp đảo ngược.

$$E = V \times \frac{R_{on}}{R_{on}(w) + R_{off}(D - w)} = \frac{R_{on}}{D} \times i(t)$$

Với:

- R_{on} : Giá trị điện trở tới hạn của vùng bị pha tạp.
- R_{off} : Giá trị điện trở tới hạn của vùng không bị pha tạp.
- V : Điện áp đặt lên hai đầu memristor.
- D : Độ dài memristor
- $i(t)$: dòng điện theo thời gian.



Hình 8 : quá trình di chuyển của hạt dẫn, sự tương quang giữa dòng điện / áp trong quá trình di chuyển.

2.2.3. Vận tốc trôi của các hạt dẫn.

Vận tốc trôi của các hạt dẫn trực tiếp ảnh hưởng đến tốc độ đáp ứng của memristor mỗi khi điện cực của áp cấp vào thay đổi.

Vận tốc trôi của các hạt mang điện trong memristor, được mô tả qua công thức

$$v_l = \frac{dw}{dt}$$

không chỉ phản ánh cách thức các hạt dẫn điện di chuyển dưới ảnh hưởng của điện trường mà còn cho thấy mức độ phản hồi của thiết bị đối với các thay đổi ngoại vi. Trong công thức này, điện trở R_{ON} khi ở trạng thái dẫn điện tốt và kích thước vật lý D của lớp chất bán dẫn đóng vai trò là những tham số quyết định tốc độ thay đổi điện trở khi có sự biến đổi dòng điện $i(t)$.

Điều này có ý nghĩa quan trọng đối với ứng dụng thực tế của memristor. Khả năng điều chỉnh nhanh điện trở để đáp ứng với tín hiệu điện là rất quan trọng khi thiết kế điện trở nhớ để sử dụng trong các hệ thống như mạch bộ nhớ không biến đổi hoặc mô phỏng mạch thần kinh. Tỷ lệ R_{ON} so với D và độ linh động của các hạt quyết định tốc độ phản hồi của memristor, từ đó ảnh hưởng đến hiệu suất xử lý tín hiệu và tốc độ dịch chuyển của các hạt dẫn:

$$\vec{v}_l = \mu_v \vec{E} \rightarrow v_l = \mu_v E \rightarrow \frac{dw(t)}{dt} = \mu_v \times \frac{R_{on}}{D} \times i(t)$$

Với :

E: Cường độ điện trường trong memristor.

μ_v : Độ linh động của các hạt.

w(t): độ rộng của các miền theo thời gian.

D: độ rộng của memristor.

Ví dụ, trong thiết kế mạch mô phỏng thần kinh, trong đó các điện trở nhớ được sử dụng để mô phỏng các khớp thần kinh, các hạt cần di chuyển đủ nhanh để phản ứng nhanh với các tín hiệu nhanh và phức tạp của hệ thần kinh. Điều này đòi hỏi sự cân bằng tinh tế giữa các thông số điện trở nhớ để đảm bảo chúng hoạt động ở mức tối ưu trong những trường hợp cụ thể.

Tóm lại, hiểu được tốc độ trôi của các hạt mang điện phụ thuộc vào các yếu tố như độ linh động, kích thước của lớp bán dẫn và dòng điện qua thiết bị là chìa khóa để phát triển các điện trở nhớ hiệu quả và đáng tin cậy, phù hợp với yêu cầu kỹ thuật của các ứng dụng điện tử tiên tiến ngày nay.

Từ đó ta có công thức điện trở memristor phụ thuộc vào điện tích nội tại của memristor như sau:

$$M(q) = R_{off} \left(1 - \frac{\mu_v R_{on}}{D^2} q(t) \right)$$

CHƯƠNG 3: XÂY DỰNG VÀ MÔ PHỎNG MODEL LINEAR ION DRIFT CỦA MEMRISTOR

3.1. Áp dụng mô hình bằng ngôn ngữ SPICE.

3.1.1. Lập trình LTSPICE dựa theo các hàm có được.

Dựa trên công thức và tính chất đã được đề cập, ta có thể xây dựng model của memristor trên LTSPICE bằng ngôn ngữ SPICE:

Đầu tiên, ta xây dựng file .sub miêu tả tính chất hoạt động của memristor cho chương trình LTSPICE.

```
.SUBCKT memristor plus minus PARAMS:

+ Ron=100 Roff=16K Rinit=11K D=10N uv=10F p=1.0

Gx 0 x value={I(Emem)*uv*Ron/D**2*f(V(x),p)}

Cx x 0 1 IC={(Roff-Rinit)/(Roff-Ron)}

Raux x 0 1000000

Emem plus aux value={-I(Emem)*V(x)*(Roff-Ron)}

Roff aux minus {Roff}

Eflux flux 0 value={SDT(V(plus,minus))}

Echarge charge 0 value={SDT(I(Emem))}

.func f(x,p)={1-(2*x-1)**(2*p)}

.END memristor
```

Hình 9: Miêu tả tính chất memristor file


```
.SUBCKT memristorex Plus Minus PARAMS:
+ Ron=1K Roff=100K Rinit=80K D=10N uv=10F p=1
*****
* STATE EQUATION MODELING *
Gx 0 x value={ I(Emem)*uv*Ron/D^2*f(V(x),p)}
Cx 0 1 IC={{(Roff-Rinit)/(Roff-Ron)}}
Raux x 0 1G
*****
* RESISTIVE PORT MODELING *
Emem plus aux value={-I(Emem)*V(x)*(Roff-Ron)}
Roff aux minus {Roff}
*****
* WINDOW FUNCTION MODELING *
.func f(x,p)={1-(2*x-1)^(2*p)}
.ENDS memristor
```

Hình 10: file .sub tham khảo

Mô hình được sinh viên xây dựng có những tính chất sau

1. Tham Số Hóa Điện Trở Dựa Trên Vị Trí Ion:

- Mô hình này đưa ra cách tính toán động cho giá trị điện trở dựa trên vị trí của các ion doped trong memristor. Hàm $f(V(x),p)$ là một điểm đặc biệt quan trọng, nó cho phép mô phỏng sự thay đổi của điện trở tùy thuộc vào sự phân bố của ion, một cách tiếp cận phức tạp hơn so với chỉ sử dụng một giá trị điện trở cố định hoặc điều chỉnh đơn giản.

2. Mô Phỏng Tích Từ Thông và Tích Điện Tích:

- Sử dụng các nguồn 'Eflux' và 'Echarge' để mô phỏng sự tích lũy từ thông và điện tích là một tính năng nâng cao, cho phép mô hình này mô phỏng chính xác hơn các đặc tính nhớ và tính toán của memristor.

3. Tụ Điện Với Điều Kiện Khởi Tạo Dựa Trên Giá Trị Điện Trở:

- Việc sử dụng tụ điện 'Cx' với giá trị khởi tạo dựa trên sự khác biệt giữa điện trở khởi tạo và điện trở tối thiểu/mức cao nhất là một cách tiếp cận tinh vi, nó phản ánh sự thay đổi điện trở trong thời gian thực dựa trên điều kiện hoạt động của memristor.

4. Điều Khiển Động của Nguồn Dòng và Điện Áp:

- Sử dụng biểu thức cho 'Gx' và 'Emem' để điều khiển dòng điện và điện áp dựa trên điện trở động và điện áp xuyên memristor, cho phép mô hình này mô phỏng chính xác hơn các phản ứng điện của memristor đối với các thay đổi trong mạch.

.SUBCKT memristor plus minus PARAMS:

--Định nghĩa một subcircuit cho memristor với hai nút là plus và minus --

+ Ron=100 Roff=16K Rinit=11K D=10N uv=10F p=1.0

--một số tham số như điện trở ON (Ron), điện trở OFF (Roff), điện trở khởi tạo (Rinit), kích thước của thiết bị (D), hệ số linh động ion (uv), và tham số hình dạng (p).--

Gx 0 x value={I(Emem)*uv*Ron/D**2*f(V(x),p)}

-- Định nghĩa một nguồn dòng điện dựa trên giá trị điện áp qua memristor (Emem), với $f(V(x),p)$ là một hàm tùy chỉnh mô tả sự thay đổi của điện trở dựa vào vị trí của ion doped. --

Cx x 0 1 IC={(Roff-Rinit)/(Roff-Ron)}

-- Định nghĩa một tụ điện Cx với điều kiện khởi tạo ban đầu dựa trên giá trị điện trở khởi tạo của memristor.

Raux x 0 1000000

-- Định nghĩa một điện trở phụ Raux để mô phỏng sự phụ thuộc của điện trở memristor vào vị trí ion doped. --

Emem plus aux value={-I(Emem)*V(x)*(Roff-Ron)}

-- Định nghĩa một nguồn điện áp Emem dựa trên dòng điện qua memristor và sự thay đổi điện trở của nó. --

Roff aux minus {Roff}

-- Đặt một điện trở giữa nút aux và minus với giá trị bằng Roff. --

Eflux flux 0 value={SDT(V(plus,minus))}

-- Mô phỏng sự tích tụ flux (dòng từ thông) trong memristor dựa trên điện áp giữa hai nút plus và minus. --

Echarge charge 0 value={SDT(I(Emem))}

-- Mô phỏng sự tích tụ điện tích trong memristor dựa trên dòng điện qua nó. --

.func f(x,p)={1-(2*x-1)**(2*p)}

-- Định nghĩa một hàm $f(x,p)$ để mô tả sự thay đổi của điện trở dựa vào vị trí của ion doped và tham số hình dạng p.

.END memristor

Hình 11: Miêu tả tính chất memristor có giải thích code được xây dựng

Tiếp theo, ta xây dựng file .asy miêu tả symbol của memristor cho chương trình LTSPICE.

```
Version 4

SymbolType BLOCK

LINE Normal 8 33 -4 33

LINE Normal 0 -48 0 -32

LINE Normal 0 48 0 33

CIRCLE Normal 4 33 -4 0

CIRCLE Normal 4 -32 -4 0

SYMATTR SpiceModel memristor

SYMATTR Prefix X

SYMATTR Description Parameterized Memristor

SYMATTR ModelFile memristor.sub

PIN 0-48 RIGHT 8

PINATTR PinName A

PINATTR SpiceOrder 1

PIN 0 48 RIGHT 8

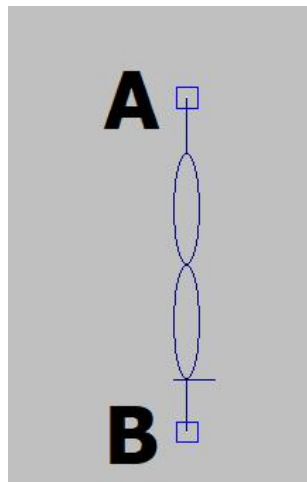
PINATTR PinName B

PINATTR SpiceOrder 2
```

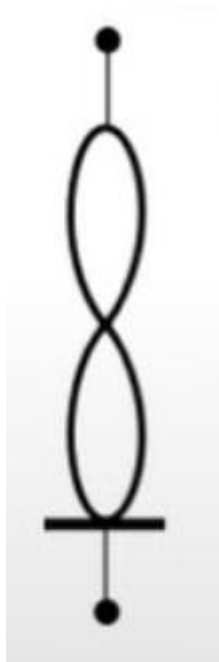
Hình 12: file symbol .asy được xây dựng

3.1.2. Mô phỏng

SYMBOL ĐƯỢC XÂY DỰNG :

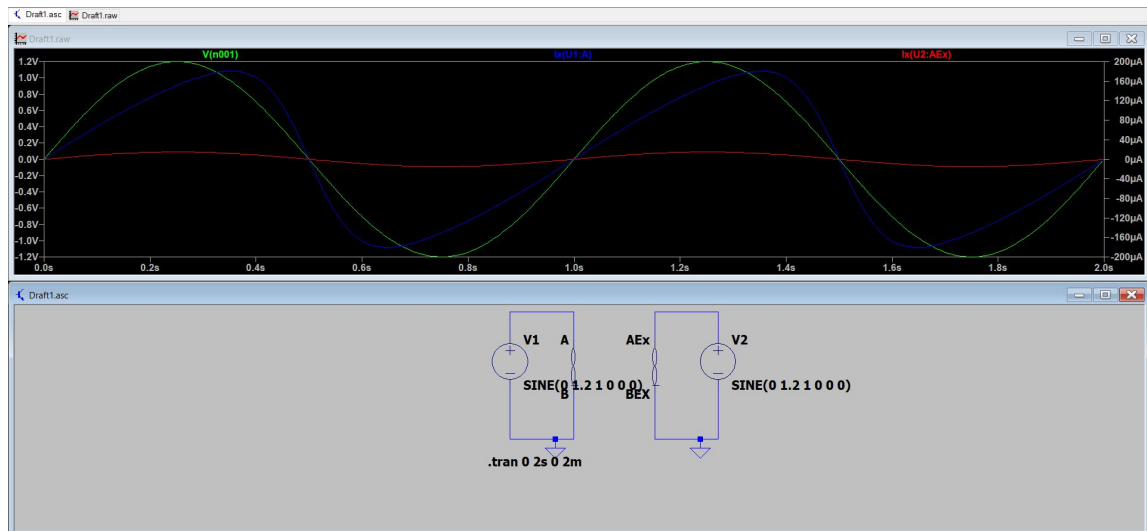


Hình 13: Symbol xây dựng trên LTSPICE



Hình 14: Memristor symbol

KẾT QUẢ MÔ PHỎNG:



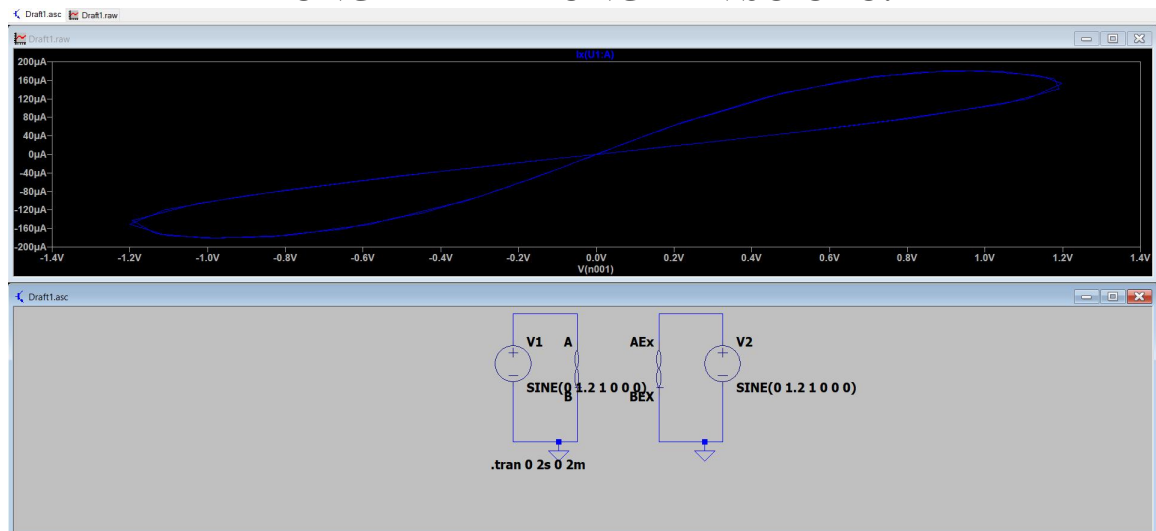
Hình 15: So sánh dòng/áp tại memristor giữa 2 model.

Với

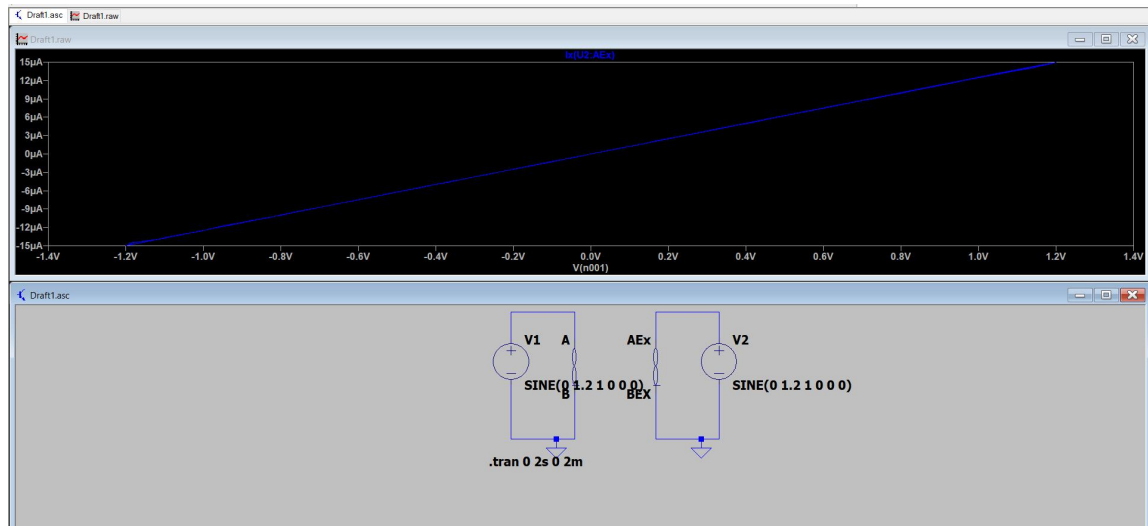
Màu xanh là memristor được xây dựng

Màu đỏ là memristor tham khảo

=> TA CÓ THỂ THẤY MODEL MEMRISTOR THAM KHẢO KHÔNG THỂ ĐÁP ỨNG TẦN SỐ CAO.

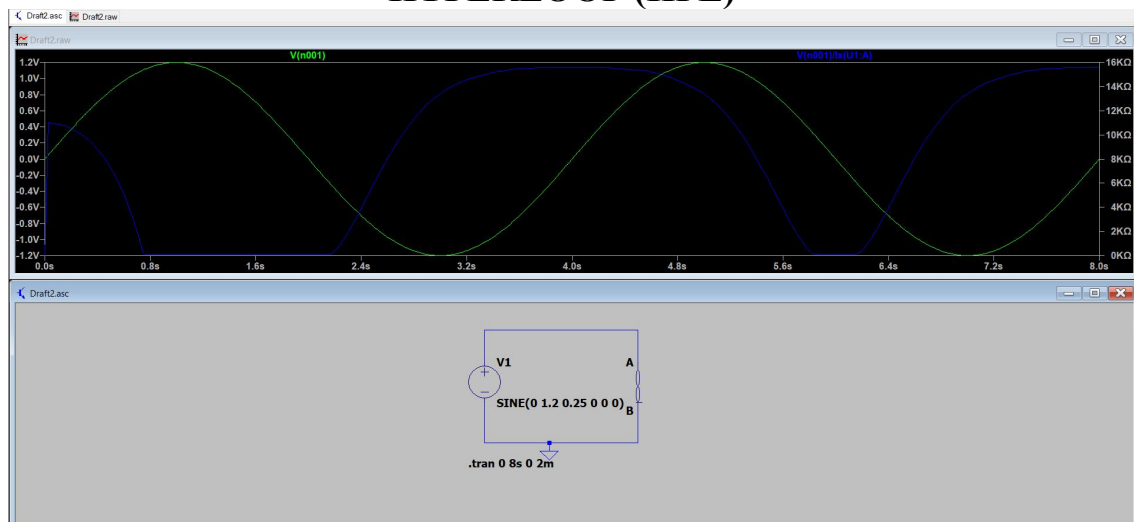


Hình 16: Tham khảo tính chất U/I của memristor xây dựng



Hình 17: Tham khảo tính chất U/I của memristor tham khảo bị thu hẹp do tần số nguồn quá cao

=> MEMRISTOR ĐƯỢC XÂY DỰNG ĐẠT ĐƯỢC DÒNG HYPERLOOP (HPL)



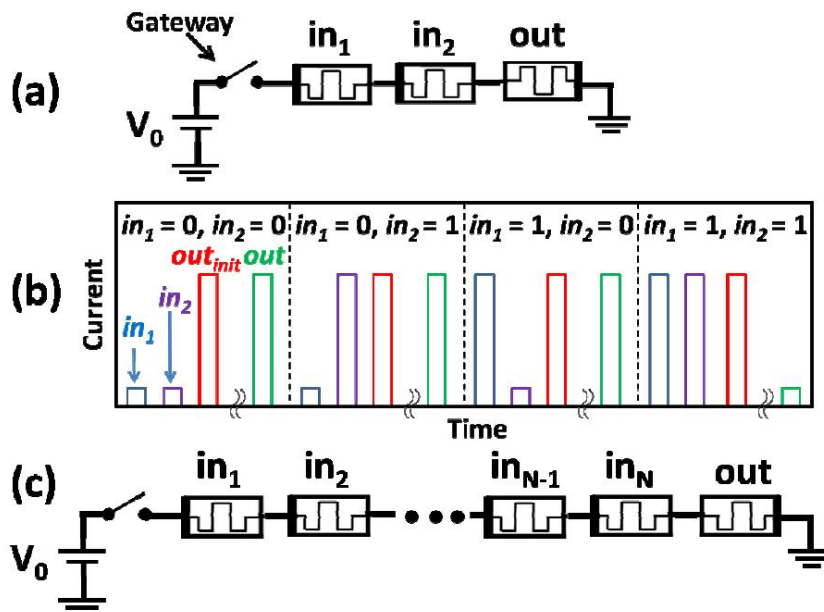
Hình 18: Tham khảo tính chất tăng giảm điện trở dựa trên cực của nguồn

CHƯƠNG 4: XÂY DỰNG CỔNG LOGIC GATE SỬ DỤNG MEMRISTOR

4.1. Cơ sở lý thuyết

4.1.1. MAGIC logic gates.

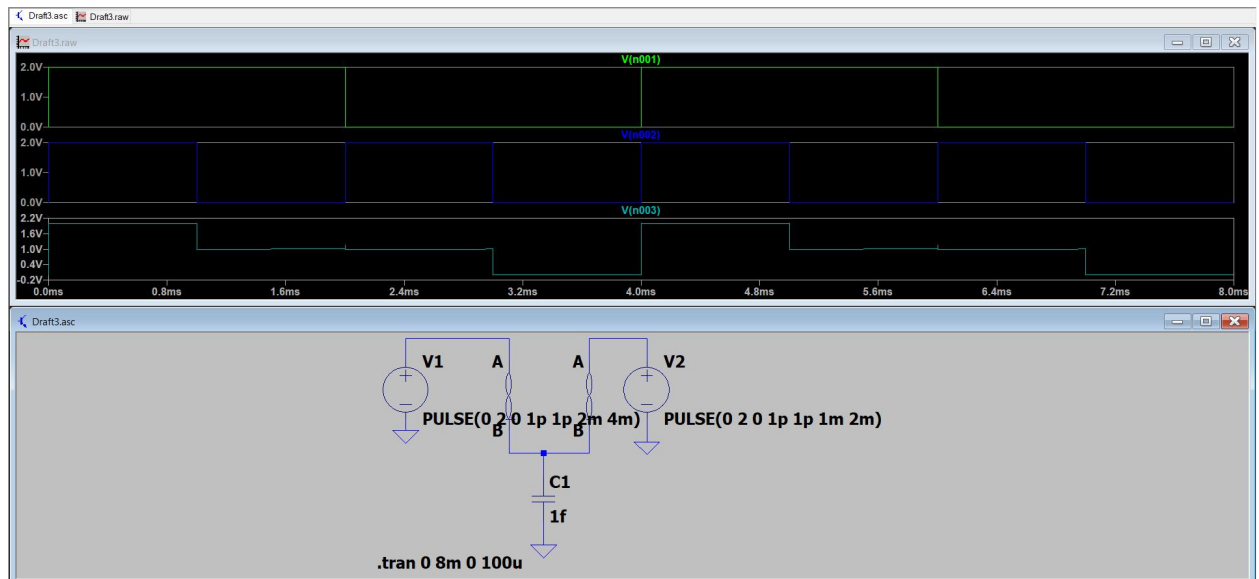
Cổng MAGIC (Memristor Aided LoGIC) bao gồm hai memristor, được cấu hình song song hoặc nối tiếp, sẽ hoạt động như các đầu vào. Sau đó, một memristor đầu ra đơn lẻ được nối tiếp sẽ lưu giá trị cuối cùng của phép toán logic. Trạng thái logic sẽ được ghi nhận dưới dạng điện trở cao hoặc thấp của memristor đầu ra, điện trở cao sẽ là số logic 0, và điện trở thấp sẽ là số logic 1.



Hình 19: Cổng Logic NAND sử dụng phương pháp MAGIC logic gate

MAGIC NAND

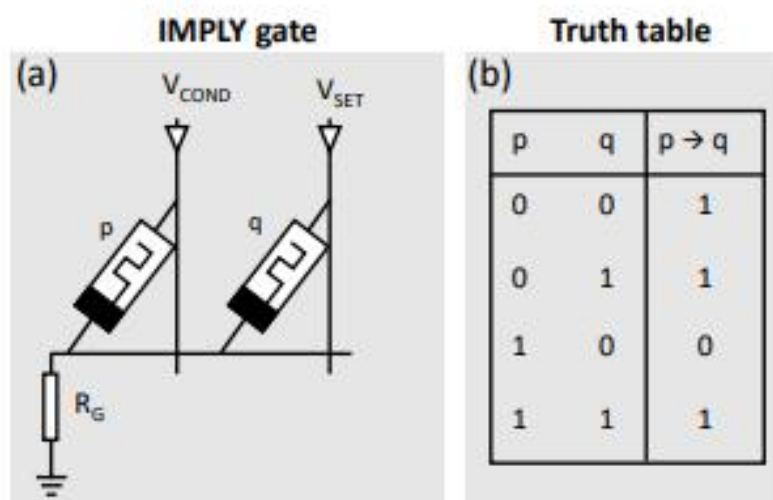
- Schematic của cổng NAND MAGIC 2 ngõ vào
- Kết quả mô phỏng của cổng NAND MAGIC 2 ngõ vào.
- Schematic của cổng NAND MAGIC n ngõ vào.



Hình 20: Cổng logic chỉ sử dụng memristor

4.1.2. Material Implication (IMPLY) Gates.

Cổng Material Implication (IMPLY) là một trong những phương pháp thiết kế logic gate dựa trên các trạng thái của memristor (ROFF, RON) đại diện cho các biến logic (0, 1) tương ứng. Cổng IMPLY bao gồm hai memristor p và q cùng một điện trở R_G , trong đó memristances ban đầu của p và q đại diện cho đầu vào của cổng, và đầu ra được ghi vào memristor q sau khi áp dụng V_{COND} và V_{SET} đồng thời.

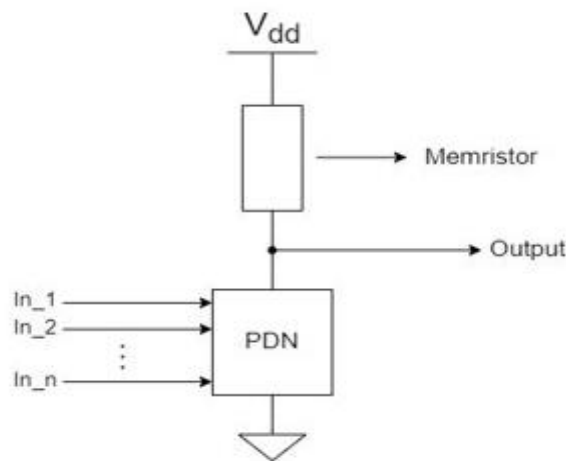


Hình 21: Cổng IMPLY

4.1.3. Modified Memristor Ratioed Logic (MMRL)

Kỹ thuật thiết kế được gọi là Logic tỷ lệ điện trở nhớ biến đổi (MMRL) liên quan đến việc sử dụng thành phần điện trở nhớ khác với các thành phần bán dẫn khác vì nó thay đổi trở kháng theo lịch sử hiện tại của nó. Đây là một cải tiến về Logic tỷ lệ Memristor (MRL), trong đó các cổng logic được hình thành bằng cách sử dụng tỷ lệ của các memristor và đầu vào của chúng được xác định dựa trên trạng thái của các memristor này. MMRL.

- Nguyên lý hoạt động MMRL: thực hiện các tính toán logic bằng cách so sánh các giá trị điện trở của memristor và thiết lập tỷ lệ giữa chúng. Trong MRL, các giá trị điện trở thấp và cao được đặt cho các điện trở nhớ khác nhau trong một cổng duy nhất để mô tả các mức logic riêng biệt (thường là '0' và '1'). Tuy nhiên, MMRL phá vỡ cách tiếp cận này bằng cách thích ứng tốt hơn với các chuyển đổi kháng cự; do đó, nâng cao hiệu suất mạch bên cạnh độ tin cậy.



Hình 22: MMRL logic gate

$$V_{out,OR} = \left(\frac{R_{OFF}}{R_{OFF} + R_{ON}} \right) \times V_{CC} \approx V_{CC}$$

$$V_{out,AND} = \left(\frac{R_{ON}}{R_{ON} + R_{OFF}} \right) \times V_{CC} \approx 0$$

- Ưu Điểm của MMRL:

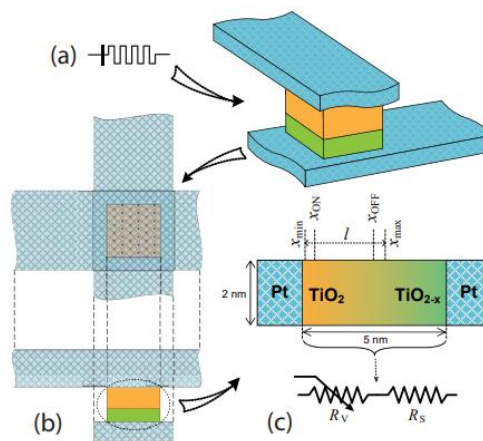
1. Hiệu Quả Năng Lượng: MMRL có thể giảm đáng kể mức tiêu thụ năng lượng so với các mạch logic truyền thống, vì memristor có thể giữ trạng thái của nó mà không cần nguồn năng lượng liên tục.
2. Giảm Diện Tích Mạch: Sử dụng memristor cho phép các thiết kế mạch có kích thước nhỏ gọn hơn so với sử dụng các transistor trong CMOS, bởi memristor có thể thực hiện cả chức năng lưu trữ và tính toán trong cùng một thành phần.

3. Tích Hợp Dễ Dàng: MMRL cho phép tích hợp dễ dàng với công nghệ CMOS hiện tại, mở ra cánh cửa cho các thiết kế hệ thống hybrid, nơi memristor và CMOS có thể được kết hợp để tạo ra hiệu suất tối ưu.

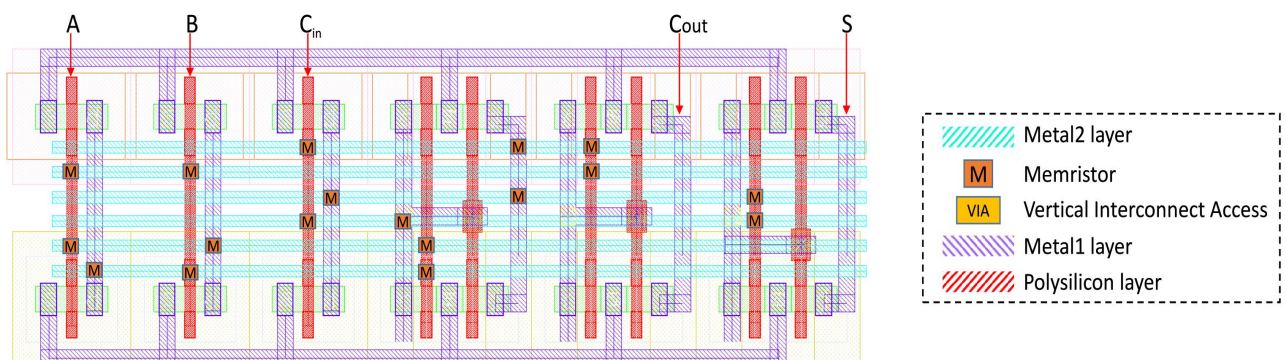
4. Khả Năng Mở Rộng: Với sự phát triển của công nghệ nanoelectronics, MMRL cung cấp một nền tảng mạnh mẽ cho việc mở rộng các thiết kế mạch điện tử với khả năng lập trình cao và mật độ tích hợp lớn.

• Ứng Dụng

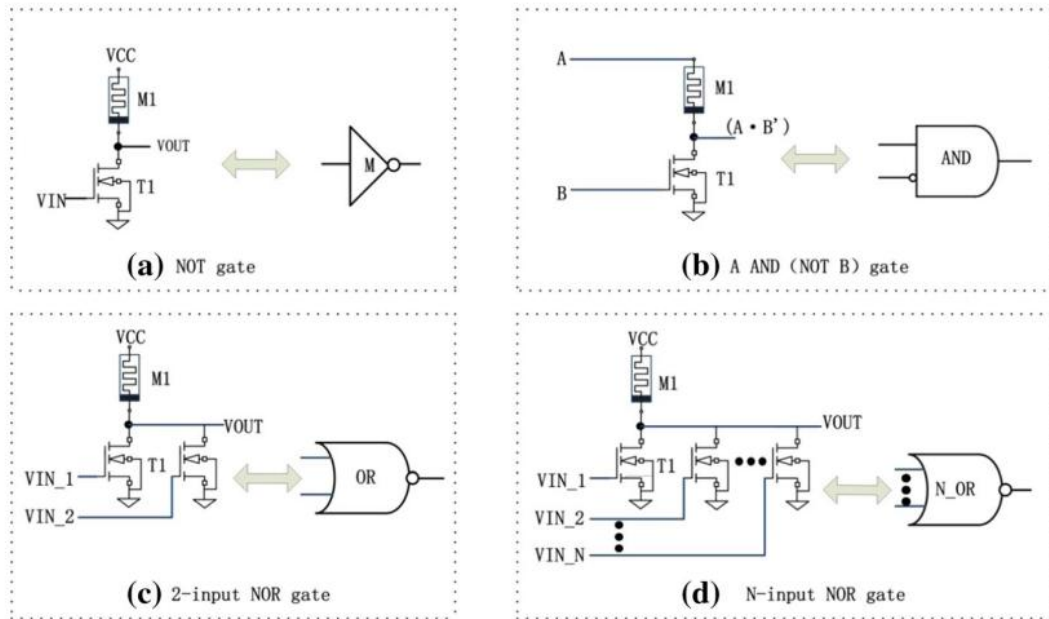
Các ứng dụng của MMRL bao gồm thiết kế mạch logic cho bộ nhớ máy tính, xử lý tín hiệu số, và hệ thống nhúng. Ngoài ra, nó còn có khả năng đặc biệt phù hợp cho các ứng dụng trong lĩnh vực điện toán thần kinh và mô phỏng mạng nơ-ron, nơi các đặc tính nhớ của memristor có thể được sử dụng để mô phỏng các synapse thần kinh.



Hình 23: Layout MMRL gate

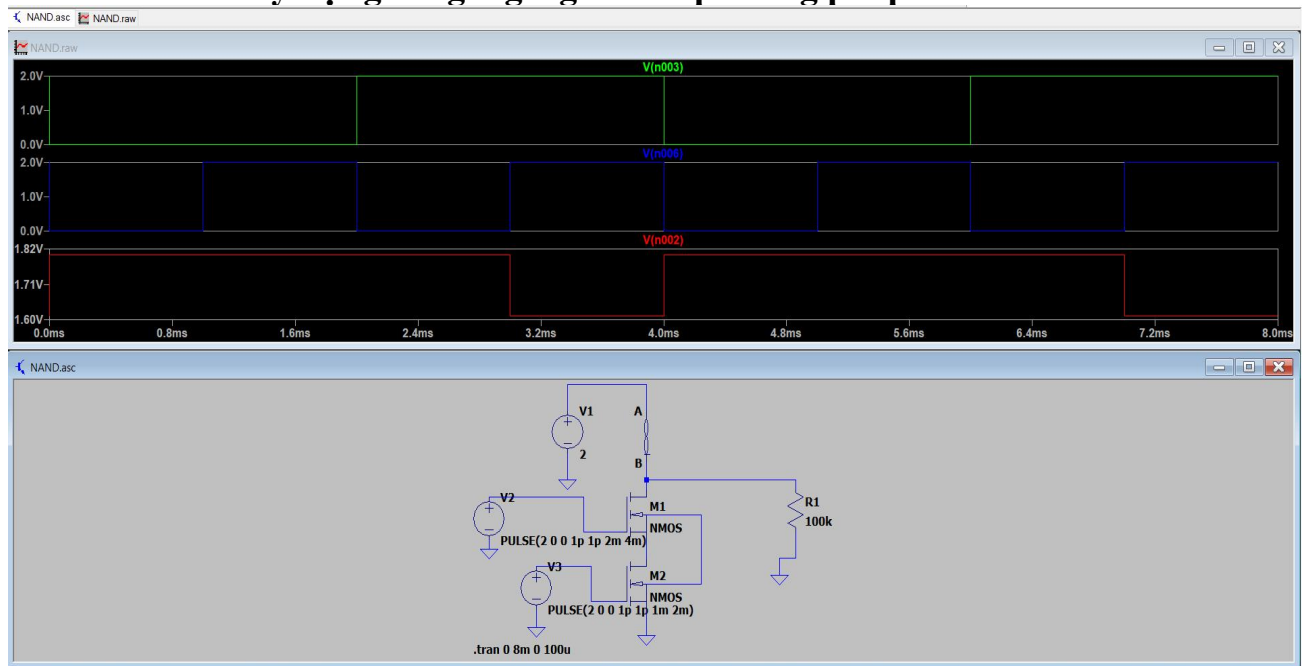


Hình 24: Layout MMRL gate được biểu diễn bằng stick diagram

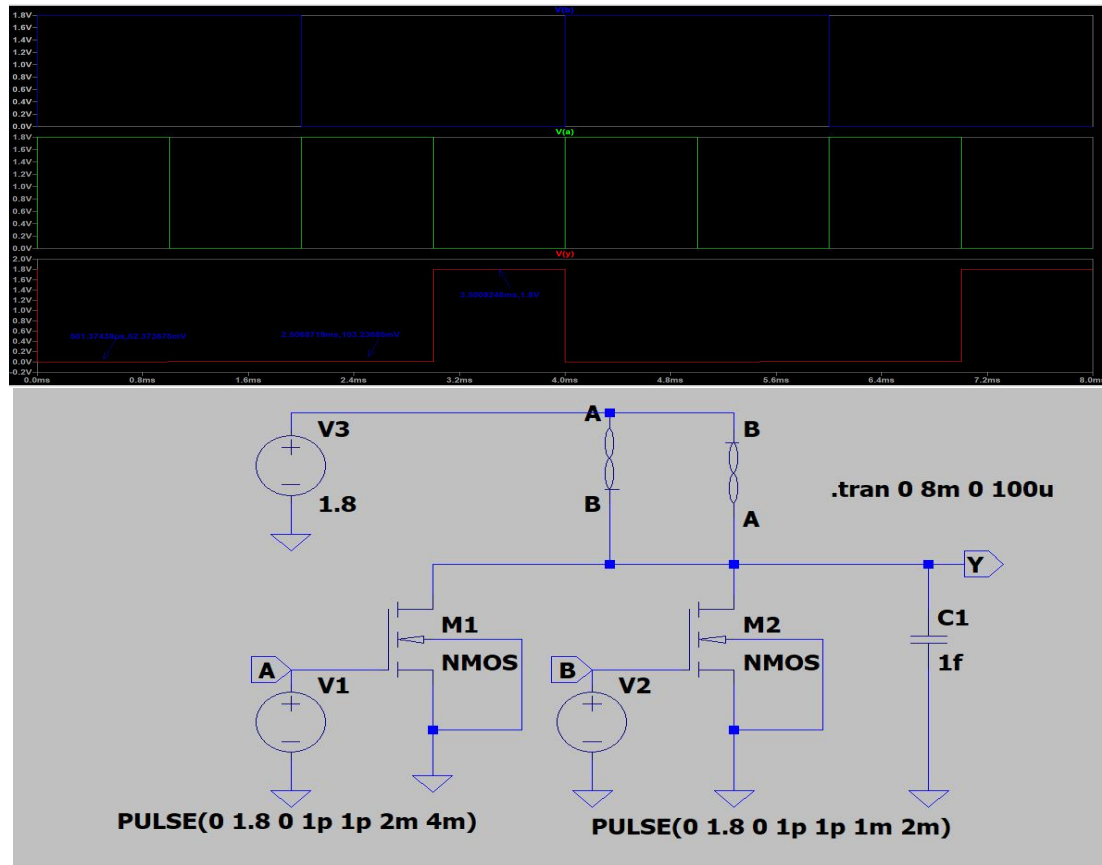


Hình 25: MMRL gate được áp dụng để xây dựng các cổng logic cơ bản

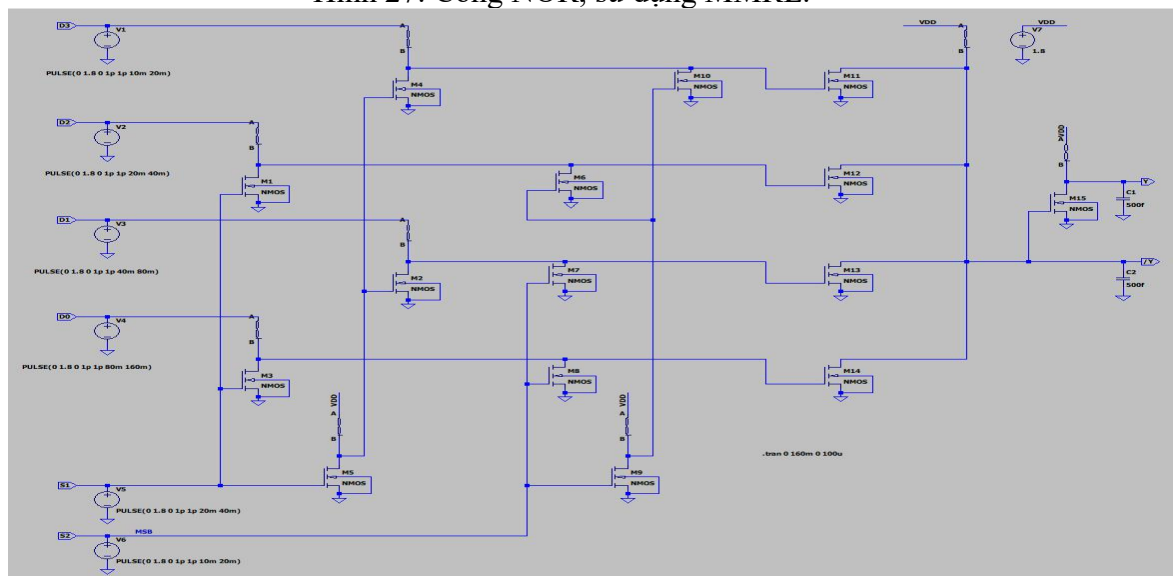
4.1.3.1. Xây dựng cổng logic gate với phương pháp MMRL.



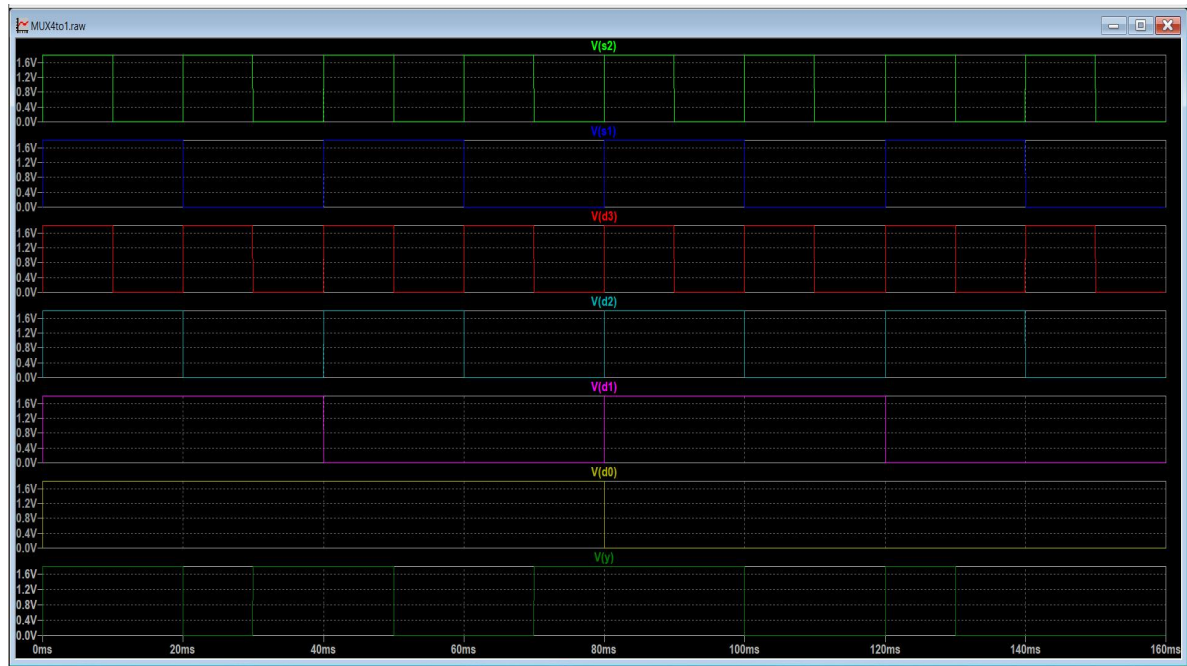
Hình 26: Cổng NAND sử dụng MMRL



Hình 27: Cổng NOR, sử dụng MMRL.



Hình 28: Cổng MUX4:1 sử dụng MMRL.



Hình 29: Kết quả đầu ra của cổng MUX 4:1

KẾT LUẬN

Kết luận và đánh giá

- Memristor là một thành phần mới trong lĩnh vực bán dẫn, ta có thể thấy được những tiềm năng của memristor trong thiết kế bộ nhớ, cổng logic, máy tính thông minh.
- Đồ án 1 của em đã thực hiện thành công mô hình Linear Ion Drift hoạt động ở tần số cao và áp dụng lên các cổng logic với đầu vào có tần số cao.
- Mô hình Linear Ion Drift không có tính chính xác như các mô hình khác và trên thế giới đã có những model có thể hoạt động ở tần số cao hơn khác, nhưng mô hình có lợi thế về mặt sản xuất vì tính đơn giản và đáng tin cậy.

Tiềm năng phát triển

- Em có thể thực hiện nghiên cứu thêm về các mô hình khác với khả năng đáp ứng thông tin nhanh hơn, từ đó nghiên cứu xây dựng những ứng dụng khác cần thiết khác năng đáp ứng nhanh này như những hệ thống Real-Time.

Tài liệu tham khảo

- [1] Bazzi, Jinane & Sweidan, Jana & Fouda, Mohammed E. & Kanj, Rouwaida & Eltawil, Ahmed. (2022). Efficient Analog CAM Design.
- [2] Circuit elements with memory-memristors, memcapacitors and meminductors
- [3] Isah, A.; Bilbault, J.-M. Review on the Basic Circuit Elements and Memristor Interpretation: Analysis, Technology and Applications. *J. Low Power Electron. Appl.* 2022, 12, 44. <https://doi.org/10.3390/jlpea12030044>
- [4] Building Memristor Applications_From Device Model to Circuit Design
- [5] IMPLY_logic_paper_ICCD_2011
- [6] L.O. Chua and S.M. Kang, “Memristive Devices and Systems,” *Proceedings of the IEEE*, Vol. 64, No. 2, pp. 209-223, February 1976.
- [7] Liu, Gongzhi & Shen, Shuhang & Jin, Peipei & Wang, Guangyi & Liang, Yan. (2021). Design of Memristor-Based Combinational Logic Circuits. *Circuits, Systems, and Signal Processing*. 40. 1-22. 10.1007/s00034-021-01770-1.
- [8] D. Batas and H. Fiedler, “A memristor SPICE implementation and a new approach for magnetic flux controlled memristor modeling,” *IEEE Trans. Nanotechnol.*, vol. 10, no. 2, pp. 250–255, Mar. 2011.
- [9] D. B. Strukov and S. Williams, “Exponential ionic drift: Fast switching and low volatility of thin-film memristors,” *Appl. Phys. A, Mater. Sci. Process.*, vol. 94, no. 3, pp. 515–519, 2009.
- [10] Z. Biolek, D. Biolek, and V. Biolkov, “A SPICE model of memristor with nonlinear dopant drift,” *Radio Eng. J.*, vol. 18, no. 2, p. 211, 2009.
- [11] N. Y. Joglekar and S. J. Wolf, “The elusive memristor: Properties of basic electrical circuits,” *Eur. J. Phys.*, vol. 30, no. 4, p. 661, 2009.
- [12] O. Wood, C. Koay, K. Petrillo, H. Mizuno, S. Raghunathan, J. Arnold, D. Horak, M. Burkhardt, G. McIntyre, Y. Deng, B. La Fontaine,

U. Okoroanyanwu, A. Tchikoulaeva, T. Wallow, H.-C. James, M. Colburn, S. S. C.

[13] Fan, Bala S. Haran, and Y. Yin, “Integration of EUV lithography in the fabrication of 22-nm node devices,” *Proc. SPIE* vol. 7271, pp. 727104-1– 727104-2, 2009.

[14] E. Linn, R. Rosezin, C. Kügeler, and R. Waser, “Complementary resistive switches for passive nanocrossbar memories,” *Nature Mater.*, vol. 9, pp. 403–406, Apr. 2010.