

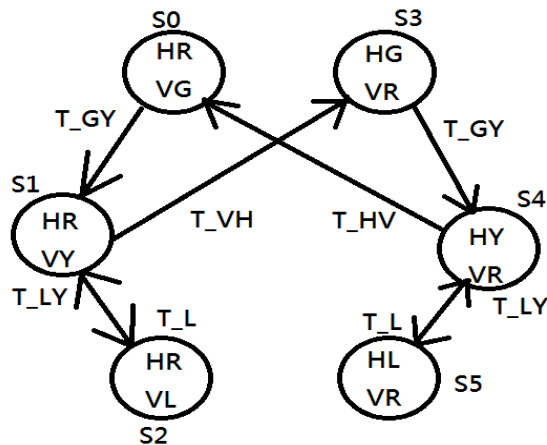
實用數位設計作業

Traffic Light circuit

設計概述:

1. 有水平(horizontal)和垂直(vertical)兩條道路
2. 燈號標誌有紅燈(red light)、黃燈(yellow light)、綠燈(green light)和左轉燈(left light)

狀態圖:

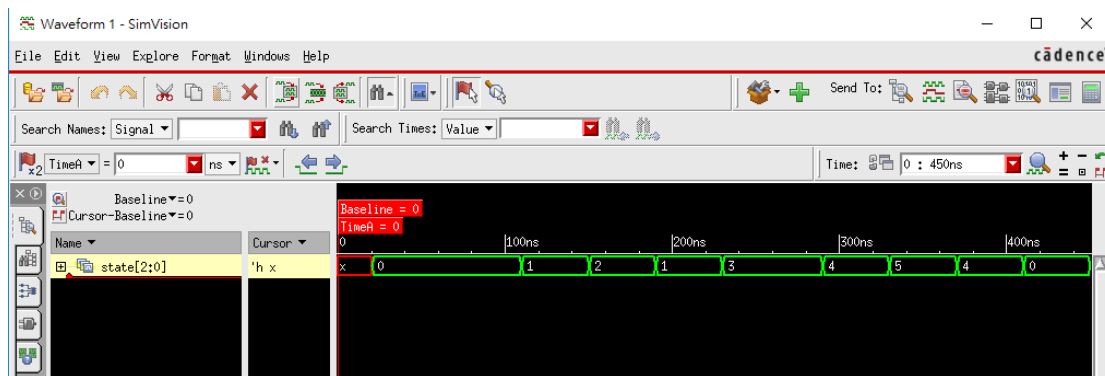


HR:Horizontal road red
HG:Horizontal road green
HY:Horizontal road yellow
HL:Horizontal road left light
VR:Vertical road red
VG:Vertical road green
VY:Vertical road yellow
VL:Vertical road left light

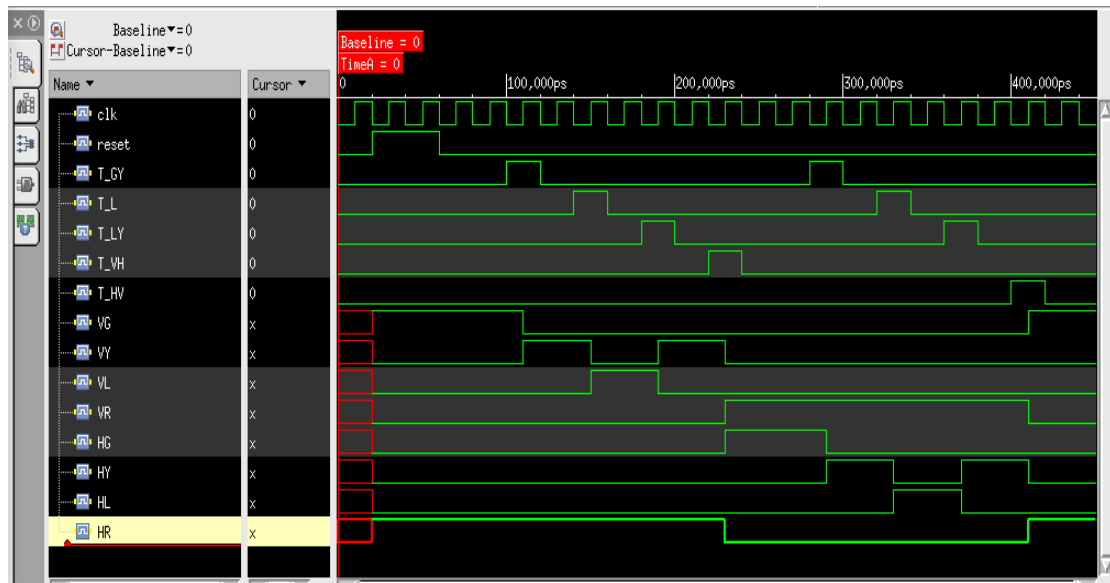
Time

T_GY:Green light turn to yellow light
T_L:Yellow light turn to left light
T_LY:Left light turn to yellow light
T_VH:Horizontal road Green light
T_HV:Vertical road Green light

模擬結果:



由狀態圖來看，模擬結果為 $S0 \rightarrow S1 \rightarrow S2 \rightarrow S1 \rightarrow S3 \rightarrow S4 \rightarrow S5 \rightarrow S4 \rightarrow S0$ ，確實符合



分析:

當出現 T_GY 訊號時，就需要亮黃燈(水平和垂直)

當出現 T_L 訊號時，就需要亮左轉燈(水平和垂直)

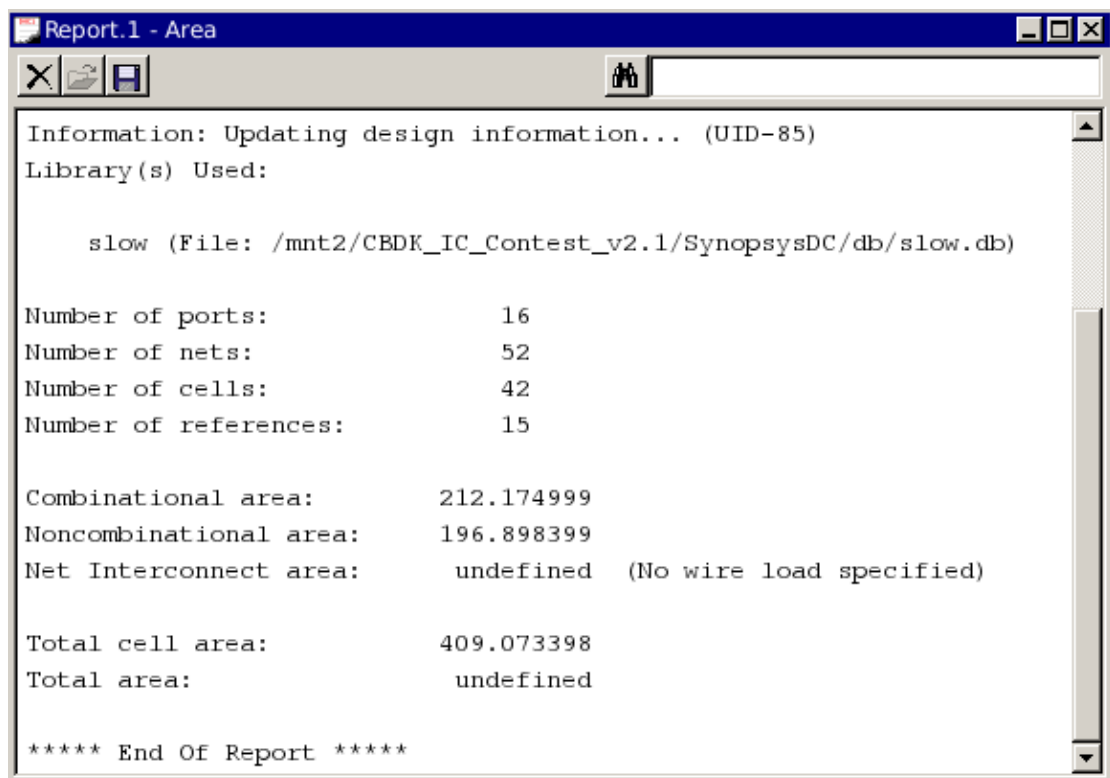
當出現 T_LY 訊號時，需要再次亮黃燈(水平和垂直)

當出現 T_VH 訊號時，水平道路變紅燈，垂直道路變綠燈

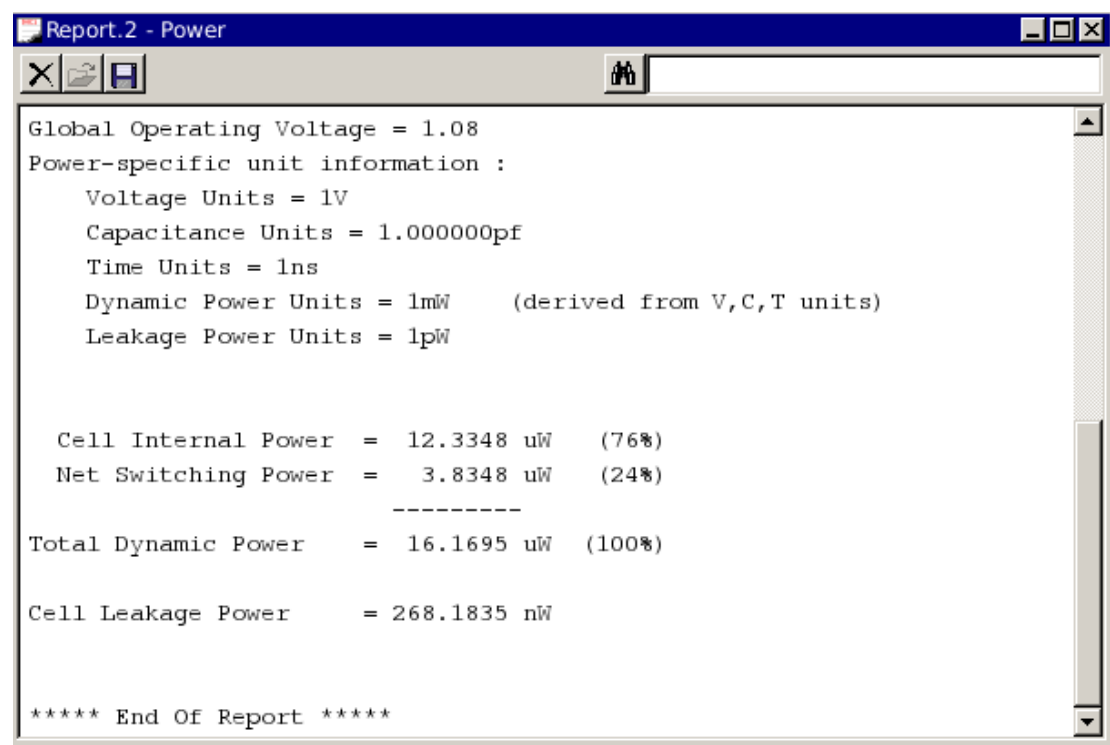
當出現 T_HV 訊號時，垂直道路變紅燈，水平道路變綠燈

合成結果:

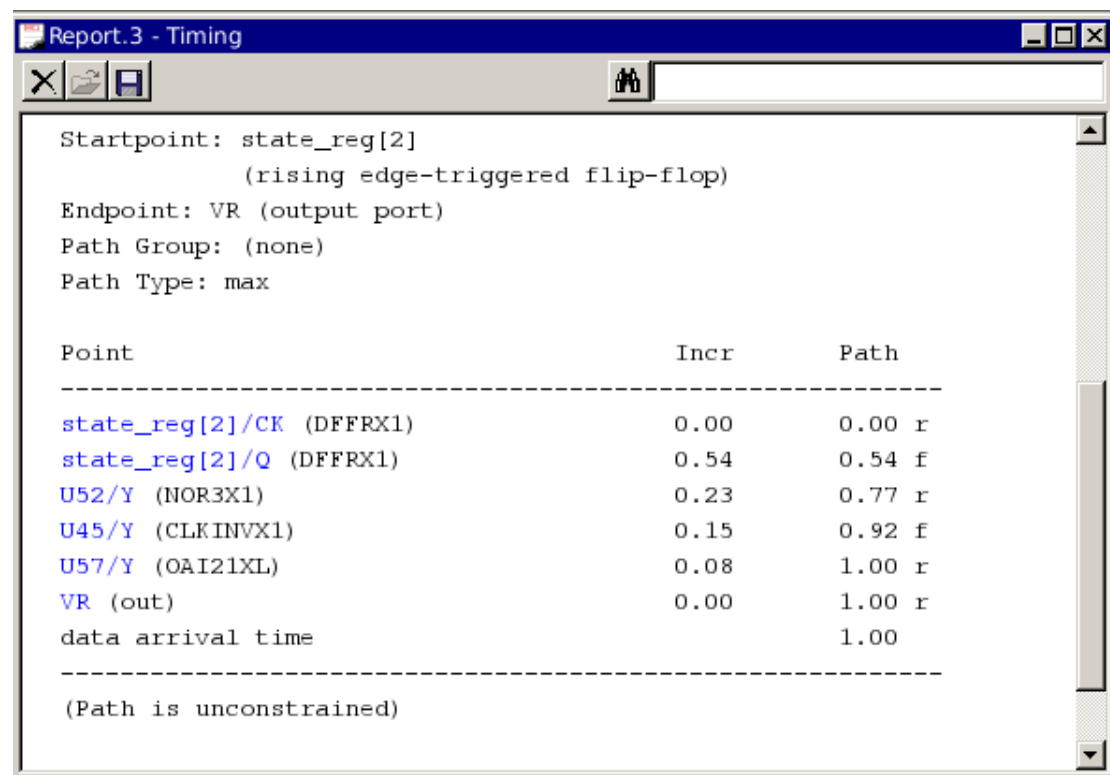
合成面積



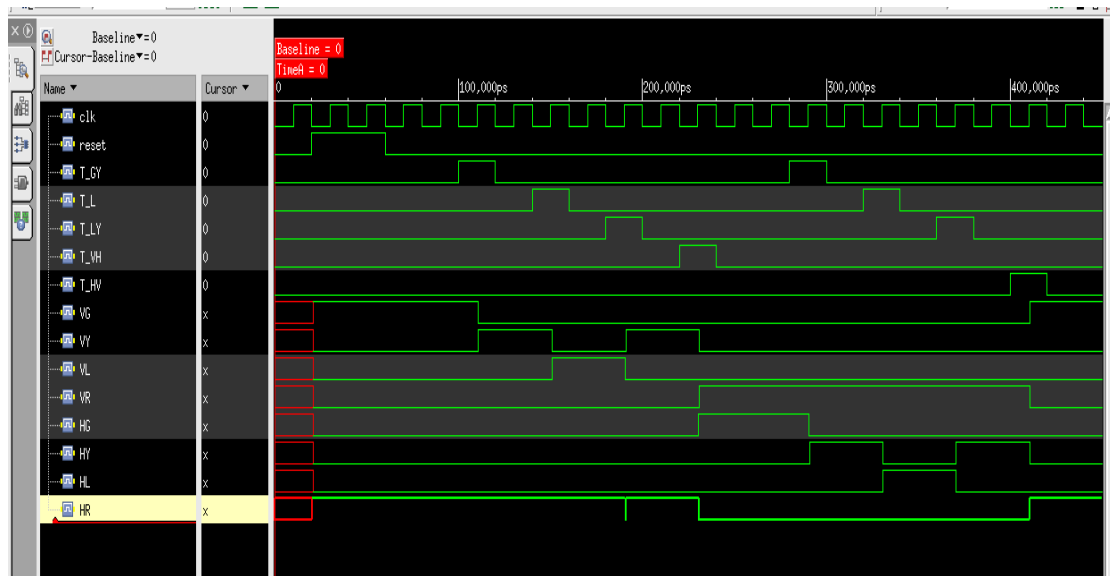
合成後 power 消耗



合成後 time delay



合成後模擬波形圖



分析：

- 1.可以發現即使是合成完，波形圖與為合成前波形圖相似，事實上的確如此，因為進行狀態部分的運算是由 combinational circuit 去執行(此電路電路架構較為簡單)，運算完再經由 clk 正緣觸發存入輸出用的暫存器，因此 delay 較短。
- 2.從波形圖可以看出燈的輸出，在 T_GY、T_L...等的訊號出現後需要過一段時間才會拉起，原因同第一點，當 T_GY、T_L...等訊號拉起時，開始運算，運算完等下一個 clk 正緣時才輸出，會發現燈輸出拉起和 clk 正緣在同一直線上。