**青岛大学课程考试试卷**

2013~ 2014 学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构 A卷√ B卷□

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 六 | 七 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、选择（本题共10分）

1、在机器码中，零的表示形式唯一的是 。 （ ）

A. 原码 B. 补码 C. 反码 D. 原码和反码

2、长度相同但格式不同的两种浮点数，若A型阶码长、尾数短，B型阶码短、尾数长，其它规定相同，则其表示数的范围和精度 。 （ ）

1. 两者范围与精度相同 B. A型范围大但精度低

C. B型范围大且精度高 D. A型范围大且精度高

3、多体交叉存储器实质是一种 存储器，它能 执行 独立的读写操作。 （ ）

A．模块式，并行，多个 B. 模块式，串行，多个

C．整体式，并行，一个 D. 整体式，串行，多个

4、计算机中指令和数据均以二进制形式存放在存储器中，CPU 区分它们的依据是　。（　）

A．指令操作码的译码结果 B.指令和数据的寻址方式

C.指令周期的不同阶段 D.指令和数据所在的存储单元

5、计算机的外围设备是指\_\_\_\_\_\_。 （ ）

A． 输入/输出设备 B. 外存储器

C .远程通信设备 D. 除了CPU 和内存以外的其它设备

6、流水CPU 是由一系列叫做“段”的处理线路所组成，和具有m个并行部件的CPU相比，一个 m段流水CPU\_\_\_\_\_\_。 （ ）

A. 具备同等水平的吞吐能力 B. 不具备同等水平的吞吐能力

C. 后者吞吐能力大于前者的吞吐能力 D. 后者吞吐能力小于前者的吞吐能力

7、在定点二进制运算器中，减法运算一般通过\_\_\_\_\_\_来实现。 （ ）

A. 原码运算的二进制减法器 B. 补码运算的二进制减法器

C. 原码运算的十进制加法器 D. 补码运算的二进制加法器

8、相对于微程序控制器，硬布线控制器的特点是\_\_\_\_\_\_。　　　　　　（　　　　）

A.指令执行速度慢，指令功能的修改和扩展容易

B.指令执行速度慢，指令功能的修改和扩展难

C.指令执行速度快，指令功能的修改和扩展容易

D.指令执行速度快，指令功能的修改和扩展难

9、某计算机主存容量为 64KB，其中 ROM 区为 4KB，其余为 RAM 区，按字节 编址。现要用 2K×8 位的 ROM 芯片和 4K×4 位的 RAM 芯片来设计该存储器，则需 要上述规格的 ROM 芯片数和 RAM 芯片数分别是\_\_\_\_\_\_。　　　　　　　　（　　　　）

A．1、15 　　　B．2、15 　　C．1、30 　　　D．2、30

10、指令周期是指\_\_\_\_\_\_。 （ ）

A． CPU从主存取出一条指令的时间

B． CPU执行一条指令的时间

C． CPU从主存取出一条指令加上CPU执行这条指令的时间

D． 时钟周期时间

|  |  |
| --- | --- |
| 得分 |  |

二、填空（本题共 10 分，每空1分）

1. 在计算机系统中，CPU对外围设备的管理方式有程序直接控制方式、程序中断方式外、\_\_\_ \_\_\_方式、\_\_\_ \_\_\_方式和\_\_ \_\_\_\_方式。
2. 计算机的发展经历了几个时代，但其基本原理都是基于冯·诺依曼体系结构，该结构一般包括 、 、 、输入设备和输出设备5个功能部分。不过，早期的计算机一般采用串行处理方式；现代计算机系统则广泛采用 处理方式。
3. DRAM存储器的刷新一般有 式刷新和 式刷新两种刷新方式。
4. 在一个机器周期内，一组实现一定操作功能的微命令组合构成一条 。

|  |  |
| --- | --- |
| 得分 |  |

三、分析（本题共12分）

设某计算机字长16位，地址线20根，有一个专用累加器AC和一个专用的变址寄存器RX（它们在指令中都是隐含的），它们的字长都是16位，该机器的单操作指令格式如下：

15 ………. 10 9 8 7 …… … 0

|  |  |  |
| --- | --- | --- |
| 操作码 | MOD寻址方式 | D |

其中MOD

00：表示D为立即数

01：表示D为直接内存地址

10：表示D为间接地址（一级间址）

11：表示D为变址的形式地址（偏移量）

问：（1）说明该指令格式能定义多少种不同操作？

（2）立即数的范围是多少？（本机采用补码系统）

（3）分别说明各种情况下能访问最大存储区的范围是多少？

|  |  |
| --- | --- |
| 得分 |  |

四、简答（本题共30分）

1、什么是RISC? RISC主要有哪些特点？（10分）

2、什么是中断？一般中断过程如何进行？（10分）

3、Cache地址映射的目的是什么？有哪几种映射方式？各方式分别有哪些特点？（10分）

|  |  |
| --- | --- |
| 得分 |  |

五、设计（本题共13分）

某计算机有8条微指令I1-I8，每条微指令所包含的微指令控制信号如表所示，a-j分别对应10种不同性质的微命令信号，假设一条微指令的控制字段为8位，请安排微指令的控制字段格式，并说明理由。

微指令

微指令信号

a

b

c

d

f

g

i

j

e

h











* 











* 























I1

I2

I3

I4

I5

I6

I7

I8

|  |  |
| --- | --- |
| 得分 |  |

六、分析计算（本题共13分）某程序对页面要求序列为P3P4P2P6P4P3P7P4P3P6P3P4P8P4P6。

（1）设主存容量为3个页面，采用FIFO页面替换算法，开始时主存空，求访存命中率。

（2）当主存容量为4个页面时，采用LRU替换算法，求访存命中率。

（以上均需列出页面调用及淘汰过程）

|  |  |
| --- | --- |
| 得分 |  |

七计算（本题共12分）

已知X=2010×0.11011011，Y=2100×（-0.10101100），求X+Y。（阶码均为二进制表示。按浮点数运算规则，分步进行。）

**青岛大学课程考试试卷**

2012~ 2013 学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构（软件外包） A卷√ B卷□

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、选择题（本题共10分，每小题1分）

1、在机器码中，零的表示形式唯一的是 。 （ ）

A. 原码 B. 补码 C. 反码 D. 原码和反码

2、长度相同但格式不同的两种浮点数，若A型阶码长、尾数短，B型阶码短、尾数长，其它规定相同，则其表示数的范围和精度 。 （ ）

1. 两者范围与精度相同 B. A型范围大但精度低

C. B型范围大且精度高 D. A型范围大且精度高

3、多体交叉存储器实质是一种 存储器，它能 执行 独立的读写操作。（ ）

A．模块式，并行，多个 B. 模块式，串行，多个

C．整体式，并行，一个 D. 整体式，串行，多个

4、计算机中指令和数据均以二进制形式存放在存储器，CPU区分它们的依据是　。（　 ）

A．指令操作码的译码结果 B. 指令和数据的寻址方式

C. 指令周期的不同阶段 D. 指令和数据所在的存储单元

5、计算机的外围设备是指\_\_\_\_\_\_。 （ ）

A．输入/输出设备 B．外存储器

C．远程通信设备 D．除了CPU 和内存以外的其它设备

6、某计算机的指令流水线由四个功能段组成，指令流经各功能段的时间（忽略各功能段之间的缓存时间）分别为90ns、80ns、70ns和60ns，则该计算机的CPU时钟周期至少是\_\_。 （ ）

A. 90ns B. 80ns C. 70ns D. 60ns

7、在系统总线的数据线上，**不**可能传输的是\_\_\_\_\_\_。 （ ）

A．指令 B．操作数 C．握手（应答）信号 D．中断类型号

8、相对于微程序控制器，硬布线控制器的特点是\_\_\_\_\_\_。　　　（　　　）

A．指令执行速度慢，指令功能的修改和扩展容易

B．指令执行速度慢，指令功能的修改和扩展难

C．指令执行速度快，指令功能的修改和扩展容易

D．指令执行速度快，指令功能的修改和扩展难

9、某计算机主存容量为 64KB，其中 ROM 区为 4KB，其余为 RAM 区，按字节编址。现要用 2K×8 位的 ROM 芯片和 4K×4 位的 RAM 芯片来设计该存储器，则需要上述规格的 ROM 芯片数和 RAM 芯片数分别是\_\_\_\_\_\_。　　　　　 （　　　）

A．1、15 　　　B．2、15 　　C．1、30 　　　D．2、30

10、偏移寻址通过将某个寄存器内容与一个形式地址相加而生成有效地址。下列寻址方式中，**不**属于偏移寻址方式的是\_\_ \_\_\_\_。　　　　　　　　　 （　　　）

A．间接寻址 B．基址寻址 C．相对寻址 D．变址寻址

|  |  |
| --- | --- |
| 得分 |  |

二、填空题（本题共 10 分，每空1分）

1、在计算机系统中，外围设备进行I/O操作的的管理方式一般包括：程序查询方式、\_\_\_ \_\_\_\_\_\_\_\_\_\_\_\_\_方式、\_\_\_ \_\_\_方式和\_\_ \_\_\_\_方式。

2、计算机的发展经历了几个时代，其基本原理都是基于冯·诺依曼体系结构，该结构一般包括 、 、 、输入设备和输出设备5个功能部分。不过，早期的计算机一般采用串行处理方式；现代计算机系统则广泛采用 处理方式。

1. DRAM存储器的刷新一般有 式刷新和 式刷新两种刷新方式。

4、在一个机器周期内，一组实现一定操作功能的微命令组合构成一条 。

|  |  |
| --- | --- |
| 得分 |  |

三、问答题（本题共40分，每小题10分）

1、什么是RISC？什么是CISC？RISC主要有哪些特点？

2、画图说明链式查询总线仲裁的组织方式。该仲裁方式有何特点？

3、什么是中断？为什么引入中断机制？中断进行的一般过程如何？

4、名词解释：CPI、微程序、适配器、分辨率、通道

|  |  |
| --- | --- |
| 得分 |  |

四、分析设计题（本题共20分，每小题10分）

1、某计算机有8条微指令I1-I8，每条微指令所包含的微指令控制信号如表所示，a-j分别对应10种不同性质的微命令信号，假设一条微指令的控制字段为8位，请安排微指令的控制字段格式，并说明理由。

微指令

微指令信号

a

b

c

d

f

g

i

j

e

h











* 











* 























I1

I2

I3

I4

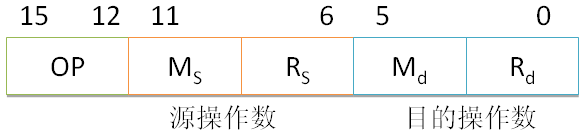
I5

I6

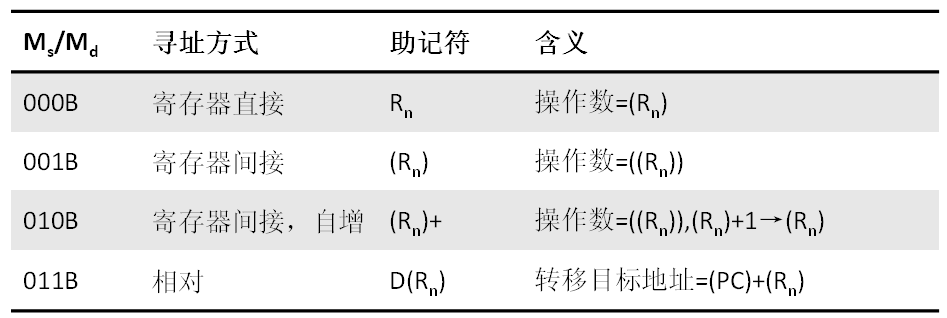
I7

I8

2、某计算机字长为16位，主存地址空间大小为128KB，按字编址。采用单字长指令格式，指令各字段定义如下：



转移地址采用相对寻址方式，相对偏移量用补码表示。寻址方式定义如下：



注(x)表示存储器地址x或寄存器x的内容

(1) 该指令系统最多可有多少条指令？该计算机最多有多少个通用寄存器？存储器地址寄存器MAR和存储器数据寄存器MDR至少需要多少位？(4分)

(2) 转移指令的目标地址范围是多少？(3分)

(3) 若操作码0010B表示加法操作，助记符为add，寄存器R4，R5的编号分别为100B和101B，R4的内容为1234H，R5的内容为5678H，地址1234H中的内容为5678H，地址5678H中的内容为1234H，则汇编语句add (R4), (R5)+ 逗号前为源操作数，逗号后为目的操作数，对应的机器码是多少？用十六进制表示。该指令执行以后，哪些寄存器和存储单元的内容会发生改变？改变后的内容是什么？(3分)

|  |  |
| --- | --- |
| 得分 |  |

五、综合应用题（本题共20分，每小题10分）

1、假定在一个8位字长的计算机中运行如下类C程序段：若编译器编译时将8个8位寄存器R1-R8分别分配给变量x,y,m,n,z1,z2,k1,k2。请回答。(提示：带符号整数用补码表示)

unsigned int x=134；

unsigned int y=246；

int m=x；

int n=y；

unsigned int z1=x-y；

unsigned int z2=x+y；

int k1=m-n；

int k2=m+n；

(1) 执行上述程序段后，寄存器R1，R5和R6的内容分别是多少？(用十六进制表示)(2分)

(2) 执行上述程序段后，变量m和k1的值分别是多少？(用十六进制表示 ) (2分)

(3) 上述程序段涉及带符号整数加减、无符号整数加减，这四种运算能否利用同一个加法器辅助电路实现？简述理由。(3分)

(4) 计算机内部如何判断带符号整数加减运算的结果是否发生溢出？上述程序段中，哪些带符号整数运算语句的执行结果会发生溢出？(3分)

2、某16位计算机中，带符号整数用补码表示，数据Cache和指令Cache分离。下表给出了指令系统中部分指令格式，其中Rs和Rd表示寄存器，mem表示存储单元地址，(x)表示寄存器x或存储单元x的内容。

指令系统中部分指令格式

|  |  |  |
| --- | --- | --- |
| 名称 | 指令的汇编格式 | 指令功能 |
| 加法指令 | ADD Rs, Rd | (Rs)+(Rd)->Rd |
| 算术/逻辑左移 | SHL Rd | 2\*(Rd)->Rd |
| 算术右移 | SHR Rd | (Rd)/2->Rd |
| 取数指令 | LOAD Rd, mem | (mem)->Rd |
| 存数指令 | STORE Rs, mem | (Rs)->mem |

该计算机采用5段流水式执行指令，各流水段分别是取指（IF），译码/读寄存器（ID）、执行/计算有效地址（EX）、访问存储器（M）和结果写回寄存器（WB），流水线采用“按序发射，按序完成”方式，没有采用转发技术处理数据相关，并且同一个寄存器的读和写操作不能在同一个时钟周期内进行。请回答下列问题：

(1) 若int型变量x的值为-513，存放在寄存器R1中，则执行“SHL R1”后，R1中的内容是多少？（用十六进制表示）(2分)

(2) 若某个时间段中，有连续的4条指令进入流水线，在其执行过程中没有发生任何阻塞，则执行这4条指令所需的时钟周期数为多少？(2分)

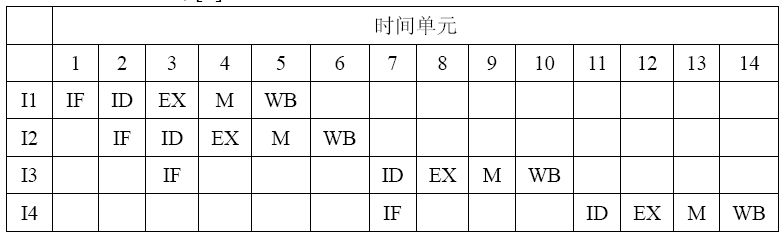
(3) 若高级语言程序中某赋值语句为x = a+b, x、a和b均为int型变量，它们的存储单元地址分别表示为[x]、[a]和[b]。该语句对应的指令序列及其在指令流水线中的执行过程如题44图所示。

I1 LOAD R1, [a]

I2 LOAD R2, [b]

I3 ADD R1, R2

I4 STORE R2, [x]



指令序列及其执行过程示意图

则这4条指令执行过程中，I3的ID段和I4的IF段被阻塞的原因各是什么？(3分)

(4) 若高级语言程序中某赋值语句为x=x\*2+a，x和a均为unsigned int类型变量，它们的存储单元地址分别表示为[x]、[a]，则执行这条语句至少需要多少个时钟周期？要求模仿上述示意图画出这条语句对应的指令序列及其在流水线中的执行过程示意图。(3分)

**青岛大学课程考试试卷**

2015~ 2016学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构 A卷√ B卷□

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 六 | 七 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、选择题（每小题1分，共10分）

1. 在定点二进制运算器中，减法运算一般通过（ ）来实现。

A 原码运算的二进制减法器 B 补码运算的二进制减法器

C 原码运算的二进制加法器 D 补码运算的二进制加法器

1. 主存储器和CPU之间增加cache的目的是（ ）。

A 解决CPU和主存之间的速度匹配问题

B 扩大主存储器容量

C 扩大CPU中通用寄存器的数量

D 既扩大主

器容量，又扩大CPU中通用寄存器的数量

1. CRT的分辨率为1024×1024像素，像素的颜色数为256，则刷新存储器的容量为（ ）。

A 512KB B 1MB C 256KB D 2MB

1. 常用的虚拟存储系统由（ ）两级存储器组成，其中辅存是大容量的磁表面存储器。

A cache-主存 B 主存-辅存 C cache-辅存 D 通用寄存器-cache

1. 交叉存储器实质上是一种多模块存储器，它用（ ）方式执行多个独立的读写操作。

A 流水 B 资源重复 C 顺序 D 资源共享

1. 寄存器间接寻址方式中，操作数在（ ）。

A 通用寄存器 B 主存单元 C 程序计数器 D 堆栈

1. 机器指令与微指令之间的关系是（ ）。

A 用若干条微指令实现一条机器指令

B 用若干条机器指令实现一条微指令

C 用一条微指令实现一条机器指令

D 用一条机器指令实现一条微指令

1. 中断处理过程中，（ ）项是由硬件完成。

A 保存CPU现场 B 开中断 C关中断 D 恢复CPU现场

1. 为确定下一条微指令的地址，通常采用断定方式，其基本思想是（ ）。

A 用程序计数器PC来产生后继微指令地址

B 用微程序计数器µPC来产生后继微指令地址

C 通过微指令顺序控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址

D 通过指令中指定一个专门字段来控制产生后继微指令地址

1. 系统总线中地址线的功能是（ ）。

A 选择主存单元地址 B 选择进行信息传输的设备

C 选择外存地址 D 选择主存与I/O设备接口电路的地址

|  |  |
| --- | --- |
| 得分 |  |

二、填空题（每空1分，共15分）

1. 虚拟存储器分为页式、（ ）式、（ ）式三种。
2. CPU从主存取出一条指令并执行该指令的时间叫（ ），它通常包含若干个（ ），而后者又包含若干个（ ）。
3. DMA控制器按其结构，分为（ ）DMA控制器和（ ）DMA控制器。前者适用于高速设备，后者适用于慢速设备。
4. DRAM存储器的刷新一般有（ ）式刷新和（ ）式刷新两种刷新方式。
5. CPU中保存当前正在执行的指令的寄存器是（ ），指示下一条指令地址的寄存器是（ ），暂时存放ALU运算结果的寄存器是（ ）。
6. 直接内存访问（DMA）方式中，DMA控制器从CPU完全接管对（ ）的控制，数据交换不经过CPU，而直接在内存和（ ）之间进行。
7. 相联存储器不按地址而是按（ ）访问的存储器

|  |  |
| --- | --- |
| 得分 |  |

三、计算题（本题共25分）

1. 用原码阵列除法器计算X÷Y，X=11000，Y=－11111，计算后的商精确到小数点后第5位，写出详细的计算步骤（12分）。
2. 已知X=2—101×(－0.010110)，Y=2—100×（0.010110），求X+Y。（按浮点数运算规则，分步进行。）（13分）

|  |  |
| --- | --- |
| 得分 |  |

四、分析题（本题共10分）

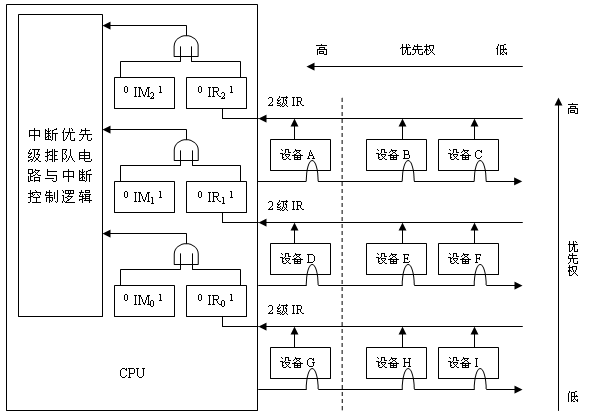
参见下图，这是一个二维中断系统，请问：

1）在中断情况下，CPU和设备的优先级如何考虑？请按降序排列各设备的中断优先级。

2）若CPU现执行设备C的中断服务程序，IM2，IM1，IM0的状态是什么？如果CPU执行设备H的中断服务程序，IM2，IM1，IM0的状态又是什么？

3）每一级的IM能否对某个优先级的个别设备单独进行屏蔽？如果不能，采取什么方法可达到目的？

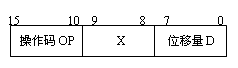
4）若设备C一提出中断请求，CPU立即进行响应，如何调整才能满足此要求？



|  |  |
| --- | --- |
| 得分 |  |

五、分析题（本题共10分）

某机的指令格式如下所示



X为寻址特征位：X=00：直接寻址；X=01：用变址寄存器RX1寻址；X=10：用变址寄存器RX2寻址；X=11：相对寻址

设(PC)=1234H，(RX1)=0037H，(RX2)=1122H（H代表十六进制数），请确定下列指令中的有效地址：

1）4420H 2）2244H 3）1322H 4）3521H

|  |  |
| --- | --- |
| 得分 |  |

六、设计题（本题共10分）

假设主存容量为4k×32位，Cache容量为128×32位，块长为8个32位的字，访存地址为字地址。

（1）在直接映射方式下，设计主存的地址格式。（3分）

（2）在全相联映射下，设计主存的地址格式。（3分）

（3）在二路组相联方式下，设计主存的地址格式。（4分）

|  |  |
| --- | --- |
| 得分 |  |

七、设计题（本题共20分）

运算器的数据通路如下图所示：

1）指出相斥性的微操作。

2）有三条机器指令，执行周期无判断测试操作。控制存储器容量为16个单元，请设计针对取指令操作和运算器操作的最短微格式指令（给定取指令微命令字段占4位，直接控制）。

3）指令“ADD R2，R1”执行R2+R1→R2的操作，指令OP码为100；

指令“SUB R3，R2”执行R3-R2→R3的操作，指令OP码为101；

指令“MOV R1，R3”执行R3→R1的操作，指令OP码为110。

请画出三条指令的微程序流程图（取指微指令的微命令字段用“取指”表示）。要求对每条微指令标出当前微地址与下一微地址。

4）按你设计的微指令格式将微程序编译成二进制代码。



**青岛大学课程考试试卷**

2012~ 2013 学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构（软件外包） A卷□ B卷√

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、选择题（本题共10分，每小题1分）

1、在机器码中，零的表示形式唯一的是 。 （ ）

A. 原码 B. 补码 C. 反码 D. 原码和反码

2、长度相同但格式不同的两种浮点数，若A型阶码长、尾数短，B型阶码短、尾数长，其它规定相同，则其表示数的范围和精度 。 （ ）

1. 两者范围与精度相同 B. A型范围大但精度低

C. B型范围大且精度高 D. A型范围大且精度高

3、多体交叉存储器实质是一种 存储器，它能 执行 独立的读写操作。（ ）

A．模块式，并行，多个 B. 模块式，串行，多个

C．整体式，并行，一个 D. 整体式，串行，多个

4、计算机中指令和数据均以二进制形式存放在存储器，CPU区分它们的依据是　。（　 ）

A．指令操作码的译码结果 B. 指令和数据的寻址方式

C. 指令周期的不同阶段 D. 指令和数据所在的存储单元

5、计算机的外围设备是指\_\_\_\_\_\_。 （ ）

A．输入/输出设备 B．外存储器

C．远程通信设备 D．除了CPU 和内存以外的其它设备

6、某计算机的指令流水线由四个功能段组成，指令流经各功能段的时间（忽略各功能段之间的缓存时间）分别为90ns、80ns、70ns和60ns，则该计算机的CPU时钟周期至少是\_\_。 （ ）

A. 90ns B. 80ns C. 70ns D. 60ns

7、在系统总线的数据线上，**不**可能传输的是\_\_\_\_\_\_。 （ ）

A．指令 B．操作数 C．握手（应答）信号 D．中断类型号

8、相对于微程序控制器，硬布线控制器的特点是\_\_\_\_\_\_。　　　（　　　）

A．指令执行速度慢，指令功能的修改和扩展容易

B．指令执行速度慢，指令功能的修改和扩展难

C．指令执行速度快，指令功能的修改和扩展容易

D．指令执行速度快，指令功能的修改和扩展难

9、某计算机主存容量为 64KB，其中 ROM 区为 4KB，其余为 RAM 区，按字节编址。现要用 2K×8 位的 ROM 芯片和 4K×4 位的 RAM 芯片来设计该存储器，则需要上述规格的 ROM 芯片数和 RAM 芯片数分别是\_\_\_\_\_\_。　　　　　 （　　　）

A．1、15 　　　B．2、15 　　C．1、30 　　　D．2、30

10、偏移寻址通过将某个寄存器内容与一个形式地址相加而生成有效地址。下列寻址方式中，**不**属于偏移寻址方式的是\_\_ \_\_\_\_。　　　　　　　　　 （　　　）

A．间接寻址 B．基址寻址 C．相对寻址 D．变址寻址

|  |  |
| --- | --- |
| 得分 |  |

二、填空题（本题共 10 分，每空1分）

1、在计算机系统中，外围设备进行I/O操作的的管理方式一般包括：程序查询方式、\_\_\_ \_\_\_\_\_\_\_\_\_\_\_\_\_方式、\_\_\_ \_\_\_方式和\_\_ \_\_\_\_方式。

2、计算机的发展经历了几个时代，其基本原理都是基于冯·诺依曼体系结构，该结构一般包括 、 、 、输入设备和输出设备5个功能部分。不过，早期的计算机一般采用串行处理方式；现代计算机系统则广泛采用 处理方式。

1. DRAM存储器的刷新一般有 式刷新和 式刷新两种刷新方式。

4、在一个机器周期内，一组实现一定操作功能的微命令组合构成一条 。

|  |  |
| --- | --- |
| 得分 |  |

三、问答题（本题共30分，每小题10分）

1、什么是RISC？什么是CISC？RISC主要有哪些特点？

2、画图说明链式查询总线仲裁的组织方式。该仲裁方式有何特点？

3、什么是中断？为什么引入中断机制？中断进行的一般过程如何？

|  |  |
| --- | --- |
| 得分 |  |

四、分析设计题（本题共20分，每小题10分）

1、某计算机有8条微指令I1-I8，每条微指令所包含的微指令控制信号如表所示，a-j分别对应10种不同性质的微命令信号，假设一条微指令的控制字段为8位，请安排微指令的控制字段格式，并说明理由。

微指令

微指令信号

a

b

c

d

f

g

i

j

e

h











* 











* 























I1

I2

I3

I4

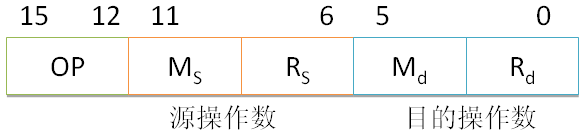
I5

I6

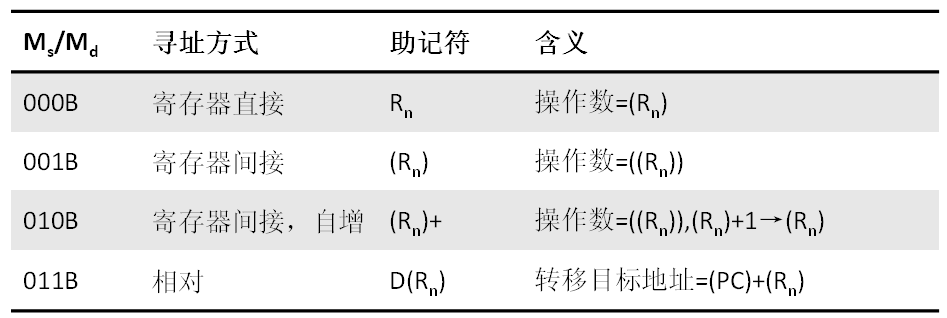
I7

I8

2、某计算机字长为16位，主存地址空间大小为128KB，按字编址。采用单字长指令格式，指令各字段定义如下：



转移地址采用相对寻址方式，相对偏移量用补码表示。寻址方式定义如下：



注(x)表示存储器地址x或寄存器x的内容

(1) 该指令系统最多可有多少条指令？该计算机最多有多少个通用寄存器？存储器地址寄存器MAR和存储器数据寄存器MDR至少需要多少位？(4分)

(2) 转移指令的目标地址范围是多少？(3分)

(3) 若操作码0010B表示加法操作，助记符为add，寄存器R4，R5的编号分别为100B和101B，R4的内容为1234H，R5的内容为5678H，地址1234H中的内容为5678H，地址5678H中的内容为1234H，则汇编语句add (R4), (R5)+ 逗号前为源操作数，逗号后为目的操作数，对应的机器码是多少？用十六进制表示。该指令执行以后，哪些寄存器和存储单元的内容会发生改变？改变后的内容是什么？(3分)

|  |  |
| --- | --- |
| 得分 |  |

五、综合应用题（本题共30分，每小题15分）

1、假定在一个8位字长的计算机中运行如下类C程序段：若编译器编译时将8个8位寄存器R1-R8分别分配给变量x,y,m,n,z1,z2,k1,k2。请回答。(提示：带符号整数用补码表示)

unsigned int x=134；

unsigned int y=246；

int m=x；

int n=y；

unsigned int z1=x-y；

unsigned int z2=x+y；

int k1=m-n；

int k2=m+n；

(1) 执行上述程序段后，寄存器R1，R5和R6的内容分别是多少？(用十六进制表示)(3分)

(2) 执行上述程序段后，变量m和k1的值分别是多少？(用十六进制表示 ) (3分)

(3) 上述程序段涉及带符号整数加减、无符号整数加减，这四种运算能否利用同一个加法器辅助电路实现？简述理由。(4分)

(4) 计算机内部如何判断带符号整数加减运算的结果是否发生溢出？上述程序段中，哪些带符号整数运算语句的执行结果会发生溢出？(5分)

2、某16位计算机中，带符号整数用补码表示，数据Cache和指令Cache分离。下表给出了指令系统中部分指令格式，其中Rs和Rd表示寄存器，mem表示存储单元地址，(x)表示寄存器x或存储单元x的内容。

指令系统中部分指令格式

|  |  |  |
| --- | --- | --- |
| 名称 | 指令的汇编格式 | 指令功能 |
| 加法指令 | ADD Rs, Rd | (Rs)+(Rd)->Rd |
| 算术/逻辑左移 | SHL Rd | 2\*(Rd)->Rd |
| 算术右移 | SHR Rd | (Rd)/2->Rd |
| 取数指令 | LOAD Rd, mem | (mem)->Rd |
| 存数指令 | STORE Rs, mem | (Rs)->mem |

该计算机采用5段流水式执行指令，各流水段分别是取指（IF），译码/读寄存器（ID）、执行/计算有效地址（EX）、访问存储器（M）和结果写回寄存器（WB），流水线采用“按序发射，按序完成”方式，没有采用转发技术处理数据相关，并且同一个寄存器的读和写操作不能在同一个时钟周期内进行。请回答下列问题：

(1) 若int型变量x的值为-513，存放在寄存器R1中，则执行“SHL R1”后，R1中的内容是多少？（用十六进制表示）(3分)

(2) 若某个时间段中，有连续的4条指令进入流水线，在其执行过程中没有发生任何阻塞，则执行这4条指令所需的时钟周期数为多少？(3分)

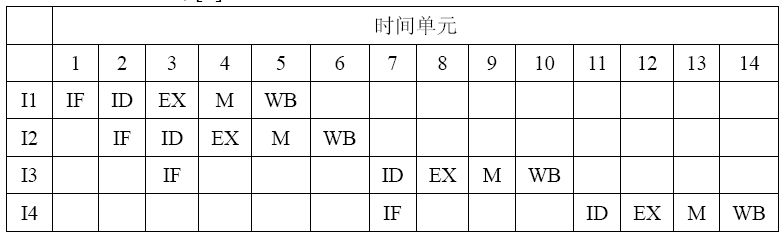
(3) 若高级语言程序中某赋值语句为x = a+b, x、a和b均为int型变量，它们的存储单元地址分别表示为[x]、[a]和[b]。该语句对应的指令序列及其在指令流水线中的执行过程如题44图所示。

I1 LOAD R1, [a]

I2 LOAD R2, [b]

I3 ADD R1, R2

I4 STORE R2, [x]



指令序列及其执行过程示意图

则这4条指令执行过程中，I3的ID段和I4的IF段被阻塞的原因各是什么？(4分)

(4) 若高级语言程序中某赋值语句为x=x\*2+a，x和a均为unsigned int类型变量，它们的存储单元地址分别表示为[x]、[a]，则执行这条语句至少需要多少个时钟周期？要求模仿上述示意图画出这条语句对应的指令序列及其在流水线中的执行过程示意图。(5分)

青岛大学课程考试试卷

2014~ 2015学年 春季学期 考试时间：120分钟

课程名称 计算机组成与结构 （一本） A卷√ B卷□

题号 一 二 三 四 五 六 七 八 九 成绩 复核

得分

阅卷

注意事项：答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

得分

一、选择（本题共10分）

1. 计算机系统中采用补码运算的目的是为了

A．与手工运算保持一致 B．提高运算速度

C．简化计算机的设计 D．提高运算精度

2. 相联存储器是按\_\_\_\_\_\_进行寻址的存储器。

A 地址方式 B 堆栈方式 C 内容指定方式 D 地址方式与堆栈方式

3. 计算机使用总线结构的主要优点是便于实现积木化，同时\_\_\_\_\_\_。

A 减少了信息传输量 B 提高了信息传输的速度

C 减少了信息传输线的条数 D 加重了CPU的工作量

4. 计算机硬件能直接执行的只有\_\_\_\_\_\_。

A.符号语言 B 机器语言 C 汇编语言 D 机器语言和汇编语言

5. 主存储器和CPU之间增加cache的目的是\_\_\_\_\_\_。

A.解决CPU和主存之间的速度匹配问题 B.扩大主存储器的容量

C.扩大CPU中通用寄存器的数量 D.扩大外存的容量

6. 某计算机字长为32位，其存储容量为16M×32位，它的地址线和数据线的总和是\_\_\_\_\_\_。

A.16 B. 32 C. 64 D. 56

7. 程序控制类指令的功能是\_\_\_\_\_\_。

A.进行算术运算和逻辑运算 B.进行主存与CPU之间的数据传送

C.进行CPU和I/O设备之间的数据传送 D.改变程序执行的顺序

8. 办公自动化（OA）是目前广泛开展的一项计算机应用，按分类，它属于 。

A．实时控制 B．科学计算 C．数据处理 D．计算机辅助设计

9. 计算机的外围设备是指\_\_\_\_\_\_。

A.输入/输出设备 B.外器

C.远程通信设备 D.除了CPU和内存以外的其它设备

10. 指令系统中采用不同寻址方式的目的主要是\_\_\_\_\_\_。

A 实现程序存储和程序控制 B 缩短指令长度，扩大寻址空间，提高编程灵活性

C 可以直接访问外存 D 提供扩展操作码的可能并降低指令译码难度

得分

二、填空（本题共 10 分，每空1分）

1. 在计算机输入输出系统中，根据CPU所起作用不同，外围设备的管理方式有程序查询方式、 \_\_方式、\_\_\_ \_\_\_方式和\_\_ \_\_\_\_方式。

2. 计算机的发展经历了几个时代，其基本原理都是基于冯•诺依曼体系结构，该结构一般包括 、 、 、输入设备和输出设备5个功能部分。不过，早期的计算机一般采用串行处理方式；现代计算机系统则广泛采用 处理方式。

3. DRAM存储器的刷新一般有 式刷新和 式刷新两种刷新方式。

4. 在一个机器周期内，一组实现一定操作功能的微命令组合构成一条 。

得分

三、运算（本题共12分）

已知X=2010×0.11011011，Y=2100×（-0.10101100），求X+Y。（按浮点数运算规则，分步进行。）

得分

四、分析（本题共8分）

假设主存容量为512K×16位，Cache容量为4096×16位，块长为4个16位的字，访存地址为字地址。

（1）在直接映射方式下，设计主存的地址格式。（3分）

（2）在全相联映射下，设计主存的地址格式。（3分）

（3）在二路组相联方式下，设计主存的地址格式。（2分）

得分

五、分析（本题共12分）

一种二进制RS型32位的指令结构如下：

其中OP为操作码字段，X为寻址模式字段，D为偏移量字段，其寻址模式定义为有效地址E算法及说明列表如下：

请写出6种寻址方式的名称。

得分

六、设计（本题共12分）

某计算机有8条微指令I1-I8，每条微指令所包含的微指令控制信号如表所示，a-j分别对应10种不同性质的微命令信号，假设一条微指令的控制字段为8位，请安排微指令的控制字段格式。

得分

得分

七、分析计算（本题共12分）某程序对页面要求序列为P3P4P2P6P4P3P7P4P3P6P3P4P8P4P6。

（1）设主存容量为3个页面，采用FIFO页面替换算法，开始时主存空，求访存命中率。

（2）当主存容量为4个页面时，采用LRU替换算法，求访存命中率。

（列表推导页面调用及淘汰过程）

八、问答（本题共12分）

什么是中断？中断有哪些作用？中断过程一般如何安排 ？

得分

九、问答（本题共 12分）

什么是RISC? 与CISC相比，RISC有哪些特点？

**青岛大学课程考试试卷**

2013~ 2014学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构 A□卷B卷√

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、（本题共20分）

1、在机器码中，零的表示形式唯一的是\_\_\_\_。 （ ）

A. 原码 B. 补码 C. 反码 D. 原码和反码

2、长度相同但格式不同的2种浮点数，若A型阶码长、尾数短，B型阶码短、尾数长，其它规定相同，则其表示数的范围和精度\_\_\_\_。 （ ）

1. 两者范围与精度相同 B. A型范围大但精度低

C. B型范围大且精度高 D. A型范围大且精度高

3、交叉存储器实质是一种 存储器，它能 执行 独立的读写操作。（ ）

A．模块式，并行，多个 B. 模块式，串行，多个

C．整体式，并行，一个 D. 整体式，串行，多个

4、计算机系统中的存储器系统是指\_\_\_\_。 （ ）

A． RAM存储器 B． ROM存储器

C． 主存储器 D． cache、主存储器和外存储器

5、计算机的外围设备是指\_\_\_\_\_\_。 （ ）

A． 输入/输出设备 B. 外存储器

C .远程通信设备 D. 除了CPU 和内存以外的其它设备

6、流水CPU 是由一系列叫做“段”的处理线路所组成，和具有m个并行部件的CPU相比，一个 m段流水CPU\_\_\_\_\_\_。 （ ）

A. 具备同等水平的吞吐能力 B. 不具备同等水平的吞吐能力

C. 后者吞吐能力大于前者的吞吐能力 D. 后者吞吐能力小于前者的吞吐能力

7、在定点二进制运算器中，减法运算一般通过\_\_\_\_\_\_来实现。 （ ）

A. 原码运算的二进制减法器 B. 补码运算的二进制减法器

C. 原码运算的十进制加法器 D. 补码运算的二进制加法器

8、运算器虽有许多部件组成，但核心部件是\_\_\_\_\_\_。 （ ）

A.数据总线 B.算术逻辑运算单元 C.多路开关 D.累加寄存器

9、在多级存储体系中，“cache—主存”结构的作用是解决\_\_\_\_\_\_的问题。（ ）

A.主存容量不足 B.主存与辅存速度不匹配

C.辅存与CPU速度不匹配 D.主存与CPU速度不匹配

10、指令周期是指\_\_\_\_\_\_。 （ ）

A． CPU从主存取出一条指令的时间

B． CPU执行一条指令的时间

C． CPU从主存取出一条指令加上CPU执行这条指令的时间

D． 时钟周期时间

|  |  |
| --- | --- |
| 得分 |  |

二、（本题共20分）

1、计算机的发展经历了几个时代，其基本原理都是基于冯·诺依曼体系结构，一般包括 、 、 、输入设备和输出设备5个功能部分。不过早期的计算机一般采用串行处理方式；现代计算机系统则广泛采用 处理方式。

2、= （ ）= （ ）= （ ）

若X=-0.1001，= = =

若Y=0.0101，= = =

= 。

3、计算机指令根据操作数的不同位置存在多种寻址方式，操作数在寄存器中称为 寻址方式；操作数地址在寄存器中称为 寻址方式；操作数在指令中

称为 寻址方式 ；操作数地址（内存）在指令中称为 寻址方式。

4、根据控制器中时序控制信号的形成方式，控制器可以分为 控制

和 控制两种。

|  |  |
| --- | --- |
| 得分 |  |

三、（本题共20分）

什么是CISC和RISC？各有什么特点？其发展历史和趋势如何？

|  |  |
| --- | --- |
| 得分 |  |

四、（本题共20分）

外围设备的I/O控制方式主要有哪5种？各种控制方式的基本思想和主要特点分别是什么？

五、（本题共20分）

某程序对页面要求序列为P3P4P2P6P4P3P7P4P3P6P3P4P8P4P6。

（1）设主存容量为3个页面，采用FIFO页面替换算法，开始时主存空，求访存命中率。

（2）当页面空间为4个时，采用LRU替换算法，求访存命中率。

（以上均需列出页面调用及淘汰过程）

**青岛大学课程考试试卷**

2014~ 2015学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构 A卷□ B卷√

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、（本题共20分）

1、若浮点数格式中阶码的基数已定，且尾数采用规格化表示法，则浮点数的表示范围取决于 的位数，而精度取决于 的位数。

2、在浮点加减运算中，当运算结果的尾数绝对值大于1时，需要对结果进行 ；而当结果的尾数绝对值小于0.5时，需对结果进行 。

3、DRAM存储器的刷新一般有 刷新和 刷新两种刷新方式。

4、在机器的一个CPU周期内，一组实现一定操作功能的微命令的组合，构成一条 。

5、早期的计算机基于冯·诺依曼体系结构，一般采用串行处理方式；现代计算机系统广泛采用 处理方式。

6、CPU从主存取出一条指令并执行该指令的时间叫做 周期，它通常由若干个 周期来表示。

|  |  |
| --- | --- |
| 得分 |  |

二、（本题共20分）

1. 冯·诺依曼机工作方式的基本特点是
   1. 多指令流、单数据流 B．按地址访问并顺序执行指令

C．堆栈操作 D．存储器按内部指令选择地址

2、计算机硬件能直接执行的只有

A．符号语言 B．机器语言 C．机器语言与汇编语言 D．汇编语言

3、办公自动化（OA）是目前广泛开展的一项计算机应用，按分类，它属于

A．实时控制 B．科学计算 C．数据处理 D．计算机辅助设计

4、下列数值中，最小的数为

A．（101001）2 B．（52）8 C．（101001）BCD D．（233）16

5、计算机系统中采用补码运算的目的是为了

A．与手工运算保持一致 B．提高运算速度

C．简化计算机的设计 D．提高运算精度

6、存储器是计算机系统中的记忆设备，主要用来

A．存放数据 B．存放程序 C．存放数据和程序 D．存放微程序

7、相联存储器是指按 进行寻址的存储器

A．地址指定方式 B．堆栈存取方式 C．内容指定方式

D．地址指定与堆栈存取方式结合

8、某计算机字长32位，其存储容量为4MB，若按字编址，其寻址范围为

A．1M B．4MB C．4M D．1MB

9、计算机操作的最小时间单位是

A．时钟周期 B．指令周期 C．CPU周期 D．微指令周期

10、下列部件中，不属于执行部件的是

A．控制器 B．存储器 C．运算器 D．外围设备

|  |  |
| --- | --- |
| 得分 |  |

三、（本题共20分）

已知X=2010×0.11011011，Y=2100×（-0.10101100），求X+Y。（按浮点数运算规则，分步进行。）

|  |  |
| --- | --- |
| 得分 |  |

四、（本题共20分）

设某计算机字长16位，地址线20根，有一个专用累加器AC和一个专用的变址寄存器RX（它们在指令中都是隐含的），它们的字长都是16位，该机器的单操作指令格式如下：

15 ………. 10 9 8 7 …… … 0

|  |  |  |
| --- | --- | --- |
| 操作码 | MOD寻址方式 | D |

其中MOD

00：表示D为立即数

01：表示D为直接内存地址

10：表示D为间接地址（一级间址）

11：表示D为变址的形式地址（偏移量）

问：（1）说明该指令格式能定义多少种不同操作？

（2）立即数的范围是多少？（本机采用补码系统）

（3）分别说明各种情况下能访问最大存储区的范围是多少？

|  |  |
| --- | --- |
| 得分 |  |

五、（本题共20分）

某程序对页面要求序列为P3P4P2P6P4P3P7P4P3P6P3P4P8P4P6。（1）设主存容量为3个页面，采用FIFO页面替换算法，开始时主存空，求访存命中率。

（2）当页面空间为4个时，采用LRU替换算法，求访存命中率。

（以上均需列出页面调用及淘汰过程）

**青岛大学课程考试试卷**

2016~ 2017学年 春 季学期 考试时间：120分钟

**课程名称** 计算机组成与结构 A卷√ B卷□

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 一 | 二 | 三 | 四 | 五 | 六 | 七 | 成绩 | 复核 |
| 得分 |  |  |  |  |  |  |  |  |  |
| 阅卷 |  |  |  |  |  |  |  |  |

**注意事项：**答卷前，考生务必把答题纸上密封线内各项内容填写清楚(学号应与教务在线中学号相同),否则可能得不到成绩，必须填写在密封线与装订线之间。答案必须写在边框内。

|  |  |
| --- | --- |
| 得分 |  |

一、选择题（每小题1分，共15分）

1. 十进制数5的单精度浮点数IEEE 754代码为（ ）。

A、01100000101000000000000000000000

B、01000000101000000000000000000000

C、11000000101000000000000000000000

D、11000000101100000000000000000000

1. 冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU区分它们的依据是（ ）。

A、指令操作码的译码结果 B、指令和数据的寻址方式

C、指令周期的不同阶段 D、指令和数据所在的存储单元

1. 下列关于RISC的叙述中，错误的是（ ）。

A、RISC普遍采用微程序控制器

B、RI SC大多数指令在一个时钟周期内完

C、RISC的内部通用寄存器数量相对CISC多

D、RISC的指令数、寻址方式和指令格式种类相对CISC少

1. 某计算机的指令流水线由四个功能段组成。指令流经各功能段的时间(忽略各功能段之间的缓存时间)分别是90ns、80ns、70ns和60ns．则该计算机的CPU时钟周期至少是（ ）。

A、90ns B、80ns C、70ns D、60ns

1. 相对于微程序控制器，硬布线控制器的特点是（ ）。

A、指令执行速度慢，指令功能的修改和扩展容易

B、指令执行速度慢，指令功能的修改和扩展难

C、指令执行速度快，指令功能的修改和扩展容易

D、指令执行速度快，指令功能的修改和扩展难

1. 假设某系统总线在一个总线周期中并行传输4字节信息．一个总线周期占用2个时钟周期，总线时钟频率为10MHZ，则总线带宽是（ ）。

A、10MB/S B、20MB/S C、10 MB/S D、80 MB/S

1. 假设某计算机的存储系统由出Cache和主存组成，某程序执行过程中访存1000次，其中访问Cache缺失50次，则Cache的命中率是（ ）。

A、5% B、9.5% C、50% D、95%

1. 在Cache更新时，把数据同时写入Cache和主存的策略是（ ）。

A、写直达 B、写回法

C、按写分配法 D、不按写分配法

1. 垂直型微指令的特点是（ ）。

A、微指令格式垂直表示 B、控制信号经过编码

C、采用微操作码 D、多层次表示

1. 指令寄存器的IR作用是（ ）。

A、保存当前指令的地址 B、保存当前正在执行的指令

C、保存下一条指令 D、保存上一条指令

1. 微程序控制器中，机器指令与微指令的关系是（ ）。

A、每一条机器指令由一段微指令编成的微程序来解释执行

B、每一条机器指令由一条微指令来执行

C、一段机器指令组成的程序可由一条微指令来执行

D、一条微指令由若干条机器指令组成

1. 指令周期是指（ ）。

A、CPU从主存取出一条指令的时间

B、CPU执行一条指令的时间

C、CPU从主存取出一条指令加上执行这条指令的时间

D、时钟周期时间

1. 系统总线中控制线的功能是（ ）。

A、提供主存、I/O接口设备的控制信号和响应信号

B、提供数据信息

C、提供时序信号

D、提供主存、I/O接口设备的响应信号

1. 下列选项中能引起外部中断的事件是（ ）。

A、键盘输入 B、除数为0 C、浮点运算下溢 D、访存缺页

1. 中断向量的地址是（ ）。

A、子程序的入口地址 B、中断服务程序的入口地址

C、中断服务程序入口地址指示器 D、例行程序入口地址

|  |  |
| --- | --- |
| 得分 |  |

二、填空题（每空1分，共15分）

1. 当CPU执行优先级较低的中断服务程序时，允许响应比它优先级高的中断源请求中断，而挂起正在处理的中断，这就是（ ）。
2. （ ）通道以数组（数据块）为单位与设备之间进行数据传送。它必须为一个设备传送完一个数据块以后，才能为其他设备服务。它适用于高速外围设备。
3. 在计算机内存中，需要刷新的是（ ）存储器，而通常由（ ）构成Cache存储器。
4. 在计算机系统中，Cache系统是为了解决（ ）而设置，虚拟存储器是为了解决（ ）而设置。
5. 集中式总线判优有（ ）、（ ）、（ ）三种方式。
6. 在计算机系统中，CPU对外围设备的管理除了程序查询方式、程序中断方式外，还有（ ）方式、（ ）方式和（ ）方式。
7. 若采用硬件向量法形成中断服务程序的入口地址，则CPU在中断周期需完成（ ）、（ ） 和（ ）操作。

|  |  |
| --- | --- |
| 得分 |  |

三、计算题（本题共25分）

1. 试用原码加减交替法计算X/Y，其中X=0.1000，Y=－0.1010，计算后的商精确到小数点后第5位，写出详细的计算步骤（12分）。
2. 已知X=2010×0.11011011，Y=2100×（-0.10101100），用浮点数运算步骤求[X+Y]浮（1位阶符、1位尾符、4位阶码、10位尾数）（13分）

|  |  |
| --- | --- |
| 得分 |  |

四、分析题（本题共5分）

某半导体存储器容量为15KB，其中固化区8KB，可选EPROM芯片为4K×8位；随机读写区7KB，可选SRAM芯片有：4K×4位、2K×4位、IK×4位。地址总线A15～A0，双向数据总线D7～D0，请问如何选择芯片，每个芯片的地址空间是什么？

|  |  |
| --- | --- |
| 得分 |  |

五、分析题（本题共10分）

某机字长为32位，主存容量为1M，单字长指令，有50种操作码，采用寄存器寻址、寄存器间接寻址、立即、直接等寻址方式。CPU中有PC、IR、AR、DR和32个通用寄存器。问：

1）指令格式如何安排？详细说明。

2）能够增加其他寻址方式？如何增加？

|  |  |
| --- | --- |
| 得分 |  |

六、设计题（本题共10分）

某计算机的主存－Cache存储器层次采用组相联映射方式，字块大小为64字。Cache存储器容量为32字块，按4字块分组，主存储器容量为1024字块。问：

1）主存地址共需多少位? 主存地址字段如何划分，各需多少位?

2）假设Cache存储器起始时为空，CPU从主存单元0，1，2，…，3071依次读出3072个字，采用LRU(近来最少使用)替换算法，求命中率。

|  |  |
| --- | --- |
| 得分 |  |

七、设计题（本题共20分）

设某计算机运算器框图如下图所示，其中ALU为16位加法器，SA，SB为16位暂存器，其读写功能见下表，各控制信号的功能如下所示：

RA0，RA1：读R0-R3的选择控制； R：寄存器读命令

WA0，WA1：写R0-R3的选择控制； W：寄存器写命令

LDSA：打入SA的控制信号

LDSB：打入SB的控制信号

-ALU：送入的控制信号

ALU：传送SB的控制信号，并使加法器最低位加1

Reset：清暂存器SB为0的信号

1）其微程序控制器控制存储器容量为16×20位，给定取指令微命令字段占4位，判别测试字段占一位，用于对机器指令的操作码进行测试，顺序控制字段直接给出下一条微指令的地址，请设计针对取指令操作和运算器操作的微指令格式；（3分）

2）用方框图语言写出如下三条指令的微程序流程图（5分）；

3）用二进制代码写出如下三条指令的微程序（设测试位为0表示不测试，0000表示不取指令）（12分）

1、ADD R0，R1指令，即（R1）+（R0）→R1

2、SUB R2，R3指令，即（R3）－（R2）→R3

3、MOV R2，R3指令，即（R2）→（R3）

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 读控制 | | | | 写控制 | | | |
| R | RA0 | RA1 | 选择 | W | WA0 | WA1 | 选择 |
| 1 | 0 | 0 | R0 | 1 | 0 | 0 | R0 |
| 1 | 0 | 1 | R1 | 1 | 0 | 1 | R1 |
| 1 | 1 | 0 | R2 | 1 | 1 | 0 | R2 |
| 1 | 1 | 1 | R3 | 1 | 1 | 1 | R3 |
| 0 | \* | \* | 不读出 | 0 | \* | \* | 不写入 |

