

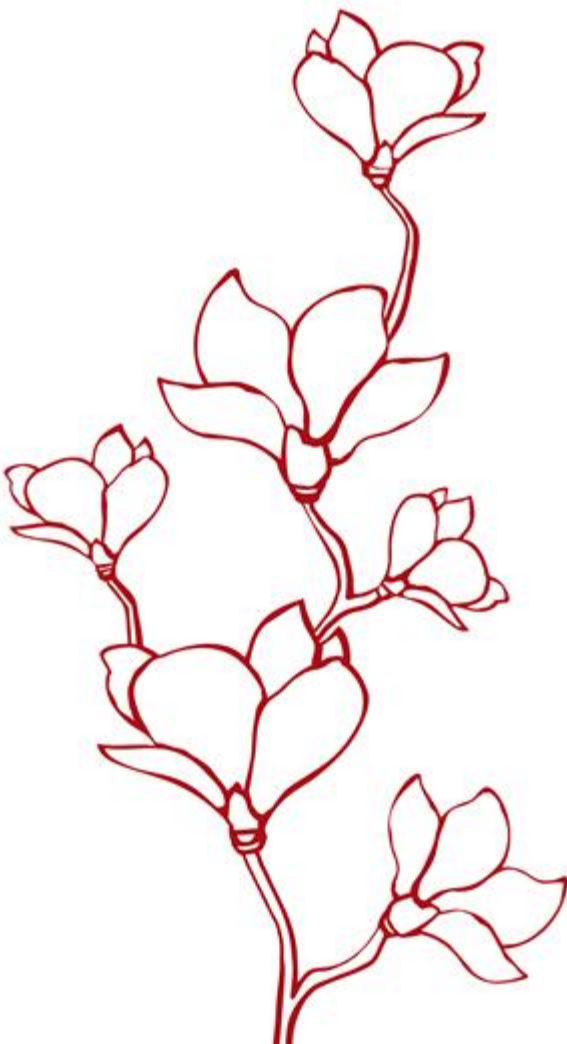
RL Circuits

생체의공실험 (BME20800)

예비 및 결과 보고서



KYUNG HEE
UNIVERSITY



담당 교수	이상민 교수님
담당 조교	오지현 조교님, 한승주 조교님
제출일	2020. 11. 26. 목.
소속	경희대학교 전자정보대학 생체의공학과
학번	2019103877
이름	이규린

1. 실험 주제

RL circuits

2. 이론

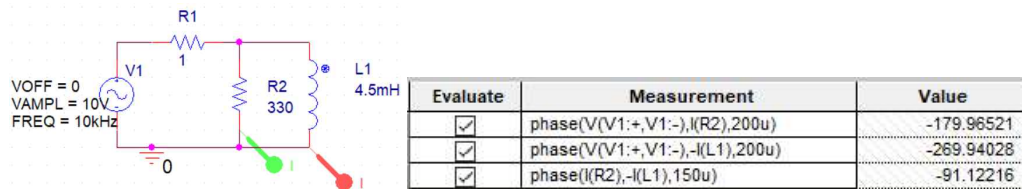
RL circuit은 저항과 인덕터, 전압원으로 이루어진 회로이다. Vsource를 교류 전압으로 인가하면 각 소자에서 측정되는 전압 및 전류 역시 정현파 형태로 나타나게 된다.

RL 직렬회로는, 저항과 인덕터가 직렬로 연결된 회로로, 저항에 걸리는 전압과 인덕터에 걸리는 전압의 위상차는 90° , VL이 VR을 lead한다. 저항과 인덕터가 직렬로 연결되어 있으므로 $Z_T = Z_L + Z_R = j\omega L + R$ 이다. 또, 직렬 회로에서 Vs에 대해 VR은 lag되고, VL은 lead하고, I는 lag된다.

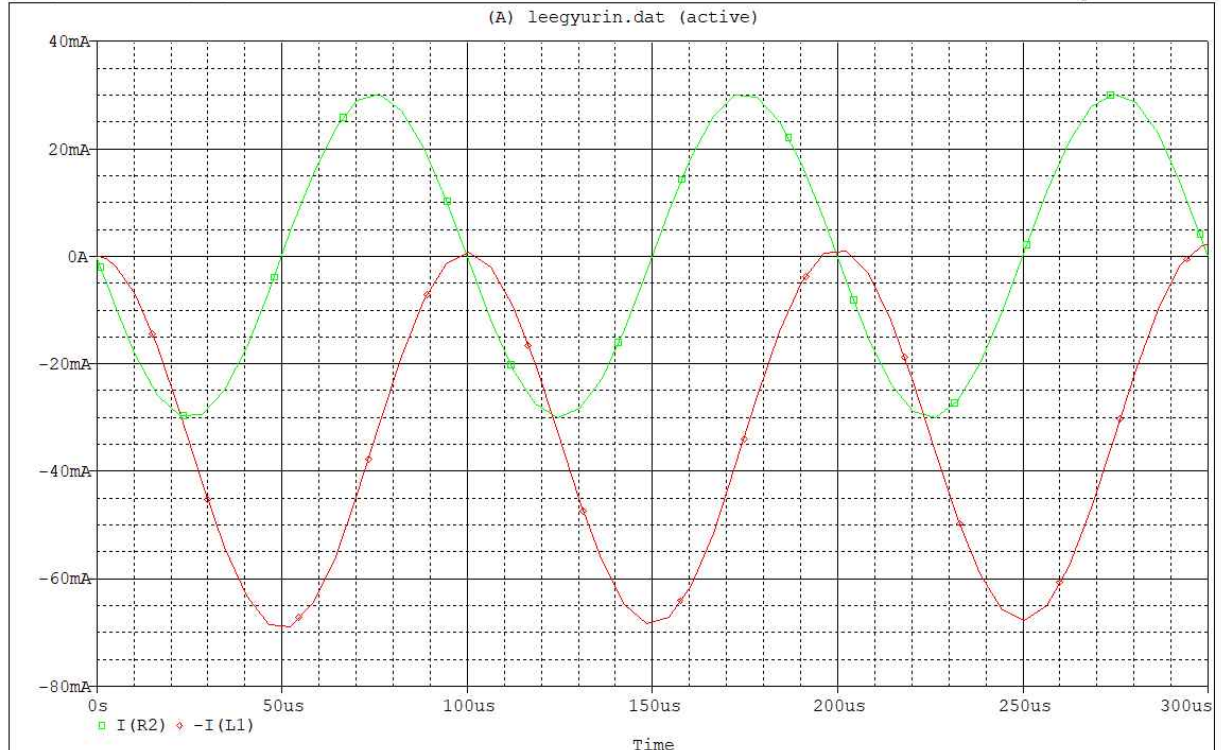
RL parallel circuit은 저항과 인덕터가 병렬로 연결된 회로로, 저항에 걸리는 전류, 인덕터에 걸리는 전류의 위상차는 90° 로, IR이 IL을 90° 만큼 lead한다. 저항과 인덕터가 병렬 연결되어 있으므로

$\frac{1}{Z_T} = \frac{1}{Z_L} + \frac{1}{Z_R} = \frac{1}{j\omega L} + \frac{1}{R}$ 이다. 또, 병렬 회로에서 Vs에 대해 VL은 lag되고 IL은 lead한다.

다음 예제 회로는 저항과 인덕터가 병렬연결된 회로로, IR2와 IL1의 위상차를 구해보면 -91.12216° 로, I(L1)이 약 90° 만큼 lag된 것을 확인할 수 있다.



** Profile: "SCHEMATIC1-leegyurin" [C:\OrCAD\OrCAD_16.6_Lite\tools\capture\2020exp7_2-PSpiceFiles\SCHEMATIC1\leegyuri
Date/Time run: 11/23/20 02:40:14 Temperature: 27.0



Date: November 23, 2020

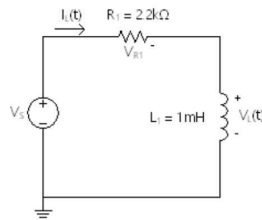
Page 1

Time: 02:40:20

3. 실험 방법

가. EXPERIMENT #1

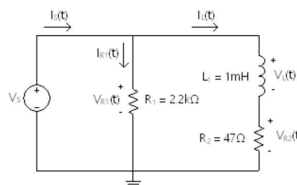
- RL series circuit



- Configure the circuit ($V_S = 5 \text{ V DC}$)
- Measure the voltage (V_L , V_{R1}), current (I_L) in the circuit with the multimeter
- Instead of a DC voltage source, apply a sinusoidal signal of amplitude 5 Vpp and frequency 500 kHz using a function generator
- Observe V_S on oscilloscope (CH1)
- Observe the inductor voltage on the oscilloscope (CH2) and record the maximum voltage of V_L
- Save the waveform of V_S and V_L observed on the oscilloscope
- Measure the phase difference between V_S and V_L
- Observe the voltage across the resistor (V_{R1}) with an oscilloscope
- Calculate $i_L(t)$ using relationship $i_L(t) = V_{R1}(t)/R_1 = V_{R1}(t)/2.2 \text{ k}\Omega$
- Record the maximum value of i_L and the phase of i_L compared to V_S
- Repeat above for $V_S = 5 \text{ Vpp}$ (1 kHz)
- Draw phasor diagram of V_L and analyze the entire results

나. EXPERIMENT #2

- RL parallel circuit



- Configure the circuit ($V_S = 5 \text{ V DC}$)
- Measure the voltage (V_L , V_{R1}), current (I_S , I_{R1} , I_L) in the circuit with the multimeter
- Instead of a DC voltage source, apply a sinusoidal signal of amplitude 5 Vpp and frequency 500 kHz using a function generator
- Observe V_S on oscilloscope (CH1)
- Observe the inductor voltage on the oscilloscope (CH2) and record the maximum voltage of V_L
- Save the waveform of V_S and V_L observed on the oscilloscope
- Measure the phase difference between V_S and V_L
- Observe the voltage across the resistor (V_{R2}) with an oscilloscope
- Calculate $i_L(t)$ using relationship $i_L(t) = V_{R2}(t)/R_2 = V_{R2}(t)/47 \Omega$
- Record the maximum value of i_L and the phase of i_L compared to V_S

- Repeat above for $V_S = 5 \text{ Vpp}$ (1 kHz)
- Draw phasor diagram of V_L and analyze the entire results

다. Discussion

- RL circuits
- Explain the characteristics of the inductor using the results of each experiment
- Explain the inductor behavior when a DC voltage is applied
- What problems can occur when you connect without using R_2 in EX#4?
- Explain the difference between RL series and parallel circuits from the experimental results
- Explain the phase relationship between the voltage across the inductor and the current flowing in the inductor

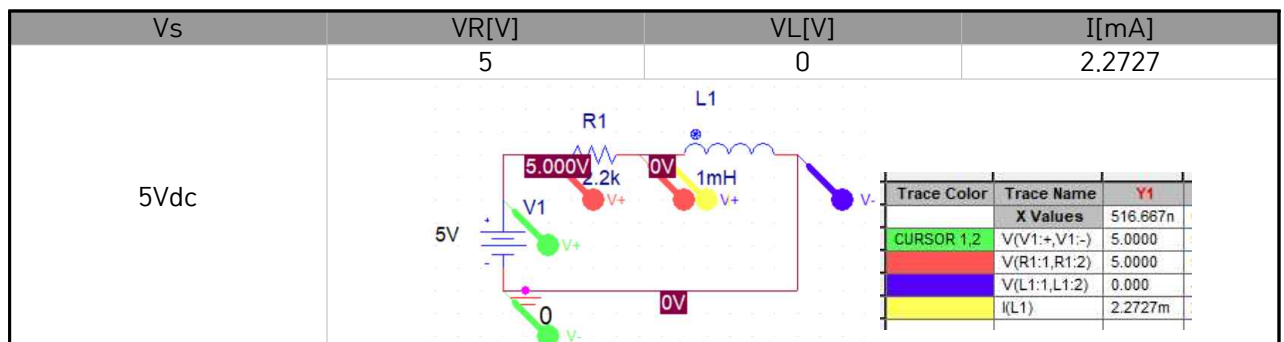
4. 실험 과정, 결과 및 해석

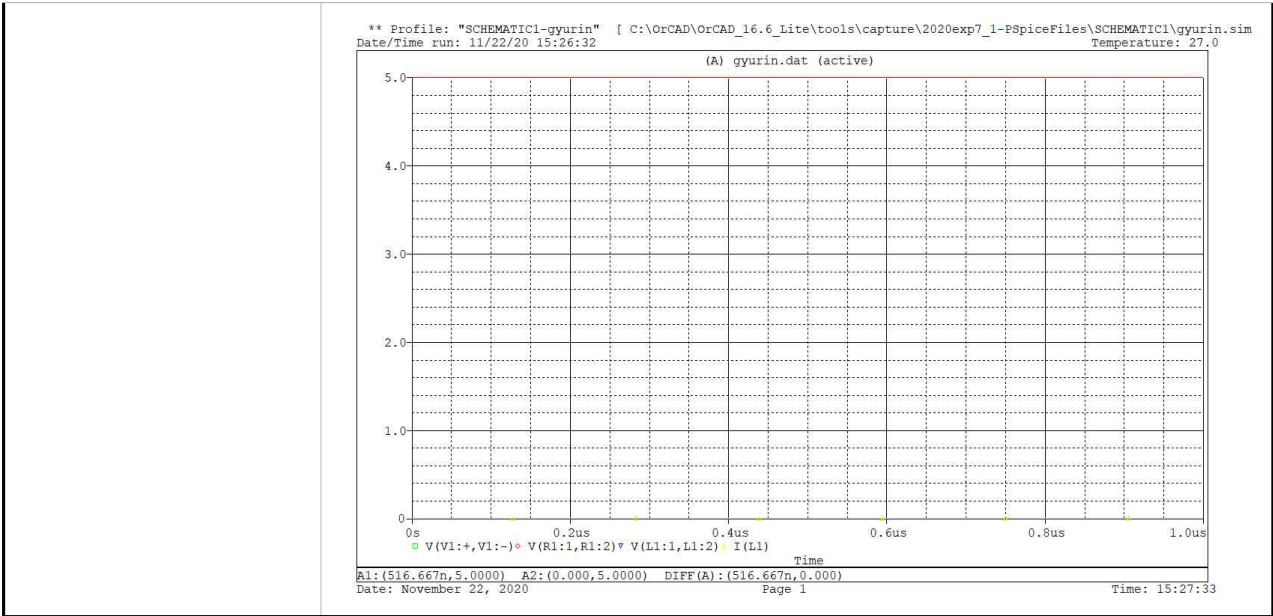
가. EXPERIMENT #1

1) 회로 분석

이 실험은 전압원과 저항, 인덕터가 직렬로 연결되어 있는 회로이다. 먼저 V_{source} 가 dc일 때, V_R 과 V_L 을 측정하고, I 는 이론적으로 구하면 된다. V_{source} 가 ac일 때, V_L 의 크기, V_S 와 V_L 그래프의 위상차, V_R 의 크기, I_L 과 V_S 의 위상차를 구해볼 것이다. V_L 의 크기와 V_R 의 크기는 오실로스코프에서 max 값을 통해 구하면 되고, V_S 와 V_L 그래프의 위상차는 두 그래프를 한 화면에 띄운 뒤 각 peak의 시간대를 통해 ' $360^\circ \times \text{시간차} = \text{위상차}(\circ) \times \text{주기}$ '의 공식에 대입하여 위상차를 구해줄 것이다. 우리 실험실에는 여러 버전의 오실로스코프가 있는데, 오실로스코프에 위상차를 구해주는 오실로스코프도 있지만, 우리 조의 오실로스코프는 위상과 위상차를 구하지 못하는 낮은 버전의 오실로스코프이기에 직접 손으로 커서를 돌려가며 위상차를 구하게 되었다.

2) Pspice 회로 구성





Vs	VL[V]	VL&Vs [°]	VR[V]	I[mA]	I&Vs [°]
	2.04220	-325.214	1.63119	0.741	-55.210

VOFF = 0
VAMPL = 2.5
FREQ = 500kHz

Evaluate	Measurement	Value
<input checked="" type="checkbox"/>	phase(V(V1:+,V1:-),V(L1:1,L1:2),4u)	-325.21437
<input checked="" type="checkbox"/>	Max(V(L1:1,L1:2))	2.04220
<input checked="" type="checkbox"/>	MAX(V(R1:1,R1:2))	1.63119
<input checked="" type="checkbox"/>	MAX(I(R1))	741.45082u
<input checked="" type="checkbox"/>	phase(V(V1:+,V1:-),I(R1),4u)	-55.21073

5Vpp, 500kHz

** Profile: "SCHEMATIC1-gyurin" [C:\OrCAD\OrCAD_16.6_Lite\tools\capture\2020exp7_1-PSpiceFiles\SCHEMATIC1\gyurin.sim
Date/Time run: 11/22/20 15:56:32 Temperature: 27.0

(A) gyurin.dat (active)

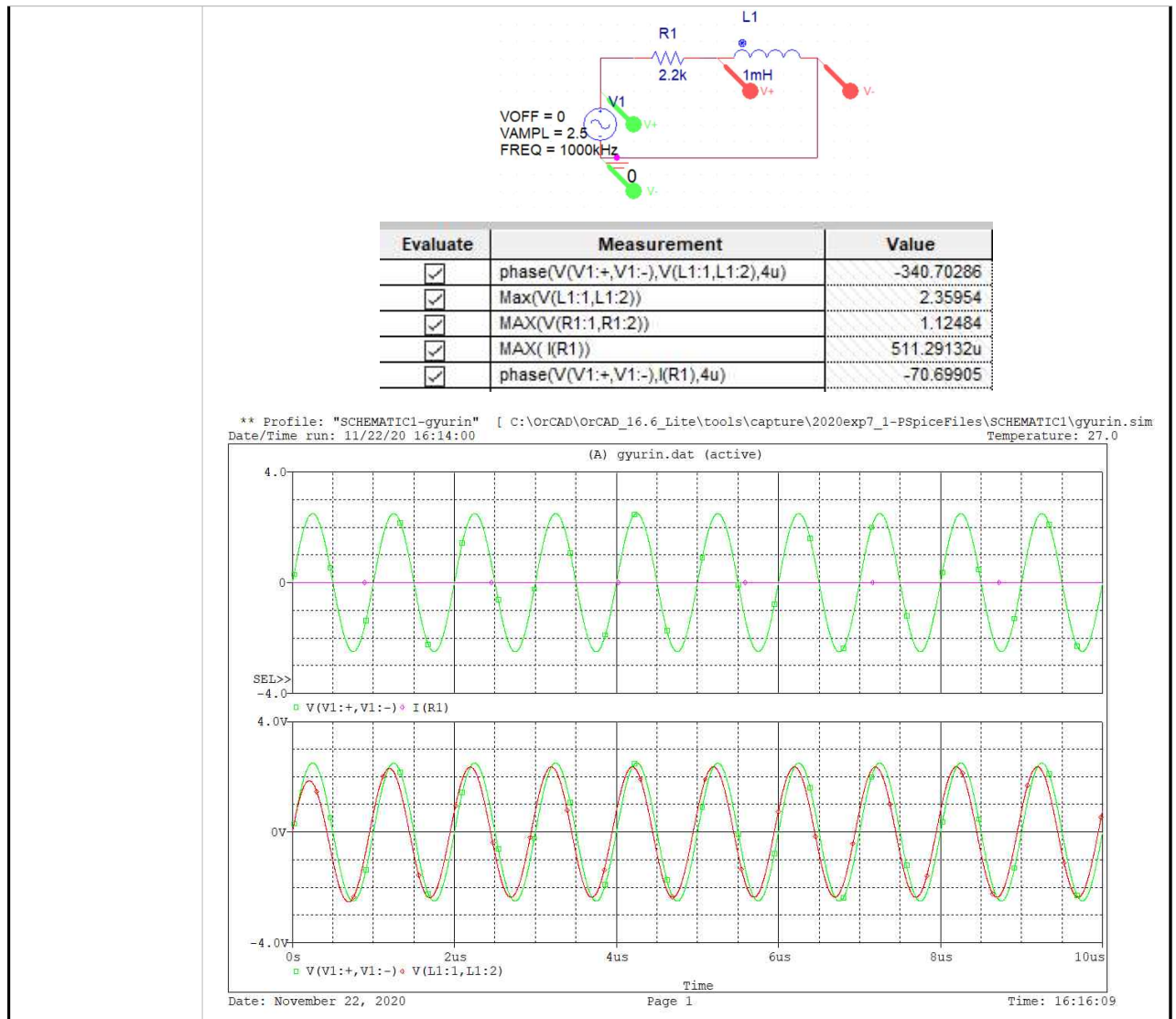
SEL>>

V(V1:+,V1:-) I(R1)

V(V1:+,V1:-) V(L1:1,L1:2)

Date: November 22, 2020 Page 1 Time: 16:06:10

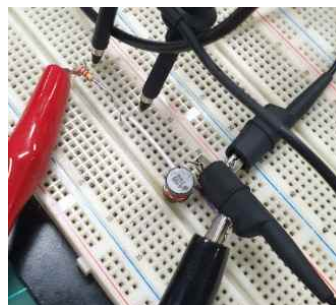
5Vpp, 1MHz	2.3594	-340.70	1.1248	0.511	-70.699
------------	--------	---------	--------	-------	---------



3) 소자 측정

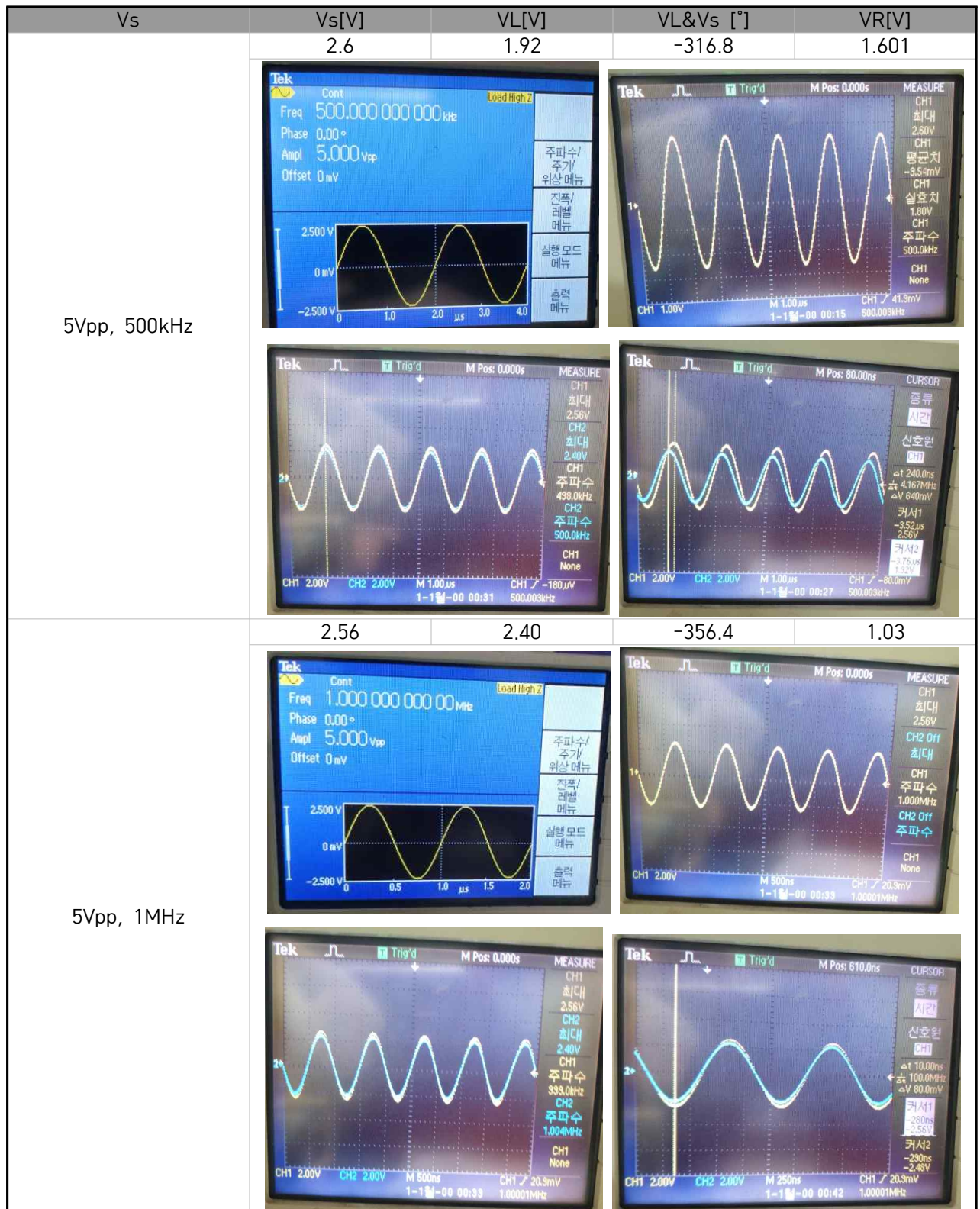
소자 종류	R1
이론값	2.2 kΩ
측정값	2.187 kΩ

4) Bread board 회로 구성



5) 측정값

Vs	VR[V]	VL[V]
5V dc	4.957	0.006



6) 이론값, 실험값 비교

Vs		VL[V]	VL&Vs [°]	VR[V]	I[mA]	I&Vs [°]
5V dc	이론	0	-	5	2.2727	-
	실험	0.006	-	4.957	2.266	-
	오차 (%)	-	-	0.86	0.29	-
5Vpp, 500kHz	이론	2.04220	-325.214 =34.786 VL leads	1.63119	0.741	-55.210 I lags
	실험	1.92	-316.8 =43.2 VL leads	1.601	0.7277	-49.8 I lags
	오차 (%)	5.98	24.19	1.85	1.79	9.80
5Vpp, 1MHz	이론	2.3594	-340.70 =19.3 VL leads	1.1248	0.511	-70.699 I lags
	실험	2.40	-356.4 =3.6 VL leads	1.03	0.4681	-69.4 I lags
	오차 (%)	1.72	81.35	8.43	8.40	1.84

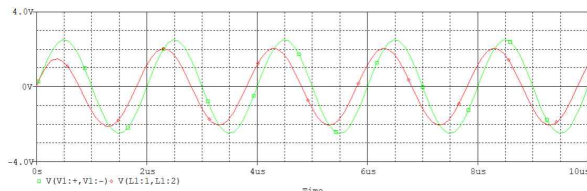
7) 결과 해석

① Vsource가 dc일 때

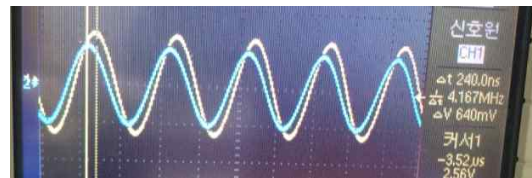
저항과 인덕터가 직렬 연결되어있는 회로에서, Vsource가 **dc**이면 인덕터는 **short** 상태처럼 동작하므로, 즉 그냥 도선처럼 되므로 대부분의 전압이 저항에 걸린다. 어쨌든 $V_{source} = V_R + V_L$ 이라는 것을 simulation 결과로나, 실험 결과로나 확인할 수 있다.

② Vsource가 ac일 때

우선, 직렬회로이기 때문에 저항과 인덕터에 흐르는 전류는 동일하다. 그리고 직렬회로이므로 $V_{source} = V_R + V_L$, 즉 저항과 인덕터에 걸리는 전압의 합은 전체 전압과 동일하다. 그리고 VL이 Vsource를 lead하며, VR은 Vsource에 대해 lag된다. I 역시 Vsource에 대해 lag된다. 다음 첨부된 그림은 5Vpp, 500kHz의 Vsource에 대한 pspice simulation 결과와 실험 오실로스코프 화면 창 결과이다. VL이 Vsource를 이끈다는 것을 한 눈에 확인 가능하다.



연두색 : Vsource, 빨간색 : VL



노란색 : Vsource, 하늘색 : VL

pspice simulation 결과를 보면, 5Vpp, 500kHz의 Vsource일 때 34.786°의 위상차만큼 VL가 Vs를 leads하고, 55.210°만큼 I가 Vs에 대해 lag된다. 즉, Vs를 기준으로 VL은 34.786° 앞서고, I와 VR은 55.210°만큼 뒤쳐진다. 곧 VL은 VR을 $34.786^\circ + 55.210^\circ = 89.996^\circ$ 만큼 lead된다. 즉, 교류 전원이 인가되면 VR과 VL의 위상차가 90°가 된다는 것을 simulation을 통해 확인할 수 있다. 참고로, Vs와 I 간

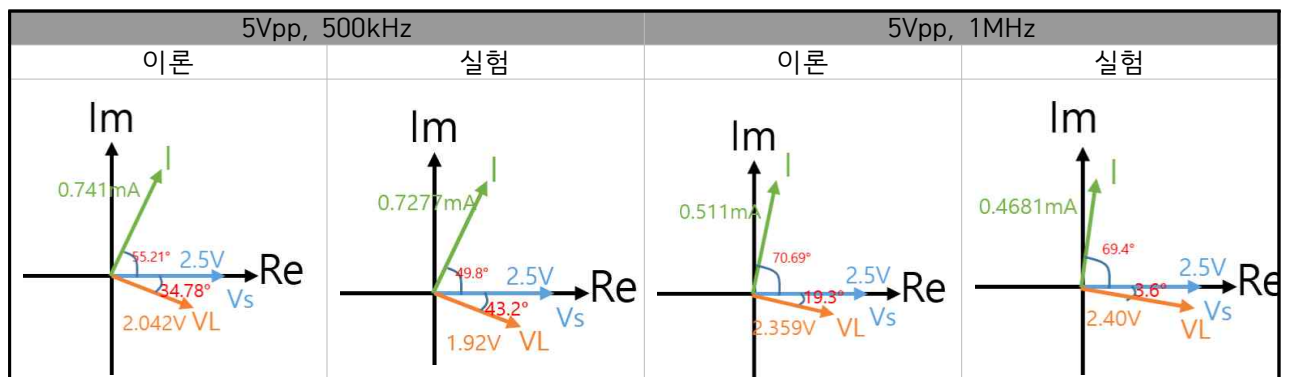
위상차는 V_s 와 V_R 간 위상차와 동일한데, 그 이유는 $I = V_R / R$ 이므로, 우리가 측정 가능한 V_R 을 실수 값인 R 로 나눠주면 그대로 I 가 된다. 혹은, V_L 값을 통해 I 를 구할수도 있는데, $I = V_L / X_L$ 이고, $X_L = j\omega L$ 이므로 X_L 은 실수값 없이 허수값만 있는 값이 되게 된다. 즉, X_L 의 위상차값은 무조건 90° 가 되게 된다. 실험 측정 값을 분석해보아도 5Vpp, 500kHz의 V_{source} 일 때 V_s 에 대해 43.2° 만큼 V_L 가 lead하고, 49.8° 만큼 I 가 lag된다. 즉, **V_L 은 93° , 즉 약 90° 만큼 V_R 을 lead한다는 것을 확인할 수 있다.**

③ inductor의 behavior when a DC voltage is applied

inductor의 임피던스는 $X_L = j\omega L$ 이다. DC voltage 인가 시 주파수 f 는 0이므로 각주파수 $\omega = 2\pi f = 0$ 이다. 따라서 인덕터의 임피던스 X_L 은 0이 되고, 회로에서 인덕터는 short 상태가 된다. 즉, 저항값 0인 소자로 고려되고, 그냥 인덕터 자리가 도선으로 연결되어있다고 고려된다. 따라서, DC voltage가 applied 되었을 때, 인덕터에 걸리는 전압은 0에 수렴한다.

④ Phasor diagram

다음 phasor diagram에서 확인할 수 있듯이, V_L 과 I 의 위상차는 90° 이고, I 의 위상과 V_R 의 위상은 같으므로 곧 V_L 과 V_R 의 위상차는 90° 이다.



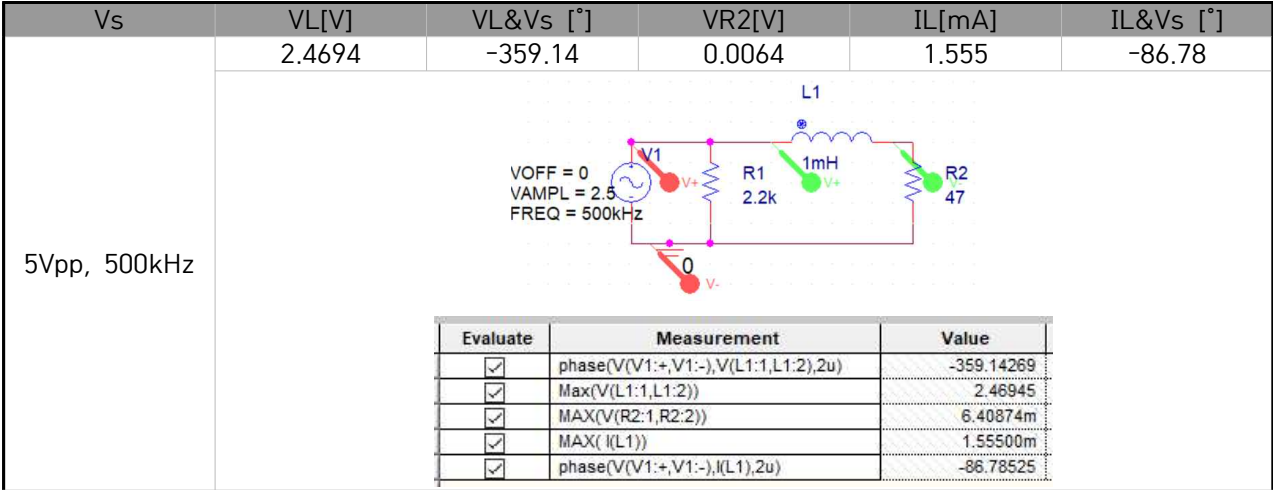
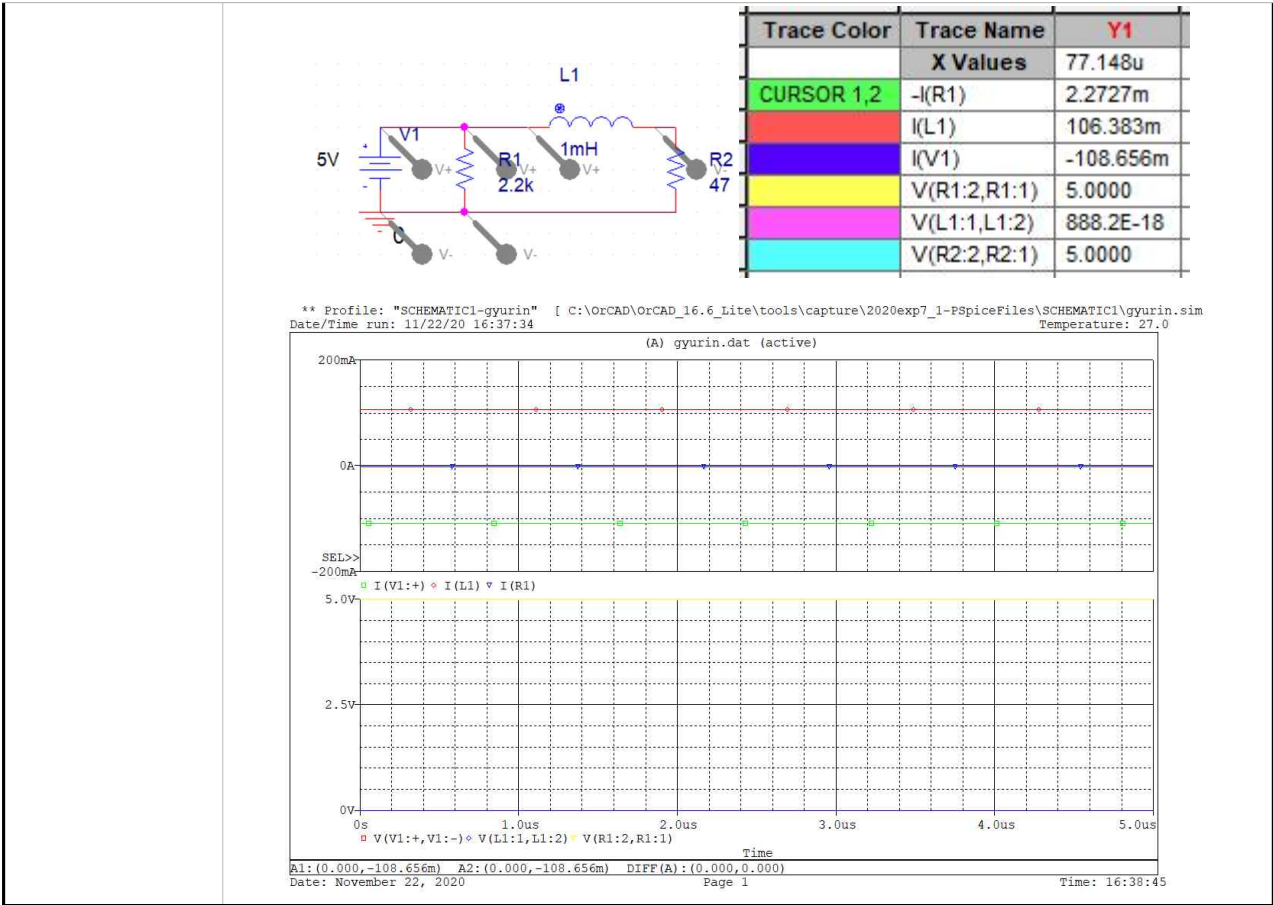
나. EXPERIMENT #2

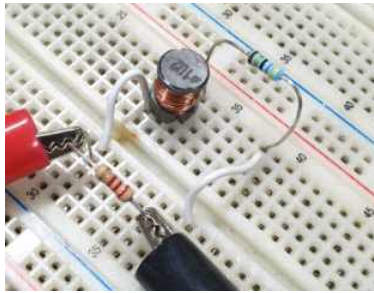
1) 회로 분석

이 회로는 R_1 과 L 이 병렬로 연결되어 있는 RL 회로이다. dc일 때, V_R 과 V_L 을 측정할 것이고, 이를 바탕으로 I , I_{R1} , I_L 을 구할 수 있다. ac일 때, V_L 의 크기, V_s 와 V_L 그래프의 위상차, V_{R2} 의 크기, I_L 의 크기, I_L 과 V_s 의 위상차를 구해볼 것이다. V_L 의 크기와 V_{R2} 의 크기는 오실로스코프에서 max 값을 통해 구하면 되고, V_s 와 V_L 그래프의 위상차는 두 그래프를 한 화면에 띄운 뒤 각 peak의 시간대를 통해 ' $360^\circ \times \text{시간차} = \text{위상차}(\circ) \times \text{주기}$ '의 공식에 대입하여 위상차를 구해준다. I_L 의 크기는 우리 실험실에서는 전류를 직접 측정하지 않기로 했기 때문에 이론적으로만 계산한다.

2) Pspice 회로 구성

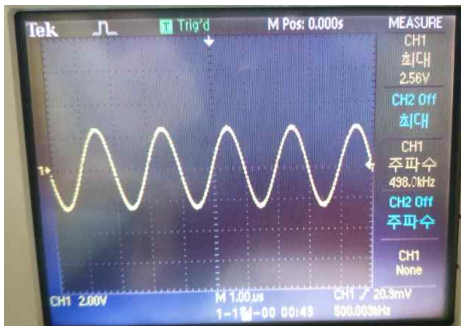
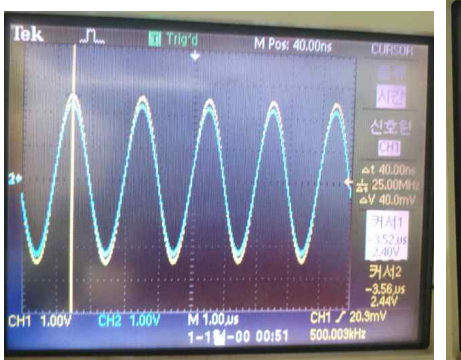
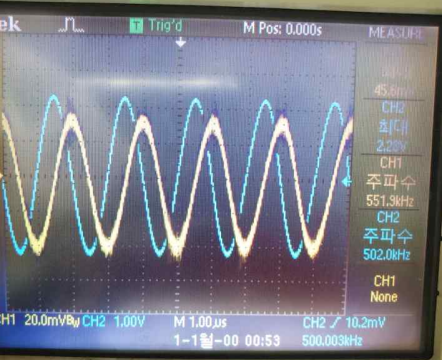
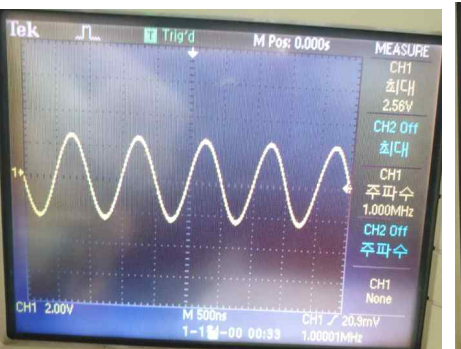
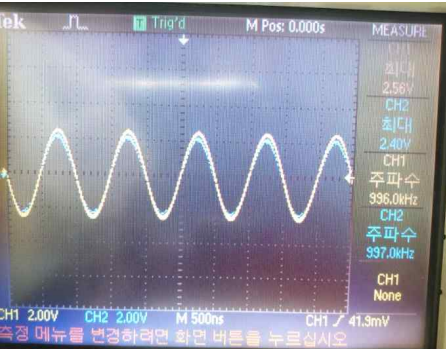


V_s	$V_R[V]$	$V_L[V]$	$I[mA]$	$I_1[mA]$	$I_2[mA]$
5Vdc	5	0	108.656	2.2727	106.383

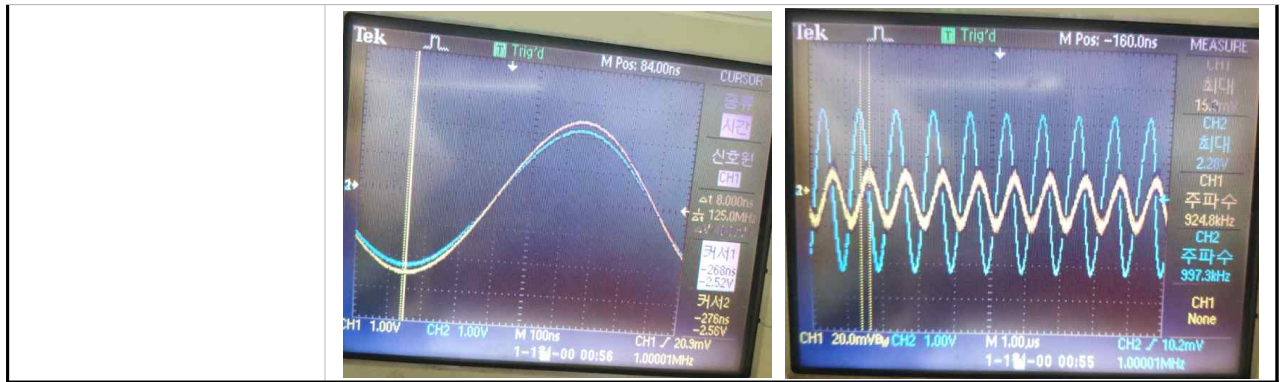




4) 측정값

Vs	VR[V]	VL[V]
5V dc	4.874	0.206

Vs	Vs[V]	VL[V]	VL&Vs [°]	VR2[V]
5Vpp, 500kHz	2.56	2.40	-352.8	0.0456
				
				
5Vpp, 1MHz	2.56	2.40	-331.2	0.0152
				
				



5) 이론값, 실험값, 오차를 비교

$IL = VL/XL = VL / j\omega L$ 로 계산해주었다.

V_s		$V_L[V]$	$V_{R1}[V]$	$I_L[mA]$	$I_{R1}[mA]$
5V dc	이론	0	5	106.383	2.2727
	실험	0.206	4.874	-	2.2154
	오차 (%)	-	2.52	-	2.51
V_s		$V_L[V]$	$V_{R2}[V]$	$I_L[mA]$	$I_{R2}[mA]$
5Vpp, 500kHz	이론	$2.469 \angle -359.1^\circ$ $=2.4694 \angle 0.82^\circ$	0.0064	$1.555 \angle -86.78^\circ$ IL leads	0.136
	실험	$2.40 \angle -352.8^\circ$ $=2.40 \angle 7.2^\circ$	0.0456	$0.7639 \angle -82.8^\circ$ IL leads	0.970
	오차 (%)	2.810	612.500	50.875	613.235
5Vpp, 1MHz	이론	$2.48 \angle -359.57^\circ$ $=2.48 \angle 0.42^\circ$	0.0039	$0.786 \angle -86.120^\circ$ IL leads	0.083
	실험	$2.40 \angle -331.2^\circ$ $=2.40 \angle 28.8^\circ$	0.0152	$0.3819 \angle -61.2^\circ$ IL leads	0.323
	오차 (%)	3.226	289.744	51.412	289.157

7) 결과 해석

① V_{source} 가 dc일 때

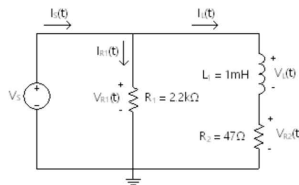
DC 전압에서는 주파수가 0이므로 인덕터는 short 상태와 같다. 기존 회로에서 L 위쪽은 V_{source} 에서 나온 직후의 node와 같은 노드이므로 V_L 은 자연히 V_{source} 와 같아지게 된다. 그리고 인덕터 부분이 short 되므로 회로는 R_1 과 R_2 가 병렬로 된 회로와 같아지게 되는데, R_1 은 2.2k Ω 이고 R_2 는 47 Ω 이므로 R_1 에 적은 전류가, R_2 쪽으로 큰 전류가 흐르게 된다. 결국 $I = I_{R1} + I_{R2}$ 가 되는데, simulation 결과 $I = 108.656mA$ 이고, $I_1 = 2.2727mA$, $I_2 = 106.383mA$ 였으므로 KCL이 성립함을 확인해볼 수 있다. 이 실험에서 중요한 주목할 점은 어쨌든, dc에서 인덕터는 short된다는 것이다.

② V_{source} 가 ac일 때

우선, 병렬회로이기 때문에 R_1 과 인덕터에 인가되는 V_L 은 동일하다. 그리고 병렬회로이므로 $I_{total} = IR_1 + I_L$, 즉 KCL 법칙에 의해 소스 뒤의 전류 성분은 R_1 과 L 쪽으로 나뉘어 흘러들어간다. 또, 저항 R_2 와 인덕터에 흐르는 전류는 동일하고, 이 둘의 전압의 합은 전체 전압, V_{source} 와 동일하다. 5Vpp, 500kHz일 때, 파형의 개념으로 설명하자면 실험 결과표에서 pspice simulation의 결과나 실제 실험 측정값이나, V_L 은 V_s 와의 위상차가 약 0° 이고, I_L 은 V_s 와의 위상차가 약 90° 인 것으로 해석할 수 있다. 즉, 전체 전압과 인덕터 전압의 위상차는 약 0° 이고, 전체 전압과 R_1 의 전압 또한 위상차 0° 이다. 인덕터 전압과 인덕터 전류의 위상차는 약 90° 이다. 따라서 인덕터 전류와 R_1 의 전류의 위상차는 90° 이다. 이는 저항에 흐르는 전압값을 실수값인 저항으로 나누면 R_1 에 대한 전류 복소파가 나오기 때문이다. 더 일반적인 개념으로 설명하자면, V_s 와 V_L 의 위상차가 a° , V_s 와 I_L 의 위상차가 b° 로 측정이 되었을 때, $(a-b)^\circ$ 만큼이 V_L 과 I_L 의 위상차가 되는 것이고, 그 값이 90° 이다. 실험 결과에서 위상차를 살펴보면 pspice나 실제 실험이나 ideal한 위상차 값이 나오지는 않았는데, 이는 pspice의 경우 simulation 실행 시 소수점 몇째 자리까지 고려되는지 등에 따라 값의 차이가 아주 조그맣지만 있었다. 또, 실제 실험 시에는 사용된 소자들이 이론값과 정확히 맞아 떨어지지 않고, 우리가 위상차를 측정한 방법이 오실로스코프에 phasor를 계산해주는 기능이 없어서 cursor를 이용해 눈대중으로 peak 과 peak 사이의 시간차를 이용해 계산한 것이므로 오차가 났다. 하지만 위상차의 대략적인 경향을 통해 실험 결과를 해석할 수 있기에는 충분했다. 저항값을 바꾸거나, 전압 주파수를 증가시켜 노이즈 범위보다 더 큰 전압을 측정하면 실험 결과에 미치는 노이즈의 영향을 줄일 수 있을 것이다.

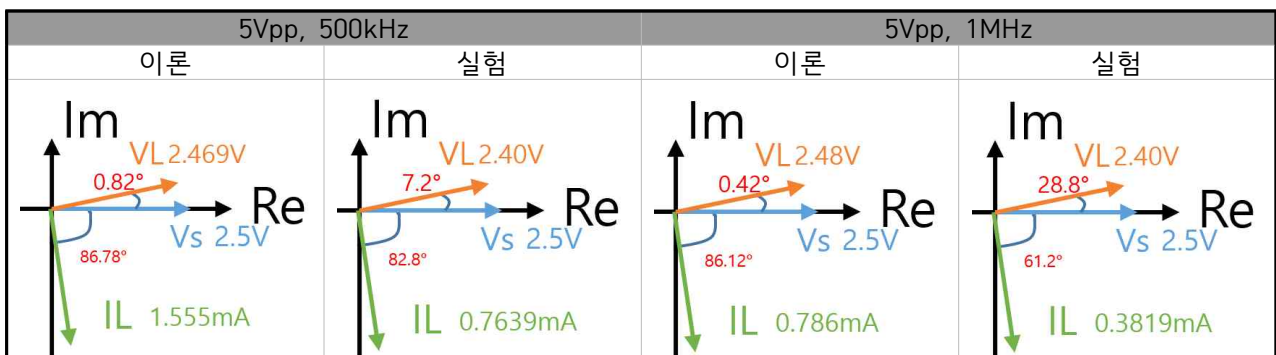
③ What problems can occur when you connect without using R_2 in EX#4?

우리는 이 실험에서 RL 병렬회로를 구성하였지만 다음 그림과 같이 L 뒤에 아주 조그마한 저항을 하나 더 붙여서 R-(RL) 병렬회로를 구성하였다. $R_1=2.2k\Omega$ 인데 비해 $R_2=47\Omega$ 이므로 아주 작은 저항이다. 이렇게 작은 저항을 하나 더 사용한 이유는, L 이 있는 쪽의 loop에 전류가 흐르도록 하게 함 때문이다. 만약 인덕터가 short 되어 인덕터 양 단의 전압 차이가 없게 되면 인덕터가 있는 loop로 전류가 아예 흐르지 않게 된다. 우리의 실험 목적 중 하나가 L 에 흐르는 전류를 구해서 위상차를 V_s 와 혹은 V_L 과 비교해보는 것이기 때문에 L 에 전류가 흘러야 I_L 이 측정 가능하기 때문에 아주 조그마한 저항 하나를 붙여주어서 전류가 흐를 수 있게 해주어야 한다.



④ Phasor diagram

다음 phasor diagram에서 확인해보면, V_L 과 I_L 은 각 경우에 90° 만큼 차이가 난다는 것을 확인할 수 있다. I_L 은 V_s 를 lead하고, V_L 은 V_s 에 대해 lag된다.



5. 결과 검토, 분석 및 결론

1) 결론

인덕터는 회로에서 전류의 변화를 방해하는 소자로서, 인덕터의 임피던스 (혹은 리액턴스)는 $X_L = j\omega L$ 이다. 인덕터에 걸리는 전압 (VL)과 흐르는 전류(IL) 간 위상차는 90° 이다. 전체전압의 크기가 같고 주파수가 다를 때, 주파수가 클수록 impedance of inductor는 커지기 때문에 인덕터에 걸리는 전압은 증가한다. RL series circuit에서, Vs와 VL의 위상차는 90° 로 VL이 lead하는 복소파이다. RL parallel circuit에서, VL과 IL의 위상차가 90° 이고, IR과 IL 간 위상차는 90° 이며 IR이 IL을 lead한다는 것을 실험적으로 확인할 수 있었다.

2) Discussion

① Explain the difference between RL series and parallel circuits from the experimental results.

RL 회로는 $X_L = j\omega L$ 이기 때문에 L 값과 X_L 값이 역수 관계가 아니므로 전압 분배와 전류 분배에 대해 일반적인 저항으로 생각해서 고려되어도 된다. 먼저, RL series circuit에서는 소자마다 전압 분배가 발생하고, 전류는 한 루프에서 같은 값을 가진다. L이 series로 연결되어있을 경우, $L_{eq} = L_1 + L_2 + \dots$ 로 계산하여 임피던스 값을 구할 수 있다. 반대로 RL parallel circuit에서는 각 소자들의 양 단의 노드가 같기 때문에 각 소자에 걸리는 전압이 서로 같고, 전류는 분배된다. 또한 L이 병렬로 연결되어 있을 경우 $\frac{1}{L_{eq}} = \frac{1}{L_1} + \frac{1}{L_2} + \dots$ 으로 그 총합 임피던스를 계산할 수 있다.

② Explain the phase relationship between the voltage across the inductor and the current flowing in the inductor

VL과 IL의 위상차는 90° 로, VL이 IL을 90° 만큼 lead한다. 이러한 이유는, 옴의 법칙에 의해 $IL = VL / X_L$ 인데, $X_L = j\omega L$ 이므로 $IL = VL/j\omega L$ 이다. 이때 VL을 $j\omega L$ 로 나눈 게 IL이다. 즉, VL을 $\omega L \angle 90^\circ$ 로 나눈 게 IL이다. VL을 $A \angle \theta$ 라고 가정한다면, IL은 $(A/\omega L) \angle (\theta - 90^\circ)$ 가 되는 것이다.

이러한 특성은 $V_L(t) = L \frac{dI_L(t)}{dt}$ 라는 인덕터의 I와 V에 관한 관계식에 의해서도 유도되는데, 이 식의 의미는 IL을 미분하여 L 값을 곱한 게 VL이라는 것이다. $I_L(t) = I_{\max} \sin(\omega t)$ 라 가정하고 식을 전개해 보면 $V_L(t) = L\omega I_{\max} \cos(\omega t)$ 이고, IL은 sin파이고 VL은 cos파이므로 두 복소파의 위상차는 90° 이며, cos파 역할인 VL이 lead하고, sin파 역할인 IL은 lag된다는 것을 확인할 수 있다. 이 특징은 IL이 sin파가 아니라 cos파라고 가정하고 전개하여도 동일한 특성 결과가 나온다.

6. 배운 점 및 느낀 점

이번 실험은 실험의 개수나 실험 시간 자체는 상대적으로 짧았지만 위상차를 구해야하고 분석을 해야 하는 실험이었기에 분석 과정이 조금 복잡했다. 특히 우리조는, 오실로스코프가 위상을 구해주지 못하는 오실로스코프여서 위상을 구하는 데에 부정확함이 있었고 직접 시간과 주기를 고려해서 위상차를 구해주어야 한다는 번거로움이 있었긴 했지만 이론값과 꽤 비슷하게 나와서 다행이었다. 그리고 각 V 값들과 I 값에 대해 위상차를 고찰해보아야 하는 과정에서, phasor diagram을 그리니 분석하기가 쉬워졌다. 앞으로 신호의 위상차를 구해야 하는 상황이 있으면 phasor diagram을 종종 유용하게 잘 써먹어야겠다고 생각을 했다.