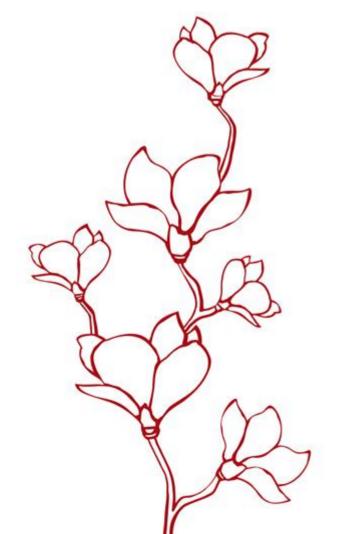
# **RC Circuits**

생체의공실험 (BME20800)

예비 및 결과 보고서





담당 교수	이상민 교수님
담당 조교	오지헌 조교님, 한승주 조교님
제출일	2020. 11. 26. 목.
人 <b>人</b>	경희대학교 전자정보대학
<b>工</b>	생체의공학과
학번	2019103877
이름	이규린

# 1. 실험 주제

RC circuits

# 2. 이론

#### 1) Capacitor

Capacitor, 캐패시터는 전하를 저장하는 특성이 있는 소자로, 양 극판이 있다. 이 소자의 전기용량은  $C = \epsilon \frac{A}{t}$ 로, 이때  $\epsilon$ 은 극판간 물질의 비유전율, A는 극판의 면적, t는 극판 간 거리이다. 이 소자의 임 피던스 Xc = 1/j $\omega$ C 이다. RC circuit은, 저항과 capacitor, 전압 소자로 이루어진 회로로, 전압원이 교류 전원이면 각 소자에서 측정되는 전압 및 전류 역시 복소 정현파 형태이다.

#### 2) RC series circuit

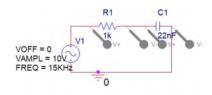
RC series circuit은 저항과 C가 직렬로 연결되어 있는 회로로, 저항에 걸리는 전압과 capacitor에 걸리는 전압의 위상차는 90°이며, VR이 VC를 90°만큼 lead한다는 특성이 있다. 또, Vs에 대해 VR은 lead하고, VC는 lag되고, I는 lead한다.

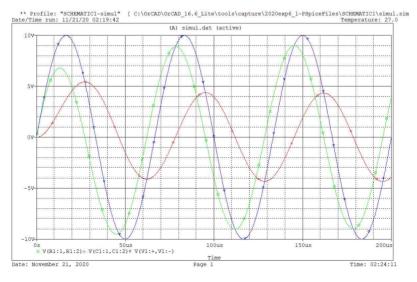
#### 3) RC parallel circuit

RC parallel circuit은 저항과 C가 병렬로 연결된 회로로, 저항에 걸리는 전류와 커패시터에 걸리는 전류 간 위상차가 90°로, Ic가 IR을 90°만큼 lead한다.

#### 4) 예제 회로

다음 예제 회로는 R과 C가 series로 연결된 회로로서, pspice simulation 결과 연두색 그래프 VR이 빨간색 그래프 VC를 90°만큼 lead한 것의 그래프를 관찰할 수 있다. 또, series circuit이므로 파란색 그래프에 대해 연두색 그래프는 lead하고, 빨간색 그래프는 lag되었는데, 다시 말해 Vs에 대해 VR은 lead하고 VC는 lag된 것을 확인할 수 있다.

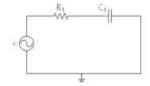




## 3. 실험 방법

#### 가. EXPERIMENT #1

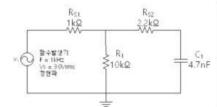
- RC series circuit
- Configure the circuit (VS (Vpp=3 V, 1 kHz/2 kHz), R1=3.3 k+, C1=0.1 QF)
- Use an oscilloscope to measure the voltage across the resistor and the capacitor
- Use Ohm's law to calculate the current through the circuit
- Apply Ohm's law to the capacitor to calculate the capacitive reactance and the impedance of the capacitor
- Reactance is calculated by dividing the voltage across the capacitor by the current through the circuit
- · Calculate the impedance of the entire circuit



Freq			Voltage	Current	$X_{CL}$	$I_T$	$Z_{I}$
	$C_1$	0.1 μF					
I life	$R_1$	3.3 №					
e 18	$C_1$	0.1 uF					
2 個	$R_1$	3.3 №					

#### 나. EXPERIMENT #2

- RC parallel circuit
- Configure the circuit (VS=3 VRMS, 1 kHz/2 kHz)
- Measure the RMS values of all voltages and currents using a multimeter or oscilloscope (VRMS=3 V is approximately 8.5 Vpp)
- · Measure the RMS value of the voltage across each resistor using a voltmeter
- However, since the voltage drop in the sense resistor (VS1, VS2) is very small, measure it as accurately as possible and display it as three significant numbers
- Use Ohm's law to calculate the effective value of the voltage across each resistor
- Calculate XC1 when the frequency is 1.0 kHz
- Calculate the total impedance (ZT) of the circuit using R1 and XC1
- Calculate the total current from ZT and VS



Freq			Voltage	Current	$X_{cl}$	$I_T$	27
1	$R_1$	10.10					
1 1081	$R_{21}$	1.10					
1 000	$R_{\infty}$	2.2 10					
i	$C_1$	4.7 nF		. (			
	$R_1$	10 10					
2 1/8	$R_{\Omega}$	1.10					
7.00	$R_{\perp}$	3.2 10					
	6	4.7 aF					

#### 다. DISCUSSION

- · Describe the characteristics of the capacitor using the results of each experiment
- Explain the capacitor operation when applying a DC voltage
- · Explain the difference between RC series and parallel circuits from the experimental results
- Explain the phase relationship between the voltage across the capacitor and the current flowing in the capacitor

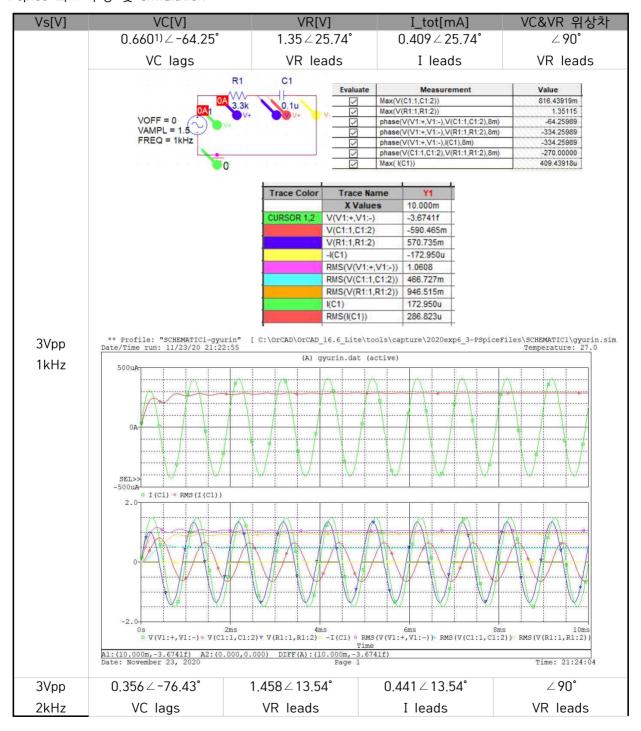
# 4. 실험 실행 과정

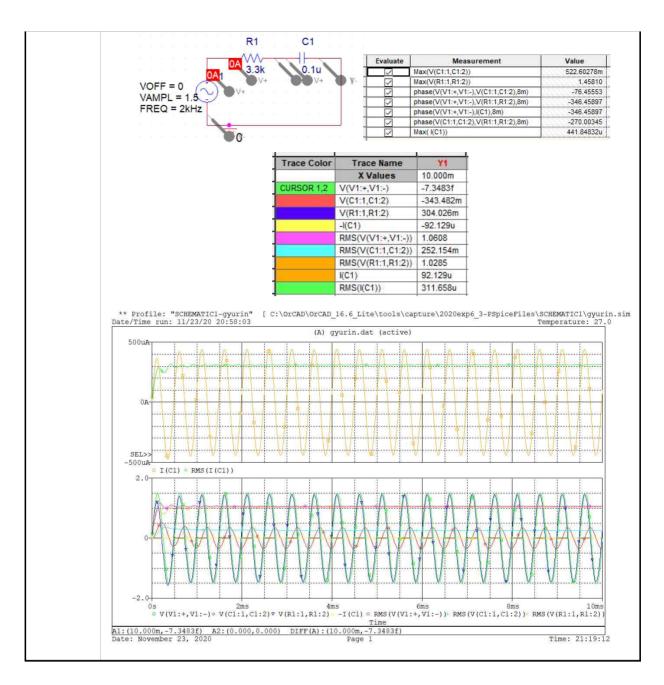
#### 가. EXPERIMENT #1

#### 1) 회로 분석

이 실험은 전압원과 저항, 캐패시터가 직렬로 연결되어 있는 회로이다. Vsource를 3Vpp 1kHz인 상황과 3Vpp 2kHz인 상황에 대하여 VC와 VR을 측정하고, I는 옴의 법칙에 의하여 이론적으로 구하면 된다. 그리고 이 실험은 교류 전압원을 쓰는 실험이기에 VC, VR은 RMS of VC, RMS of VR로 결과표에 기록을 하고 pspice simulation 값과 실험값을 비교하여 보았다.

# 2) Pspice 회로 구성 및 simulation



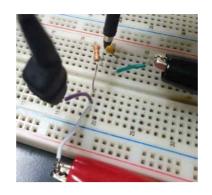


#### 3) 소자 측정

소자 번호	R1	C1
이론값	3.3kΩ	0.1uF
측정값	3.254kΩ	102nF

#### 4) Bread board 회로 구성

<sup>1)</sup> pspice simulation의 measure 창에서 function을 통해 구한 Max(VC)의 값은 0.816V이지만, 이는 맨 처음 0s 때에 simulation이 시작된 이후에 각 소자에 걸리는 V 파형과 I 파형이 흔들리는 구간이 있기에 RMS(VC)의 값에 곱하기  $\sqrt{2}$ 를 해준 값으로 VC 값을 설정해주었다. VR, I의 값들은 Max 값과  $RMS*\sqrt{2}$ 의 값이 큰 차이가 나지 않아 Max 값을 그대로 써주었다. 이렇게 값을 매겨준 것은 Max Max Max0 Max1 Max2 Max2 Max2 Max3 Max4 Max5 Max6 Max8 Max9 Max1 Max9 Max9 Max1 Max1 Max1 Max1 Max1 Max2 Max2 Max3 Max1 Max2 Max3 Max3 Max4 Max2 Max3 Max4 Max4 Max5 Max9 Max1 Max1 Max1 Max1 Max1 Max1 Max1 Max1 Max2 Max1 Max1 Max1 Max2 Max2 Max1 Max1 Max2 Max2 Max2 Max2 Max2 Max3 Max3 Max4 Max

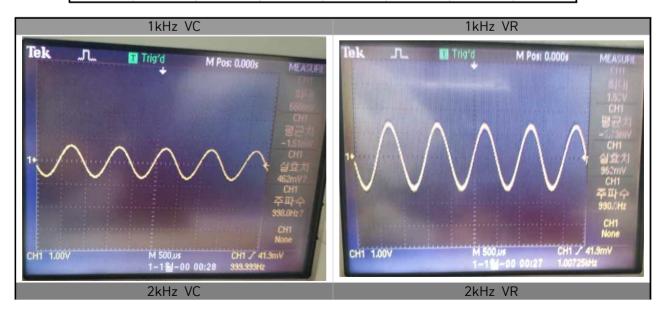


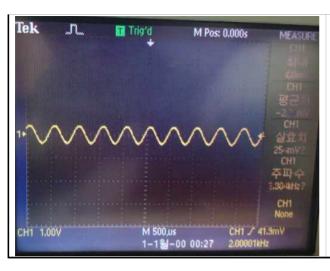
# 5) pspice simulation 값

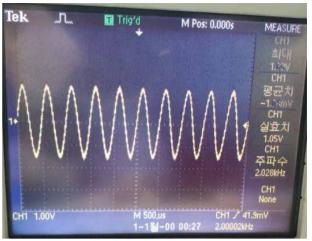
Freq	소자	소자값	V[V] (meas.) RMS	i[mA] (meas.) RMS	X_C1[Ω] (cal.)	I_T[mA] (cal.) RMS	Z_T[Ω] (cal.)
11.11-	C1	0.1uF	0.467	0.293	1501 54	0.200	2//5.04
1kHz	R1	3.3kΩ	0.955	0.289	1591.54	0.289	3665.04
21.11-	C1	0.1uF	0.252	0.316	750 77	0.212	2207.22
2kHz	R1	3.3kΩ	1.031	0.313	759.77	0.312	3386.33

# 6) 실험값

Freq	소자	소자값	V[V] (meas.) RMS	i[mA] (meas.) RMS	X_C1[Ω] (cal.)	I_T[mA] (cal.) RMS	Z_T[Ω] (cal.)
1kHz	C1	102nF	0.462	0.2902	1591.54	0.293	3623.68
IKIZ	R1	3.254kΩ	0.362	0.1112	1571,54	0.273	3023.00
2kHz	C1	102nF	0.254	0.3343	759.77	0.217	3341,52
ΖΚΠΖ	R1	3.254kΩ	1.05	0.3226	737.77	0.317	3341.32







#### 7) 오차

Freq	소자	소자값	V[%]	i[%]	X_C1[%]	I_T[%]	Z_T[%]	
11⊔⊸	C1	102nF	1.071	0.956	0.000	1 201	1.129	
IKIZ	1kHz R1 C	3.254kΩ	62.094	61.522	0.000	1.384	1.127	
21.11=	C1	102nF	0.794	5.791	0.000	1 / 02	1 222	
2kHz	R1	3.254kΩ	1.843	3.067	0.000	1.603	1.323	

#### 8) 결과 해석

#### ① 결과표 해석

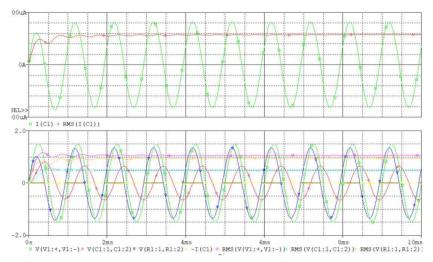
이 실험에서는 캐패시터와 저항을 직렬 연결하여 회로를 구성한 뒤, 캐패시터에 걸리는 전압값을 측정하고 리액턴스, 임피던스 값 등을 분석하여 capacitor의 성질을 알아보았다. 우선, capacitor에 저항을 직렬 연결하고 교류 전원을 연결하여 주면 capacitor와 저항에 흐르는 전류는 옴의 법칙, V=iR을 따른다. 이때, capacitor에 인가되는 VC를 리액턴스 XC로 나누면 캐패시터에 흐르는 전류, 곧 회로 전체에 흐르는 I total을 구할 수 있다. 즉 XC =  $1/j\omega$ C = VC/IC 이다. 회로 전체의 임피던스는 R값과 XC 값으로 구할 수 있다. 이때, impedence를 구할 때 R은 실수부만 있는 수이고, XC는 j가 있는 허수부가 있는 수이기 때문에,  $Z_{total}$ 의 크기는  $Z=\sqrt{R^2+X_C^2}$ 라고도 할 수 있다. 측정한 VR, VC를 통해 얻어낸 IR, IC 값과, 이론적으로 계산해낸  $I_{total}$  값은 직렬회로이기 때문에 셋이 모두 같아야 한다. 실험값 표를 살펴보면  $I_{total}$ 0 Vsource에 대해 IR 값(;이는 error이다, 다음 문단에서 계속.) 외에는 IR = IC =  $I_{total}$ 10 것을 확인할 수 있다.

#### ② 오차

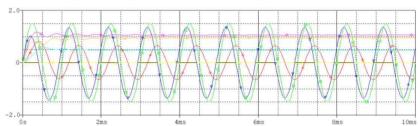
오차 값을 살펴볼 때, measure된 VR, VC, IR, IC 값의 오차 해석에 초점을 두어보겠다. 1kHz일 때의 VC, 2kHz일 때의 VC, VR의 측정값은 약 1%의 오차율로 회로 해석 상 큰 문제가 없는데, 1kHz일 때의 VR값이 이론보다 꽤 작게, 오차율은 약 60% 정도로 측정이 되었다. 이렇게 큰 오차는 우선 오실로스 코프로 V를 측정할 때에 화면에 나타나는 범위를 잘못 설정하였거나 오실로스코프가 값을 계속적으로 계산을 하는데, 본 실험자가 순간 오류가 크게 나 값 변동이 컸을 때 사진을 찍어 기록을 해두었을 수도 있다. ideal한 상황에서는 VR의 RMS 값 역시 이론과 같게 0.955V로 측정이 되었어야 한다.

#### ③ phasor difference 분석

pspice simulation을 통해 다양한 전류, 전압에 대한 그래프를 볼 수 있는데, 여기서 각 소자에 걸리는 전압 혹은 흐르는 전류에 대한 위상차 이론을 다시 한 번 되짚어볼 수 있다. RC series circuit에서는, VR이 VC를 90°만큼 lead한다는 특성이 있다. 또, Vs에 대해 VR은 lead하고, VC는 lag되고, I는 lead한다. 다음 첨부된 그림들은 3Vpp 1kHz의 Vsource에 대한 simulation 그림을 그대로 복사해 놓은 그림이다.



위 그림에서, IC는 윗 그래프에서의 연두색 그래프, VC는 아래 그래프에서의 빨간색 그래프이다. 두 그 래프를 잘 비교해보면 연두색이 빨간색을 90°만큼 앞선다. 즉, IC가 VC를 90°만큼 lead한다.



위 그림에서 VR는 파란색 그래프이고 VC는 빨간색 그래프이다. Vs이 VC를 90°정도만큼 앞선다는 걸확인할 수 있다. 또, Vs는 연두색 그래프이고 VR은 파란색 그래프, VC는 빨간색 그래프이다. 파란색은 연두색을 이끌고, 빨간색은 연두색에 비해 뒤쳐진다. 즉, VR은 Vs를 lead하고, VC는 Vs에 대해 lag된다.

#### 나. EXPERIMENT #2

#### 1) 회로 분석

이 실험은 R과 C가 병렬로 연결된 RC parallel circuit이다. 이 실험에서는 캐패시터와 저항들을 병렬 연결하여 실험에서 요구하는 회로를 구성한 뒤, 캐패시터에 걸리는 전압값을 측정하고 리액턴스, 임피 던스 값 등을 분석하여 캐패시터의 성질을 알아보았다. 마찬가지로 Vsource가 교류신호이기 때문에 분 석할 V값들과 I 값들은 RMS 값으로 대체하여 분석하도록 한다.

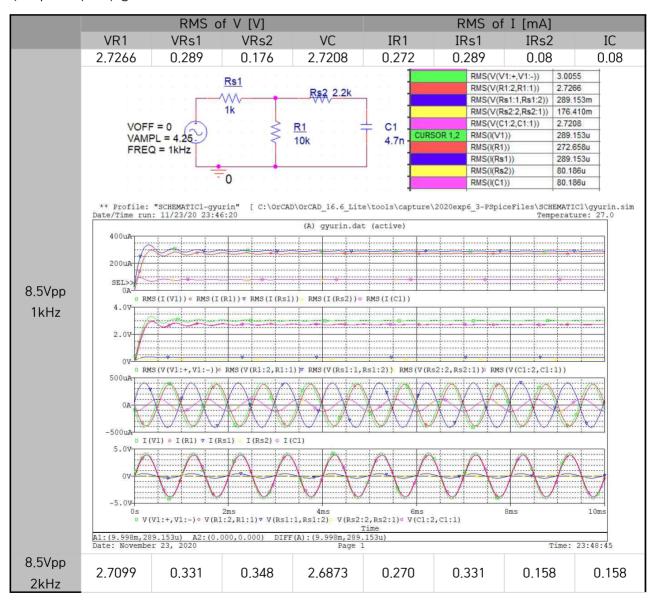
## 2) 소자 측정

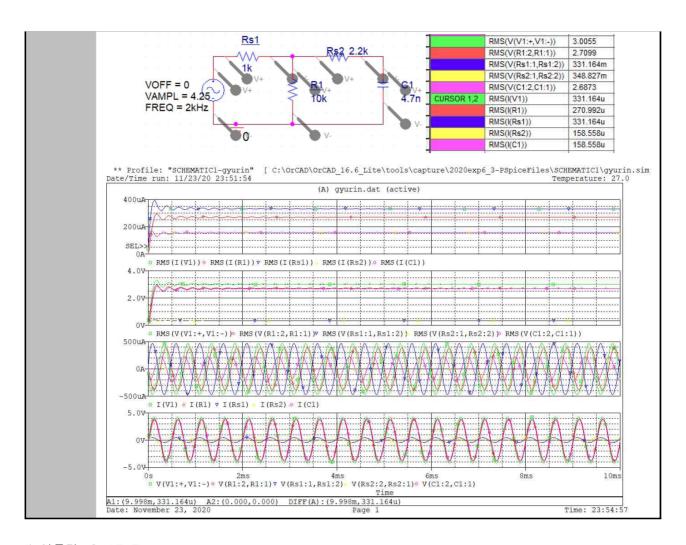


소자 번호	R1	RS1	RS2	C1
이론값	10kΩ	1kΩ	2.2kΩ	4.7nF
측정값	9.998kΩ	0.996kΩ	2.190kΩ	461nF

주어진 회로에서는 C1을 4.7nF의 소자로 회로를 구성했어야 했는데, 본 실험 조의 실수로 인해 461nF의 capacitor로 회로를 구성했음을 실험 시간이 다 끝난 이후에 알게 되었다. 따라서 본 실험의 원래 회로인 C=4.7nF의 상황은 pspice simulation의 결과로 분석을 대신하고, 본 실험자가 진행한 C=461nF의 상황은 pspice simulation 결과와 실제 실험 측정 결과와 함께 분석하도록 하겠다.

## 3) Pspice 회로 구성; C=4.7nF





#### 4) 이론값; C=4.7nF

Freq	소자	V[V] RMS	I[mA] RMS	X_C[kΩ]	I_T[mA] RMS	Z_T[kΩ]		
	RS1	0.289	0.289	33.86 <sup>2</sup> )	20.0(2)	00.043		
11.11=	RS2	0.176	0.08				22.0(2)	0.243)
1kHz	R1	2.7266	0.272		0.34 <sup>3)</sup>	8.8294)		
	C1	2.7208	0.08					
	RS1	0.331	0.331					
21.11=	RS2	0.348	0.158	16.931	0.207	7.5/7		
2kHz	R1	2.7099	0.270		0.397	7.567		
	C1	2.6873	0.158					

5) Simulation 결과 분석; C=4.7nF

① 결과표 해석

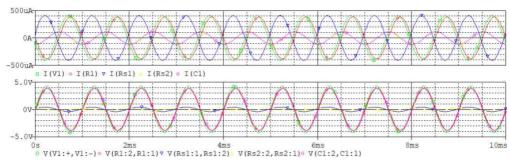
<sup>2)</sup>  $|XC = 1/j\omega C|$   $= 1/(1000*2\pi*4.7*10^{-9})$ 

<sup>3)</sup> RMS of I\_T의 크기 = (Vsource의 크기 / Z\_t의 크기)  $/\sqrt{2}$ 

<sup>4)</sup> Z\_t 의 크기 = 1k + (10k || (2.2k + XC))

capacitor에 R1을 병렬 연결하고 교류 전원을 연결하여 주면 capacitor와 R1에 흐르는 전류는 옴의 법칙을 따른다. C에 걸리는 VC를 capacitor의 리액턴스, 즉  $1/j\omega$ C의 크기로 나눠주면 IC를 구할 수 있다. 전체 회로의 임피던스  $Z_T$ 는 회로에 가해 준 전압 값(4.25V)을 전체 전류, I\_total 값으로 나누어 구할 수 있다. 또, KCL 법칙에 의해 이 회로는 병렬회로이므로 IRs1 = IRs2 + IR1이다. capacitor의 임 피던스는  $1/j\omega$ C 이므로 입력 주파수가 변하면 출력에 영향이 간다. Vsource의 주파수 높아지면  $\omega$ 가 커지는 것이므로 Xc가 감소하므로 커패시터에 전류가 더 잘 흐르는데, 실제로 simulation 결과를 비교해보니 전체전압의 크기가 8.5Vpp로 같고 주파수가 1kHz와 2kHz로 다를 때, 주파수가 클수록 커패시터에 걸리는 전압은 감소하고, 흐르는 전류는 증가되는 것을 확인할 수 있다.

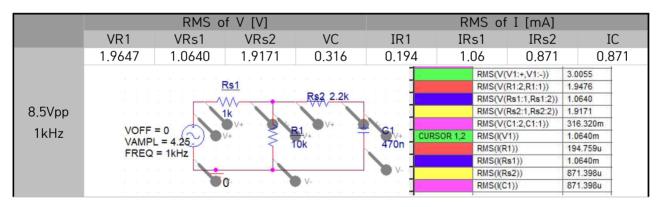
#### ② phase difference 분석

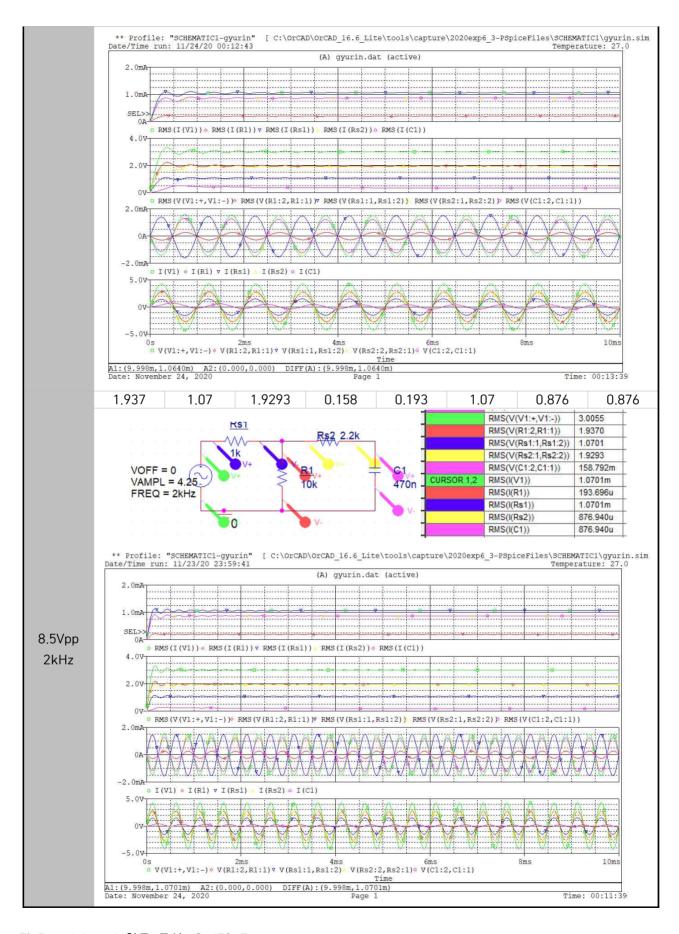


Ic는 위에서 분홍색 그래프, Vc는 아래에서 분홍색 그래프이다. 위의 분홍색 그래프는 아래 분홍색 그

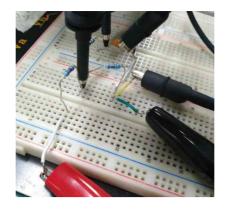
래프보다 90° 뒤쳐진걸로 보이는데, 사실 이 simulation의 경우 이렇게 C 소자가 뒤집혀 지 있어 I도 거꾸로 측정이 되었다. 이를 고려하면 Ic는 VC를 90°만큼 lead한다.

#### 6) Pspice 회로 구성; C=470nF





7) Bread board 회로 구성; C=470nF



# 8) 이론값; C=470nF

Freq	소자	V[V] RMS	I[mA] RMS	X_C[kΩ]	I_T[mA] RMS	Z_T[kΩ]		
	RS1	1.0640	1.06					
41.11-	RS2	1.9171	0.871	0.338 <sup>5)</sup>	0 220E)	0.0005)	0.004()	0.00.47)
1kHz	R1	1.9647	0.194		0.9946)	3.024 <sup>7)</sup>		
	C1	0.316	0.871					
	RS1	1.07	1.07					
21.11-	RS2	1.9293	0.876	0.1/0		2.015		
2kHz	R1	1.937	0.193	0.169	1.031	2.915		
	C1	0.158	0.876					

# 9) 실험값; C=470nF

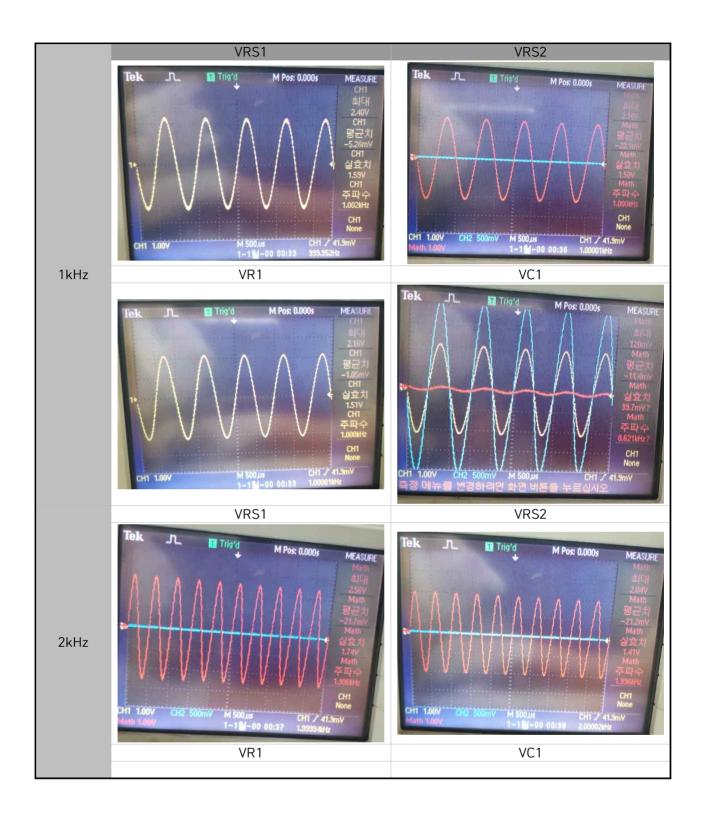
Freq	소자	V[V] RMS (meas.)	I[mA] RMS <sup>8)</sup> (cal.)	X_C[kΩ] (cal.)	I_T[mA] RMS (cal.)	Z_T[kΩ] (cal.)
	RS1	1.59	1.59	0.338		
11,44=	RS2	1.5	0.681		0.994	3.024
1kHz	R1	1.51	1.51		0.774	
	C1	0.039	0.115			
	RS1	1.74	1.74			
2kHz	RS2	1.41	0.64	0.140	1.031	2,915
ΖΚΠΖ	R1	1.43	0.143	0.169	1,031	2.713
	C1	0.117	0.692			

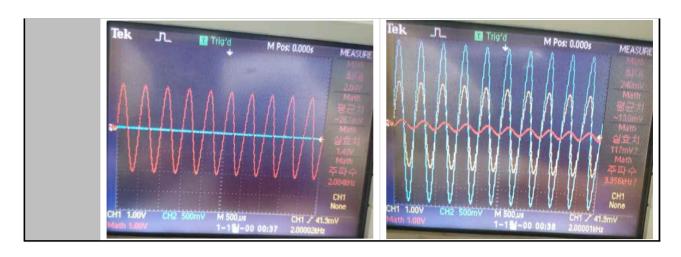
<sup>5)</sup>  $|XC = 1/j\omega C|$  의  $\exists 7| = 1/(1000*2\pi*4.7*10^{-6})$ 

<sup>6)</sup> RMS of I\_T의 크기 = (Vsource의 크기 / Z\_t의 크기) /  $\sqrt{2}$ 

<sup>7)</sup> Z\_t 의 크기 = 1k + (10k || (2.2k + XC))

<sup>8)</sup> RMS of I 크기 = V / (해당소자의 R값 혹은 해당소자의 X값); V 자체가 RMS값이므로  $\sqrt{2}$  나누는 계산은 안함.





#### 10) 오차; C=470nF

Freq	소자	V[%] RMS	I[%] RMS	X_C[%]	I_T[%] RMS	Z_T[%]		
	RS1	49.44	50.00	0.00				
11.11-	RS2	21.76	21.81		0.00	0.00	0.00	0.00
1kHz	R1	23.14	678.35				0.00	0.00
	C1	87.66	86.80					
	RS1	62.62	62.62					
2kHz	RS2	26.92	26.94	0.00	0.00	0.00		
ΖΚΠΖ	R1	26.17	25.91	0.00		0.00		
	C1	25.95	21.00					

#### 11) 결과 해석; C=470nF

기본적인 결과 해석은 C=4.7nF일 때와 같다. 실험 측정값이 이론값과 비교하였을 때 오차가 꽤 났으므로 pspice simulation의 결과를 바탕으로 결과를 해석해보면 다음과 같다. C에 걸리는 VC를 capacitor의 리액턴스, 즉  $1/j\omega$ C의 크기로 나눠주면 IC를 구할 수 있다. 전체 회로의 임피던스  $Z_T$ 는 회로에 가해 준 전압 값(4.25V)을 전체 전류, I\_total 값으로 나누어 구할 수 있다. 또, KCL 법칙에 의해 이 회로는 병렬회로이므로 IRs1 = IRs2 + IR1이다. capacitor의 임피던스는  $1/j\omega$ C 이므로 입력 주파수가 변하면 출력에 영향이 간다. Vsource의 주파수 높아지면  $\omega$ 가 커지는 것이므로 Xc가 감소하므로 커패시터에 전류가 더 잘 흐르는데, 실제로 simulation 결과를 비교해보니 전체전압의 크기가 8.5Vpp로 같고 주파수가 1kHz와 2kHz로 다를 때, 주파수가 클수록 커패시터에 걸리는 전압은 감소하고, 흐르는 전류는 증가되는 것을 확인할 수 있다.

C=470nF로 본 실험의 목적과 약간 다르게, 소자를 변경하여 실험을 진행한 결과 이론 값과 꽤 큰 차이가 났다. 대부분의 값에서 오차율이 약 20~60%인 결과가 나왔고, 특히 1kHz의 Vsource일 때 IR1은 약 670%의 오차율이 나왔다. 이는 본 실험 문제가 설계되었을 때 주파수 상황, 진폭 상황, 다른 저항소자들의 값 등에 따른 딱 적당한 값으로 capacitor 로 문제가 주어졌을텐데, 본 실험조의 C=470nF로 바꾸어 실험한 결과는 C값이 원래보다 너무 커서 XC가 너무 작아졌을 것이고, 이에 따라 오차가 크게 발생했을 것이다. 하지만 비록 오차는 크지만, V 값들의 크기에 대한 경향성은 어느정도 맞아떨어지기는 하다.

# 5. 결과 검토, 분석 및 결론

#### 1) 분석 및 결론

capacitor는 회로에서 전하를 저장하는 저장 소자로서, 이것의 임피던스는  $Z_C = \frac{1}{jwC}$ 이고 리액턴스는  $X_C = \frac{1}{wC}$ 이다. capacitor에 걸리는 VC와 흐르는 IC 간 위상차는 90°로, IC가 VC를 lead한다. Vsource의 크기가 같고 주파수가 다를 때, 주파수가 클수록 커패시터에 걸리는 전압은 감소, 흐르는 전류는 증가한다.

- 2) Describe the characteristics of the capacitor using the results of each experiment 실험 1과 2에서, 크기는 같지만, 주파수가 다른 두 Vsource를 걸어주었다. capacitor의 임피던스는 1/jωC이므로 입력 주파수가 변하면 각 소자의 전압과 전류에 대한 출력에 영향이 간다. Vsource의 주파수가 높아지면 1/jωC에서 ω가 커지므로, XC가 감소하고, capacitor에 전류가 더 잘 흐르고 인가되는 V는 커진다.
- 3) Explain the capacitor operation when applying a DC voltage capacitor에 직류 전원 인가 시 전류가 흐르지 않아서 open circuit처럼 동작한다. 그 이유는, 직류 전원의 주파수는 0이기 때문에 커패시터의 임피던스 1/jωC에서 ω가 0이므로 Xc는 ∞이다. 즉, 무한 크기의 저항이라고 고려하면 capacitor가 있는 부분에 전류가 흐르지 않는 open circuit처럼 된다.
- 4) Explain the difference between RC series and parallel circuits from the experimental results RC series circuit에서는, 저항과 capacitor에 흐르는 전류는 같고, 저항과 capacitor에 걸리는 RMS 전압의 합은 전체 RMS 전압과 같다. RC parallel circuit에서, 저항과 capacitor에 걸리는 전압은 같고 (단, capacitor와 직렬연결된 저항과의 특성은 RC series circuit에서와 같다) 저항과 capacitor에 흐르는 전류의 합은 전체 전류와 같다.
- 5) Explain the phase relationship between the voltage across the capacitor and the current flowing in the capacitor

VC와 IC의 위상차는 90°로, VC가 IC에 대해 90°만큼 lag된다. 이러한 이유는, 옴의 법칙에 의해 IC = VC / XC인데, XC =  $1/j\omega$ C이므로 IC = VC/ $j\omega$ C 이다. 이때 VC을  $1/j\omega$ C로 나눈 게 IC이다. 즉, VC을  $\omega$ C  $\angle$  90°로 곱한 게 IC이다. VC을  $\Delta$   $\Delta$  0°라고 가정한다면, IC은  $\Delta$   $\Delta$  ( $\Delta$ 0°)가 되는 것이다.

이러한 특성은  $I_C(t)=C\frac{d\ V\!C(t)}{dt}$ 라는 capacitor의 I와 V에 관한 관계식에 의해서도 유도되는데, 이 식의 의미는 VC을 미분하여 C 값을 곱한 게 IC라는 것이다.  $V_C(t)=V_{\max}\sin(wt)$ 라 가정하고 식을 전개해보면  $I_C(t)=wCV_{\max}\cos(wt)$ 이고, VC는  $\sin$ 파이고 IC는  $\cos$ 파이므로 두 복소파의 위상차는  $90^\circ$ 이며,  $\cos$ 파 역할인 IC가 lead하고,  $\sin$ 파 역할인 VC는 lag된다는 것을 확인할 수 있다. 이 특징은 VC가  $\sin$ 파가 아니라  $\cos$ 파라고 가정하고 전개하여도 동일한 특성 결과가 나온다.

# 6. 배운 점 및 느낀 점

이번 실험에서는 우리 실험 조가 굉장히 큰 실수를 저질렀다. experiment #2에서 4.7nF을 썼어야 했는데 470nF의 소자를 쓴 것이다. 아마 실험실 뒤쪽에서 capacitor 소자를 꺼내올 때 단위를 잘못 착각해서 이상한 소자를 가져왔던 것 같다. 이렇게 잘못 소자를 선택했다는 사실을 실험 시간이 다 끝난후, 보고서를 작성하기 위해 자료를 정리하던 중 깨닫게 되어서 어쩔 수 없이 4.7nF에 대해서는 pspice simulation만 진행하였다. 대신, 잘못 실험을 진행한 470nF에 대한 자료들을 분석을 안하자니 아깝기도 해서, 어차피 소자 값만 달라진 것이므로 470nF에 대한 pspice simulation도 추가로 해서 실험값과 비교해보았다. 소자를 잘못 보고 회로를 잘못 구성하는 것은 있을 법한 실수인데, 이를 실험 결과를 기록하면서 깨닫지 못한 게 너무 아쉬웠다. 해당 실험 날짜인 10월 30일이 중간고사가 끝난 직후이기도 해서 실험 전에 pspice simulation을 해보지 못했고, 때문에 실험을 진행하면서 실험값을 이론 값과 비교를 하지 못해서 발생한 사건인 것 같다. 실험 결과 분석에는 아주 큰 무리는 없었지만, 앞으로 실험을 진행할 때 사용되는 소자 값을 잘 확인하고, 이론값과 비교해가며 실험을 진행해야되겠다는 중요하고 소중한 교훈을 얻게 되었다.