

전기 · 전자 기본이론 정리

전기회로, 전자회로, 디지털논리회로
< 직무면접 대비 교육자료 >

2021. 9.

인천전자마이스터고등학교
(대외비, 외부 반출 금지)

[목 차]

제1장. 전기회로

▶ 옴의 법칙	1
▶ 키르히호프의 법칙	2
▶ 쿨롱의 법칙	3
▶ 플레밍의 법칙	4
▶ 전자 유도 작용	5
▶ 임피던스-리액턴스	6
▶ 교류 회로의 전력	7
▶ 교류 전력(피상, 유효, 무효), 역률	8
▶ 3상 교류	9

제2장. 전자회로

▶ 집적회로 제조공정	10
▶ P-N 접합 다이오드	11
▶ 정류회로	12
▶ 제너다이오드 정전압 회로	13
▶ 저역, 고역필터(RC, CR, RL 회로)	14
▶ 바이패스 콘덴서 동작 원리	15
▶ 연산증폭기 개요	16
▶ 중첩의 원리	18
▶ 트랜지스터 구조, 동작 원리	19
▶ 트랜지스터 증폭회로의 동작 원리	20
▶ FET, MOS-FET, CMOS-FET	21
▶ 아날로그 변복조(AM, FM)	23

제3장. 디지털논리회로

▶ TTL IC와 CMOS IC의 비교	24
▶ 풀업-풀다운 저항	25
▶ 드모르간의 법칙	26
▶ 인코더와 디코더	27
▶ 멀티플렉서와 디멀티플렉서	28
▶ 조합논리회로와 순서논리회로	30
▶ 플립플롭	31
▶ 동기식 카운터와 비동기식 카운터	32

제 1 장 : 전기 회로

옴의 법칙

요약: 전류의 세기는 두 점 사이의 전압(전위차)에 비례하고, 전기저항에 반비례한다는 법칙.

옴의 법칙은 전기회로 내의 전류, 전압, 저항 사이의 관계를 나타내는 것으로, 전압의 크기 V , 전류의 세기 I , 전기저항 R 이면, $V=IR$ 의 관계가 성립한다. 즉, 전류의 세기는 두 점 사이의 전압(전위차)에 비례하고, 전기저항에 반비례한다.

1. 직렬회로에서 전류가 일정할 때

여러 개의 저항이 직렬로 연결된 직렬회로에서는 저항을 통과하는 전류가 같다.

각각의 저항에 걸리는 전압은 전기저항에 비례한다.

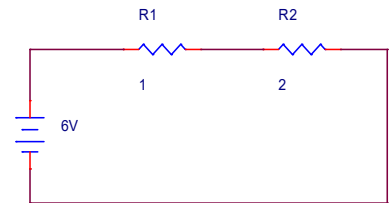
예를 들어, 전압 6V, 저항 1Ω, 2Ω 직렬회로에서

전류는 2A로 동일하고,

1Ω에 걸리는 전압은 2V, 2Ω에 걸리는 전압은 4V

즉, 전류가 일정할 때 저항에 걸리는 전압은 저항에 비례한다.

$$V=IR$$



2. 병렬회로에서 전압이 일정할 때

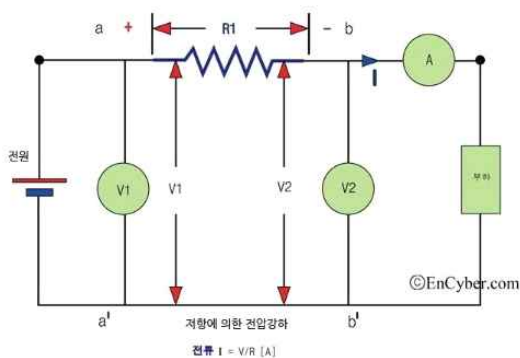
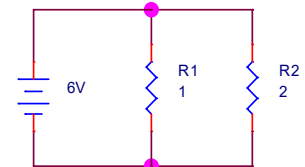
병렬회로에서 저항에 걸리는 전압이 같으므로 각각의 부하에 흐르는 전류는 저항에 반비례한다.

예를 들어, 전압 6V, 저항 1Ω, 2Ω 병렬회로에서 전압은 6V로 동일하고,

1Ω에 흐르는 전류는 6A, 2Ω에 흐르는 전류는 3A

즉, 전압이 일정할 때 저항에 흐르는 전류는 저항에 반비례한다.

$$I=V/R$$



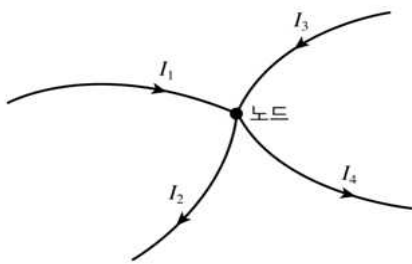
참고: 전압계는 병렬로 연결하고, 전류계는 직렬로 연결한다.

키르히호프 법칙

키르히호프의 법칙은 복잡한 회로망을 해석하는데 유용한 법칙으로, 전류법칙(KCL)과 전압법칙(KVL)이 있다. KCL은 전류의 평형상태에 관한 법칙이며, KVL은 전압의 평형상태에 관한 법칙이다.

- 노드: 여러 개의 소자가 만나는 지점
- 페루프: 여러 개의 소자가 연결되어 하나의 닫힌 고리를 만드는 것
- 메시(망): 페루프 중에서 그 루프 안에 또 다른 페루프가 없는 가장 작은 단위

1. 전류법칙(Kirchhoff's Current Law : KCL), 키르히호프 제1법칙



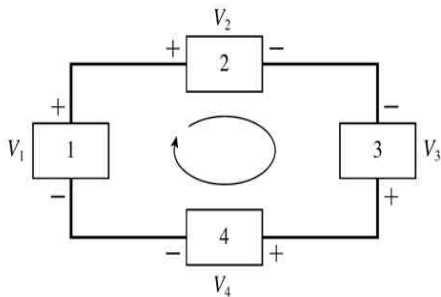
회로 내 임의의 한 접점에 들어오고 나간 전류의 합은 0이다.

유입 전류의 합 = 유출 전류의 합

$$\sum_{node a} (\text{들어가는 전류값}) = \sum_{node a} (\text{나가는 전류값})$$
$$I_1 + I_3 - I_2 - I_4 = 0$$

이를 이용한 회로해석법을 nodal analysis라 함

2. 전압법칙(Kirchhoff's Voltage Law : KVL), 키르히호프 제2법칙



하나의 폐회로(망)에서 인가전압과 전압강하의 합은 0이다.

기전력의 합 = 전압 강하의 합

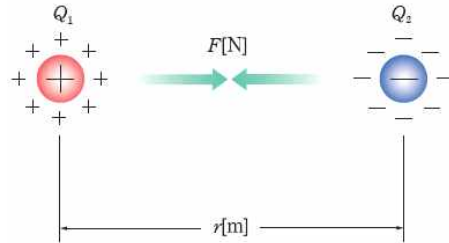
$$\sum_{loop a} (\text{전압상승분}) = \sum_{loop a} (\text{전압강하분})$$
$$V_1 + V_3 - V_2 - V_4 = 0$$

이를 이용한 회로해석법을 mesh analysis, loop analysis라 함

쿨롱의 법칙

1. 정전기에 대한 쿨롱의 법칙

두 전하 사이에 작용하는 전기력은 전하의 크기에 비례하고 두 전하 사이 거리의 제곱에 반비례

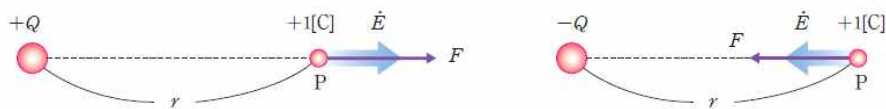


$+Q_1[C]$ 과 $-Q_2[C]$ 의 전하가 진공 중에서 $r[m]$ 의 거리에 있을 때, 이들 사이에 작용하는 전기력 $F[N]$

$$F = \frac{1}{4\pi\epsilon} \frac{Q_1 Q_2}{r^2} [N]$$

$\epsilon = \epsilon_r \epsilon_0$ (ϵ_r 은 매질이 진공일 때의 유전율이며, ϵ_0 은 진공의 유전율 ϵ_r 에 대해 매질의 유전율이 가지는 상대적인 비로 비유전율이라함.)

참고. 전기장의 세기(E)

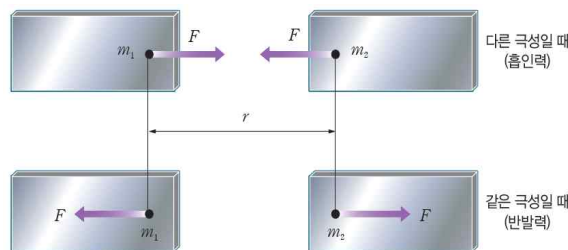


전기장의 세기(E)는 전기장 중에 단위 전하인 $+1[C]$ 의 전하를 놓을 때, 여기에 작용하는 전기력의 크기(F)를 나타낸다.

$$E = \frac{1}{4\pi\epsilon} \frac{Q}{r^2} [V/m]$$

2. 자기에 대한 쿨롱의 법칙

두 개의 자극이 서로 밀거나 잡아당기는 힘은 자극의 세기에 비례하고 거리의 제곱에 반비례



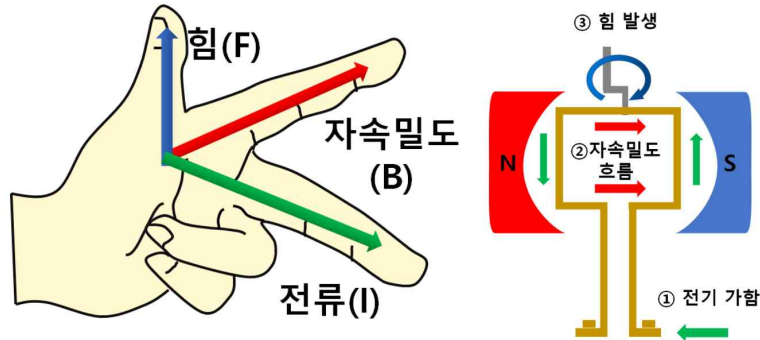
두 개의 자극 $+m_1[Wb]$ 와 $-m_2[Wb]$ 를 $r[m]$ 의 거리에 있을 때, 이들 사이에 작용하는 자기력 $F[N]$

$$F = \frac{1}{4\pi\mu} \frac{m_1 m_2}{r^2} [N]$$

$\mu = \mu_0 \mu_s$ (μ_0 는 매질이 진공일 때의 투자율이며, μ_s 는 진공의 투자율 μ_0 에 대한 상대적인 비로 비투자율이라함.)

플레밍의 왼손 법칙 (전동기)

요약 : 자기장 속에 있는 도선에 전류가 흐를 때 자기장의 방향과 도선에 흐르는 전류의 방향으로 도선이 받는 힘의 방향을 결정하는 규칙.



왼손의 검지를 자기장의 방향, 중지를 전류의 방향으로 했을 때, 엄지가 가리키는 방향이 도선이 받는 힘의 방향.

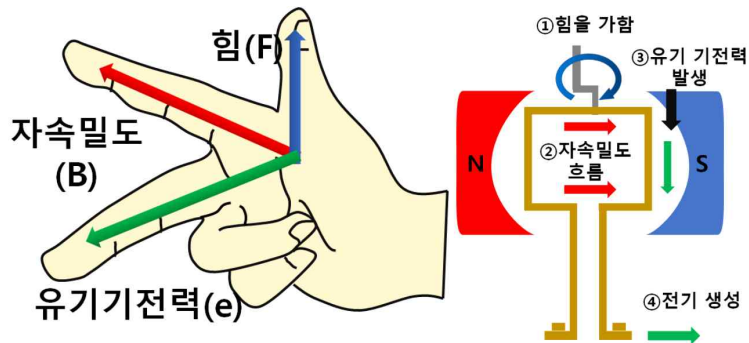
전류의 방향 I와 자기장의 방향 B가 고정되어 있을 때 힘의 방향 F가 결정된다.

$$F = BIl \sin \theta$$

(F는 힘, B는 자속 밀도, I는 전류, l은 도체의 길이, θ 는 자기장과 전류가 이루는 각도)

플레밍의 오른손 법칙 (발전기)

요약 : 자기장 속에서 도선이 움직일 때 자기장의 방향과 도선이 움직이는 방향으로 유도 기전력 또는 유도 전류의 방향을 결정하는 규칙.



오른손 엄지를 도선의 운동 방향, 검지를 자기장 방향으로 했을 때, 중지가 가리키는 방향이 유도 기전력 또는 유도 전류의 방향.

힘의 방향 F와 자속밀도 B가 고정되어 있을 때 유도 기전력 e의 방향이 결정된다.

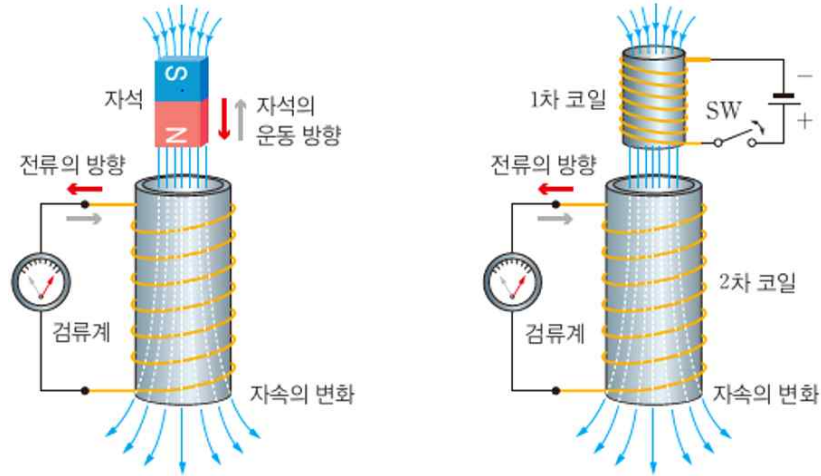
$$e = Blv \sin \theta$$

(B는 자속밀도, l은 도체 길이, v는 도체 운동속도, θ 는 자기장과 도체의 운동방향 각도)

※ **발전기**를 사람 힘으로 돌리려면 힘 센 **오른손**으로 돌려야 해서 **발전기는 오른손 법칙**

전자유도 작용(패러데이)

요약 : 폐회로 속을 꿰뚫는 자속의 수를 변화시키면 그 변화를 방해하는 전류가 회로에 흐른다.



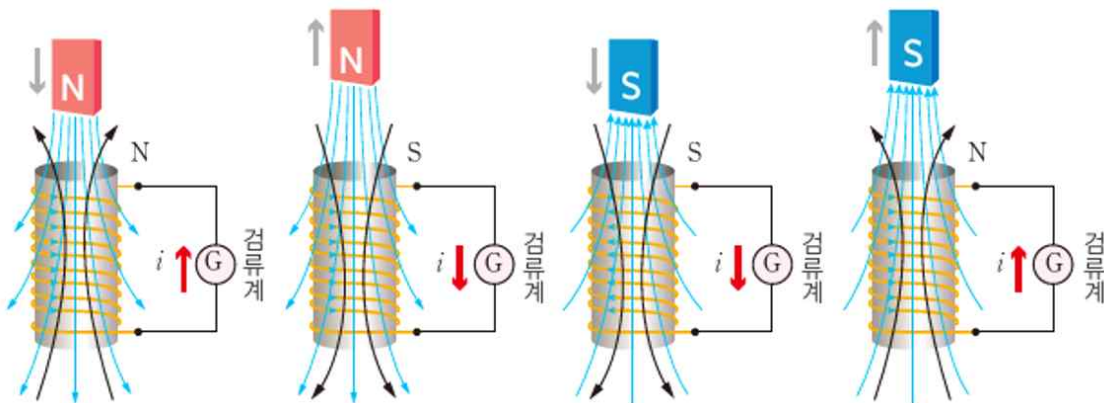
자석을 상하로 움직이거나 1차 코일의 스위치를 ON/OFF하면 자기장이 변화하고 자기장이 변하는 곳에 있는 도체에 전위차가 발생하게 된다.

$$e = N \frac{\Delta \Phi}{\Delta t}$$

(발생한 전압은 자속 밀도의 시간당 변화율 $\frac{\Delta \Phi}{\Delta t}$, 감은 전선 수 N 과 비례한다.)

전자유도 작용(렌츠)

요약 : 패러데이 전자 유도 법칙에 의해 발생하는 유도 기전력의 **방향**을 규명한 법칙



자속이 증가하거나 감소하는지에 따라 유도 기전력의 방향이 달라진다. 유도되는 방향은 자속의 변화를 방해하는 방향으로 전류가 흐른다.

예를 들어 N극을 코일에 접근시키면 자속의 변화에 따라 전류가 흘러가게 되어 코일의 축에서 위 쪽이 N극, 아래쪽이 S극이 되는 것처럼 전류가 흐르게 되어 근접해오는 N극을 방해한다.

임피던스-리액턴스

1. 임피던스(Z)

직류 회로에서의 저항은 전압과 전류의 비를 의미한다. 반면 교류 회로에서는 저항뿐만 아니라, 코일과 커패시터 등의 회로 소자를 포함하고 있기 때문에 임피던스(impedance)를 활용하여 전압과 전류의 비를 나타낸다. 교류 전압을 인가했을 때 전류의 흐름을 방해하는 역할로 저항과 리액턴스를 총칭

- 임피던스 $Z = \frac{V}{I}$ [Ω], 단위 : 옴[Ω]

- $Z = R + X$

저항 R은 실수 성분이고, X는 리액턴스 성분이다.

2. 리액턴스

교류 회로에서의 리액턴스 크기는 주파수에 따라서 크기가 달라진다.

1) 유도성 리액턴스 - 코일(인덕터)

-표기 : X_L

-관련 식 : $X_L = j\omega L$ [Ω]

2) 용량성 리액턴스 - 콘덴서(커패시터)

-표기 : X_C

-관련 식 : $X_C = \frac{1}{j\omega C} = -j\frac{1}{\omega C}$ [Ω]

3. R,L,C 회로에서 교류 전압-전류 위상 차이

-저항 R : 위상차이 없음

-콘덴서 C : 전류가 전압보다 $90^\circ(\frac{\pi}{2})$ 빠름

-코일 L : 전압이 전류보다 $90^\circ(\frac{\pi}{2})$ 빠름

※ 기억하자 **CIVIL**

CIVIL : C에서는 I가 V보다 앞서고, **CIVIL** : V가 I보다 앞서면 L이다.

특성 \ 소자	R	L	C
임피던스	$R[\Omega]$	$X_L = j\omega L[\Omega]$	$X_C = \frac{1}{j\omega C} = -j\frac{1}{\omega C}[\Omega]$
직류특성	통과	통과	차단
교류특성	통과	저주파 통과 고주파 차단	저주파 차단 고주파 통과
직병렬 구성	직렬: 증가 병렬: 감소	직렬: 증가 병렬: 감소	직렬: 감소 병렬: 증가

교류 회로의 전력

직류 회로에서와 마찬가지로 교류 회로에 전류가 흐르면 전기는 열을 발생시키거나 전동기를 회전시키는 것 등과 같은 일을 한다. 이와 같이 어느 회로에 전류가 흐르면 전기는 일을 하게 되며, 이때 단위 시간(1초) 동안 전기가 한 일의 양을 전력이라고 한다.

직류 회로에서의 전력 : $P=VI$ [W]

교류 회로에서의 순시전력 : $p(t)=v(t)i(t)$ [W] (시간에 따라 변화)

1. 저항 회로의 전력 : 위상차가 없으므로

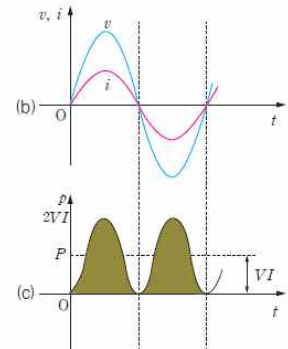
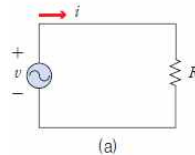
교류 전압 $v(t)=V_m \cos \omega t$ [V] 일 때 전류 $i(t)=I_m \cos \omega t$ [A]

$$p(t)=V_m \cos \omega t I_m \cos \omega t = \frac{1}{2} V_m I_m \cos 2\omega t$$

$$= VI + VI \cos 2\omega t$$

평균전력(순시전력 한 주기에 대한 평균값)

$$P = \frac{1}{2} V_m I_m = VI \text{ [W]} \quad (\text{실효값으로 표기})$$



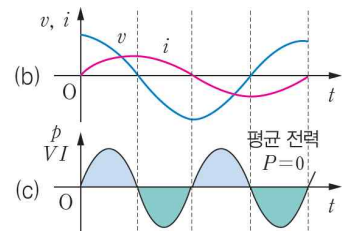
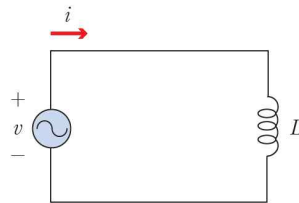
2. 코일 회로의 전력

교류전압 $v(t)=V_m \cos \omega t$ [V] 일 때 전류 $i(t)=I_m \cos \left(\omega t - \frac{\pi}{2} \right)$ [A] (전류가 전압보다 $\frac{\pi}{2}$ 늦음)

$$p(t)=V_m \cos \omega t I_m \cos \left(\omega t - \frac{\pi}{2} \right)$$

$$= V_m \cos \omega t I_m \sin \omega t$$

$$= \frac{1}{2} V_m I_m \sin 2\omega t \text{ [W]}$$



실효값으로 표현하면 $p(t)=VI \sin 2\omega t$

한 주기 동안 평균전력 $P = 0$ [W]

- 순수한 인덕턴스를 갖는 회로는 평균 전력을 소모하지 않음.
- 이는 인덕턴스를 갖는 코일이 전원으로부터 전력을 공급 받음과 동시에 전력을 자기에너지의 형태로 저장하였다가 다시 전원부로 에너지를 방출하는 것을 반복함을 의미

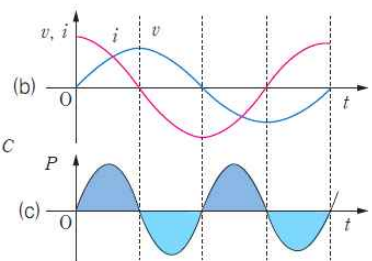
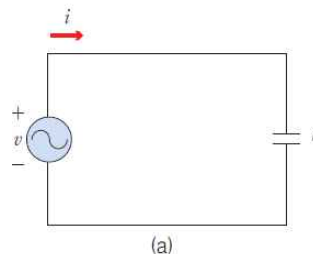
3. 커패시터 회로의 전력

교류전압 $v(t)=V_m \sin \omega t$ [V] 회로의 전류 $i(t)=I_m \sin \left(\omega t + \frac{\pi}{2} \right)$ [A]
순시전력

$$p(t)=V_m \sin \omega t I_m \sin \left(\omega t + \frac{\pi}{2} \right)$$

$$= V_m \sin \omega t I_m \cos \omega t$$

$$= \frac{1}{2} V_m I_m \sin 2\omega t \text{ [W]}$$



실효값으로 표현하면 $p(t)=VI \sin 2\omega t$

한 주기 동안 평균전력 $P = 0$ [W]

교류 전력(피상, 유효, 무효), 역률

1. 전력

순시전력의 1주기 평균값을 전력이라 하며, 이는 교류 회로에서의 소비전력을 의미하고 단순히 전력, 평균전력, 유효전력이라 한다.

2. 피상전력 : 교류회로에서 위상을 고려하지 않고 단순히 전압과 전류의 실효값을 곱한 값
apparent power

$$P = VI = I^2 Z = \frac{V^2}{Z} [VA] \quad (V, I \text{ 는 실효값})$$

3. 유효전력 P : 교류 회로에서 실제로 부하에 전달하는 전력 active power

$$P = I^2 R = VI \cos \theta [W]$$

4. 무효전력 Q : 부하에서 소모되지 않고 전원에서 부하로, 또는 부하에서 전원으로 왕복 이동만 하는 전력(에너지), 평균적으로 전력이 0인 전락항의 크기를 나타내는 것 reactive power

$$Q = I^2 X = VI \sin \theta [VAR]$$

5. 역률 $PF = \cos \theta = \frac{\text{유효전력}}{\text{피상전력}} = \frac{P}{VI}$

일정한 크기의 교류 전압이 가해져 일정한 전류가 흐를 때 평균 전력의 대소를 결정

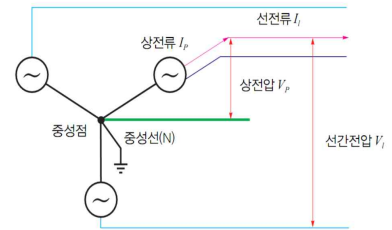
→ 같은 크기의 전압에 같은 크기의 전류가 흐르더라도 역률이 좋지 않으면 부하로의 전력 전달이 잘 되지 않음

역률각(θ) : 전압과 전류의 위상 차이

무효율 : $\sin \theta = \frac{\text{무효전력}}{\text{피상전력}}$

3상 교류

요약: 한국에서 사용하는 가정용 단상전력이 220V인 것에 비해 3상은 그 $\sqrt{3}$ 배인 380V이다. 집에서는 220V의 전력으로 충분하지만 산업 현장에서 동력 모터를 가동하기 위해서는 380V의 전원이 필요하다. 3상의 선간전압은 380V이고 세 개의 상중 한 개의 상과 중성선 N상의 전압은 220V이다.



[단상과 3상의 특징 비교]

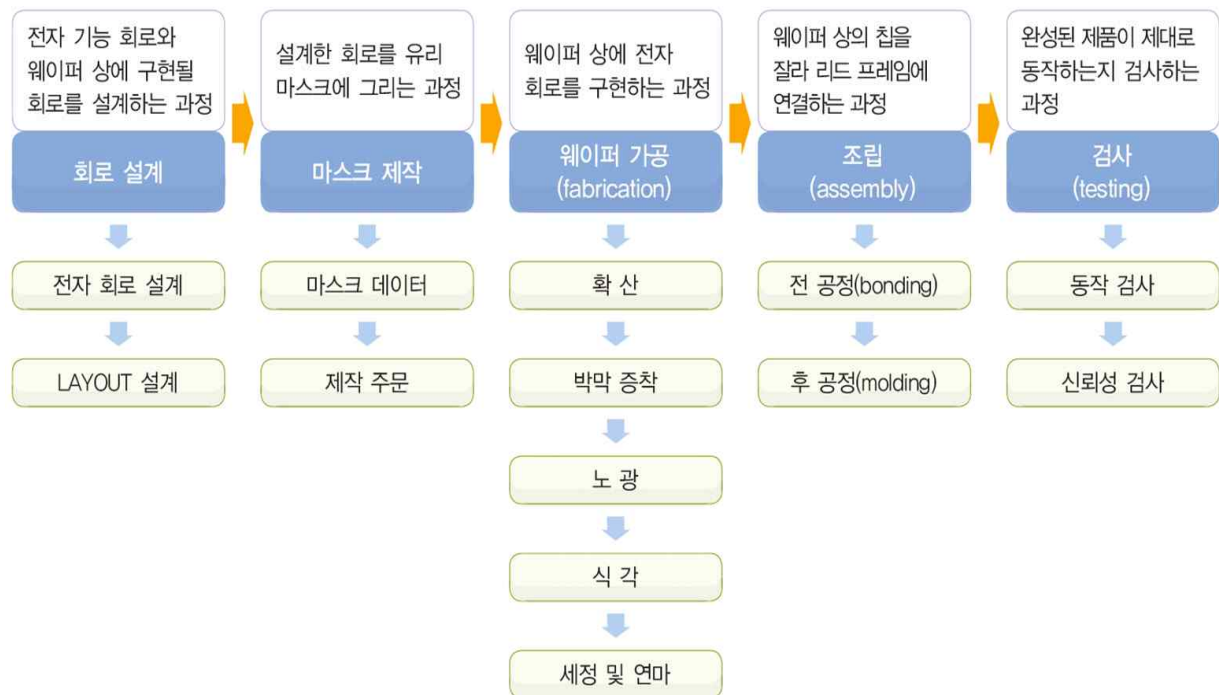
	단상	3상
발 전		
전 압 파 형		<div> <div>위 상 차</div> $\frac{2\pi}{3} = 120^\circ$ </div> <div> <div>전 압</div> $\begin{aligned} \text{상전압} &= 220[\text{V}] \\ \text{선간전압} &= 380[\text{V}] \\ &= \text{상전압} \times \sqrt{3} = 220 \times \sqrt{3} \end{aligned}$ </div>
발 전 원 리	페러데이 법칙에 따라 자석의 회전이 코일에 영향을 미쳐 전기가 발생하는데 이때 발생하는 전기의 파형이 하나의 상으로 나타남.	페러데이 법칙에 따라 자석의 회전이 세 개의 코일 에 영향을 미쳐 전기가 발생하는데 발생하는 전기의 파형이 세 개의 상 으로 나타남.

[3상을 사용하는 이유]

- ① 일정한 전력을 제공할 수 있다는 장점이 있다. 단상의 경우 정현파의 파형으로 전달되는 전력이 일정하지 않다. 하지만 3상의 경우 전력이 일정하다.
- ② 별도의 장치없이 동력용 기기를 작동할 수 있다는 장점이 있다. 전기기계는 대부분이 동력용인데 단상의 경우 기동 토크가 없기 때문에 기동 콘덴서를 달거나 인버터를 사용해야하는 반면 3상은 모터의 기동토크를 특별한 장치 없이 움직일 수 있다.
- ③ 송배전이 경제적으로 이루어진다. 3상의 경우 세 전선의 전체 전류의 합이 0이기 때문에 쓰고 남은 전력이 돌아가는 전선이 필요하지 않다.

제 2 장 : 전자 회로

집적회로 제조공정



용어 정리

확산	농도가 높은 영역에서 낮은 영역으로 이동하는 것. 반도체에서는 실리콘 등의 반도체에 열처리를 하여 외부로부터 불순물을 첨가하는 공정
박막 증착	반도체 제조공정 중 하나로, 고전압에 의해 이온화된 아르곤 가스를 사용하여 타겟에서 금속 입자를 떼어내어 금속 박막을 Wafer에 입히는 방법
노광	사진에서 렌즈로 들어오는 빛을 셔터가 열려 있는 시간만큼 감광재료에 비추는 일. 노광장치는 반도체 제조 과정에서 사진을 인화하는 것처럼 빛을 쬌어 회로를 그리는 장치이며, 유리기판(인화지)과 마스크(필름)를 겹친 위에 빛을 쬌어주는 장비다.
식각(에칭)	화학용액이나 가스를 이용해 실리콘 웨이퍼상의 필요한 부분만을 남겨놓고 나머지 물질을 제거하는 것
전공정 (Bonding)	Wafer의 작은 칩으로 반도체를 만들기 위해 금속배선(와이어본딩)하는 것
후공정 (molding)	전공정이 끝난 가공된 웨이퍼를 외부환경으로부터 칩을 보호하고 적합한 형태로 만들기 위해 화학수지로 패키징하는 과정

※ 반도체 8대공정(유튜브 영상, 3분50초부터) : <https://youtu.be/05cpAeeFjGA>

p-n 접합 다이오드

1. 반도체

진성 반도체	불순물이 없는 순수한 단결정 구조의 반도체 최외각에 있는 4개의 가전자층은 인접 원자들과 공유결합을 하고 있음
불순물 반도체	진성 반도체 + 불순물 n형 반도체와 p형 반도체가 있음

2. 불순물 반도체

구분	첨가하는 불순물		다수 반송자	소수 반송자
n형 반도체	도너 (donor)	안티몬(Sb), 비소(As), 인(P)	전자	정공
p형 반도체	억셉터 (acceptor)	붕소(B), 갈륨(Ga), 알루미늄(Al), 인듐(In)	정공	전자

3. pn접합

pn접합		<p>접하면 부근에서 p형 영역의 다수 반송자 정공과 n형 영역의 다수 반송자 전자가 상대적으로 농도가 낮은 반대편 영역으로 확산 이동하고 접합면 부근에는 다수 반송자가 사라진 공핍층이 생긴다.</p>
순방향 바이어스		<p>p형 영역에 양(+) 전압 n형 영역에 음(-) 전압을 가하면 p형 영역의 다수 반송자(정공)과 n형 영역의 다수 반송자(전자)가 접합면 쪽 밀리면서 공핍층이 좁아진다. 바이어스 전압을 증가시키면 공핍층이 점점 사라지게 되고 전위 장벽을 넘어서면 급격한 전류의 흐름이 발생한다.</p>
역방향 바이어스		<p>p형 영역에 음(-) 전압 n형 영역에 양(+) 전압을 가하면 p형 영역의 다수 반송자(정공)과 n형 영역의 다수 반송자(전자)가 접합면 반대쪽 밀리면서 공핍층이 넓어진다. 전자와 정공이 접합면을 넘을 수 없게 되고 전류가 흐르지 못한다.</p>

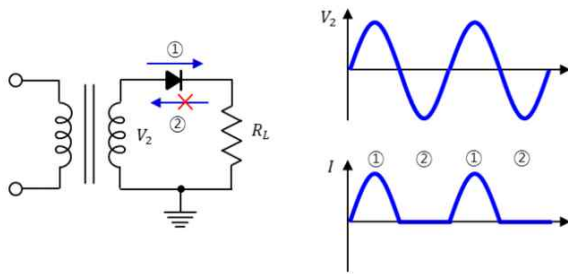
※ 참고: 유튜브 영상 <https://youtu.be/RI3uH0eo6ek>

정류회로

정류 : 교류(AC)를 직류(DC)로 변환하는 과정

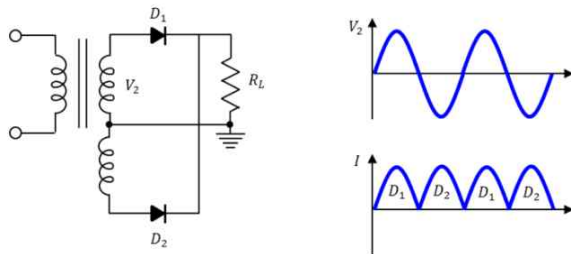
1. 반파정류회로

- 1개의 다이오드 이용. 교류의 (+)파형만 통과, (-)파형은 X하도록!



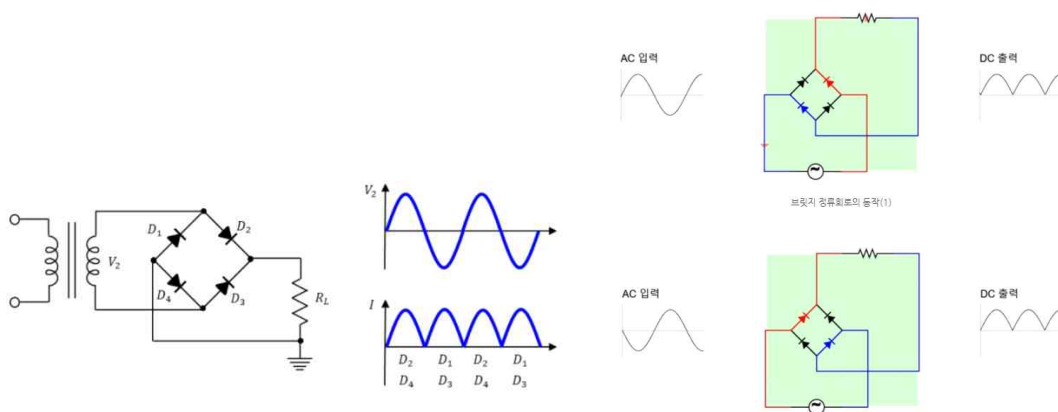
2. 전파정류회로

- 2개의 다이오드 이용. (+) 파형과 (-)파형을 모두 통과시켜 한쪽 방향으로 흐르도록!



3. 브리지정류회로

- 4개의 다이오드 이용. 전파와 비슷하지만 더 발전된 형태.



제너다이오드 정전압 회로

1. 제너다이오드

- 제너다이오드는 제너 효과를 이용하여 다이오드에 흐르는 전류에 관계없이 출력 전압을 일정하게 유지하기 위한 정전압 다이오드이다.
- 일반적인 다이오드는 역방향 전압을 인가하면 전류가 거의 흐르지 않는다. 하지만 그림과 같이 전압을 역방향으로 변화시키면 갑자기 역방향 전류가 흐르게 되고, 역방향 전압을 점점 증가시켜도 다이오드에 걸리는 전압은 커지지 않고 거의 일정한 상태로 유지된다. 이때 일정하게 유지되는 전압을 **항복 전압**이라 하고 이러한 항복 특성을 가지는 제너 다이오드는 전압을 일정하게 제어하는 역할을 한다.

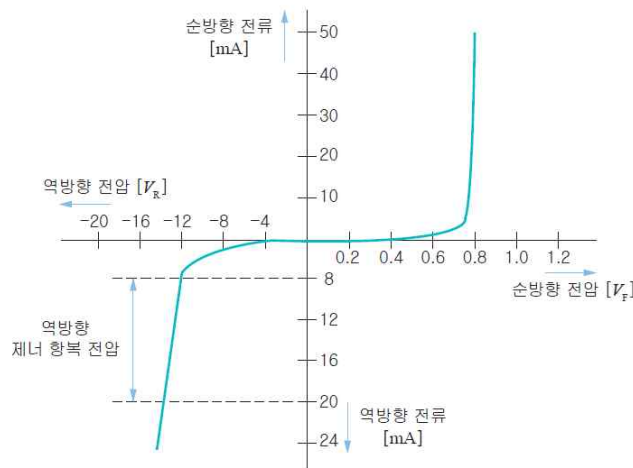


그림 II-11 제너 다이오드의 전압-전류 특성 곡선

2. 제너다이오드를 이용한 정전압 회로

- 제너다이오드를 이용한 정전압 회로는 아래 왼쪽 그림과 같이 제너다이오드를 역방향으로 연결 즉, 제너다이오드의 양극에 전원의 (-)를, 음극에 전원의 (+)를 연결한 상태로 회로를 구성한다.
- 이때 입력 전압이 변동하여 제너 전압 이상이 되더라도 제너다이오드의 항복 전압 특성으로 인해 제너다이오드 방향으로 흘러버림으로써 출력 전압은 일정하게 유지된다. ($V_O = V_Z$)
- 예를 들어 이 회로에서 제너 전압(V_Z)이 5[V]라면 직류 입력 전압에 관계없이 출력의 전압은 5[V]이며, 저항 R_S 의 값은 제너 다이오드가 역방향으로 흘릴 수 있는 최대 전류에 맞게 계산하여 정하게 된다.
- 오른쪽 회로는 제너 추종 회로라고 부르며 출력 전압은 제너 전압에서 트랜지스터의 베이스-이미터 전압을 뺀 $V_{out} = V_Z - V_{BE}$ 로 안정된 전압을 유지한다.

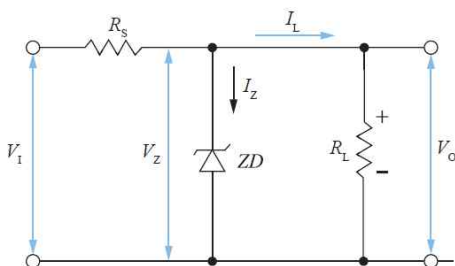


그림 II-12 제너 다이오드를 이용한 정전압 회로

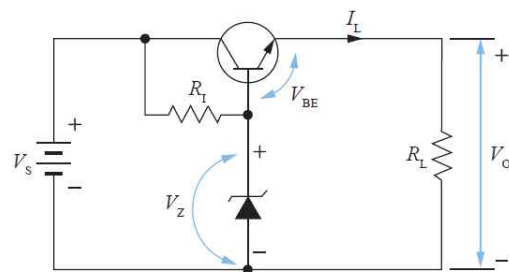
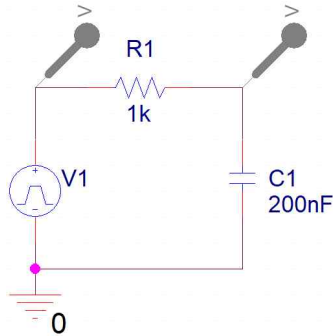


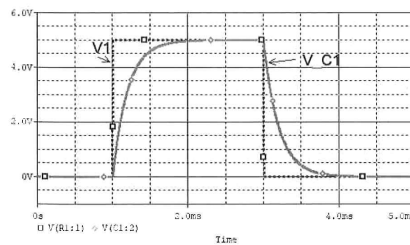
그림 II-13 제너 추종 회로

RC 직렬회로(적분회로, 저역필터)

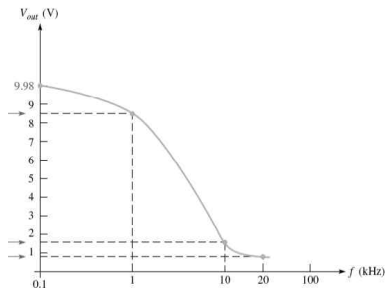
저항과 커패시터를 직렬로 구성한 회로이며, 펄스를 인가하면 커패시터의 출력 전압은 적분 동작을 수행하여, 고주파 신호를 흘려버리고 저주파 신호만 출력으로 보내는 저주파 필터(Low Pass Filter) 역할을 한다.



회로도



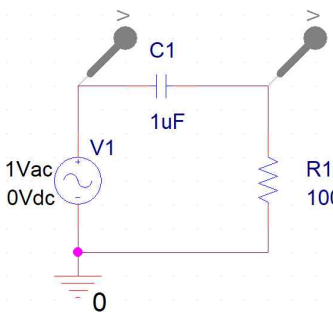
펄스 입력과 출력전압



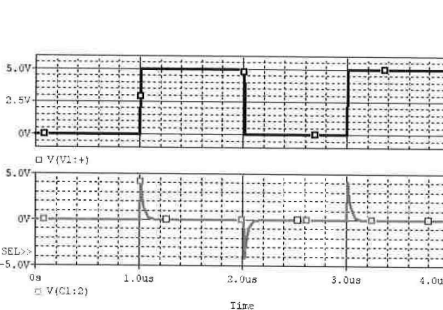
주파수 응답곡선

CR 직렬회로(미분회로, 고역필터)

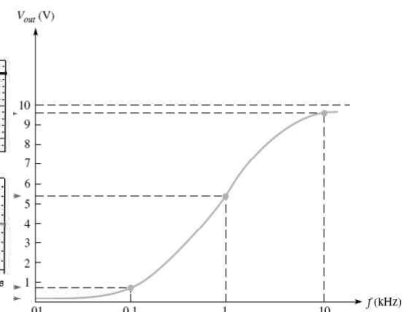
커패시터와 저항을 직렬로 구성한 회로이며, 저항에 걸리는 출력은 미분 동작을 수행하여, 저주파 신호는 차단시키고 고주파 신호를 출력으로 보내는 고주파 필터(High Pass Filter) 역할을 한다.



회로도



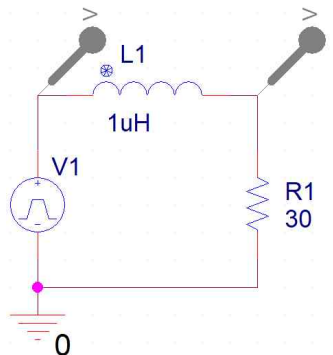
펄스 입력과 출력전압



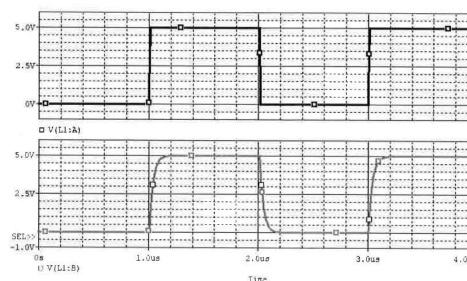
주파수 응답곡선

RL 직렬회로(적분회로, 저역필터)

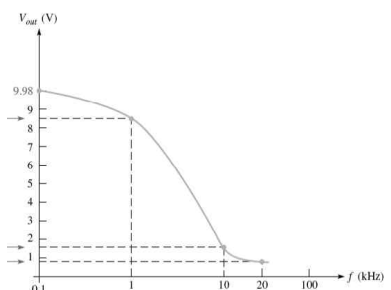
코일과 저항을 직렬로 구성한 회로이며, 펄스를 인가하면 저항의 출력 전압은 면적을 구하는 적분 동작을 수행하여, 고주파 신호를 억제하고 저주파 신호만 출력으로 보내는 저주파 필터(Low Pass Filter) 역할을 한다.



회로도



펄스 입력과 출력전압



주파수 응답곡선

바이패스 콘덴서 동작 원리

직류 전기회로에서의 저항은 전압과 전류의 비를 의미한다. 반면 교류 전기회로에서는 저항뿐만 아니라, 코일과 커패시터등의 회로 소자를 포함하고 있기 때문에 임피던스를 활용하여 전압과 전류의 비를 나타낸다.

커패시터의 임피던스는 $Z_c = \frac{1}{j\omega C} [\Omega]$ 으로 주파수가 높아질수록 분모가 커지므로 임피던스는 작아지게 된다. 반대로 주파수가 낮아지면 분모가 작아져 임피던스가 커지게 되는데 이것이 회로에서 직류는 차단하고 교류는 통과시키는 역할을 하게 된다.

따라서 교류와 직류가 동시에 흐르고 있는 회로에서 교류분이 불필요할 때 부하 저항에 병렬로 연결해 커패시터를 통해 교류를 접지로 빼내고 직류부분을 부하에 전달되게 하는 역할로 주로 쓰인다.

또한 불필요한 잡음 신호가 대부분 높은 주파수를 갖고 있어 이것을 제거하는 용도로 쓰인다. 마지막으로 칩에 일정한 전류를 흘려보내주어야 할 때 콘덴서에 축적되어 있던 전하를 일시적으로 칩에 공급해주는 역할을 수행하기 때문에 전원이 갑자기 꺼지거나 이상이 생겼을 때 급격한 변화에서 보호해주기 때문에 전원 안정화에도 기여한다.

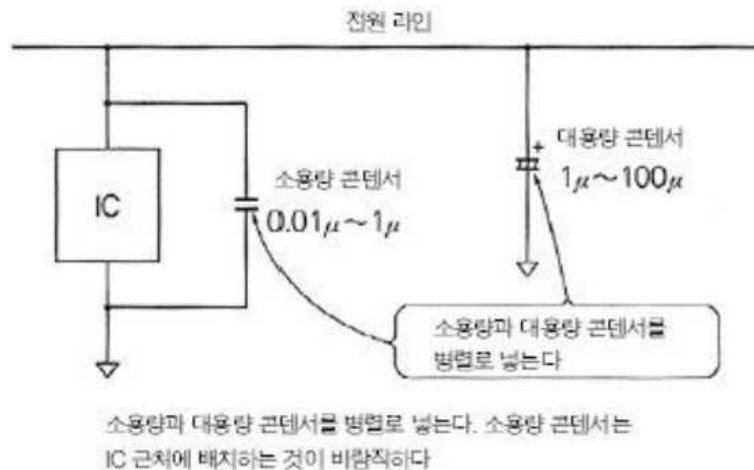
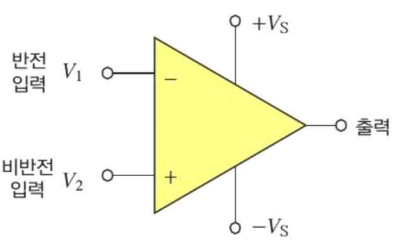


그림 12. 바이패스 콘덴서를 넣는 방법

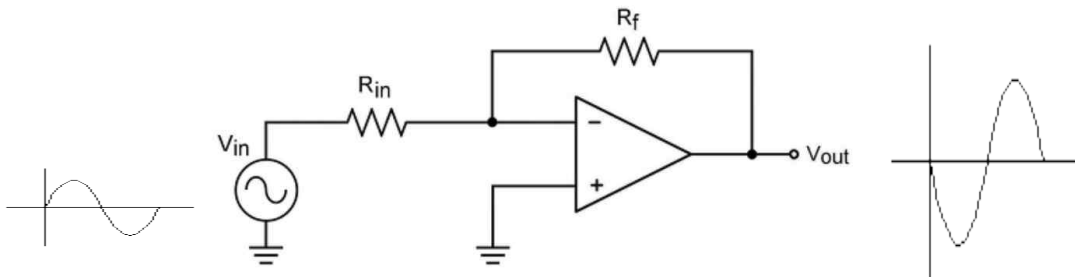
연산증폭기 개요

요약: 가산, 감산 등의 연산을 할 수 있는 일종의 차동 증폭기

1. 연산증폭기의 기호	2. 이상적인 연산 증폭기의 특성
	<ul style="list-style-type: none"> ① 전압이득이 무한대이다. ② 입력 저항이 무한대이다.(입력 전류는 0이다.) ③ 출력 저항이 0이다. ④ 주파수 대역폭이 무한대이다.

3. 반전 증폭 회로

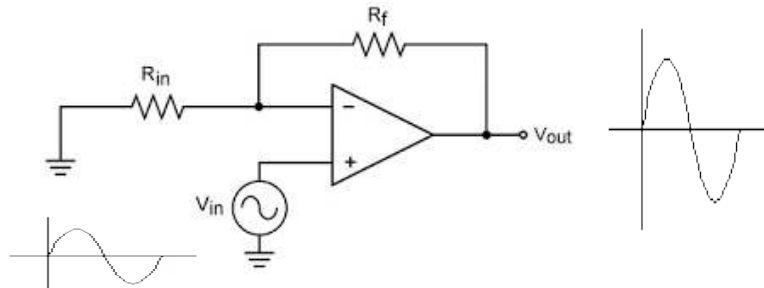
- ① 개념: 입력 신호에 대해 위상이 180도 바뀐 출력 신호가 얻어지는 회로
- ② 회로 모양: 연산증폭기의 반전입력(-)에 입력신호가 들어간다.



③ 전압이득: $A_V = -\frac{R_f}{R_i}$

4. 비반전 증폭 회로

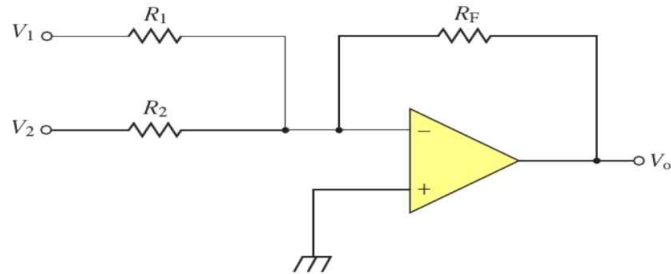
- ① 개념: 입력 신호와 동일한 위상의 출력 신호가 얻어지는 회로
- ② 회로 모양: 연산증폭기의 비반전입력(+)에 입력신호가 들어간다.



③ 전압이득: $A_V = 1 + \frac{R_f}{R_i}$

5. 가산기 회로

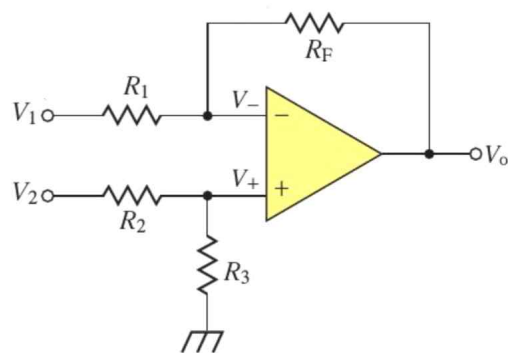
- ① 개념: 두 입력 신호의 합이 출력 신호로 얻어지는 회로
- ② 회로 모양



③ 출력신호:
$$V_O = - \left\{ \left(\frac{R_f}{R_1} \right) V_1 + \left(\frac{R_f}{R_2} \right) V_2 \right\}$$

6. 감산기 회로

- ① 개념: 두 입력 신호의 차이가 출력 신호로 얻어지는 회로(비반전입력 - 반전입력)
- ② 회로 모양



③ 출력신호: 만약 $\frac{R_F}{R_1} = \frac{R_3}{R_2}$ 이면,
$$V_O = \frac{R_f}{R_1} (V_2 - V_1)$$

중첩의 원리

요약: 여러 개의 전원이 있는 회로의 응답은 각 전원이 단독으로 존재할 때(다른 전원은 제거)의 응답을 모두 합한 것이다.

1. 중첩의 원리 적용 순서

- ① 한 전원만 남기고 다른 전원을 모두 제거한다.
- ② 한 전원만 있을 때의 전류, 전압을 구한다.
- ③ 또 다른 전원만 남기고 나머지 전원을 모두 제거한다.
- ④ 모든 전원을 한 번씩 다 할 때까지 ①~③을 반복한다.
- ④ 지금까지 구한 전류, 전압을 다 더해서 최종 전류, 전압을 구한다.

2. 전원의 제거

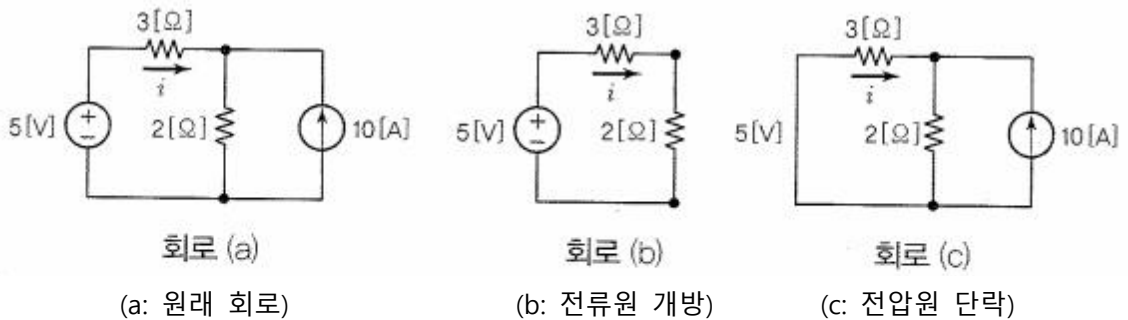
- ① 제거 대상: 독립전원(전압원, 전류원)만 제거한다.
- ② 제거 방법: 전압원 단락(short), 전류원 개방(open)



3. 유의사항

- ① 전압, 전류 계산에만 적용할 수 있다.(전력 계산은 불가능)

4. 예제(전류 i 구하기)



<풀이>

(a = b + c 라고 생각하면 된다.)

총 전류 i 는 $i = i_b + i_c$ 이다.

$$\text{회로 (b)에서 } i_b = \frac{5}{3+2} = 1[A]$$

$$\text{회로 (c)에서 } i_c = -\frac{2}{3+2} \times 10 = -4[A]$$

$$\text{회로 (a)에서 총 전류 } i = i_b + i_c = 1 - 4 = -3[A]$$

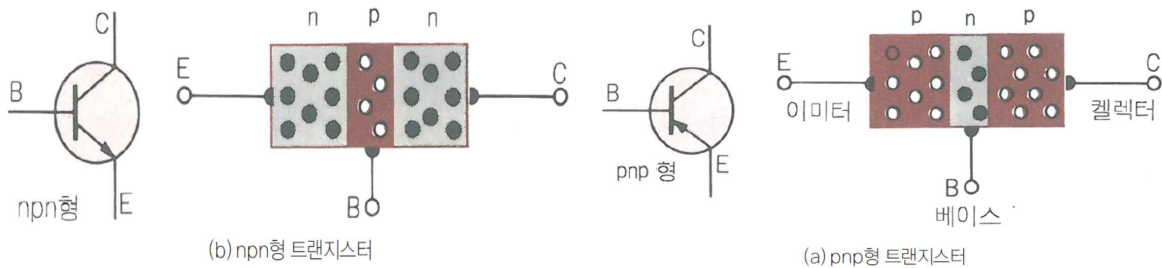
트랜지스터 구조, 동작 원리

1. 트랜지스터란?

트랜지스터란 반도체를 이용하여 전자 신호 및 전력을 증폭하거나 스위칭하는 데 사용되는 반도체 소자이다. 트랜지스터는 크게 접합형 트랜지스터 BJT(Bipolar Junction Transistors)와 전계효과 트랜지스터 FET(Field Effect Transistors)로 구분된다. 이 곳에는 접합형 트랜지스터인 BJT를 다루도록 하겠다.

2. 트랜지스터의 구조

BJT는 Base, Emitter, Collector의 세단자로 이루어져 있으며 구조는 pn접합 2개를 맞대어 붙인 형태로 되어 있고 NPN형과 PNP형이 있다. 기호와 구조는 다음과 같다.



E : Emitter - 내보낸다는 뜻으로 NPN에서는 전자를 내보내고, PNP에서는 정공을 내보낸다.

C : Collector - 모은다는 뜻으로 Emitter에서 나온 전자 또는 정공을 모읍니다.

B : Base - 신호가 입력되는 부분

3. 트랜지스터의 동작 영역

트랜지스터의 동작은 증폭과 스위칭으로 구분된다.

트랜지스터가 증폭기로 사용되기 위해서는

$V_{be} \rightarrow$ 순방향 전압, $V_{bc} \rightarrow$ 역방향 전압을 가해줘야 한다.

$V_{be} \rightarrow$ 순방향 전압, $V_{bc} \rightarrow$ 순방향 전압은 스위치 ON,

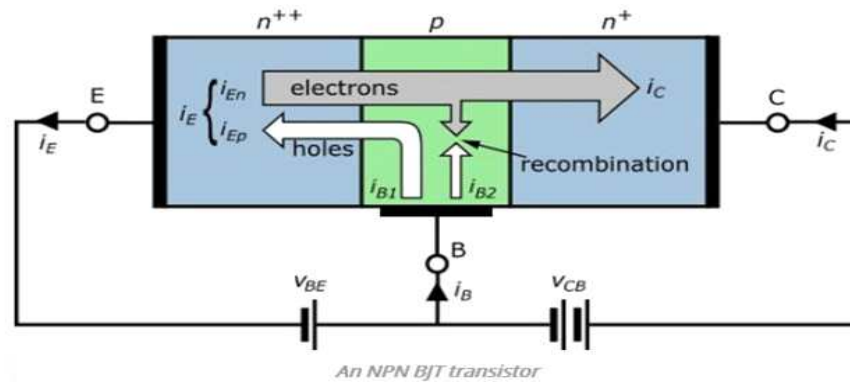
$V_{be} \rightarrow$ 역방향 전압, $V_{bc} \rightarrow$ 역방향 전압은 스위치 OFF이다.

□ BJT의 동작 모드

- NPN형과 PNP형이 반대임에 유의

동작모드	B-E 접합	B-C 접합	동작
차단모드	역방향 바이어스	역방향 바이어스	개방 스위치
활성모드	순방향 바이어스	역방향 바이어스	증폭기
포화모드	순방향 바이어스	순방향 바이어스	도통 스위치
역활성모드	역방향 바이어스	순방향 바이어스	-

트랜지스터 증폭회로의 동작 원리



- ① B-E 접합에 순방향 바이어스 ➔ 이미터 영역의 다수 캐리어인 전자가 베이스 영역으로 주입
- ② 베이스 영역의 다수 캐리어인 정공은 이미터 영역으로 주입
- ③ 이미터에서 베이스로 주입된 전자 중 일부는 베이스 영역의 정공과 재결합하여 소멸된다.
- ④ 이미터에서 베이스로 주입된 전자 중, 베이스에서 재결합된 일부를 제외한 나머지는 컬렉터로 넘어가 컬렉터 전류 i_C 를 형성한다. (전자의 흐름이 전류를 만든다.)

이 때, 결과적으로 베이스로 흐르던 적은 량의 전류가 컬렉터 쪽에서 이미터 쪽으로 큰 전류를 유도해내게 되는 것이고 이를 증폭작용이라고 한다.

요약) 트랜지스터는 전자 신호를 증폭하거나 스위칭하는 데 사용되는 반도체 소자이며, 그 중 BJT는 PN접합 2개를 접합하여 구성한다. BJT는 베이스와 이미터, 컬렉터와 이미터 사이에 걸어주는 전압에 따라 동작 영역이 구분된다.

참고: 유튜브 영상 <https://youtu.be/T1eMKml3iE0>

FET, MOS-FET, CMOS-FET

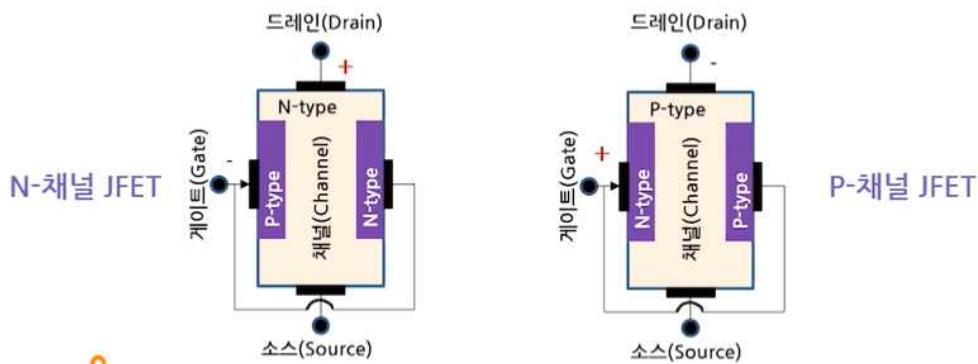
요약: 전계효과트랜지스터는 게이트(G)에 전압을 걸어 발생하는 전기장에 의해 전자(-) 또는 정공(+)을 흐르게 하는 소자.

1. FET

FET는 전계에 의해 채널에 전류가 흐르는 소자이다. 전기장 효과 트랜지스터(FET, field effect transistor)이라고도 하며 게이트(G), 소스(S), 드레인(D) 3개의 전극을 가진다.

채널이란 소스(S)에서 드레인(D)까지 연결되는 전류 통로이며, 게이트(G)에 가해지는 전압에 의해 채널에 흐르는 전류를 제어할 수 있다.

전자에 의해 채널이 형성되면 n채널 FET라고 하고, 정공에 의해 채널이 형성되면 p채널 FET라고 한다. BJT는 전류구동인 반면 FET는 전압구동으로 아주 작은 면적으로 만들 수 있고, 전력 소모가 매우 적어 고집적화가 가능하다.

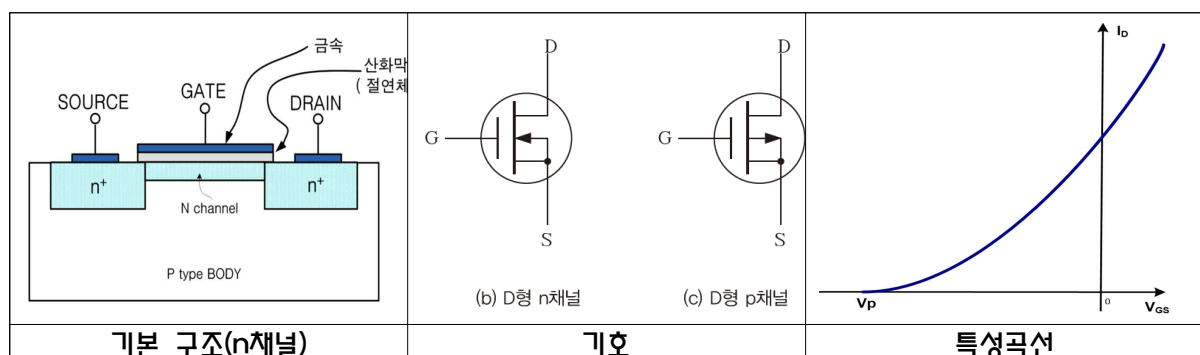


2. MOS-FET (모스펫) 금속 산화물 반도체

금속 산화물 반도체 FET(MOS-FET)는 metal-oxide-semiconductor로 구성되어있는 반도체이다. 공핍형(D형)과 증가형(E형)의 2가지로 동작할 수 있다. 공핍형(D형)이 상시 도통(ON) 소자인데 반해 증가형(E형)은 게이트 전압이 0[V]일 때 채널이 형성되지 않는 상시 차단(OFF) 소자이다.

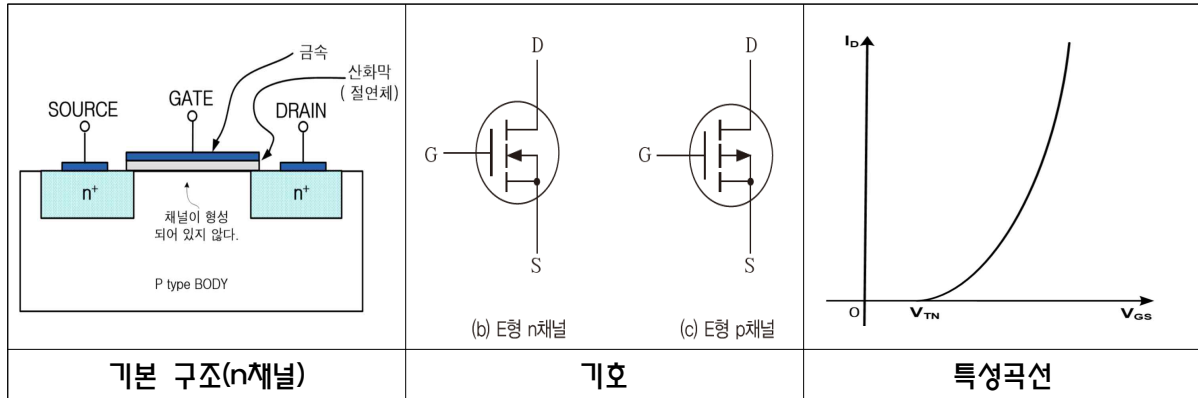
(1)공핍형 MOS-FET

게이트 전압이 0[V]일 때 게이트 아래에 있는 채널이 그대로 유지되어 드레인에서 소스로 전류가 흐르며, 게이트 전압이 증가(실제로는 음전압)하면 게이트 아래에 있는 전자가 밀려나고 정공이 모여 드레인과 소스 사이에 n채널이 좁아지면서 전류 통로가 줄어든다. 즉, 채널이 점점 감소되는 방향으로 동작하는 MOSFET를 말한다.



(2)증가형 MOS-FET

게이트 전압이 0[V]일 때 게이트 아래에 있는 p형 반도체의 다수 반송자는 정공이므로 드레인 과 소스 사이에 채널이 형성되지 못한다. 게이트 전압을 증가시켜 **문턱 전압** 이상이 되면 게이 트 아래에 있는 정공이 밀려나고 전자가 모여 드레인과 소스 사이에 n채널이 형성되어 전류가 흐르게 된다.

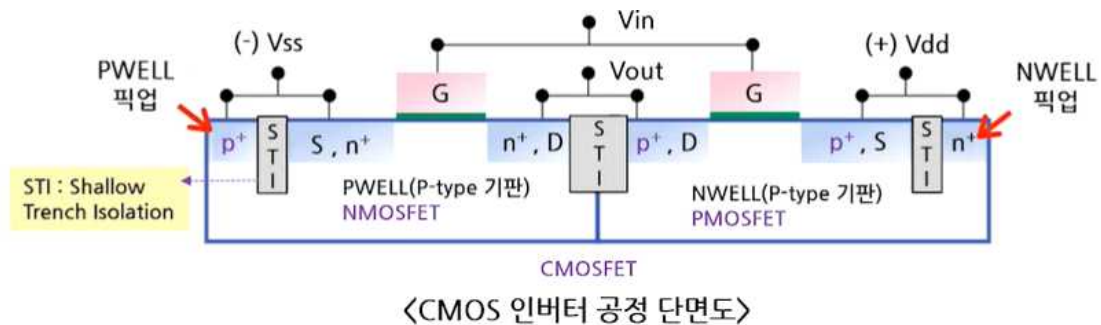


3. CMOS-FET (상보형 MOS-FET)

n채널 MOS-FET와 p채널 MOS-FET를 모두 이용하는 경우를 CMOS(Complementary Metal-Oxide Semiconductor, 상보형 금속-산화물 반도체)라고 한다.

주로 CMOS Inverter를 사용하는데, Inverter란 출력과 입력이 반대 상태가 되도록 동작하는 회로 이니다. 0을 입력하면 1을, 1을 입력하면 0을 출력하는 소자입니다.

CMOS-FET을 이용하여 고집적화 IC를 제작한다.



아날로그 변조(modulation)

개념: 낮은 주파수 대역에 있는 입력신호를 높은 주파수의 반송파에 실어 보낼수 있게 변화시키는 것

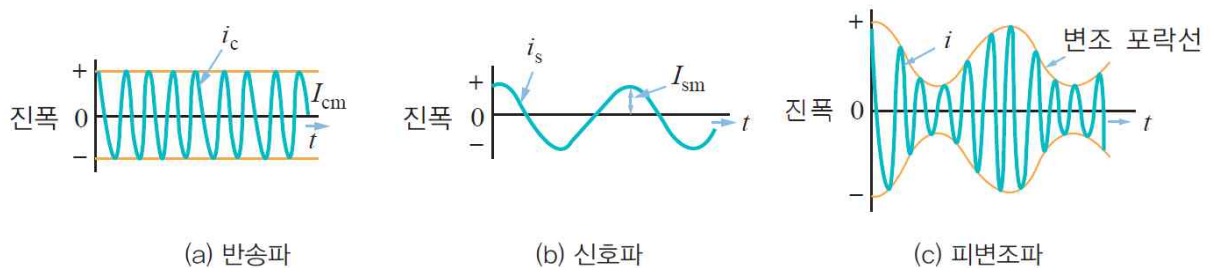
1. 목적: 변조의 필요성

- 다중통신 가능, 장거리통신 가능, 잡음, 혼선, 간섭 최소화, 안테나 길이를 줄일 수 있음
(Tip!! 변조를 하면 왜 안테나 길이를 줄일 수 있나요??)

답변: $\lambda(\text{안테나 길이}) = \frac{C(\text{진공중에서 전파의 속도})}{f(\text{피변조파의 주파수})} = \frac{3 \times 10^8}{f}$ <- 변조를 하면 높은 주파수로
신호를 전송할 수 있고, 주파수에 반비례하므로 안테나 길이를 단축할 수 있음

2. 종류

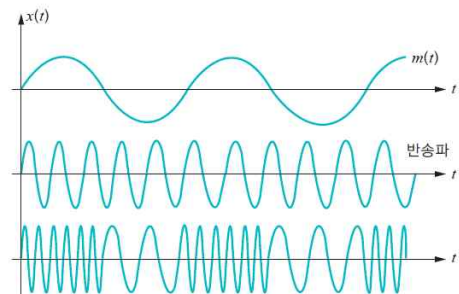
- **AM(진폭 변조):** 반송파 진폭을 정보 신호의 세기에 따라 변화시키는 변조 방식



- AM은 500KHz ~ 1600KHz의 낮은 주파수를 사용하여 장애물이 있어도 멀리까지 쉽게 전파가 되지만, 음질이 좋지 않음

- **FM(주파수 변조):** 반송파 주파수를 입력신호에 따라 순서적으로 변화시키는 변조 방식

FM은 87MHz ~ 108MHz의 높은 주파수를 사용하여 장애물에 쉽게 전파를 방해 받지만, AM 보다 음질이 훨씬 좋음



- **PM(위상 변조):** 반송파 위상을 입력신호에 따라 변화시키는 변조 방식

3. AM과 FM의 비교

구분	장점	단점
AM	<ul style="list-style-type: none"> ● 송수신 회로가 간단함 ● 점유 주파수 대역이 좁음 	<ul style="list-style-type: none"> ● 잡음이나 간섭에 취약 ● 레벨 변동에 약함
FM	<ul style="list-style-type: none"> ● 잡음이나 간섭에 강함 ● 레벨 변동에 강함 	<ul style="list-style-type: none"> ● 송수신 회로가 복잡 ● 점유 주파수 대역이 넓음

- 4. **복조(demodulation):** 변조된 반송파로부터 원래 입력신호(정보신호)를 추출하는 과정으로 복조의 반대과정

제 3 장 : 디지털 논리회로

TTL IC와 CMOS IC의 비교

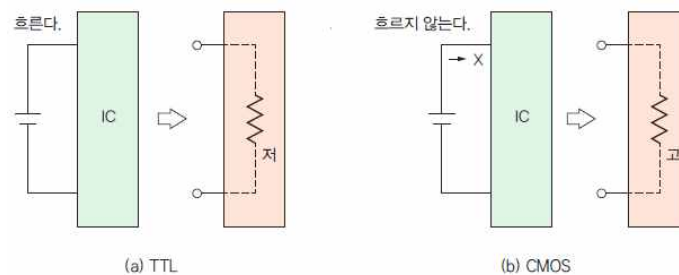
1. TTL(Transistor-Transistor Logic) IC

- 바이폴라 트랜지스터를 사용하여 만든 디지털 로직 IC
- 현재 가장 많이 사용되는 논리소자 계열
- 동작속도가 빠르다.
- 소비전력이 크다.
- +5V 전원전압에서 동작
- 잡음여유가 작다.
- 54시리즈(군용)와 74시리즈가 있다.

시리즈명	설 명
74 시리즈	표준 TTL
74L 시리즈	저전력 TTL
74H 시리즈	고속 TTL
74S 시리즈	Schottky TTL
74LS 시리즈	저전압 Schottky TTL
74AS 시리즈	Advanced Schottky TTL
74ALS 시리즈	저전력 Adv. Low power TTL

2. CMOS(Complementary MOS) IC

- MOS-FET 소자들을 사용하여 만든 디지털 로직 IC
- 반도체 구조가 간단하고 칩상의 공간을 적게 차지하여 소자의 집적도를 높일 수 있다.
- 소비전력이 매우 적고 잡음 여유도가 크다. (소비전력이 적으면 발생하는 열이 적다)
- 고밀도로 회로를 집적시켜도 열에 의한 오동작이나 고장이 일어나지 않는 장점이 있다.
- 저전력 장점 때문에 고밀도 VLSI와 대용량 메모리 칩, 시계, 마이크로프로세서로 쓰임.
- 동작속도가 TTL에 비해 느리다.
- +3V~+18V의 전원전압에서 동작, 정전기에 약하다.(정전기 보호회로 내장), 온도 변화에 약하다.
- 40XX(RCA사에서 처음 개발) 또는 45XX(Motorola)사에서 처음 개발)의 형태를 취한다.
- 74HC시리즈는 40xx/45xx시리즈의 CMOS 대신에 TTL과 동일한 기능과 핀번호를 가지며 2~6V 전압 범위에서 동작하는 CMOS 소자. TTL과 기능적인 호환성을 가지며 잡음여유가 큰 CMOS의 특징을 그대로 가진다. 그러나, TTL에 비하여 소비전력이 적은 대신에 동작속도는 매우 느리다.



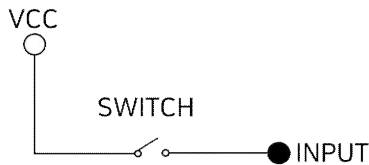
특성	종류	TTL	CMOS
전달 지연 시간		짧다(약 10ns)	길다(약 100ns)
문턱 전압		낮다(약 1.5V)	높다(약 2.5V/전원 전압이 5V)
소비 전력		많다	적다
입력 저항		낮다	높다
동작 전압		5V	3~18V
팬 아웃		적다	많다

풀업-풀다운 저항

요약: 플로팅 현상을 없애기 위해 사용하는 저항

1. 플로팅(floating) 현상

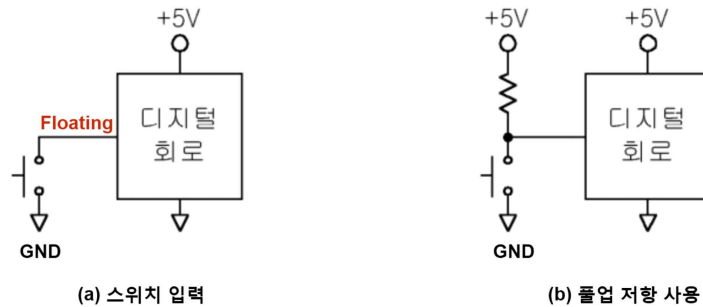
- 영어 그대로 떠 있는 상태로 스위치가 연결되면 전류가 정상적으로 흐르게 되나 스위치가 연결되지 않은 상태에서는 신호가 0(LOW)과 1(HIGH)사이 애매한 위치에 떠 있기 때문에 발생하는 현상(입력 단자 주위에 정전기나 잡음에 의해서 오류가 생기게 되는 것)



그림에서 스위치가 열려있을 때, 신호는 HIGH일지 LOW일지 알 수 없다. 0일 수도 있고, 1일 수도 있으므로 이 현상을 없애기 위해서는 풀업(Pull-up) 저항 혹은 풀다운(Pull-down) 저항을 연결해야 한다.

2. 풀업 저항(Pull-up)

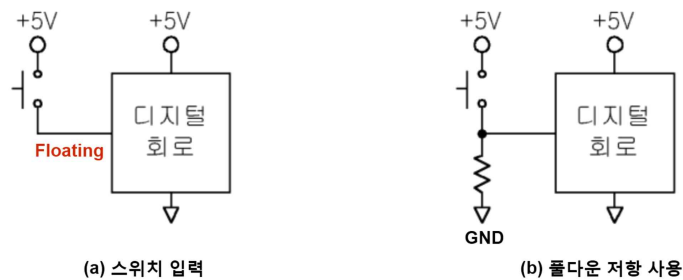
- 저항을 전원 쪽에 붙여줘서 플로팅 현상을 해결하는 방법



스위치가 열려(off) 있을 때, 전류의 방향은 전원에서 디지털 회로 방향으로 진행.
스위치가 닫혀(on) 있을 때, 모든 전류의 방향은 그라운드로 진행.

3. 풀다운 저항(Pull-down)

- 저항을 그라운드 쪽에 붙여줘서 플로팅 현상을 해결하는 방법



스위치가 열려(off) 있을 때, 전류의 방향은 디지털 회로에서 그라운드로 진행.
스위치가 닫혀(on) 있을 때, 전류의 방향은 전원에서 디지털 회로로 진행.

Pull-Up / Pull-Down		Switch On	Switch Off
Pull-Up	Value	LOW	HIGH
Pull-Down		HIGH	LOW

드모르간의 법칙

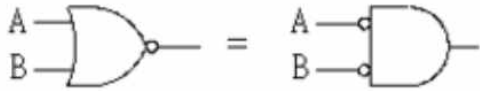
요약: 불 대수식 사이에 논리합과 논리곱의 상호 교환이 가능하도록 한 정리

제 1법칙: $\overline{A+B} = \overline{A} \cdot \overline{B}$

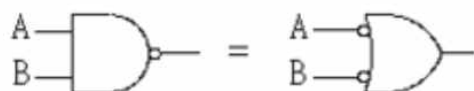
제 2법칙: $\overline{A \cdot B} = \overline{A} + \overline{B}$

- ① 논리식의 전체 보수를 각 논리 변수에 대해 보수로 바꿈.
- ② 각 논리 상수에 대해 보수를 취함. 즉, 논리 상수 1은 0으로, 0은 1로 바꿈.
- ③ AND 연산은 OR 연산으로, OR 연산은 AND 연산으로 바꿈.

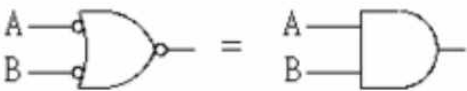
① $\overline{A+B} = \overline{A} \cdot \overline{B}$



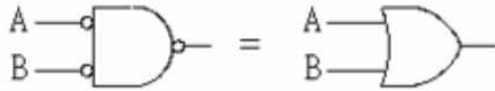
② $\overline{A \cdot B} = \overline{A} + \overline{B}$



③ $\overline{\overline{A} + \overline{B}} = A \cdot B$



④ $\overline{\overline{A} \cdot \overline{B}} = A + B$



인코더와 디코더

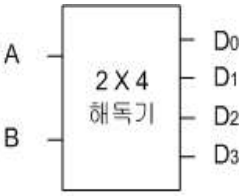
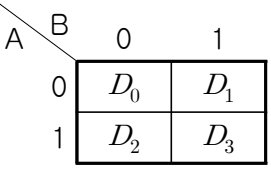
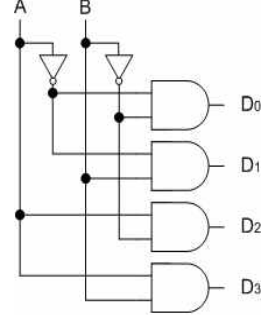
디코더(해독기)

- 해독기라고도 불리며, 일반적으로 디코더는 n 개의 입력과 2^n 개의 출력을 가짐.
- 2진수를 10진수로 변환하는 조합 논리 회로로서 n 비트의 2진수를 입력하여 최대 2^n 비트로 구성된 정보를 출력함.

ex) 2×4 해독기 : 2개의 입력이 4개의 출력으로 해독되어져 결과를 얻는 조합 논리회로이다.

각 입력 조합에 대응하는 출력 값으로 4개를 갖지만, '1'을 포함하는 것은 1개이다.

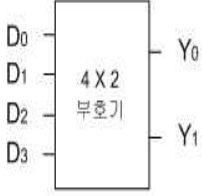
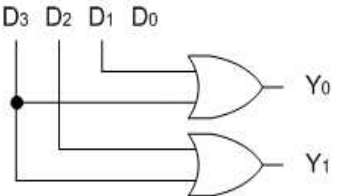
즉 2개의 입력으로부터 코드화된 2진 정보를 최대 4개의 고유 출력으로 만드는 회로

2×4 디코더 진리표						2×4 디코더 블록도	카르노도와 논리식	2×4 디코더 회로설계
입력		출력					 $D_0 = \bar{A} \bar{B}, D_1 = \bar{A} B$ $D_2 = A \bar{B}, D_3 = A B$	
A	B	D_0	D_1	D_2	D_3			
0	0	1	0	0	0			
0	1	0	1	0	0			
1	0	0	0	1	0			
1	1	0	0	0	1			

인코더 (부호기)

- 부호기라고도 하며, 2^n 개를 입력 받아 n 개의 출력을 만드는 논리 회로이다.
- 해독기의 반대로써 10진수를 2진수로 변환하는 조합 논리 회로이다.

ex) 4×2 인코더 : $4(2^2)$ 개의 입력과 2개의 부호화된 신호로 출력하는 논리 회로

4×2 인코더 진리표						4×2 인코더 블록도	출력 논리식	4×2 인코더 회로 설계
입력				출력			<p>논리식</p> $Y_0 = D_1 + D_3$ $Y_1 = D_2 + D_3$	
D_0	D_1	D_2	D_3	Y_0	Y_1			
1	0	0	0	0	0			
0	1	0	0	0	1			
0	0	1	0	1	0			
0	0	0	1	1	1			

멀티플렉서와 디멀티플렉서

요약: 멀티플렉서(MUX, multiplexer)는 데이터 선택기, 디멀티플렉서(DEMUX, demultiplexer)는 분배기라고 한다.

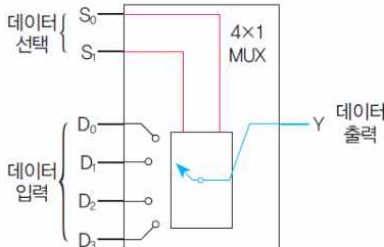
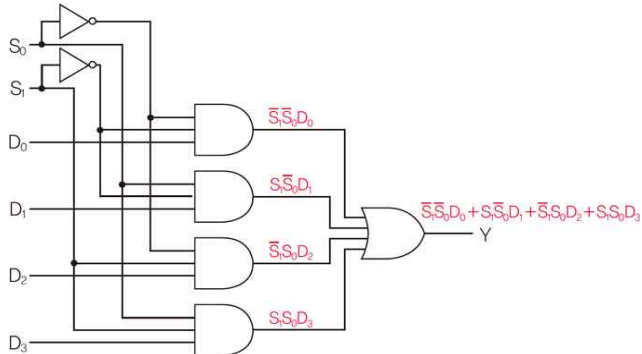
1. 멀티플렉서

멀티플렉서는 데이터 선택기라고도 하는데 이유는 여러 개의 입력 데이터 중에서 하나를 선택하여 출력단자로 전송하는 조합논리회로이기 때문이다.

- 멀티플렉서의 구조와 원리

멀티플렉서의 구성은 2^n 개의 입력과 하나의 출력, 그리고 다수의 입력 중에 하나를 선택하는 n 개의 데이터 선택 입력으로 구성된다.

예제 4×1 멀티플렉서

입출력변수 정의																								
<div>4×1 멀티플렉서는 데이터 입력 4개, 데이터 선택 입력 2개, 데이터 출력 1개</div> <div>-입출력 변수 정의 데이터 입력:D_0, D_1, D_2, D_3 데이터 선택: S_0, S_1 데이터 출력선: Y</div>	<div></div> <div>4×1 멀티플렉서 변수 정의</div>																							
진리표																								
<div>4×1 멀티플렉서는 4개의 입력 데이터 중 하나를 선택하여 출력하는 논리회로이므로 데이터 선택의 입력 값에 따라 출력이 되는 진리표를 작성해야한다.</div> <div><div>$S_1S_0=00$일 때 입력 D_0값이 출력된다. $S_1S_0=01$일 때 입력 D_1값이 출력된다. $S_1S_0=10$일 때 입력 D_2값이 출력된다. $S_1S_0=11$일 때 입력 D_3값이 출력된다.</div></div>	<div><table><tr><th rowspan="2">입력</th><th colspan="2">선택선</th><th>출력</th></tr><tr><th>S_1</th><th>S_0</th><th>Y</th></tr><tr><td>D_0</td><td>0</td><td>0</td><td>$\overline{S_1}\overline{S_0}D_0$</td></tr><tr><td>$D_1$</td><td>0</td><td>1</td><td>$\overline{S_1}S_0D_1$</td></tr><tr><td>D_2</td><td>1</td><td>0</td><td>$S_1\overline{S_0}D_2$</td></tr><tr><td>D_3</td><td>1</td><td>1</td><td>$S_1S_0D_3$</td></tr></table></div> <div>$Y=\overline{S_1}\overline{S_0}D_0+\overline{S_1}S_0D_1+S_1\overline{S_0}D_2+S_1S_0D_3$</div> <div>4×1 멀티플렉서 진리표 및 논리식</div>	입력	선택선		출력	S_1	S_0	Y	D_0	0	0	$\overline{S_1}\overline{S_0}D_0$	D_1	0	1	$\overline{S_1}S_0D_1$	D_2	1	0	$S_1\overline{S_0}D_2$	D_3	1	1	$S_1S_0D_3$
입력	선택선		출력																					
	S_1	S_0	Y																					
D_0	0	0	$\overline{S_1}\overline{S_0}D_0$																					
D_1	0	1	$\overline{S_1}S_0D_1$																					
D_2	1	0	$S_1\overline{S_0}D_2$																					
D_3	1	1	$S_1S_0D_3$																					
논리회로설계	<div></div>																							

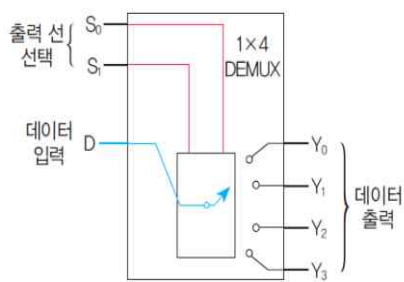
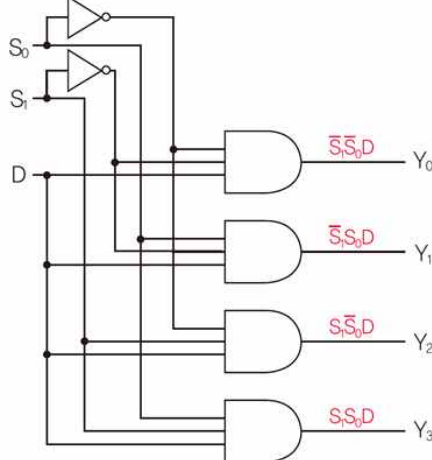
2. 디멀티플렉서

디멀티플렉서는 1개의 입력을 여러 개의 출력선 중 하나를 선택해서 데이터를 출력하는 조합논리 회로로 분배기라고도 한다.

- 디멀티플렉서의 구조와 원리

디멀티플렉서의 구성은 2^n 개의 출력 중에서 하나의 출력을 위해 n 개의 선택선이 필요하다.

예제 1×4 디멀티플렉서

입출력변수 정의																																								
1×4 디멀티플렉서는 데이터 입력 1개, 출력선택선 2개, 데이터 출력 4개		1×4 디멀티플렉서 변수 정의																																						
<div>-입출력 변수 정의</div> <div>데이터 입력: D</div> <div>데이터 선택: S_0, S_1</div> <div>데이터 출력선: Y_0, Y_1, Y_2, Y_3</div>																																								
진리표 및 논리식 유도																																								
1×4 디멀티플렉서는 1개의 입력 데이터를 4개의 출력선 중 하나를 선택하여 전송하는 논리 회로이므로 출력선 선택의 입력 값에 대응하여 '1'을 포함하는 출력은 단 하나 밖에 없다.		<table><tr><th rowspan="2">입력</th><th colspan="2">선택선</th><th colspan="4">출력</th></tr><tr><th>S_1</th><th>S_0</th><th>Y_0</th><th>Y_1</th><th>Y_2</th><th>Y_3</th></tr><tr><td rowspan="4">D</td><td>0</td><td>0</td><td>D</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>D</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>D</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>D</td></tr></table>	입력	선택선		출력				S_1	S_0	Y_0	Y_1	Y_2	Y_3	D	0	0	D	0	0	0	0	1	0	D	0	0	1	0	0	0	D	0	1	1	0	0	0	D
입력	선택선			출력																																				
	S_1	S_0	Y_0	Y_1	Y_2	Y_3																																		
D	0	0	D	0	0	0																																		
	0	1	0	D	0	0																																		
	1	0	0	0	D	0																																		
	1	1	0	0	0	D																																		
<div>$S_1 S_0 = 00$일 때 데이터 입력 D는 출력 Y_0 $S_1 S_0 = 01$일 때 데이터 입력 D는 출력 Y_1 $S_1 S_0 = 10$일 때 데이터 입력 D는 출력 Y_2 $S_1 S_0 = 11$일 때 데이터 입력 D는 출력 Y_3</div>		1×4 디멀티플렉서 진리표 및 논리식																																						
논리 회로 설계																																								

조합논리회로와 순서논리회로

요약: 조합논리회로는 입력 신호만으로 출력이 결정되는 회로이고,

순서논리회로는 입력 신호와 내부 상태(이전 상태)의 신호에 따라 출력이 결정되는 회로이다.

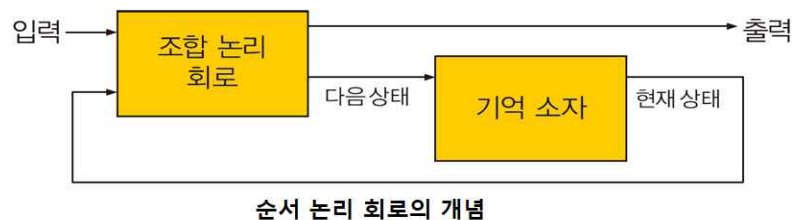
1. 조합논리회로

조합논리회로는 입력 변수에 대하여 결정된 출력이 나오도록 2개 이상의 논리게이트를 연결한 회로이다. 조합논리회로는 가감산기, 인코더와 디코더, 멀티플렉서와 디멀티플렉서, 비교기, 코드변환기 등이 있다.

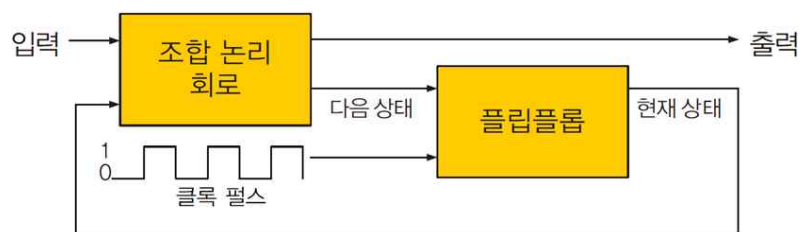
회로의 구성은 n 개의 입력인 경우, 2^n 개로 입력조건을 조합할 수 있다. 입력이 3개라면 2^3 으로 8개의 조건 조합이 생긴다.

2. 순서논리회로

순서논리회로는 조합논리회로에 기억소자(플립플롭)를 결합하여 만든 회로이며 현재 상태의 출력 값에 의해 다음 상태의 출력 값이 순차적으로 결정되도록 설계된 회로이다.



클럭 펄스에 따라 동작하는 플립플롭의 출력은 조합논리회로의 입력으로 연결되어 피드백된다.



플립플롭

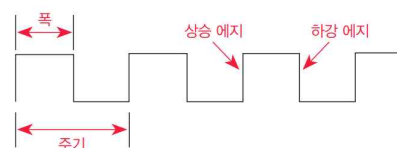
플립플롭: 논리 게이트의 조합으로 구성되어 있는 순서 논리 회로의 대표적인 기억 소자로 2개의 안정도 상태를 가지며, 1비트의 정보를 기억할 수 있다.

플립플롭의 특성	
<ul style="list-style-type: none"> - 1비트의 정보를 저장할 수 있는 기억회로이다. - 입력 신호가 상태 변환을 일으키기 전까지는 원래의 상태를 유지된다. - 클록 펄스라는 제어 입력을 가진다. -> 클록 펄스(상향에지, 하강에지)에 따라 상태 변환이 일어난다. - 플립플롭은 기억 장치인 램의 구성 요소로 사용된다. - 디지털 시스템에서 카운터, 레지스터, 제어 논리 등에 주로 이용된다. - 정상 출력(Q)과 보수화된 출력(\bar{Q})을 가진다. 	

플립플롭의 종류	논리 기호	진리표	설명															
RS 플립플롭		<table><tr><th>S</th><th>R</th><th>출력</th></tr><tr><td>0</td><td>0</td><td>유지</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>금지</td></tr></table>	S	R	출력	0	0	유지	0	1	0	1	0	1	1	1	금지	RS 래치에 클록 펄스 입력을 추가하여 클록 펄스의 변화에 따라 출력이 변하도록 만든 플립플롭이다.
S	R	출력																
0	0	유지																
0	1	0																
1	0	1																
1	1	금지																
JK 플립플롭		<table><tr><th>J</th><th>K</th><th>출력</th></tr><tr><td>0</td><td>0</td><td>유지</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>반전</td></tr></table>	J	K	출력	0	0	유지	0	1	0	1	0	1	1	1	반전	RS 플립플롭의 불안정한 상태를 제거하여 기능을 보완한 플립플롭이다.
J	K	출력																
0	0	유지																
0	1	0																
1	0	1																
1	1	반전																
D 플립플롭		<table><tr><th>D</th><th>Q(t)</th><th>Q(t+1)</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	D	Q(t)	Q(t+1)	0	0	0	0	1	0	1	0	1	1	1	1	입력값을 일정 시간 동안 지연시켜 출력할 때 사용하는 플립플롭이다. JK플립플롭의 입력에 항상 반전된 값이 입력되도록 구성되어 있다.
D	Q(t)	Q(t+1)																
0	0	0																
0	1	0																
1	0	1																
1	1	1																
T 플립플롭		<table><tr><th>T</th><th>Q(t)</th><th>Q(t+1)</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	T	Q(t)	Q(t+1)	0	0	0	0	1	1	1	0	1	1	1	0	클록 펄스가 발생할 때, 이전 상태의 값을 반전시켜 출력하는 기능을 가진 플립플롭이다. JK플립플롭의 입력을 하나로 묶어 유지, 반전 기능만 사용한다.
T	Q(t)	Q(t+1)																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

* 용어 정리

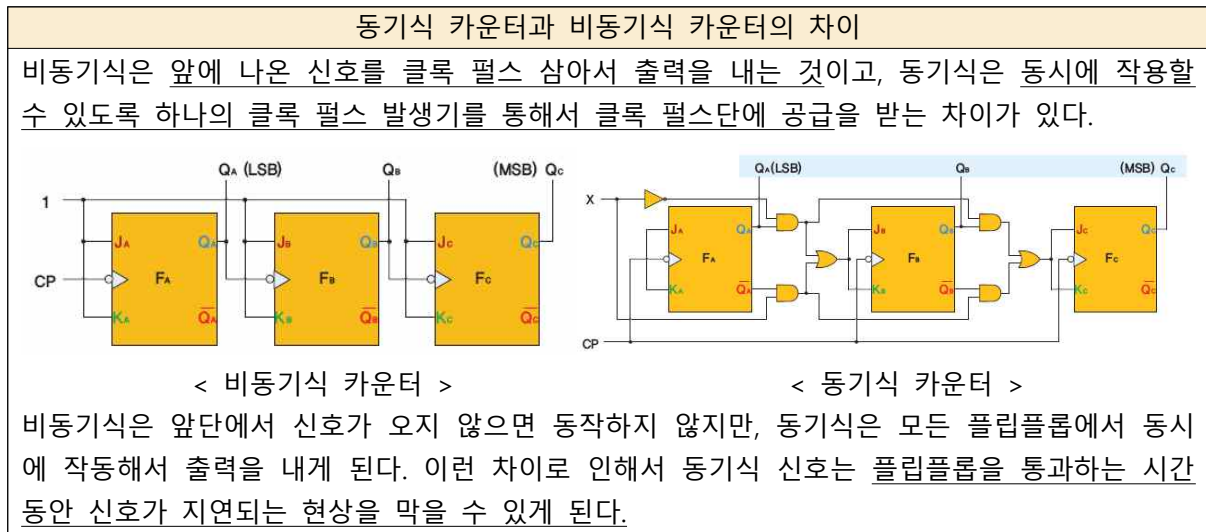
용어	설명
클록 펄스	동기화에 사용되는 주기적인 펄스형 신호
상승 에지	클록펄스가 '0'에서 '1'로 변화하는 순간
하강 에지	클록펄스가 '1'에서 '0'으로 변화하는 순간



동기식 카운터와 비동기식 카운터 차이점

비동기식 카운터: 플립플롭을 이용하여 클록 펄스 입력 수를 카운트하여 2진 데이터로 출력하는 회로

동기식 카운터: 카운터를 구성하는 플립플롭에 클록 펄스가 동시에 입력되어 빠른 속도로 카운트가 가능한 회로



카운터의 종류	설명
상향 카운터	낮은 값에서 높은 값으로 카운트하는 회로
하향 카운터	높은 값에서 낮은 값으로 카운트하는 회로
링카운터	현재의 값을 다음 위치에 차례로 전달하면서 회전하는 기능을 하는 카운터

* 카운터의 특징

비동기식 카운터의 특징	동기식 카운터의 특징
<ul style="list-style-type: none"> - 첫 번째 플립플롭에만 클록펄스가 입력되고, 다른 플립플롭은 각 플립플롭의 출력을 다음 플립플롭의 클록 입력으로 사용한다. - 첫 단 출력이 다음 단의 플립플롭을 트리거하므로 클록의 영향이 물결처럼 뒷단으로 파급된다는 뜻에서 리플 카운터라고도 한다. - 각 플립플롭을 통과할 때마다 지연 시간이 누적되므로 고속 계수에는 부적당하다. 	<ul style="list-style-type: none"> - 카운터를 구성하는 플립플롭들이 공통의 클록 펄스를 통해 동시에 트리거되어 동작하므로 고속 동작에 적합하다. - 비동기식 카운터에 비해 회로가 복잡하다는 단점이 있다.

전기 · 전자 기본이론 정리

- ◎ 발행일 : 2021년 9월
- ◎ 발행처 : 인천전자마이스터고등학교
- ◎ 편 집 : 김경랑, 김민정, 박성현, 백승리
유지호, 이남숙, 이주영, 정미경
정지은, 정채린, 정해나, 조아형
조희은, 채희정, 최정우 선생님