



Ugradbeni računalni sustavi

Programibilna logika

Dr.sc. Hrvoje Mlinarić

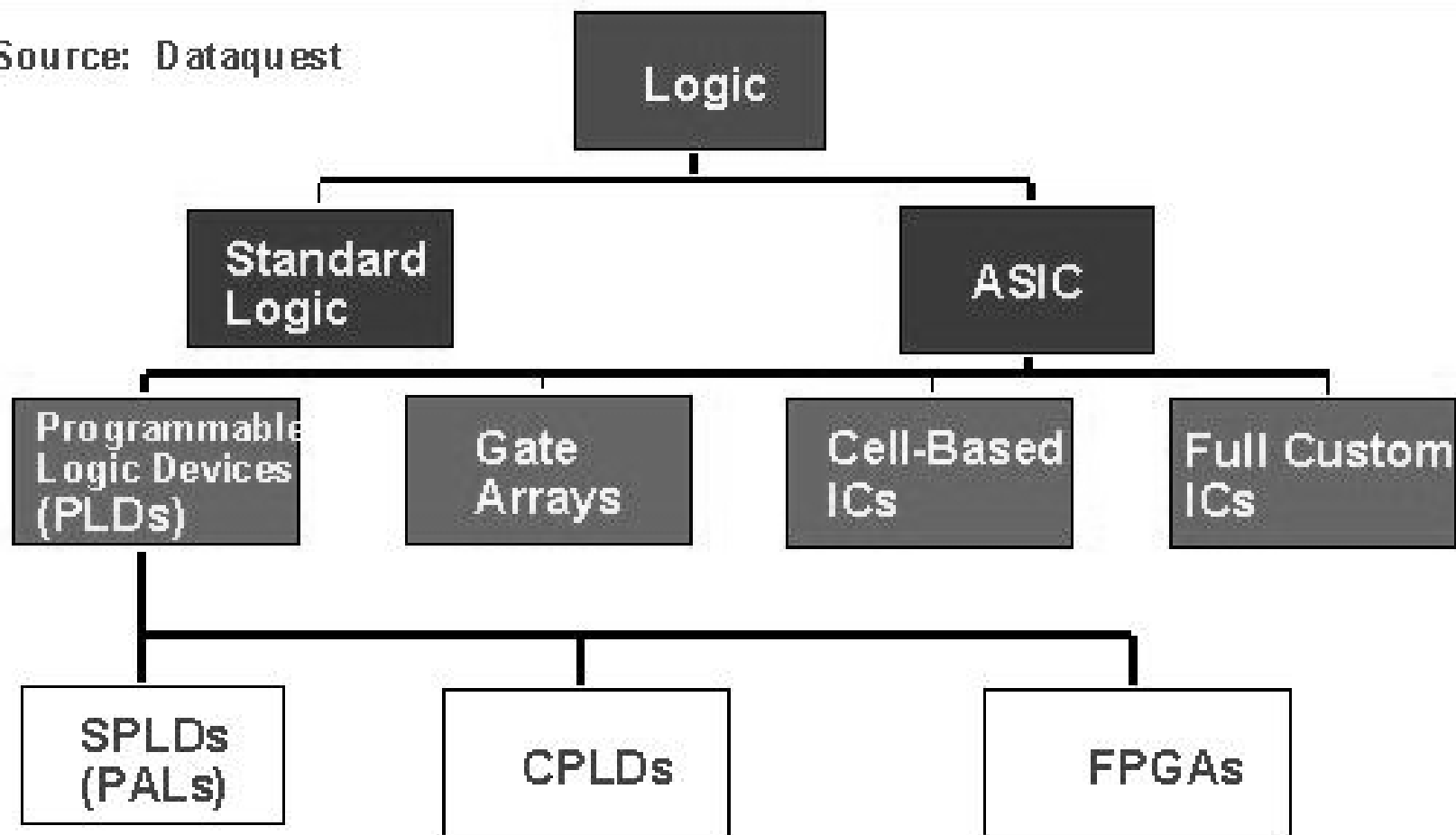
Prof. dr.sc. Mario Kovač

Sadržaj

- Prvo predavanje
 - PLD sklopovi
 - PROM, PLA, PAL, GAL
 - CPLD
 - FPGA

Elektronički sklopovi

Source: Dataquest



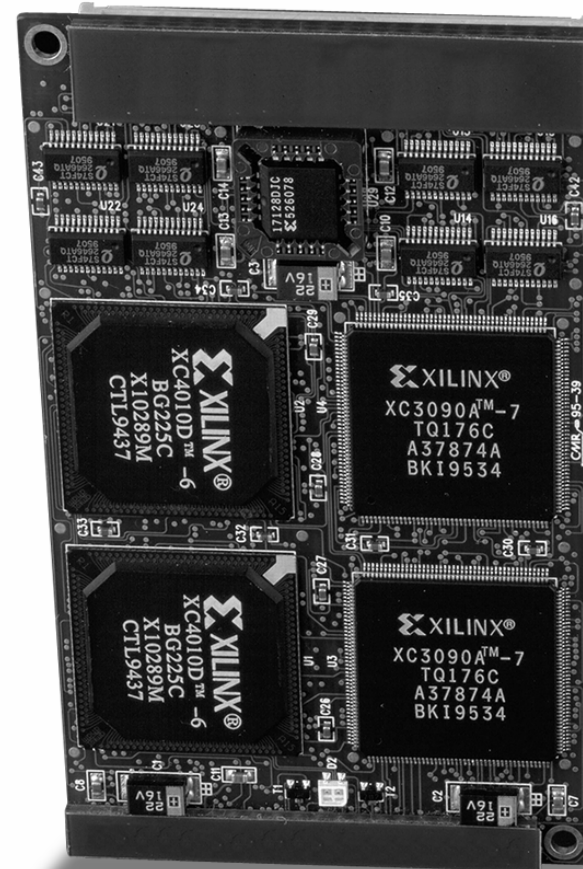
Primjena

PLD su ključne komponente elektronskih sistema:

- Processor
- Memory
- Logic

Prednosti: Brz i jeftin razvoj, idealno za proto-tipove, mogućnost višestruke upotrebe i raznovrsne implementacije:

Nedostatci: dimenzije, skupe za serijsku proizvodnju, veća potrošnja, veće kašnjenje.

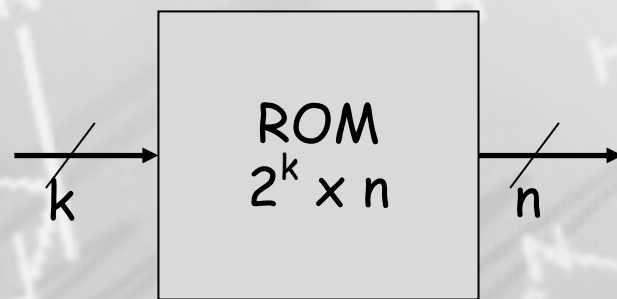


Porodice – vrste

- **PROM** (Programmable ROM)
- **PLA** (*Programmable Logic Array*)
- **PAL** (Programmable Array Logic)
- **GAL** (*Generic Array Logic*)
- **CPLD** (*Complex Programmable Logic Device*)
- **FPGA** (*Field Programmable Gate Array*)

Razvoj PLD sklopova - PROM

- Programmable Read Only Memory (PROM)
- Non-Volatile (zadržavaju program-logiku i poslije isključivanja)



Block Diagram

k inputs = specificiraju broj adresnih ulaza

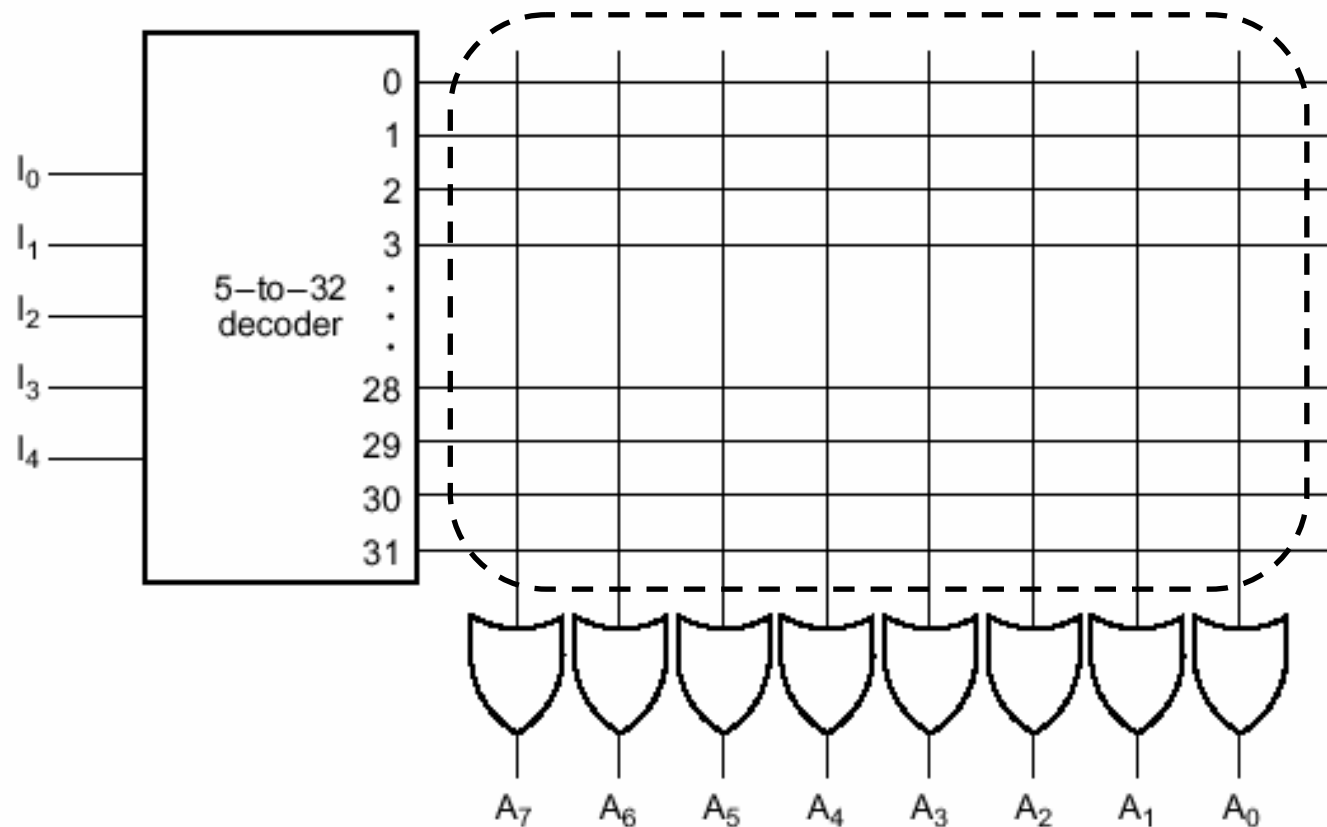
n outputs = specificiraju veličinu izlaznih podataka

Upotreba PROM memorija

- Primjer: $k=3$, $n=4$
- Postoji $2^3=8$ adresa
- 4-bita se nalaze na svakoj adresi
- Izvedba logičke funkcije
 $x(a,b,c,d)=f(x,y,z)$

Adresa		8x4 ROM			
0	1	0	1	0	
1	0	0	0	0	
2	1	1	0	0	
3	1	1	1	0	
3 / 4	0	0	0	0	
5	1	1	1	1	
6	0	0	0	1	
7	0	0	0	1	

PROM $2^5 \times 8$ ROM



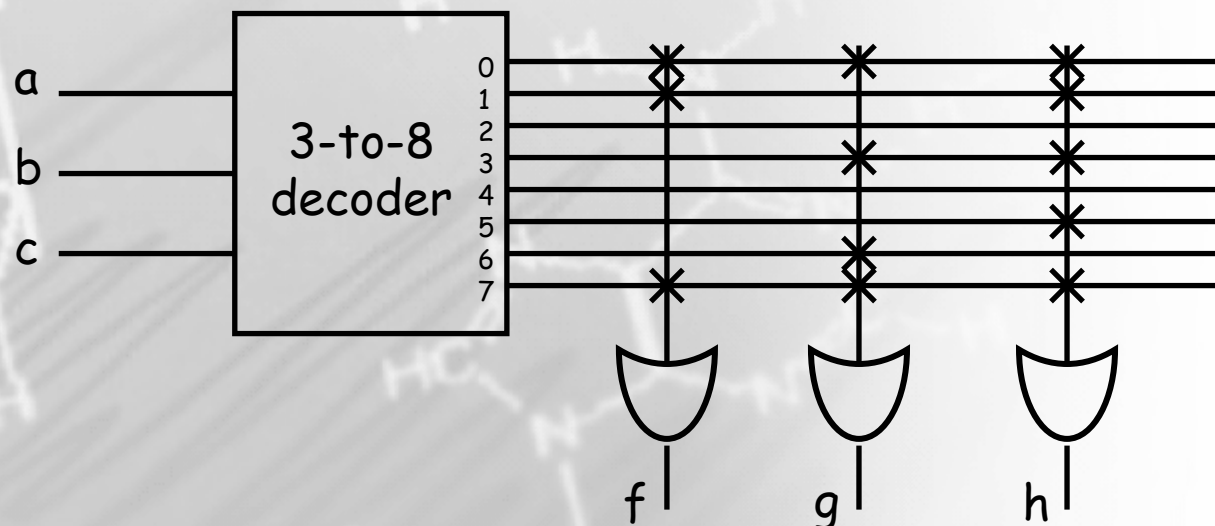
Ukupni broj
Konekcija je
 $2^5 \times 8$

PROM

- Korištenjem $2^k \times n$ PROM-a, možemo implementirati BILO KOJU logičku funkciju sa \underline{k} ulaza i \underline{n} izlaza.
- Zašto?
 - k -to- 2^k dekodер generira svih 2^k mintermova
 - Svaki od OR-ova implementira sume mintermova $\Sigma m()$
 - Sve $\Sigma m()$ mogu biti programirane ☺

Primjer primjene PROM-a

- Imamo 3 ulaza i 3 izlaza => trebamo 8x3 ROM mem. blok.
- $f = \sum m(0, 1, 7)$
- $g = \sum m(0, 3, 6, 7)$
- $h = \sum m(0, 1, 3, 5, 7)$



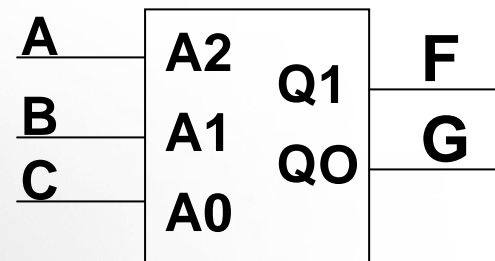
Primjena PROM-a

$$F(A,B,C) = A \text{ xor } B \text{ xor } C$$

$$G = AB + AC + BC$$

A	B	C	F	G
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

8 x 2 Memorija



Mem. lokacija 0 = "00",
 Mem. lokacija 1 = "10",
 Mem. lokacija 2 = "10",

itd ...

Podsjetnik: XOR:

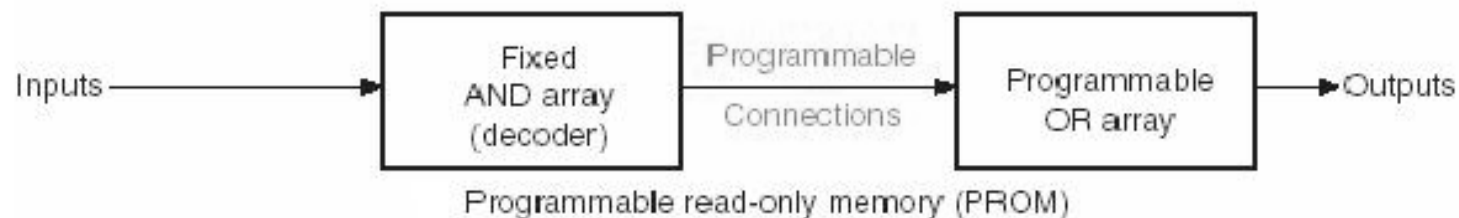
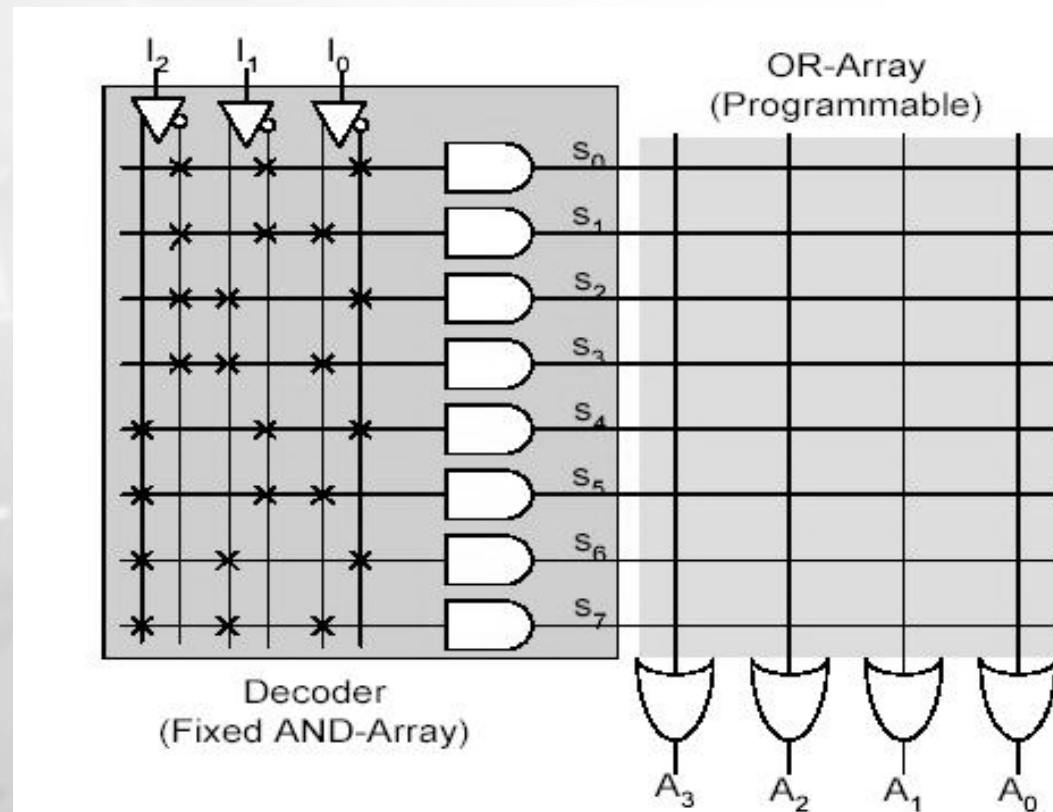
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

$$Y = A \oplus B$$

$$= A \text{ xor } B$$

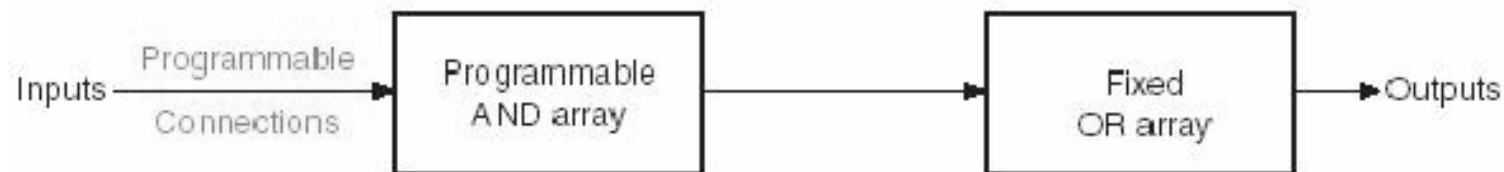


SoP (sum of Product) struktura - PROM



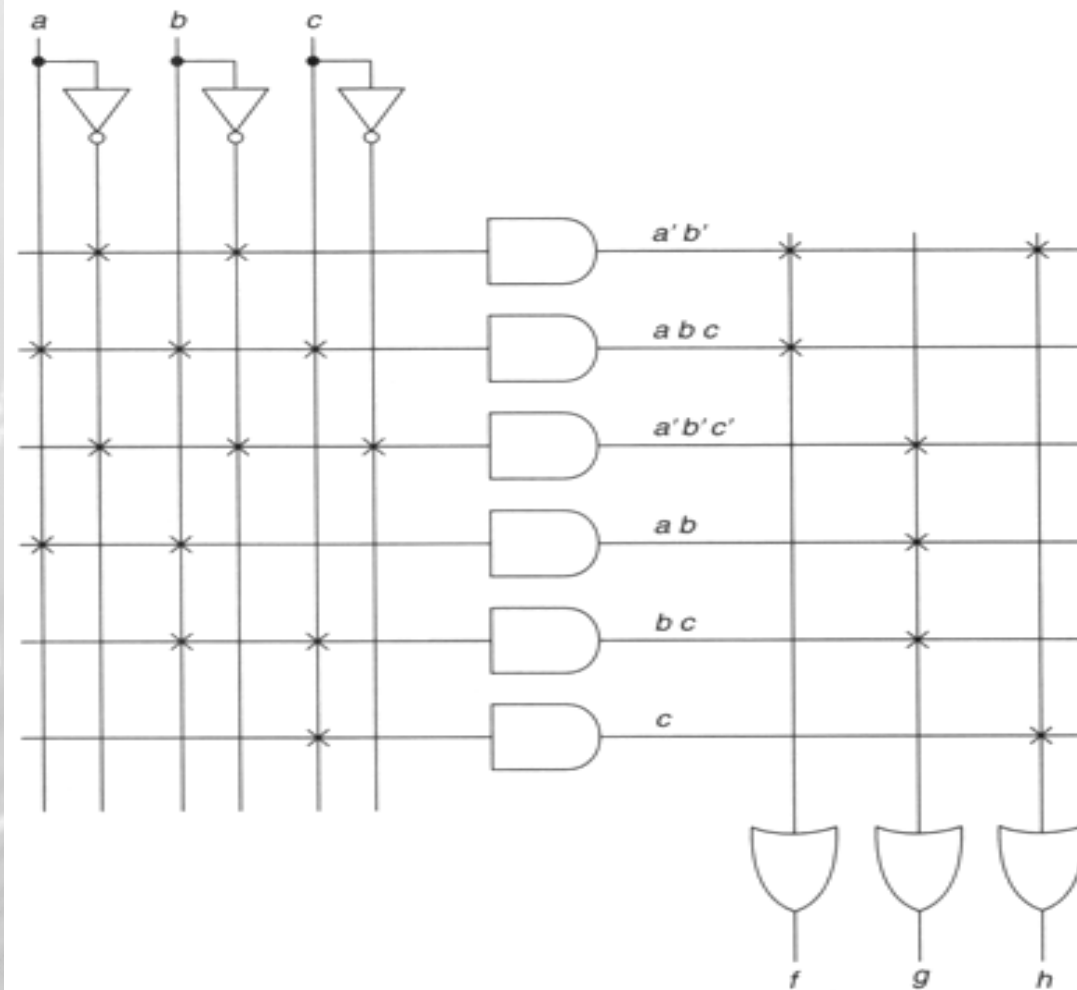
Razvoj PLD uređaja

- Sličan koncept kao kod PROM-a, samo što se nema fiksni dekodler.
- Preciznije, kod PLD-a obje AND i OR matrice mogu biti programirana (kod ROM-a, AND matrica je fiksni dekodler i samo OR matrica može biti programirana).



- Prvi PLD početkom 1970 – Philips ☺

PLD



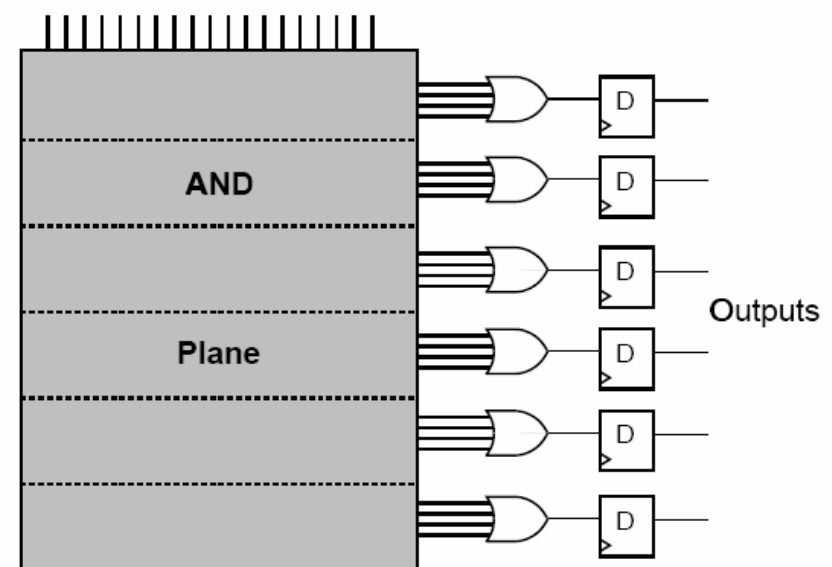
- $f(a,b,c) = a'b' + abc$
- $g(a,b,c) = a'b'c' + ab + bc$
- $h(a,b,c) = a'b' + c$

Kompaktnija implementacija
od ROMa, minimiziran
broj minterma.

PAL

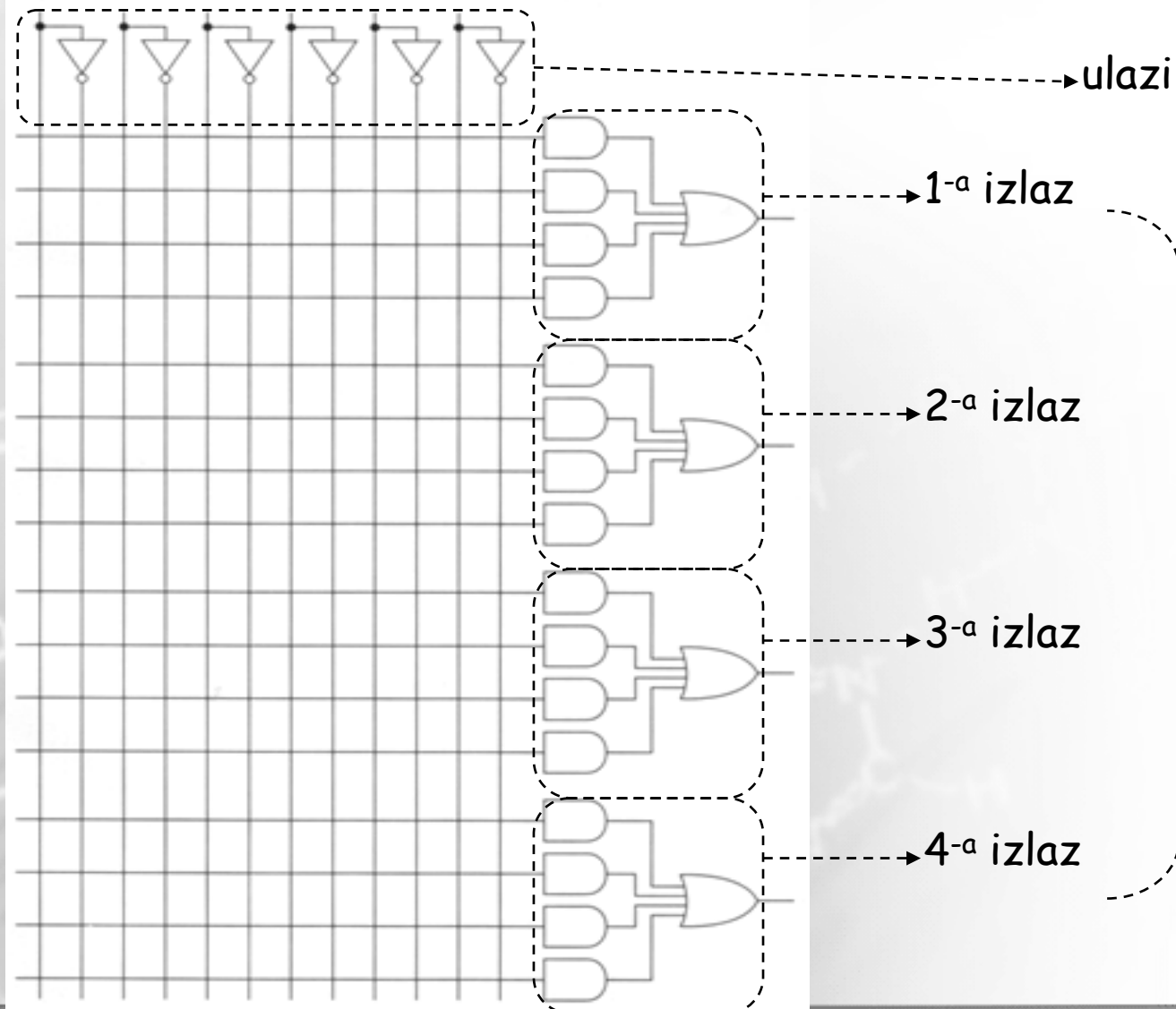
- PAL
 - Pojednostavljena verzija PLD-a (OR matrica fiksna)
 - Dodani su Flip-Flop bistabili na izlazima
 - Postoji veliki broj raznih verzija

Inputs & Flip-flop feedbacks



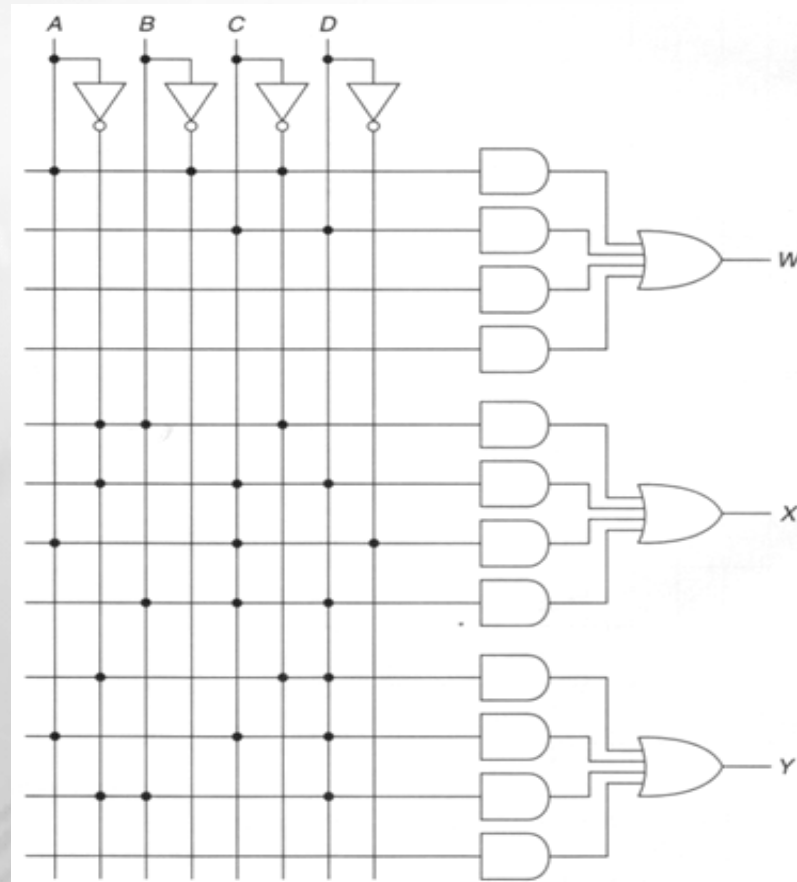
PAL

Figure 4.15 A PAL



Samo funkcije sa
4-članim parcijalnim
proizvodima mogu biti
implementirane

PAL - primjer



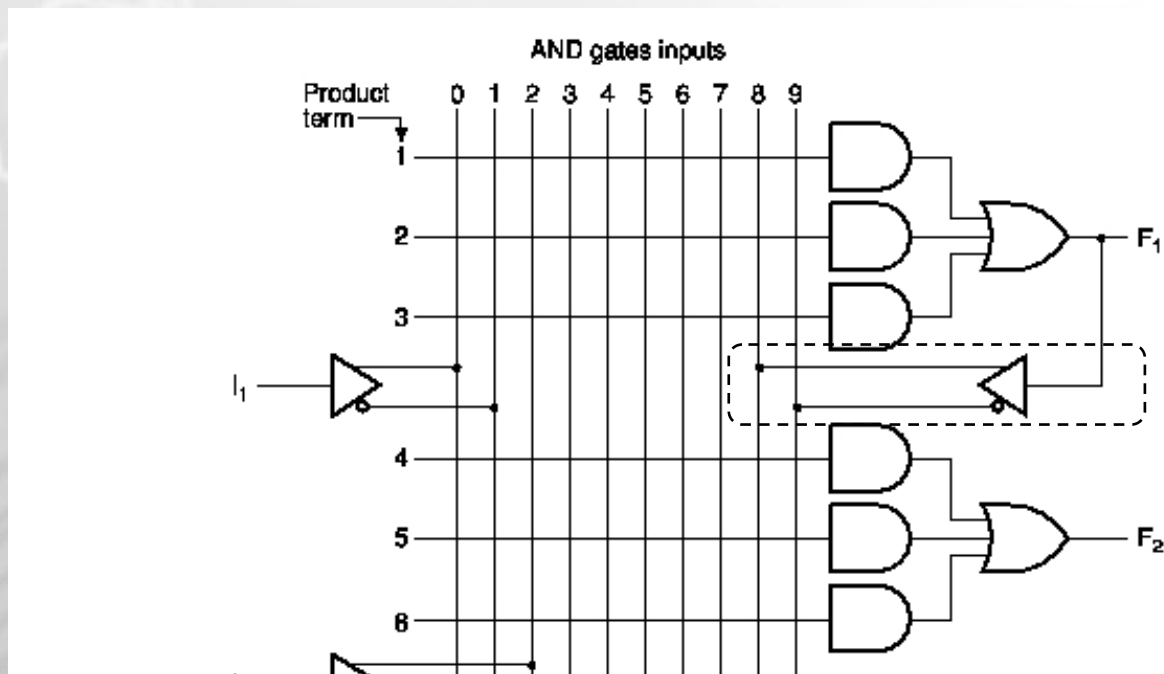
$$W = AB'C' + CD$$

$$X = A'BC' + A'CD + ACD' + BCD$$

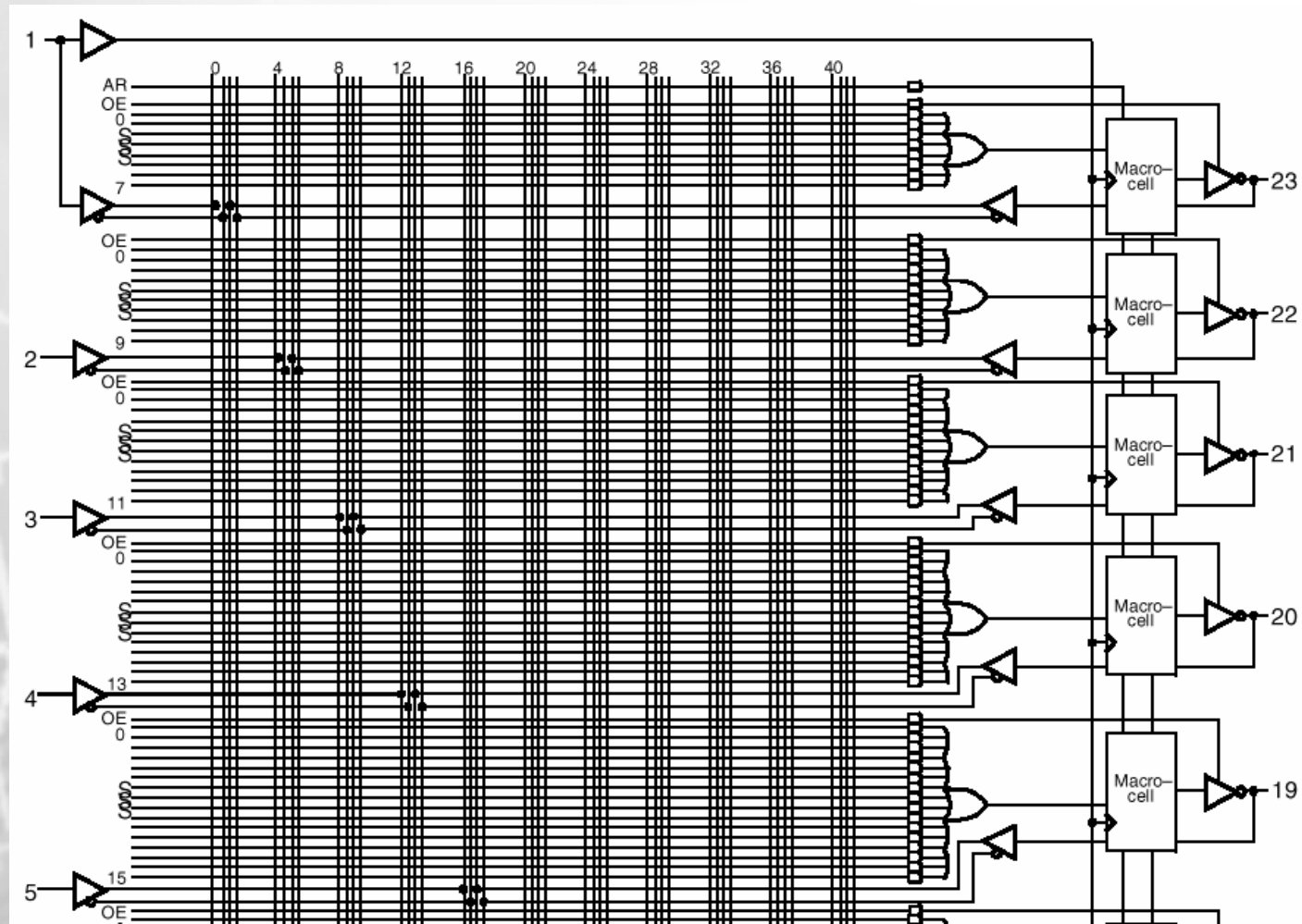
$$Y = A'C'D' + ACD + A'BD$$

Implementacija složenih logičkih funkcija

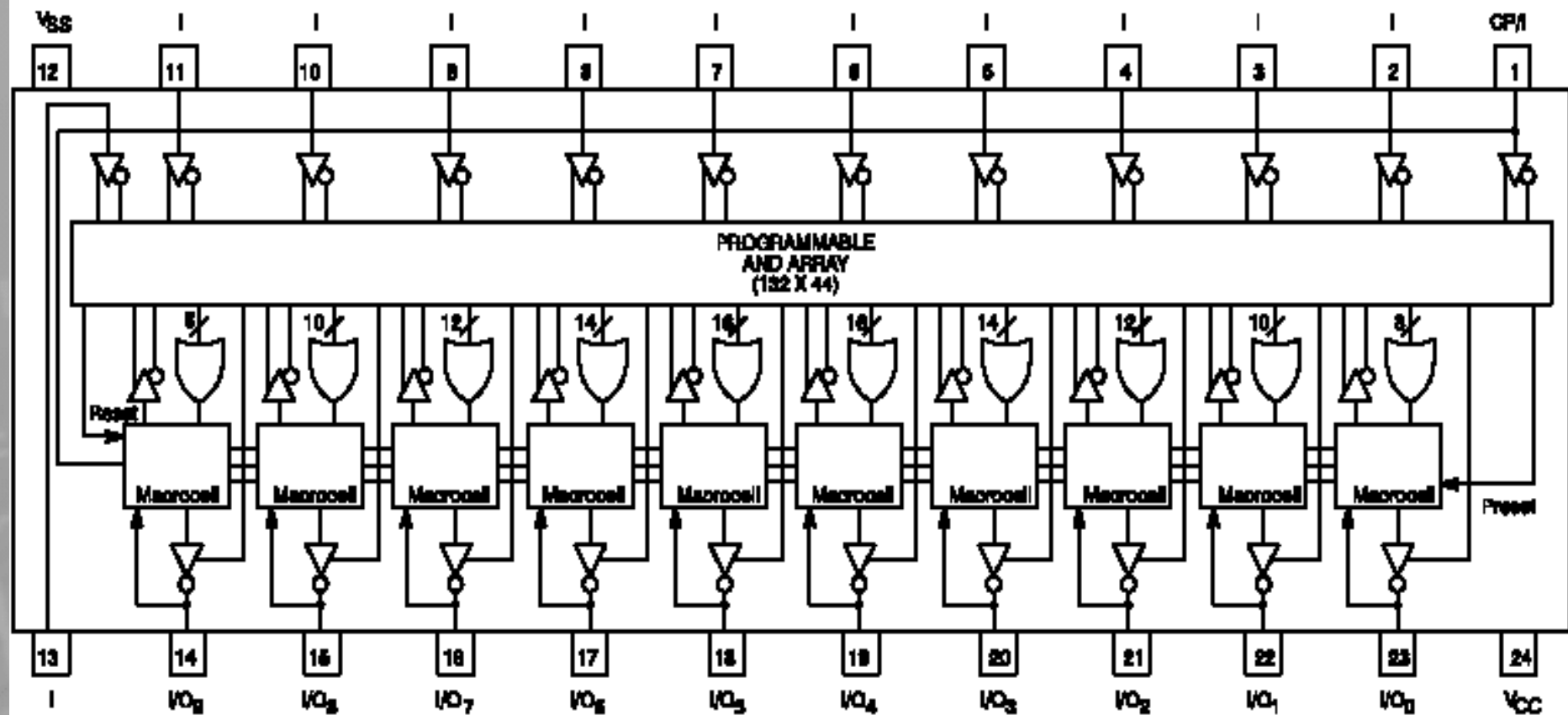
- spajanjem izlazne linije na ulaze AND – postoji povratna veza



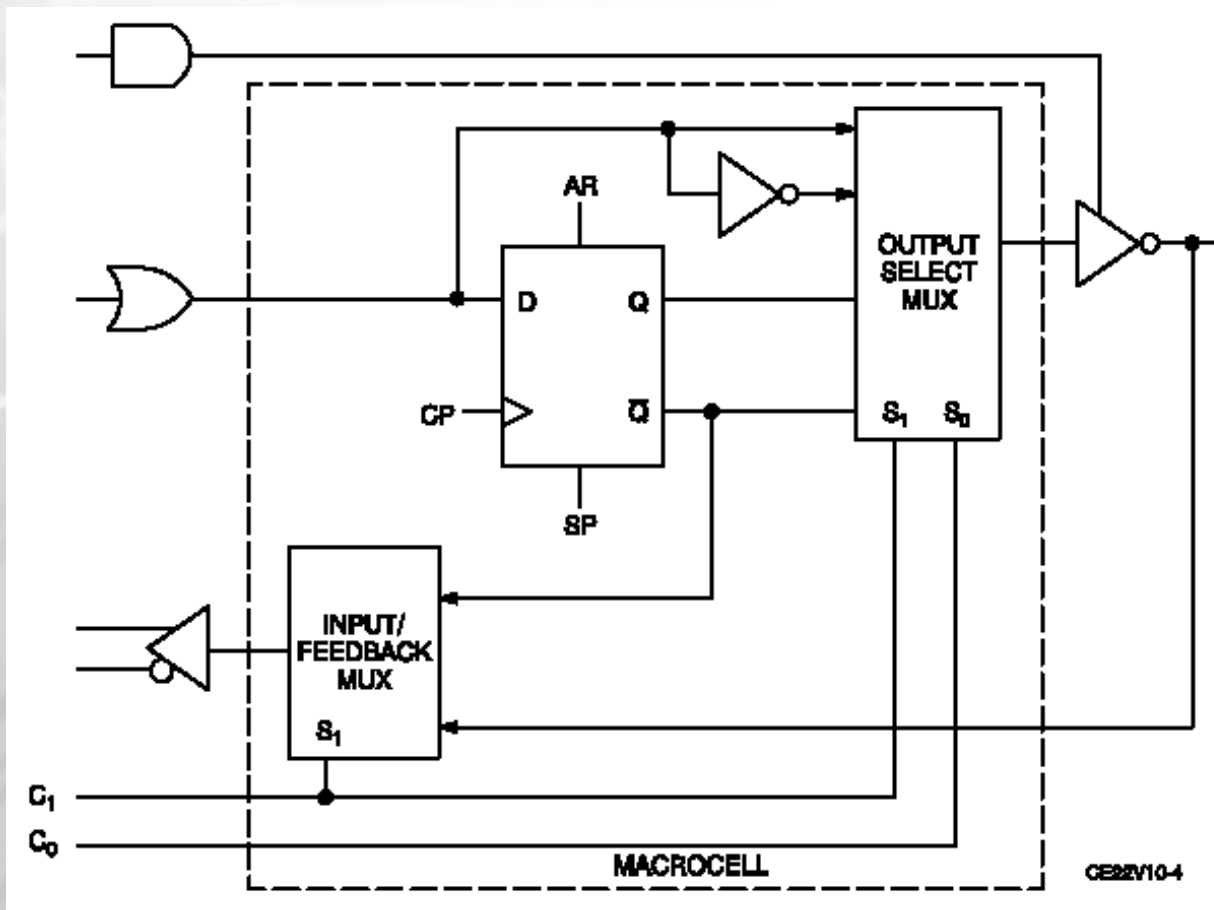
PAL-22V10



PAL-22V10 (DIP24 pakovanje)

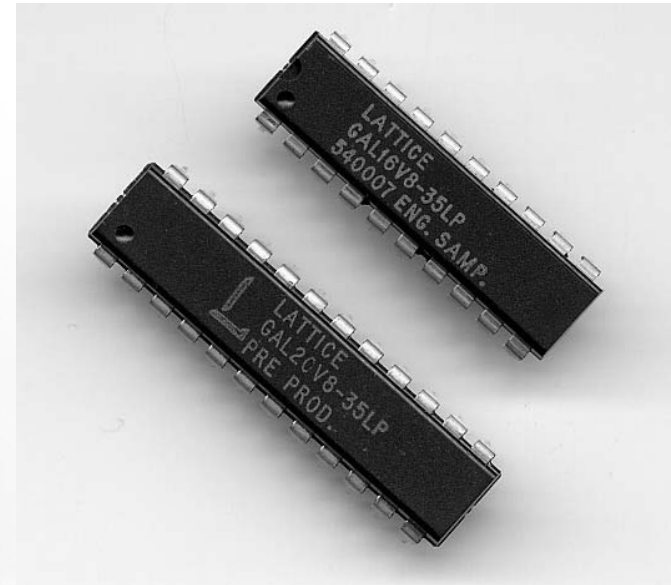


PAL -MACROCELL



GAL – Generic Array Logic

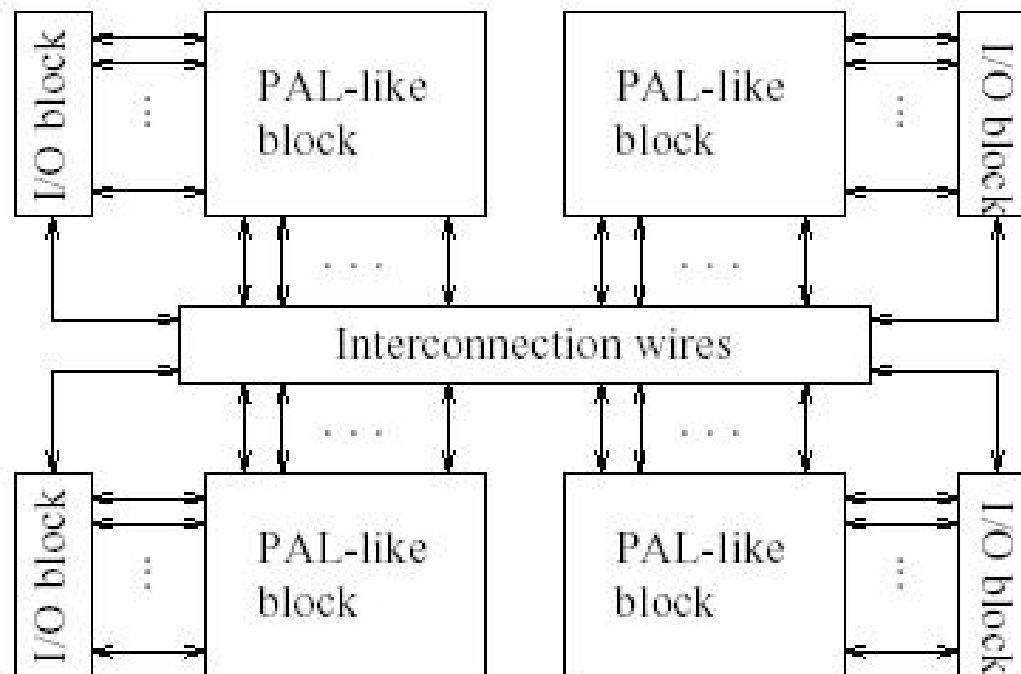
- Lattice Semiconductor 1985
- Potpuno isti princip rada kao i PAL
- Velika prednost mogućnost višestrukog programiranja
- Podrška za: in-circuit programming



- PEEL (programmable electrically erasable logic) – International CMOS Technology (ICT) corporation.

CPLD

- Complex Programmable Logic Array
- Altera proizvela prvi CPLD
- Usporedbe - 50 SPLD u to doba stalo je u jedan CPLD



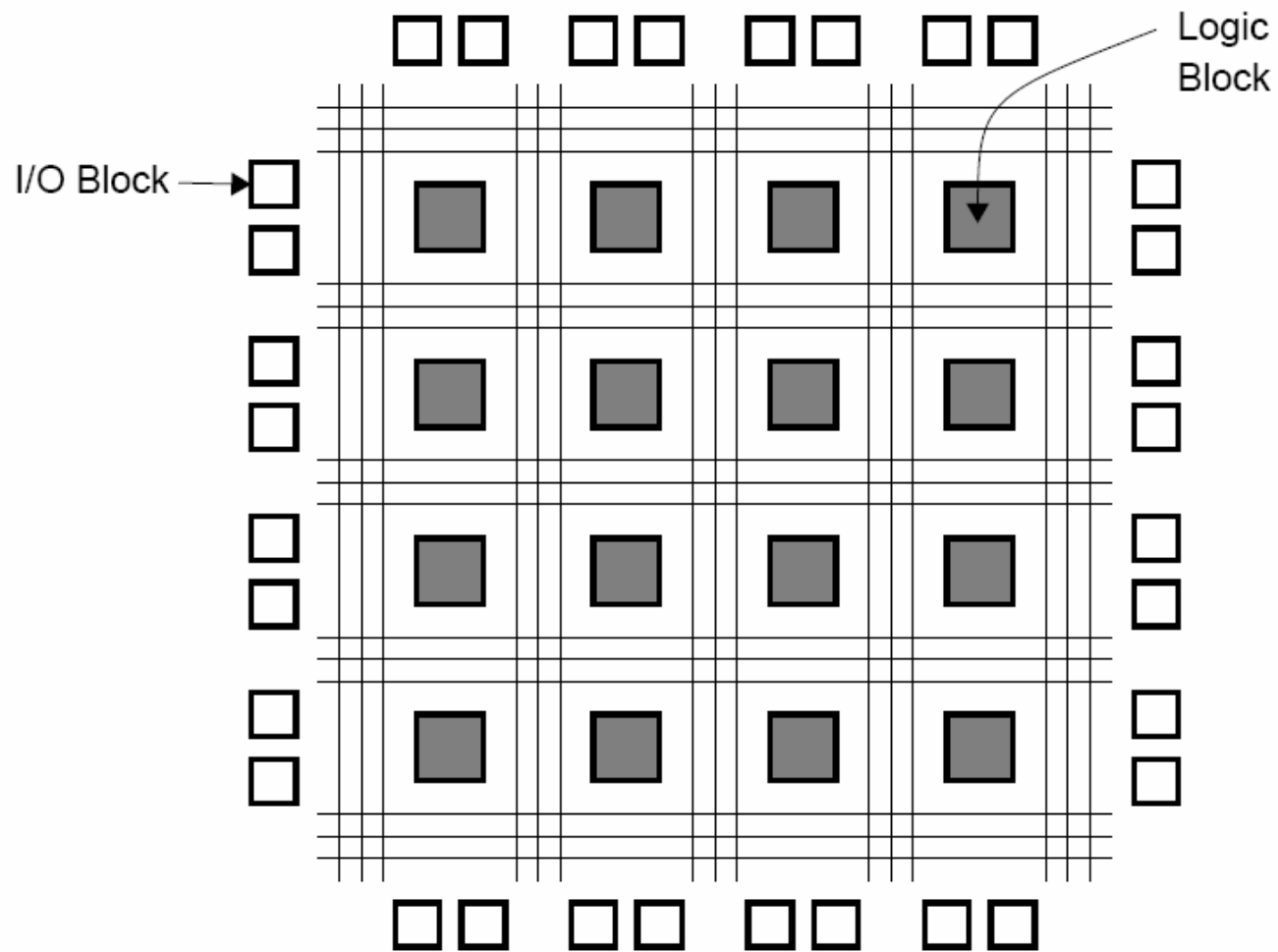
MPGA

- MPGA - Mask programmable Gate Array
- Nisu FPGA- sklopovi
- Sadrže tvornički predefinirane sklopove (tranzistore)
- Naknadno se izvodi povezivanje prema specifikaciji naručitelja u tvornici.
- npr. ALTERA HardCopy i HardCopy II

FPGA

- FPGA – Filed Programmable Gate Array
- Sastoje se od blokova koji se nazivaju “Logic Block” i poveznica koji služe za interkonekciju između blokova
- Konačna funkcija sklopa određuje se naknadnim programiranjem.

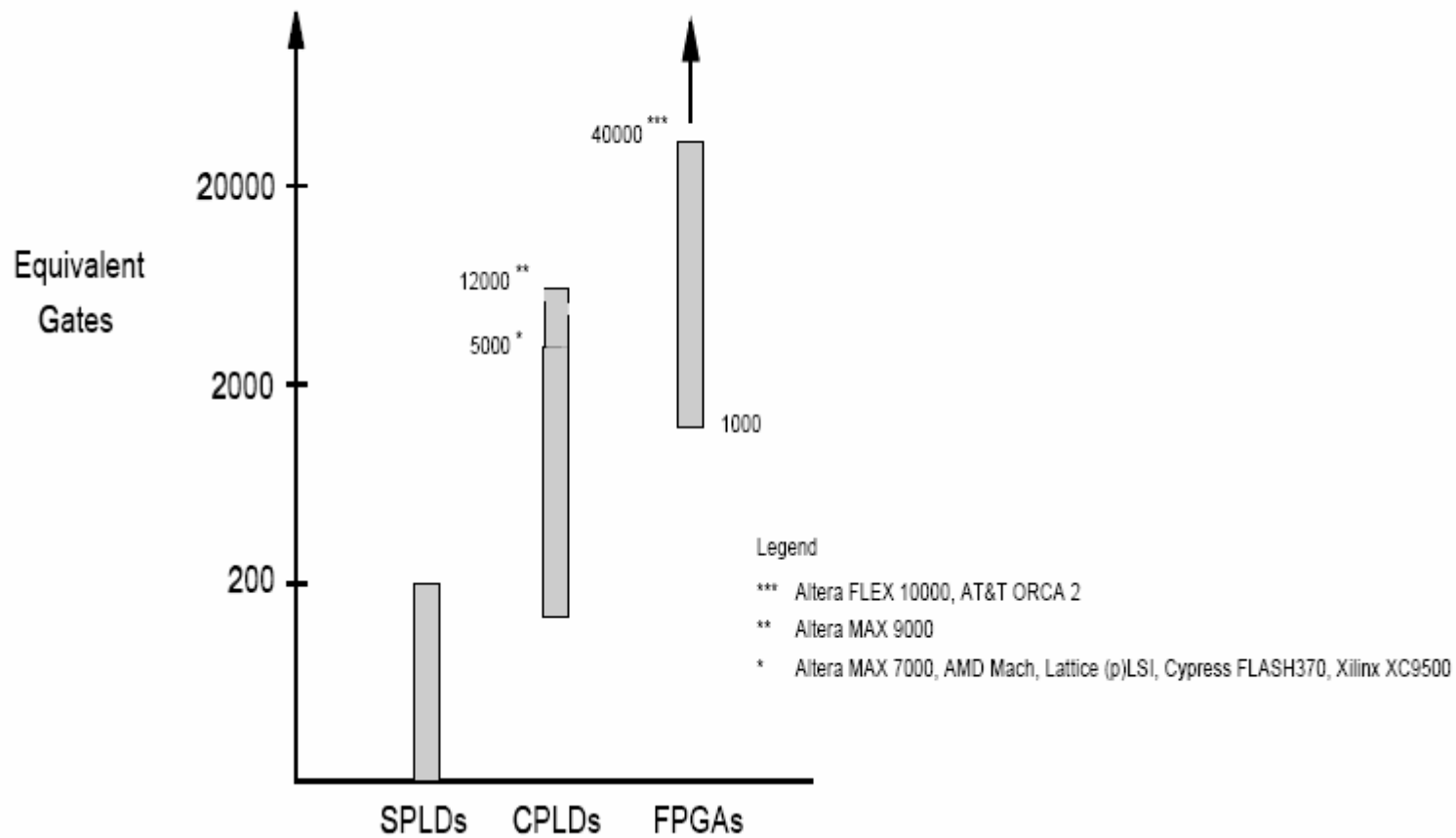
FPGA



Usporedba tehnologija

CPLD -120.000

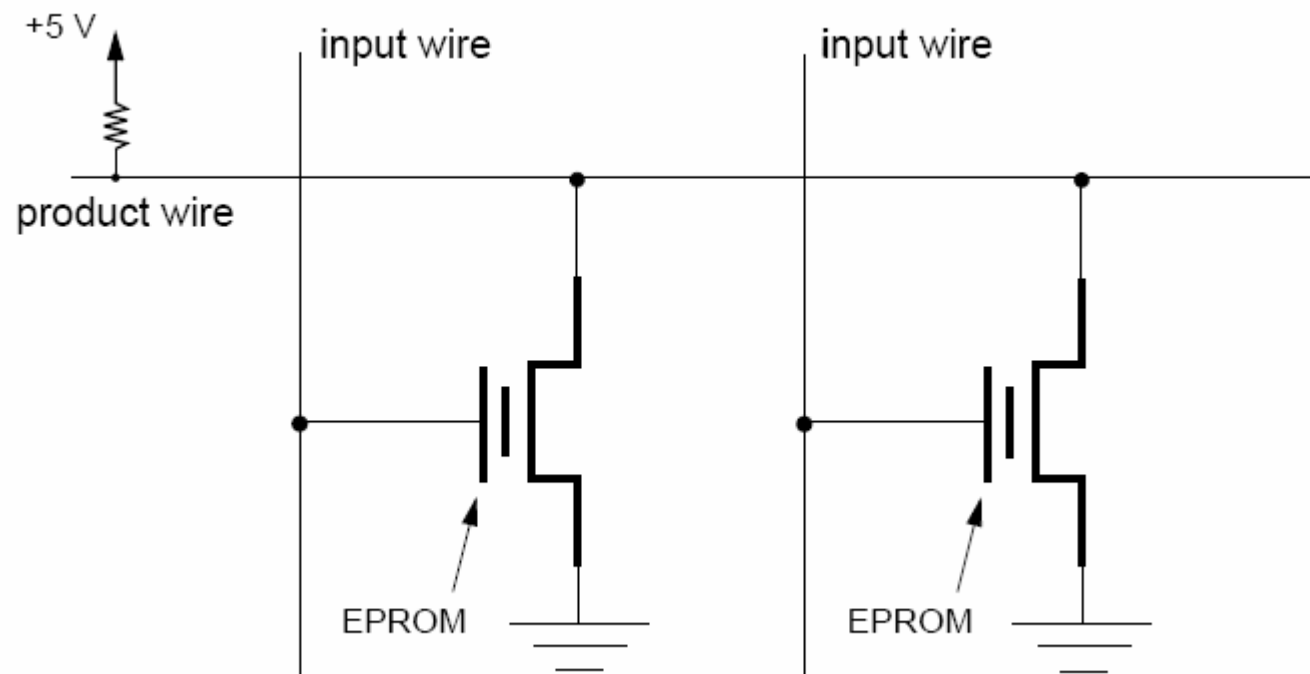
FPGA – 6.000.000



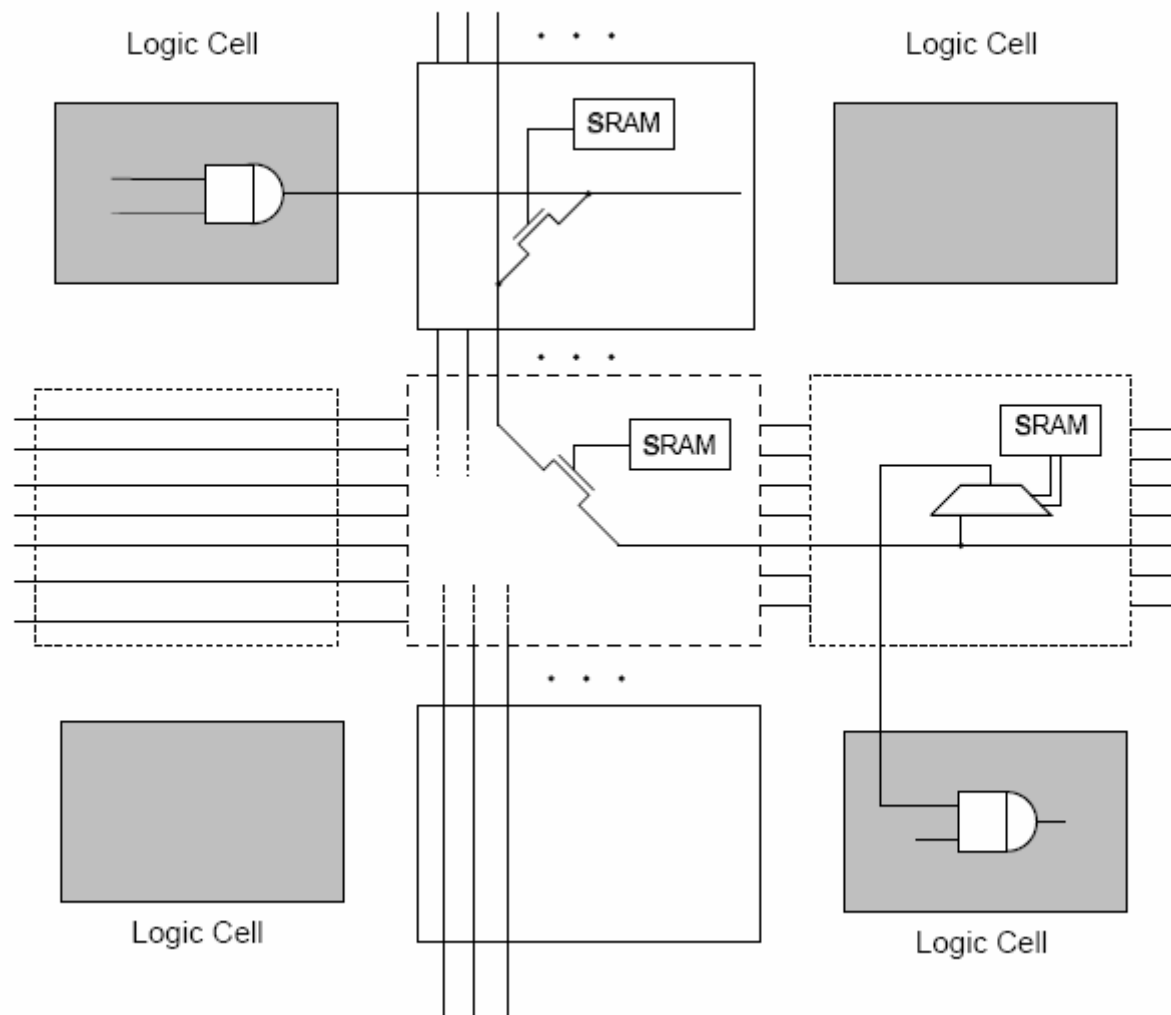
Izvedbe programibilnih prekidača

- Osigurači (fuse)
 - korišteni u prvim PLA sklopovima
 - Danas se još korite (npr. PIC mikro-kontroleri)
 - Samo jednom programibilni
- (Tranzistori s plivajućom elektrodom) Floating gate transistor
 - EPROM (Erasable PROM)
 - EEPROM (Electrical Erasable PROM)
 - Široka primjena. CPLD, SPLD, mikro-kontrolerima

EPROM programibilni prekidač

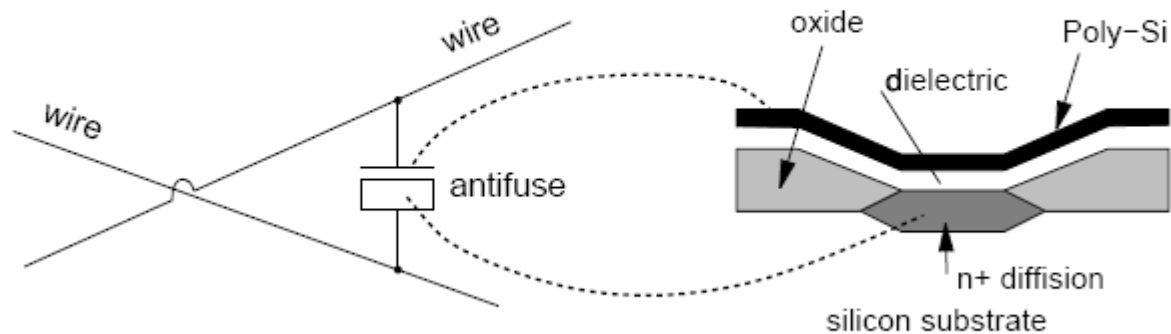


SRAM



Anti-fuse

- Pogodna za FPGA sklopove
- Nastaje jednostavnom modifikacijom CMOS tehnologije
- Poznato pod imenom PLICE



Suma !!!

	Ponovo programibilni	Naponski ovisni	Tehnologija
Osigurači (Fuse)	Ne	Ne	Bipolar
EPROM	DA (izvan uređaja)	Ne	UVC MOS
EEPROM	DA (izvan i u uređaju)	Ne	EECMOS
SRAM	DA (u uređaju)	Da	CMOS
Antifuse	Ne	Ne	CMOS+

Pregled CPLD-ova



'04 MAX II ¹⁾
'99 MAX7000B
'99 MAX3000A
'98 MAX9000 0.5μ
'98 MAX7000AE
'98 MAX7000E 0.5μ
'98 MAX7000S 0.5μ
'98 MAX7000 0.5μ
'97 MAX9000A
'97 MAX7000A
'96 FLASHlogic ²⁾
'95 MAX7000S
'94 Classic

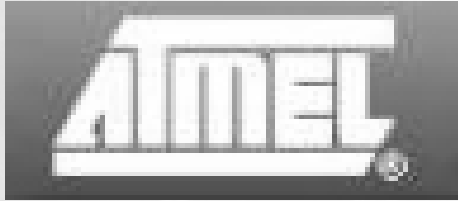
'94 MAX9000
'93 MAX7000E
'91 MAX7000
'88 MAX5000A ³⁾
'88 MAX5000 ³⁾

¹⁾ CPLD with
FPGA architecture

²⁾ former
Intel FLEXlogic '94

³⁾ now Cypress
MAX340

Pregled CPLD-ova



'03 ATF2500C
'99 ATF1500AE/SE
'96 ATF1500
'96 ATV2500B
'90 ATV2500H/L (OTP)
'87 ATV15xx



'00 Delta39k
'00 Quantum38k
'99 MAX340B 1)
'99 MAX340 1)
'98 Ultra37000V
'98 Ultra37000
'96 FLASH370i
'93 FLASH370

Pregled CPLD-ova



'03 ispXPLD 5000MX
'03 ispMACH 4000Z
'02 ispMACH 5000B
'02 ispMACH 4000V
'01 ispLSI 5000VE
'01 ispMACH 5000VG
'01 ispMACH 4000C
'01 ispMACH 4000B
'00 ispMACH 4A ²⁾
'00 ispLSI 8000V
'00 ispLSI 2000VE
'00 ispLSI 2000VL
'00 ispLSI 1000EA

'99 ispLSI 8000
'99 ispLSI 5000VA
'99 ispLSI 2000E
'98 ispLSI 5000V
'xx ispLSI 2000A
'96 ispLSI 6000
'96 ispLSI 1000E
'96 ispLSI 2000V
'96 MACH 5 ²⁾
'94 MACH 4 ²⁾
'94 ispLSI 3000
'93 ispLSI 2000
'93 ispLSI 1000/883

'92 MACH 2 ²⁾
'92 MACH 1 ²⁾
'92 ispLSI 1000

²⁾ former AMD / Vantis

Pregled CPLD-ova



'04 XA9500XL

'04 CoolRunner-II XA

'02 CoolRunner-II

'02 XPLA3 IQ

'02 XC9500XL IQ

'00 XPLA3 (CoolRunner)

'99 XPLA2 ²⁾

'99 XPLA2 E2 ²⁾

'99 XPLA CoolRunner ²⁾

'99 XC9500XV

'98 XC9500XL

'98 XC9500

'97 XC9500F

'93 XC7300

'92 XC7200 /A ³⁾

²⁾ former Philips

³⁾ former Pluslogic

FPGA



'07 IGLOOe

'07 IGLOO

'06 Fusion

'06 RTAX-SL

'05 ProASIC3E

'05 ProASIC3

'03 RTAX-S

'03 AX (Axcelerator)

'01 APA (autom.)

'01 APA

'00 eX

'99 ProASIC 500k ¹⁾

'99 RT54SX-SU

'99 RT54SX-S

'99 A54SX-A

'98 RT54SX

'98 A54SX

'98 ACT RT

'97 ACT RH

'97 A40MX / A42MX

'96 3200DX

'96 1200XL

'93 ACT3

'91 ACT2

'88 ACT1

FPGA



'07 Arria GX
'07 Cyclone III
'06 Stratix III
'05 Stratix II GX
'04 Cyclone II
'04 Stratix II
'03 Stratix GX
'03 Cyclone
'02 Stratix
'01 APEX20KC
'01 Mercury
'01 APEX-II

'00 Excalibur
'00 ACEX-1K
'99 APEX20KE
'99 APEX20K
'98 FLEX10KE
'98 FLEX10KS
'98 FLEX10KB
'97 FLEX6000A
'97 FLEX6000
'96 FLEX10KA
'96 FLEX10KV
'95 FLEX10K
'95 FLEX8000A
'92 FLEX8000

FPGA



'99 AT94S (FPSLIC)

'99 AT94K (FPSLIC)

'98 AT40KAL

'98 AT40KLV

'98 AT6000LV ¹⁾

'97 AT40K

'94 AT6000 ¹⁾

¹⁾ former Concurrent Logic

FPGA



Field Programmable System Chip

'04 ORCA ORSPI4
'02 ORCA ORLI10G
'02 ORCA ORT42G5
'02 ORCA ORT82G5
'02 ORCA ORSO42G5
'02 ORCA ORSO82G5
'00 ORCA ORT8850 ¹⁾
'98 ORCA OR3LP26B ¹⁾
'98 ORCA ORT4622 ¹⁾
'98 ORCA OR3TP12 ¹⁾

'07 LatticeXP2
'06 LatticeECP/ECP2M
'06 LatticeSC/SCM
'06 LA-Mach XO
'05 LatticeXP
'05 Mach XO
'04 LatticeEC/ECP
'03 XPGA / XPGA-E
'00 ORCA4 0.16 μ ¹⁾
'98 ORCA3 0.25 μ ¹⁾
'98 ORCA2 0.25 μ ¹⁾
'96 ORCA3 0.35 μ ¹⁾
'96 ORCA2 0.35 μ ¹⁾
'94 ORCA2 0.50 μ ¹⁾
'93 ORCA ¹⁾

¹⁾ former AT&T / Lucent

FPGA



'03 Eclipse-II
'02 QuickPCI-II
'02 Eclipse-E
'01 Eclipse
'00 QuickDSP
'98 QuickRAM
'98 QuickPCI
'97 pASIC3
'95 pASIC2
'91 pASIC1

FPGA



'07 QPro Virtex-5
'07 QPro Virtex-4
'07 QPro Virtex-IIPro
'07 Spartan-3AN
'07 Spartan-3A DSP
'06 Virtex-5 LX/LXT/SXT
'06 Spartan-3A
'05 Spartan-3E
'04 Virtex-4 LX/SX/FX
'04 Spartan-3 XA
'04 Spartan-II E XA
'04 QPro-R Virtex-II
'04 QPro Virtex-II
'04 QPro Virtex-E
'04 Spartan-3L

'03 Virtex-II ProX
'03 Spartan-3
'02 Virtex-II Pro
'02 Spartan-II E IQ
'02 Spartan-II IQ
'02 SpartanXL IQ
'01 Spartan-II E
'01 QPro-R Virtex
'00 Virtex-II
'00 Virtex-E EM
'99 Virtex-E
'99 Spartan-II
'99 QPro-Virtex
'98 Virtex
'98 SpartanXL
'98 Spartan
'98 XQ4000XL
'98 XQR4000XL
'97 XC4000XV

'97 XC4000XLA
'97 XC4000XL
'97 XQ4000E/EX
'96 XC4000E/EX
'96 XC6200 ¹⁾
'95 XC8100
'95 XC5200
'94 XC4000D/L
'93 XC4000H
'93 XC3100A/L
'93 XC3100
'93 XC3000A/L
'93 XC2000L
'92 XC4000A
'91 XC4000
'87 XC3000
'85 XC2000

¹⁾ former Algotronix

- **DynaChip** FPGA knowhow $\xrightarrow{1999}$ **XILINX**
- **GATEFIELD** proASIC-FPGAs $\xrightarrow{1999}$ **ACTEL** proASIC-FPGAs
- **AT&T** ORCA-FPGAs $\xrightarrow{1996}$ **Lucent Technologies** $\xrightarrow{2000}$ **agere** $\xrightarrow{2002}$ **Lattice** ORCA-FPGAs
- **intel** FLEXlogic CPLDs $\xrightarrow{1995}$ **ALTERA** FLASHlogic CPLDs
- **PLUSLOGIC** Hiper EPLDs $\xrightarrow{1992}$ **XILINX** EPLDs XC7200
- **Algotronix** CAL Technology $\xrightarrow{1993}$ **XILINX** FPGAs XC6200
- **PHILIPS** Coolrunner CPLDs/Technology $\xrightarrow{1999}$ **XILINX** Coolrunner CPLDs
- **Concurrent Logic** CL6000-FPGAs $\xrightarrow{1993}$ **ATMEL** AT6000-FPGAs
- **Monolithic Memories** $\xrightarrow{1987}$ **AMD**
- **VANTIS** the PLD division of **AMD** (MACH-CPLDs) $\xrightarrow{1999}$ **Lattice** MACH-CPLDs
- **ALTERA** MAX5000 CPLDs $\xrightarrow{1999}$ **CYPRESS** MAX340/B CPLDs
- **PILKINGTON** MPA-FPGAs $\xrightarrow{1995}$ **Motorola** MPA-FPGAs

Dosta za danas vidimo se idući
tjedan

