

- ① **Algoritmi** :
- **RAM** - radna memorija temeljena na magnetnim jezgrićama, svaka jezgra predstavlja 1 bit. Veličina memorije 4k riječi.
 - **ROM** - memorija izvedena Core ROM metodom. Žica koja prolazi kroz jezgru predstavlja logičku "1", a ako je mimovlaži, logičku "0". Gustoća je $2,5 \text{ MB po } m^3$

- ② Procesor Samsung S5L8900B01 se koristi kao aplikativni procesor u iPhone-u. U istom plastičnom kućištu se nalaze i neke ulazne/izlazne jedinice

Au fali još malo

- ③ Neki od perifernih sklopova u iPhoneu su GPIO (standardni ulaz/izlaz), RTC (real-time clock), poljska za MMC/SD kartice, ekran, tipkovnica,

- ④ **SOC** - System on Chip komponente objedinjuju više različitih funkcionalnosti na jednoj pločici koja se ugrađuje u kućište.

Prednosti : - manji broj izvoda što smanjuje cijenu, mala potrošnja i dimenzije, veća brzina, umanju paraziti kapacitet i induktivitet. Olakšavaju projektiranje.

Primjer je mikrokontroler, na jednoj pločici se nalazi RAM, ROM, CPU ... & SOC komponente se primjenjuju svugdje i primjena im je beskonačna.

- ⑤ Kućišta s prolaznim pinovima su : DIP, SIP, ZIP i PGA.

Standardni raster izvoda je 100 mil osim "fine pitch" \Rightarrow 50 mil.

Ograničenje od 64 izvoda je prvenstveno zbog toga što bi kućište sa većim brojem izvoda zauzimalo preveliku površinu, tj. gustoća pakiranja postala bi premala.

Za veći broj izvoda koristi se PGA kućište (pinovi u obliku matrice ispod kućišta).

⑥ URS mora biti jato otporan na uvjete okoline. Provode se razni testovi na temperaturu okoline, vibracije, vlagu, EM smetnje.

Kod URS-ova se prilagođavaju same komponente tako bi bili što otporniji na navedene uvjete.

U biomedicinskoj tehnologiji postoji određeni standard koji točno definiira određene uvjete tako se pacijente ne bi dovodilo u opasnost i ti URS-ovi moraju proći stroge kontrole i moraju biti 100% sigurni.

⑦ Nedavno su bila 2 standardna napona napajanja: - TTL standard za 5V
- CMOS - 11- za 5V

- Nakon toga pojavili su se Low Voltage TTL i CMOS (LVTTL i LVCMOS).

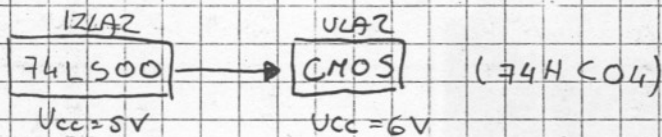
Zbog fiksnog napona praga (1.5V) TTL minimalno radi na 3.3V.

Za CMOS postoje standardi 3.3, 2.5, 1.8, 1.2, 1.0 V - ...

- Napon može rasti samo konačnom brzinom, manji hod \rightarrow veća brzina.

Disipacija je povezana s naponom i brzinom: manji hod \rightarrow manja disipacija.

- Granica žuma se smanjuje proporcionalno s naponom i brzinom.



izlaz iz TTL-a

ulaz CMOS-a

$$V_{OLmax} = 0.5V$$

$$V_{ILmax} = 1.8V$$

$$V_{OHmin} = 2.5V$$

$$V_{IHmin} = 4.2V$$

STANJE LOGIKE "0" $\Rightarrow V_{OLmax} < V_{IHmin}$

OK

STANJE LOGIKE "1" $\Rightarrow V_{OHmin} > V_{ILmax}$

nije

9

74HC04 2V

74LS00

(ulaz)

$$U_{be\ max} = 0.5\ V$$

$$U_{il\ max} = 0.5\ V$$

$$U_{oh\ min} = 2.5\ V$$

$$U_{ih\ min} = 1.5\ V$$

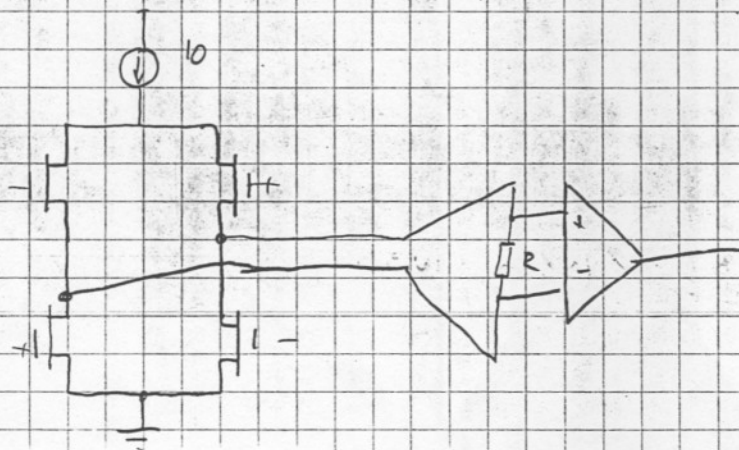
$$U_{ol\ max} \leq U_{il\ max} \quad \checkmark$$

$$U_{oh\ min} \geq U_{ih\ min} \quad \checkmark$$

- spoj ne smijemo napraviti jer je izlazni napon 2.5 V TTL-a veći od napona napajanja od 74HC04

10

Low Voltage Differential Signal - LVDS

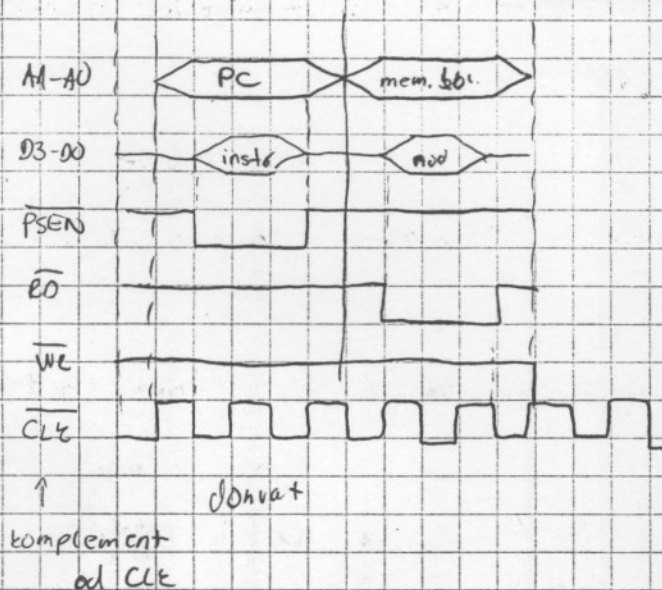


- Koristi se da bi se dobila vrlo velika brzina prijenosa te otpornost na smetnje. Strujni izvor je oko 3,5mA i stvara pad napona od oko 350mV na otpornosti 100Ω. Ovisno o smjeru struje šase se llo. Žice za prijenos moraju biti što bliže kako bi se smetnje jednako preslikale što guši diferencijalno pojačalo u kraju prijemnika.

Firewire, SATA (u PC-u)

- 12) Broj adresnih bitova $= \log_2 n$, gdje je n širina adrese (lokalne) (programske ili podatkovne)

Program \rightarrow 4 lokalne
 data \rightarrow 2 lokalne } sabirica $\log_2 4 = 2$ linije



13)
$$\overline{WR} = \overline{(STROBE * NF_E * \overline{IN1} * \overline{IN3})}$$

Kod instrukcije 0x0x

x - don't care

Strobe i NF-E aktiviraju \overline{WR} samo u execute ciklusu procesora u njegovoj drugoj poluperiodi

- 14) Software za VES mora biti deterministički. Postoji potreba da se određene stvari izvede u točno definiranim vremenskim intervalima, pa stoga VES mora "znati koliko je sati". Vrijeme odziva na prekid kao i vrijeme "switch" da u zadatim od eguine važnosti. Za to se zove RTOS. Primjer možemo vidjeti u automobilu u sustavu koji aktivira zračni jastuk.

15) - Na razini pločice: rad s gotovim komponentama.

- Na razini komponente: razvoj potpuno nove komponente točno određene namjene

- FPGA komponente i mikrokontroleri omogućuju razvoj na razini komponente.

- Načini unosa: - assembler-ko programiranje
- programiranje u višim jezicima
- VHDL

- S vremenom načini unosa postaju sve bliži višim programskim jezicima zbog sve veće složenosti samih komponenta.

16)

$$C_0 = (C_0 * D_0)$$

$$T_0 := C_0 : + 1 D_0$$

$$T_1 := C_1 : + 1 D_1 : + 1 (C_0 * D_0)$$

$$C_0 := (C_1 * D_1) + (C_1 + C_0 * D_0) + (D_1 * C_0 * D_0)$$

- 6-bitno zbrajač "ne stanc" u GAL16V8 4.50; argumenta J i J' pugu je prevelik, stanc samo 8 produktnih članova,

17) izlaz ovisi samo o stanju; Mooreov automat

$$CR := UL \rightarrow ZE$$

$$+ / UL \rightarrow CR$$

$$PL := UL \rightarrow ZE$$

$$+ / UL \rightarrow CR$$

$$ZE := UL \rightarrow ZE$$

$$+ / UL \rightarrow PL$$

$$CR := / 1 Z_0 * / 1 Z_1$$

$$PL := 1 Z_1 * / 1 Z_0$$

$$ZE := 1 Z_1 * 1 Z_0$$