

# Ugradbeni računalni sustavi - Završni ispit

## 2.2.2017.

**2.** Nacrtati shemu osnovnih spojeva tipke koji daju logičku jedinicu za slučaj kad je tipka pritisnuta, odnosno kad je puštena. Što je istitravanje kontakta kod tipke, koliko traje ta pojava i kakve probleme uzrokuje? Dati primjer sklopovskog rješenja istitravanja kontakta. Nacrtati dijagram toka programa kojim se uklanja istitravanje.

**3.** Nacrtati valne oblike signala i opisati princip prijenosa podataka preko serijske veze RS232. Navesti redoslijed bitova i naponske razine signala. Opisati sklop MAX232.

**4.** Deklarirati varijable koje predstavljaju:

- Generički pokazivač X1 koji se nalazi u vanjskoj podatkovnoj memoriji, a koji pokazuje na predznačeni 16-bitni podatak
- Pokazivač X2 koji se nalazi u memorijskom prostoru koji je određen memorijskim modelom prevodioca, a koji pokazuje na predznačeni 16-bitni podatak smješten u donjih 128 bajtova unutrašnje podatkovne memorije
- Pokazivač X3 koji se nalazi u memorijskom prostoru koji je određen memorijskim modelom prevodioca, a koji pokazuje na lokaciju 0x1000 vanjske podatkovne memorije na koju je spojen AD pretvornik koji daje podatak širine 8 bitova zapisan u dvojnem komplementu
- 1-bitni podatak D1 koji predstavlja bit 4 skupa priključaka P1

**5.** U VHDL-u treba implementirati sljedeću logičku funkciju na razvojnoj pločici Spartan 3E Starter Kit: Preklopnici SW2-SW0 su ulazi, signali LD3-LD1 predstavljaju izlaze logičke funkcije, koji su spojeni na LED diode.

Izlaz	Funkcija
LD1	SW0 or SW1
LD2	SW1 and SW2
LD3	(SW0 xor SW1) and (SW0 xor SW2)

**6.** U VHDL-u projektirati 16-bitni brojač (counter) a asinkronim resetom. Brojač na ulazu ima signal širine 4 bita koji definira podatak kojim se trenutna vrijednost brojača inkrementira. Brojač omogućuje brojanje naprijed i natrag koje se kontrolira pomoću priključka UP\_DOWN (1 – inkrement, 0 – dekrement). Isto tako, brojač na ulazu ima ENABLE priključak, koji omogućuje brojanje ukoliko je postavljen u 1, a inače neće doći do brojanja. Brojač ima i asinkroni reset koji sve izlazne signale postavlja u 0.

7. (18 bodova) Na PicoBlaze procesor spojene su dvije ulazne vanjske jedinice (VJ1, port id: 0x20, VJ2, port id: 0x40) i jedna izlazna jedinica (VJ3, port id: 0x60), te vremenski sklop koji je spojen na prekidnu liniju PicoBlaze procesora. Na svaki prekid dobiven od prekidne jedinice treba pročitati podatak s ulaznih jedinica (podaci su u 8-bitnom 2'sk formatu). Na prvi prekid čita podatak s VJ1, a sljedeći prekid s VJ2. Na sljedeći prekid potrebno je poslati podatak s VJ3, te postupak ponavljati beskonačno. Ukoliko je podatak primljen s VJ1 paran, onda se podatak s VJ2 šalje nepromijenjen na VJ3. Ako je podatak s VJ1 neparan, onda se na VJ3 šalje negirana vrijednost podatka primljenog sa VJ2. Napisati sve procese u VHDL-u koji će obrađivati vanjske jedinice i prekidnu jedinicu, te program za procesor, cjelokupni programski kod u VHDL-u za top-level entitet i arhitekturu te nacrtati blok-shemu povezivanja komponenti. (Zadane su deklaracije komponenti za KCPSM2 procesor i ROM)

nacrtati blok-shemu i program za procesor i ROM koristite sljedeće deklaracije komponenti:

```
-- KCPSM2 processor component
component kcpsm3
  Port (
    address : out std_logic_vector(9 downto 0);
    instruction : in std_logic_vector(17 downto 0);
    port_id : out std_logic_vector(7 downto 0);
    write_strobe : out std_logic;
    out_port : out std_logic_vector(7 downto 0);
    read_strobe : out std_logic;
    in_port : in std_logic_vector(7 downto 0);
    interrupt : in std_logic;
    interrupt_ack : out std_logic;
    reset : in std_logic;
    clk : in std_logic);
end component;

-- ROM component
component prog_rom
  Port (
    address : in std_logic_vector(9 downto 0);
    instruction : out std_logic_vector(17 downto 0);
    clk : in std_logic);
end component;
```

P.S. Više se ne sjećam koliko je koji zadatak nosio bodova, samo znam da je ovaj zadnji bio 18 bodova, a prvi zadatak je bio napisati nekakvu funkciju u c-u. Sretno na ispitima 😊