
**Prvi međuispit iz Ugradbenih računalnih sustava za generaciju
ZI_2008/09 - 13. listopada 2008.**

Zadatak 1 (1 bod)

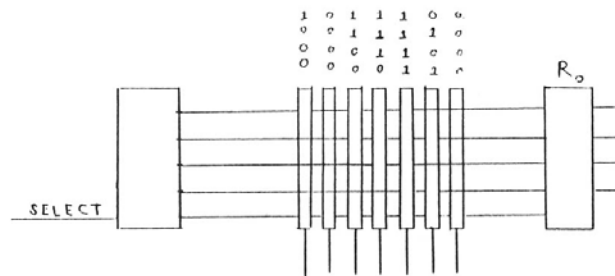
Koje su bile prednosti korištenja integriranog NIM sklopa za izvedbu AGC računala u odnosu na izvedbu pomoću diskretnih tranzistora? Koliki je približni broj takvih komponenata korišten u prvoj verziji tog računala (Block I)?

Zadatak 2 (1 bod)

Koji tip memorije se koristi u uređaju iPhone za izvedbe glavne memorije (koja emulira hard-disk)? Koja su svojstva takve memorije? Koji je njen kapacitet? Koji problemi postoje vezano uz pisanje i brisanje takvih memorija?

Zadatak 3 (1 bod)

Blok shema prikazuje memoriju koja se u AGC računalu koristila za izvedbu ROM memorije? O kakvoj memoriji se radi? Koji je princip rada takve memorije? Koje su prednosti i mane u odnosu na tip memorije koja se koristila za izvedbu RAMa AGCa?



Zadatak 4 (1 bod)

Opiši što je Wire-wrap tehnologija povezivanja digitalnih uređaja. Na koji način se ostvaruju prospoje? Kakav tip podnožja se koristi? U kojoj fazi razvoja uređaja je pogodno koristiti takvu izvedbu prospoja?

Zadatak 5. (1 bod)

Što su to System-on-Chip komponente? Zbog čega se koriste (prednosti / mane)? Navedite neke primjere SoC komponenata i njihovih primjena.

Zadatak 6 (1 bod)

Kako dijelimo kućišta integriranih komponenata obzirom na način montaže. Koje su prednosti i mane ovih grupa?

Zadatak 7. (1 bod)

Navedite temeljne porodice kućišta za površinsku montažu. Koji tip izvoda se koristi kod svake od navedenih porodica? Koji tip kućišta za površinsku montažu istovremeno osigurava iznimnu gustoću pakiranja, kao i veći razmak između izvoda?

Zadatak 8. (1 bod)

Nabrojati standarde napajanja digitalnih integriranih komponenata. Objasniti zašto i na koji način standard napona napajanja utječe na standarde naponskih razina logičkih stanja.

Zadatak 9 (1 bod)

Navedite koji se uvjeti okoline mogu specificirati za URSove. Na koji način se navedeni uvjeti okoline najčešće specificiraju i verificiraju? Ilustrirati primjerom.

Zadatak 10. (1 bod)

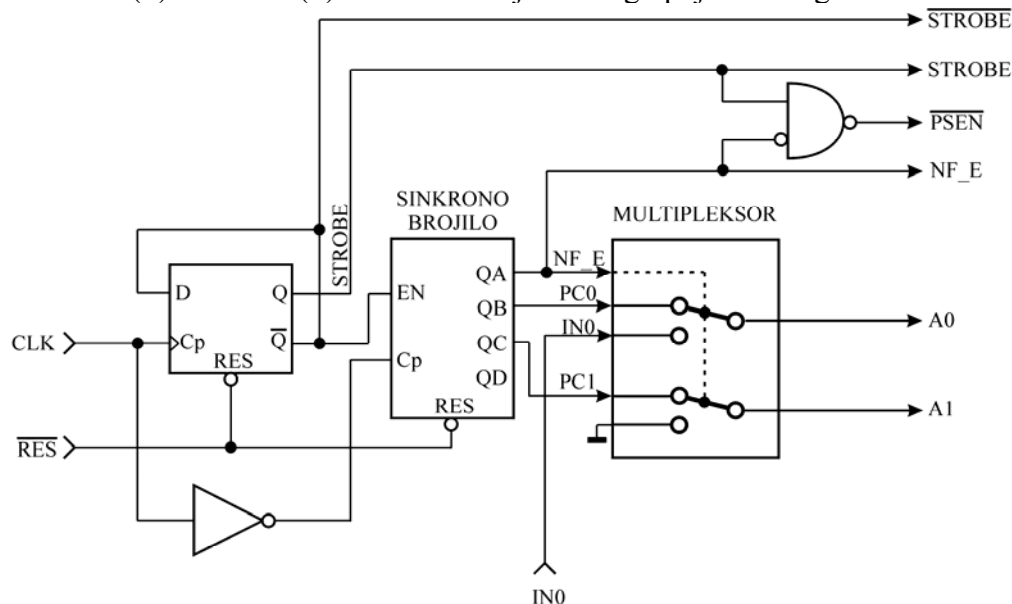
Objasniti na koji način brzina porasta ili pada izlaznog napona digitalnog sklopa utječe na unutarnje izvore smetnji. Što se može učiniti da se te smetnje zadrže u željenim granicama?

Zadatak 11. (1 bod)

Objasniti princip diferencijalnog prijenosa podataka korištenog u LVDS standardu. Na koji način se ostvaruje potiskivanje istofazne smetnje? Navesti sabirnice koje koriste LVDS standard za digitalni prijenos.

Zadatak 12 (2 boda)

Za sklop programskog brojala i adresnog generatora nacrtaj vremenske odnose svih signala (CLK, STROBE, /PSEN, NF_E, PC0, PC1, A0 i A1) za dva susjedna instrukcijska ciklusa (PC=3 i PC=0), ako je heksadecimalni kod instrukcija na navedenim adresama PGM(3)=F i PGM(0)=4. Kratko objasni ulogu pojedinih signala.

**Zadatak 13 (2 boda)**

U sklopu GAL16V8 potrebno je realizirati potpuno 2-bitno zbrajalo s ulaznim signalom prijenosa. Ulazne varijable su A1,A0 i B1,B0, dok je ulazni prijenos označen s Cin. Suma je označena sa S1,S0, a izlazni prijenos s Cout. U sintaksi jezika PALASM napisati logičke jednadžbe za izlazne varijable kao kombinacijske funkcije ulaznih.

Zadatak 14 (2 boda)

Mooreov automat s tri stanja „CRVEN“, „ZELEN“, „ŽUT“ opisan je Booleovim logičkim izrazima koji opisuju novo stanje automata na osnovu trenutnog u sintaksi jezika PALASM. Stanja automata su kodirana s dva bita stanja ST1 i ST0 prema sljedećoj tablici:

stanje	ST1	ST0
CRVEN	0	0
ZELEN	0	1
ŽUT	1	0

Booleove jednadžbe koje definiraju novo stanje u ovisnosti o binarnoj ulaznoj varijabli označenoj sa UL su:

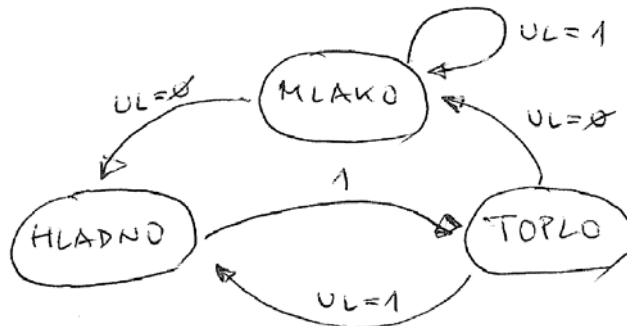
$$ST1 := /ST1 * /ST0$$

$$ST0 := /ST1 * ST0 * UL + ST1 * /ST0 * UL$$

Potrebno je nacrtati dijagram prijelaza stanja za ovaj logički automat. (Uputa, ... prvo raspišite tablicu prijelaza stanja, te na osnovu nje napravite dijagram.)

Zadatak 15 (2 boda)

Mooreov automat s tri stanja „TOPLO“, „MLAKO“ i „HLADNO“ s jednobitnim binarnim ulazom UL opisan je dijagramom prijelaza stanja. Potrebno je automat opisati u sintaksi jezika PALASM za opis automata s konačnim brojem stanja (kao zadnji zadatak na lab. vj.). Nije potrebno raditi dodjelu bitova stanja, već isključivo jednadžbe prijelaza.

**Zadatak 16 (2 boda)**

Potrebno je na Q izlaz D-bistabila SN7474 spojiti čim veći broj istih takvih bistabila na odgovarajuće D ulaze. Koji je maksimalni moguć broj takvih bistabila koji opterećuju Q izlaz, koji i dalje zadovoljava ulazne i izlazne statičke karakteristike za sve sklopove (vezano uz odnose ulaznih i izlaznih napona i struja u obje logičke razine). Statičke karakteristike ovog sklopa dane su u prilogu. Odgovor obrazložiti odgovarajućim nejednakostima.

Zadatak 17 (2 boda)

Na izlaz dvoulaznih NI vrata SN7400 spojeni su oba ulaza pet istih takvih NI vrata (dakle ukupno 10 ulaza). Koliko iznose izlazne struje visoke i niske razine na izlazu pogonskih NI vrata za ovaj spoj. Da li je ovakav spoj dozvoljen, te ako jest, koliko iznose granice smetnji niske i visoke razine. Statičke karakteristike ovog sklopa dane su u prilogu. Odgovor obrazložiti odgovarajućim izrazima.

PRILOG:

Statičke karakteristike sklopa SN7400

		SN5400			SN7400			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC}	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH}	High-level input voltage	2			2			V
V _{IL}	Low-level input voltage			0.8			0.8	V
I _{OH}	High-level output current			− 0.4			− 0.4	mA
I _{OL}	Low-level output current			16			16	mA
T _A	Operating free-air temperature	− 55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	SN5400			SN7400			UNIT
		MIN	TYP ‡	MAX	MIN	TYP ‡	MAX	
V _{IK}	V _{CC} = MIN, I _I = − 12 mA			− 1.5			− 1.5	V
V _{OH}	V _{CC} = MIN, V _{IL} = 0.8 V, I _{OH} = − 0.4 mA	2.4	3.4		2.4	3.4		V
V _{OL}	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 16 mA		0.2	0.4		0.2	0.4	V
I _I	V _{CC} = MAX, V _I = 5.5 V			1			1	mA
I _{IH}	V _{CC} = MAX, V _I = 2.4 V			40			40	μA
I _{IL}	V _{CC} = MAX, V _I = 0.4 V			− 1.6			− 1.6	mA
I _{OS} §	V _{CC} = MAX	− 20		− 55	− 18		− 55	mA
I _{CCH}	V _{CC} = MAX, V _I = 0 V		4	8		4	8	mA
I _{CCL}	V _{CC} = MAX, V _I = 4.5 V		12	22		12	22	mA

Statičke karakteristike sklopa SN7474

			SN5474			SN7474			UNIT
			MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC}	Supply voltage		4.5	5	5.5	4.75	5	5.25	V
V _{IH}	High-level input voltage		2			2			V
V _{IL}	Low-level input voltage				0.8			0.8	V
I _{OH}	High-level output current				− 0.4			− 0.4	mA
I _{OL}	Low-level output current				16			16	mA
t _w	Pulse duration	CLK high	30			30			ns
		CLK low	37			37			
		PRE or CLR low	30			30			
t _{su}	Input setup time before CLK †		20			20			ns
t _h	Input hold time-data after CLK †		5			5			ns
T _A	Operating free-air temperature		− 55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS †	SN5474			SN7474			UNIT
			MIN	TYP ‡	MAX	MIN	TYP ‡	MAX	
V _{IK}		V _{CC} = MIN, I _I = − 12 mA			− 1.5			− 1.5	V
V _{OH}		V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OH} = − 0.4 mA	2.4	3.4		2.4	3.4		V
V _{OL}		V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OL} = 16 mA		0.2	0.4		0.2	0.4	V
I _I		V _{CC} = MAX, V _I = 5.5 V			1			1	mA
I _{IH}	D	V _{CC} = MAX, V _I = 2.4 V			40			40	μA
	CLR				120			120	
	All Other				80			80	
I _{IL}	D	V _{CC} = MAX, V _I = 0.4 V			− 1.6			− 1.6	mA
	PRE §				− 1.6			− 1.6	
	CLR §				− 3.2			− 3.2	
	CLK				− 3.2			− 3.2	
I _{OS} †		V _{CC} = MAX	− 20		− 57	− 18		− 57	mA
I _{CC} #		V _{CC} = MAX, See Note 2		8.5	15		8.5	15	mA