

ESP-PSRAM16H

技术规格书



版本 1.1
乐鑫信息科技
版权 © 2020

关于本文档

本文档介绍了 ESP-PSRAM16H 的技术规格。

发布说明

日期	版本	发布说明
2020-04-15	V1.0	首次发布
2020-10-13	V1.1	更新附录-芯片丝印

文档变更通知

用户可以通过乐鑫官网订阅页面 www.espressif.com/zh-hans/subscribe 订阅技术文档变更的电子邮件通知。您需要更新订阅以接收有关新产品的文档通知。

证书下载

用户可以通过乐鑫官网证书下载页面 www.espressif.com/zh-hans/certificates 下载产品证书。

目录

1. 简介	1
2. 管脚布局 and 描述	2
3. 上电初始化	3
4. 接口描述	4
4.1. 地址空间	4
4.2. 页面大小	4
4.3. 上电状态	4
4.4. 命令真值表	4
4.5. 命令终止	5
5. 模式寄存器定义	7
6. 模式寄存器操作	8
6.1. SPI MR 读操作	8
6.2. SPI MR 写操作	8
6.3. QPI MR 读操作	8
6.4. QPI MR 写操作	9
7. SPI 模式操作	10
7.1. SPI 读操作	10
7.2. SPI 写操作	11
7.3. SPI 四线模式使能操作	12
8. QPI 模式操作	13
8.1. QPI 读操作	13
8.2. QPI 写操作	13
8.3. QPI 四线模式退出操作	14
9. 复位操作	15

10.Wrap 边界切换操作.....16

11.读取 ID 操作17

11.1. SPI 读取 ID 操作17

11.2. QPI 读取 ID 操作.....17

12.输入/输出时序19

13.电气特性.....20

13.1. 绝对最大额定值20

13.2. 工作条件20

13.3. 管脚电容20

13.4. 负载容量21

13.5. 直流电气特性21

13.6. 交流电气特性21

14.产品外观尺寸23

A. 附录–芯片丝印.....24



1.

简介

ESP-PSRAM16H 是 16 Mbit 伪静态随机存储器 (Pseudo SRAM)，采用高性能高可靠性的 CMOS 工艺制造，工作电压为 3.3 V，最高支持 133 MHz 的时钟频率。

ESP-PSRAM16H 可以通过串行外设接口 (SPI) 进行访问。如果应用程序需要更快的数据速率，则芯片也支持四线外设接口 (QPI)。PSRAM 芯片同时还支持对存储器的无限次读写。

表 1-1. ESP-PSRAM16H 订购信息

型号	产品密度	包装类型	最大时钟频率	工作温度范围	产品载具	环保包装	工作电压	读写操作	SPI 模式
ESP-PSRAM16H	16 Mbit	SOP8-150 mil	133 MHz	-40 ~ 85 °C	卷带	RoHS 包装 绿色包装	3.3 V	页面大小 512 字节	标准/四线 SPI



2. 管脚布局 and 描述

ESP-PSRAM16H 的管脚布局如图 2-1 所示。

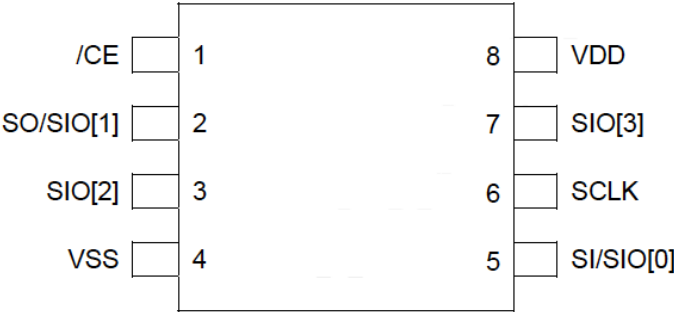


图 2-1. 管脚布局

表 2-1. 信号表

管脚	信号类型	SPI 模式		QPI 模式
V _{DD}	电源	电源，3.3 V。		
V _{SS}	接地	接地		
CE#	输入	片选信号，低电平有效。当 CE#=1 时，芯片处于待机状态。		
CLK	输入	时钟信号		
SI/SIO[0]	I/O	串行输入		I/O[0]
SO/SIO[1]	I/O	串行输出		I/O[1]
SIO[2]	I/O	-		I/O[2]
SIO[3]	I/O	-		I/O[3]



3.

上电初始化

SPI/QPI 接口包含一个用于启动自初始化的片上电压传感器。当 V_{DD} 达到或高于最小稳定电平时，芯片需要 $150\ \mu\text{s}$ 并且用户需要进行复位操作才能完成自初始化过程。从上电开始到 $150\ \mu\text{s}$ 周期结束，CLK 应保持低电平，CE# 应保持高电平（以便跟踪在 $200\ \text{mV}$ 以内的 V_{DD} ），SI/SO/SIO[3:0] 应保持低电平。

$150\ \mu\text{s}$ 后，芯片可以正常运行。

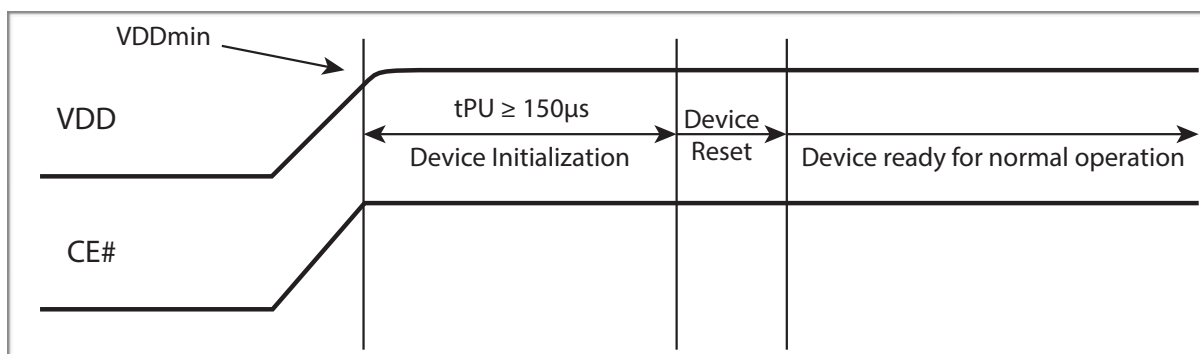


图 3-1. 上电初始化时序



4.

接口描述

4.1. 地址空间

SPI/QPI PSRAM 器件按字节寻址。16 Mbit 器件的有效地址为 A[20:0]。

4.2. 页面大小

页面大小为 512 字节。读写操作默认是 wrap 模式。

4.3. 上电状态

PSRAM 芯片上电后进入 SPI 模式。在进行芯片操作之前应将 CE# 拉高。

4.4. 命令真值表

芯片识别以下不同模式的命令：

命令	编码	SPI 模式 (QE=0)					QPI 模式 (QE=1)				
		Cmd	Addr	等待周期	DIO	最大时钟频率	Cmd	Addr	等待周期	DIO	最大时钟频率
读	'h03	S	S	0	S	33					N/A
快速读	'h0B	S	S	8	S	133	Q	Q	4	Q	66
快速四线读	'hEB	S	Q	6	Q	133	Q	Q	6	Q	133
写	'h02	S	S	0	S	133	Q	Q	0	Q	133
四线写	'h38	S	Q	0	Q	133					同 'h02
Wrap 读操作	'h8B	S	S	8	S	133	Q	Q	6	Q	133
Wrap 写操作	'h82	S	S	0	S	133	Q	Q	0	Q	133
读模式寄存器	'hB5	S	S	8	S	133	Q	Q	6	Q	133
写模式寄存器	'hB1	S	S	0	S	133	Q	Q	0	Q	133
进入四线模式	'h35	S	-	-	-	133					N/A



命令	编码	SPI 模式 (QE=0)					QPI 模式 (QE=1)				
		Cmd	Addr	等待周期	DIO	最大时钟频率	Cmd	Addr	等待周期	DIO	最大时钟频率
退出四线模式	'hF5					N/A	Q	-	-	-	133
启动复位	'h66	S	-	-	-	133	Q	-	-	-	133
复位	'h99	S	-	-	-	133	Q	-	-	-	133
设置突发长度	'hC0	S	-	-	-	133	Q	-	-	-	133
读取 ID	'h9F	S	S	0	S	33					N/A

说明：

1. S=串行 I/O；Q=四线 I/O。
2. 133 MHz 为芯片最大时钟频率，跨越页面边界的突发操作的最大输入时钟频率为 84 MHz。

4.5. 命令终止

要终止正在进行的读写操作并使芯片进入待机状态，需要在所有读写操作之后立即将 CE# 拉高，否则会阻塞内部刷新并导致存储故障。

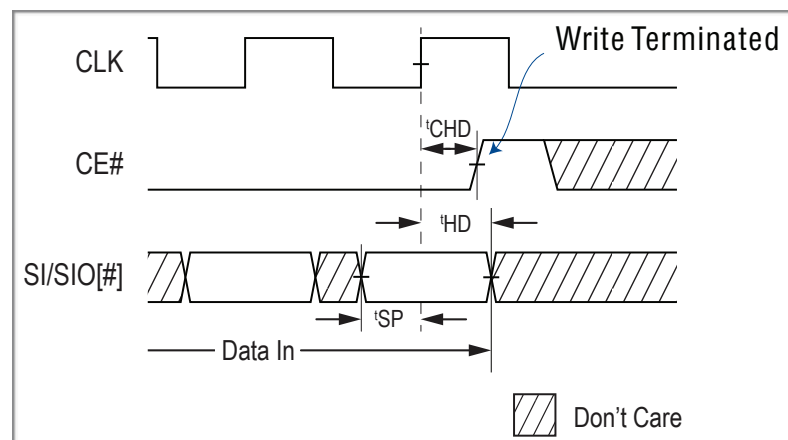


图 4-1. 写命令终止

要使存储控制器在读命令终止之前正确锁定最后一段数据，建议保证足够长的 CE# 保持时间 ($t_{CHD} > t_{ACLK} + t_{CLK}$)。

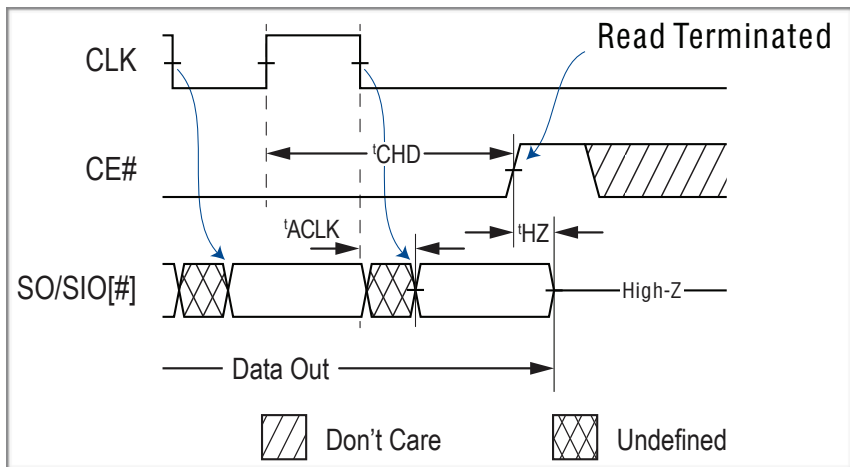


图 4-2. 读命令终止



5. 模式寄存器定义

表 5-1. 模式寄存器表

MR No.	MA[3:0]	Access	OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0
0	'h0	R/W	rsvd.	Wrap		rsvd.			DQ Zout	

表 5-2. Wrap 突发模式设置

MR0[6:5]	Wrap 长度
00	16
01	32
10	64
11 (默认)	512 (页大小)

表 5-3. DQ 输出驱动强度

MR0[1:0]	阻抗
00 (默认)	50 Ω
01	100 Ω
10	200 Ω
其他	保留



6. 模式寄存器操作

6.1. SPI MR 读操作

对于所有读操作，在 CLK 的下降沿之后 t_{ALCK} ，才能读到 MR 数据。

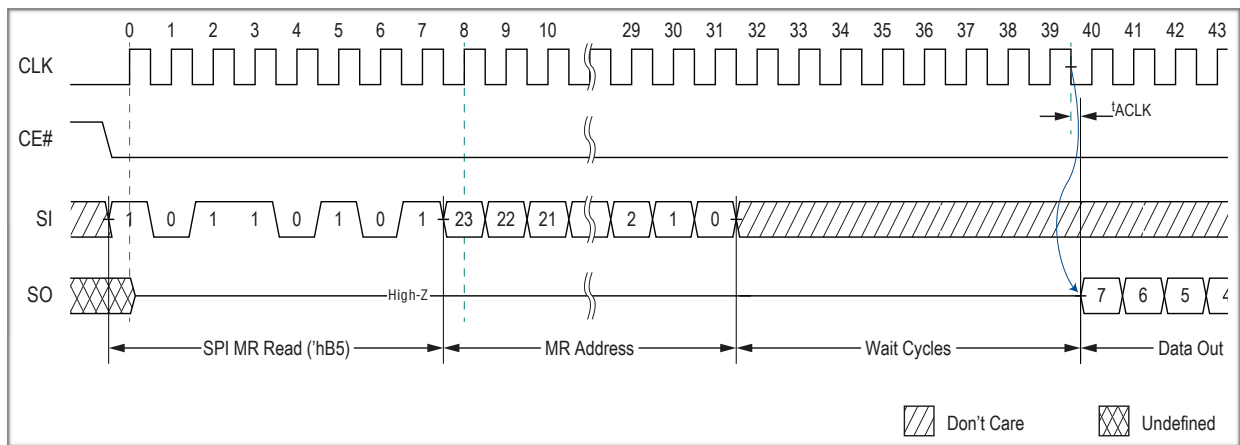


图 6-1. SPI MR 读命令 'hB5'

6.2. SPI MR 写操作

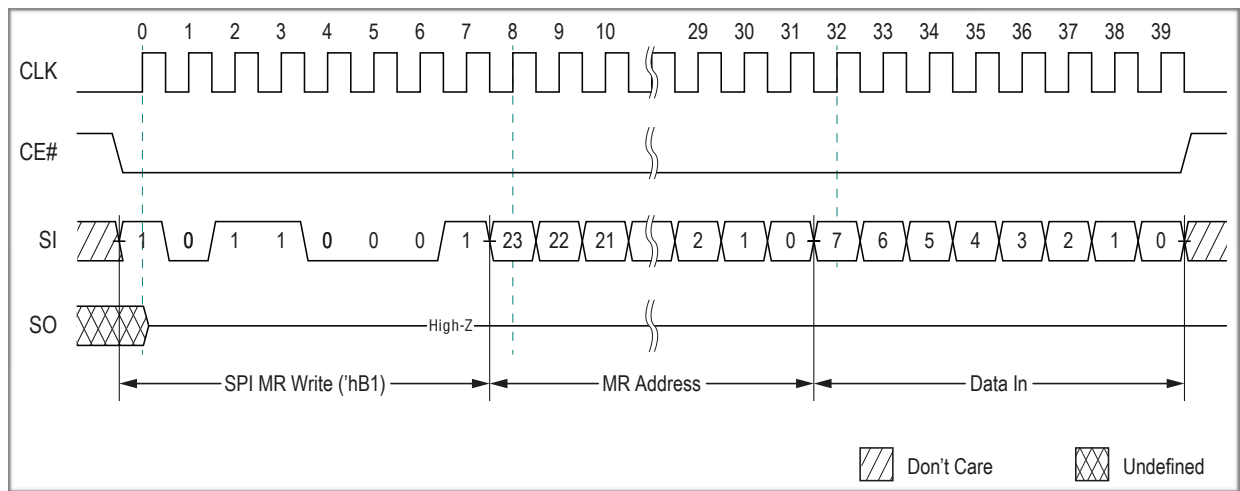


图 6-2. SPI MR 写命令 'hB1'

6.3. QPI MR 读操作

对于所有读操作，在 CLK 的下降沿之后 t_{ALCK} ，才能读到 MR 数据。

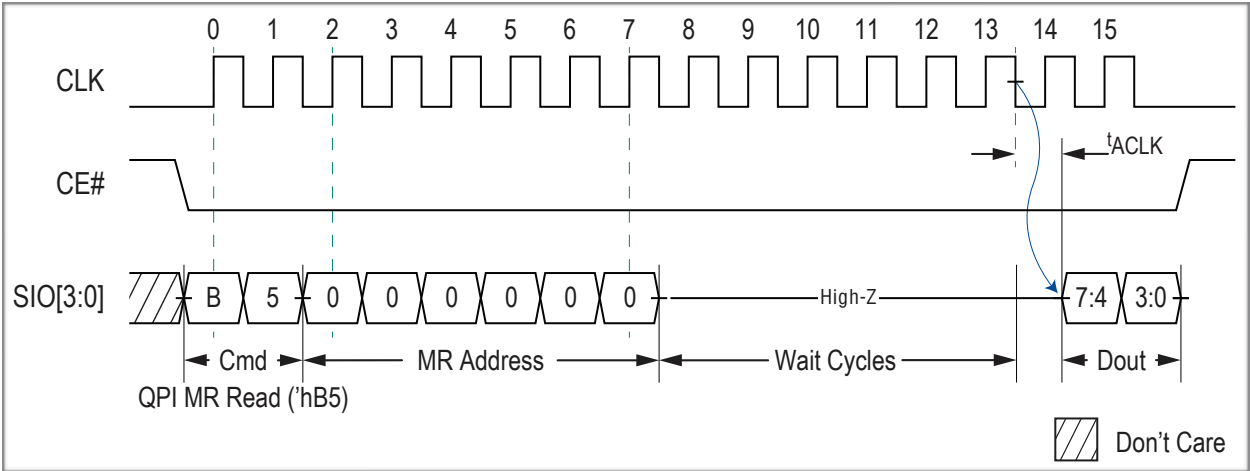


图 6-3. QPI MR 读命令 'hB5

6.4. QPI MR 写操作

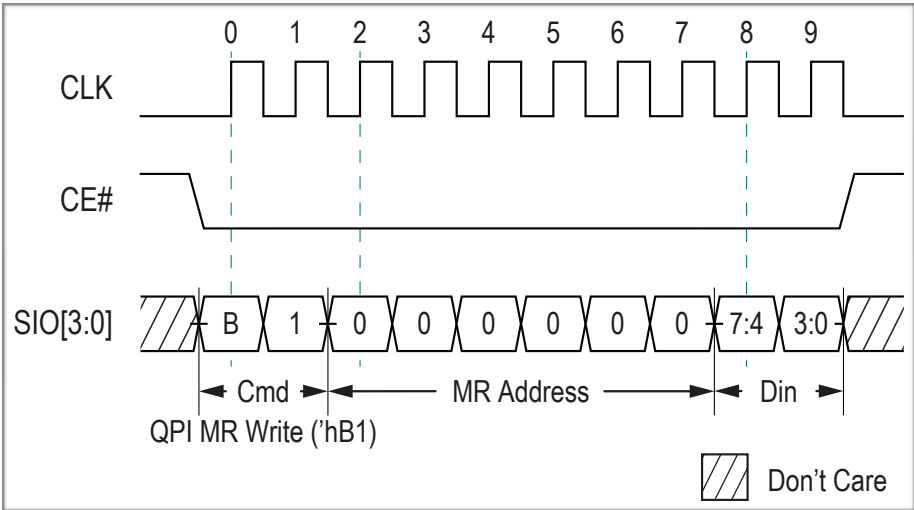


图 6-4. QPI MR 写命令 'hB1



7.

SPI 模式操作

芯片上电时默认进入 SPI 模式，但可以切换为 QPI 模式。

7.1. SPI 读操作

对于所有读操作，在 CLK 的下降沿之后 t_{ALCK} ，才能读到数据。SPI 读操作有四种方式：

- 'h03：串行 CMD，串行 Addr/IO，低频率
- 'h0B：串行 CMD，串行 Addr/IO，高频率
- 'hEB：串行 CMD，四线 Addr/IO，高频率
- 'h8B：串行 CMD，串行 Addr/IO，高频率

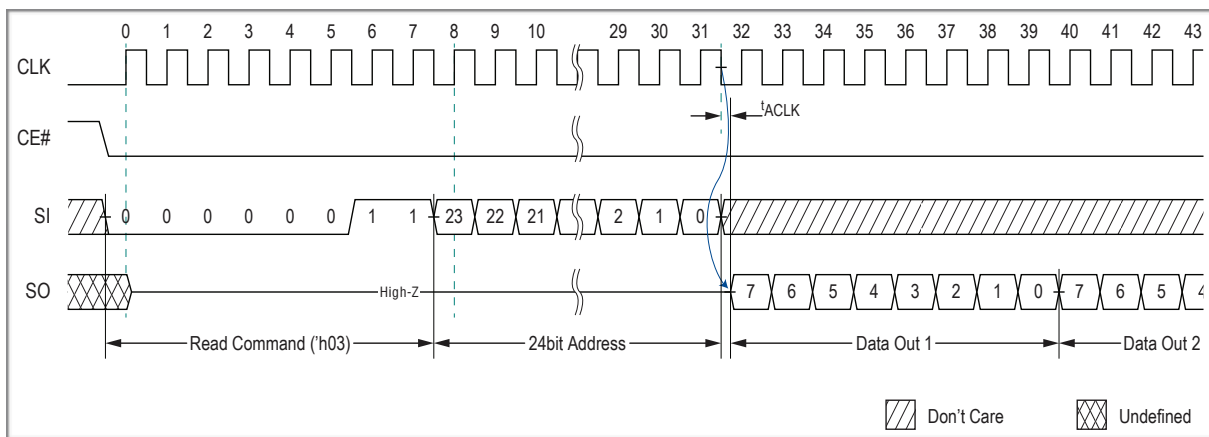


图 7-1. SPI 读命令 'h03 (最高频率：33 MHz)

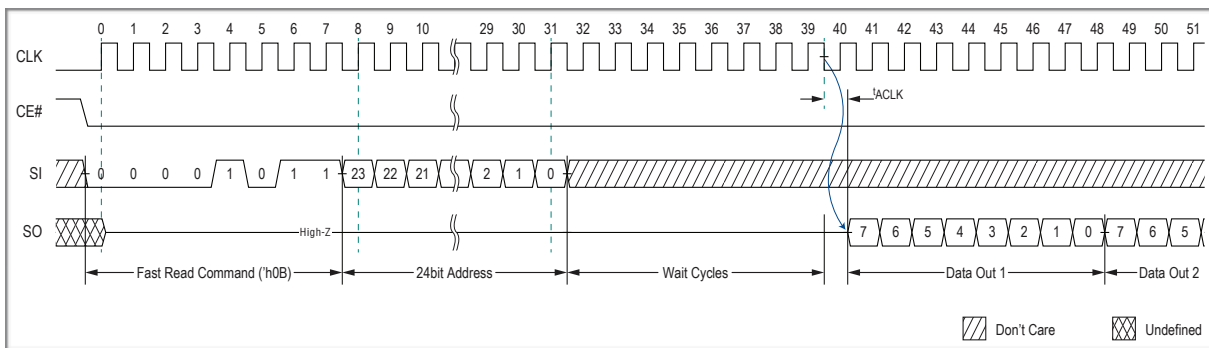
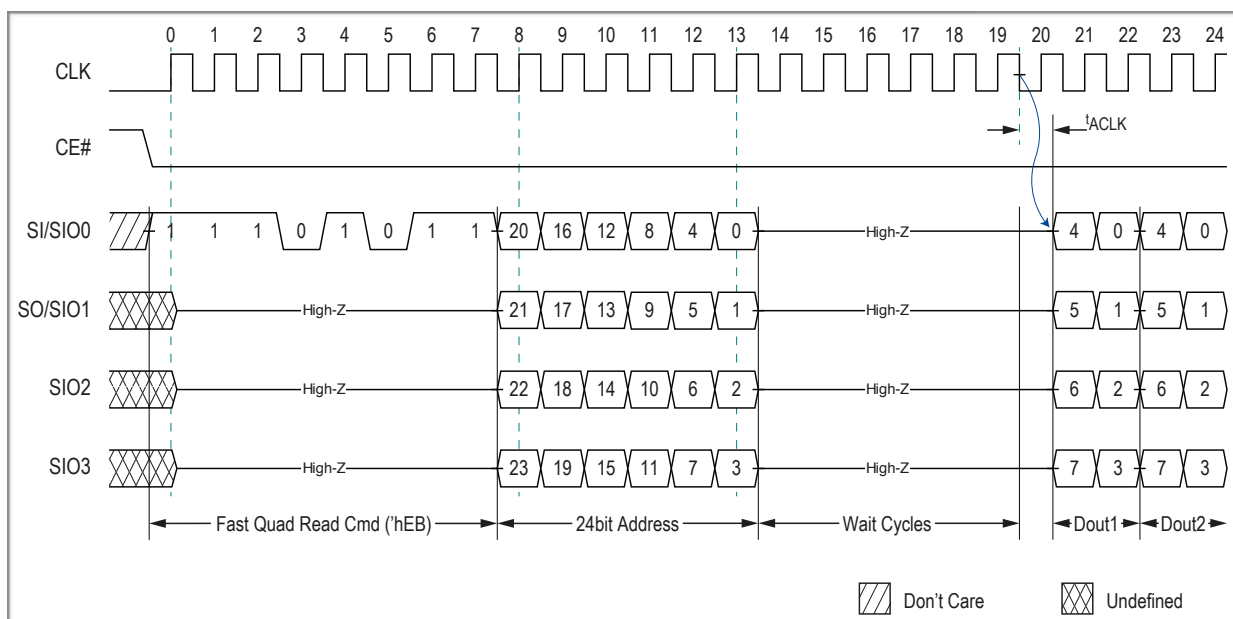
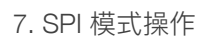
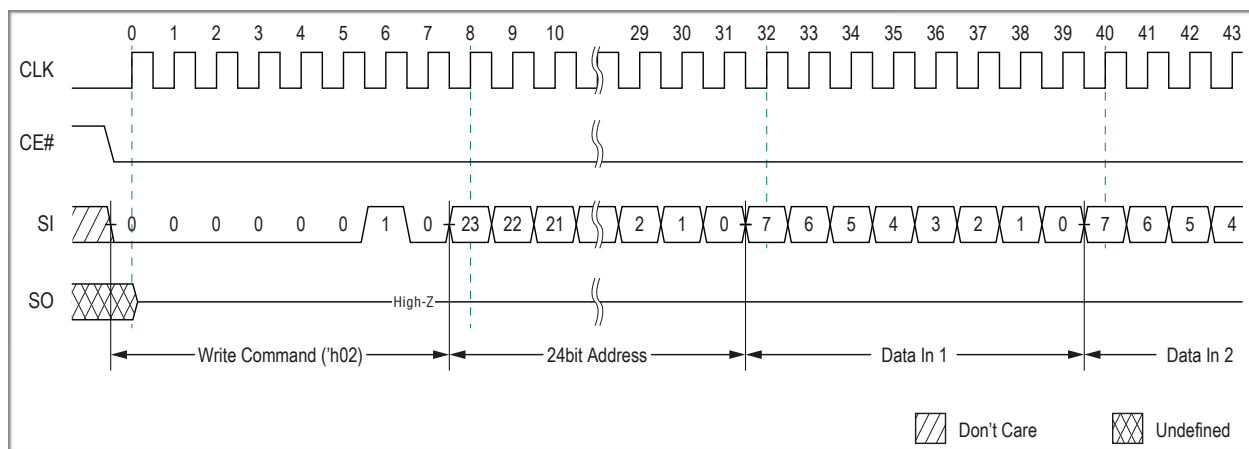


图 7-2. SPI 快速读命令 'h0B (最高频率：133 MHz)



7.2. SPI 写操作



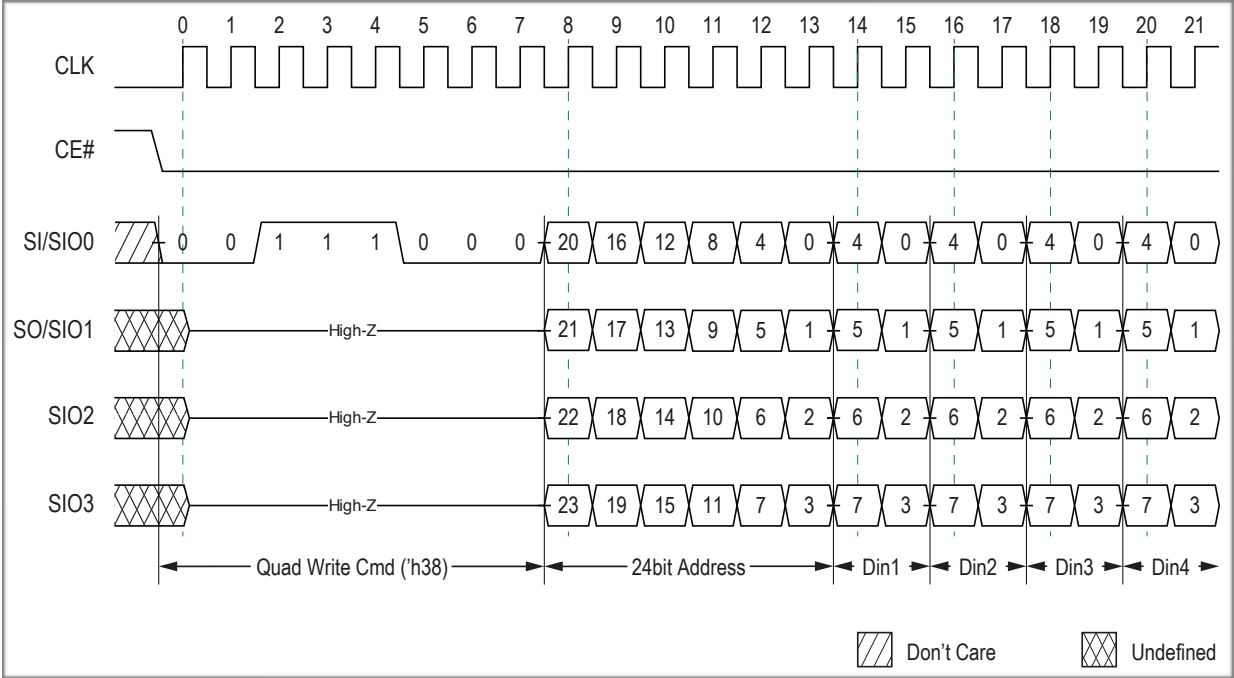


图 7-5. SPI 四线写命令 'h38

7.3. SPI 四线模式使能操作

此命令将芯片切换为四线 IO 模式。

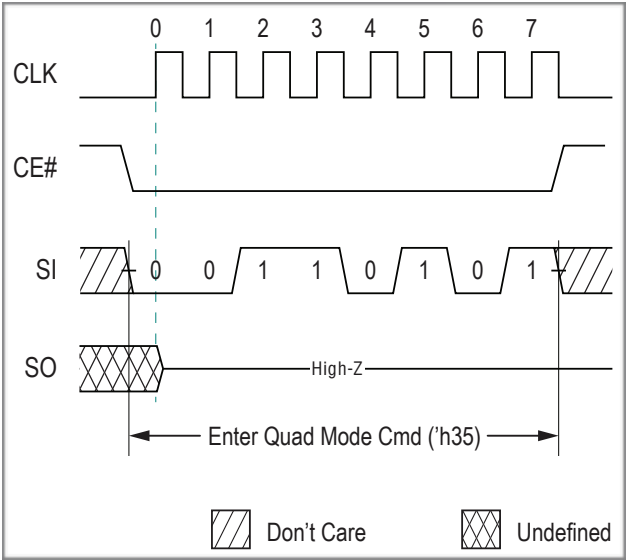


图 7-6. 四线模式使能命令 'h35 (仅支持 SPI 模式)



8. QPI 模式操作

8.1. QPI 读操作

对于所有读操作，在 CLK 的下降沿之后 t_{ALCK} ，才能读到数据。QPI 读操作有三种方式：

- 'h0B：四线 CMD，四线 IO，低频率
- 'hEB：四线 CMD，Addr & IO，高频率
- 'h8B：四线 CMD，Addr & IO，高频率

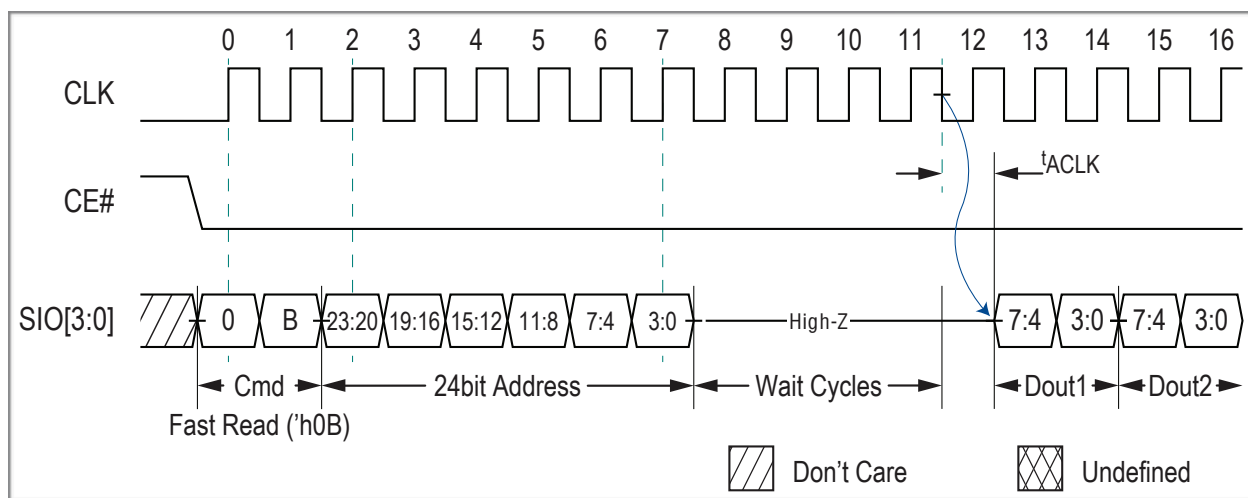


图 8-1. QPI 快速读命令 'h0B（最高频率：66 MHz）

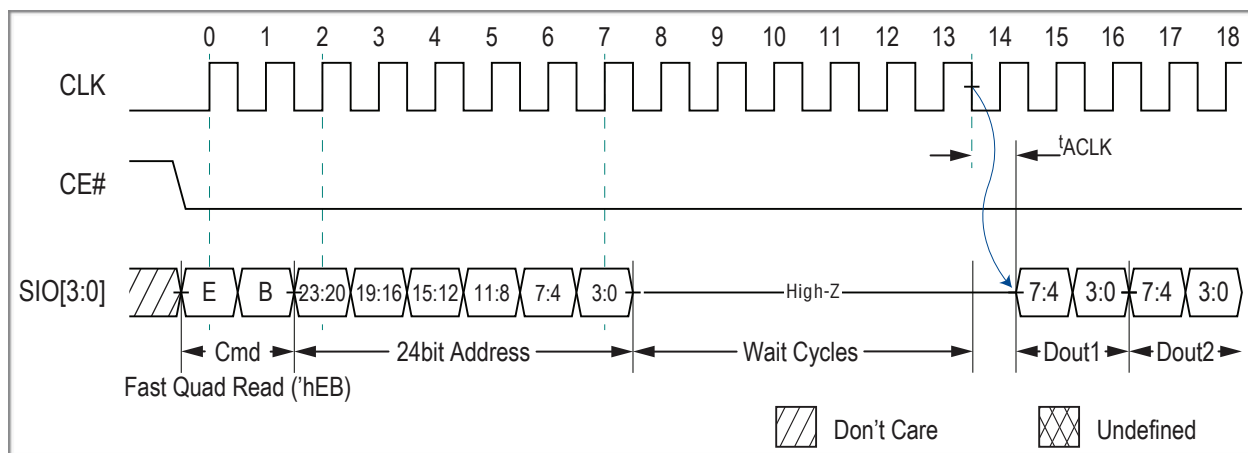


图 8-2. QPI 快速四线读命令 'hEB（最高频率：133 MHz）

8.2. QPI 写操作

QPI 读操作有三种方式：



- 'h02 或 'h38：四线 CMD, Addr & IO
- 'h82：四线 CMD, Addr & IO

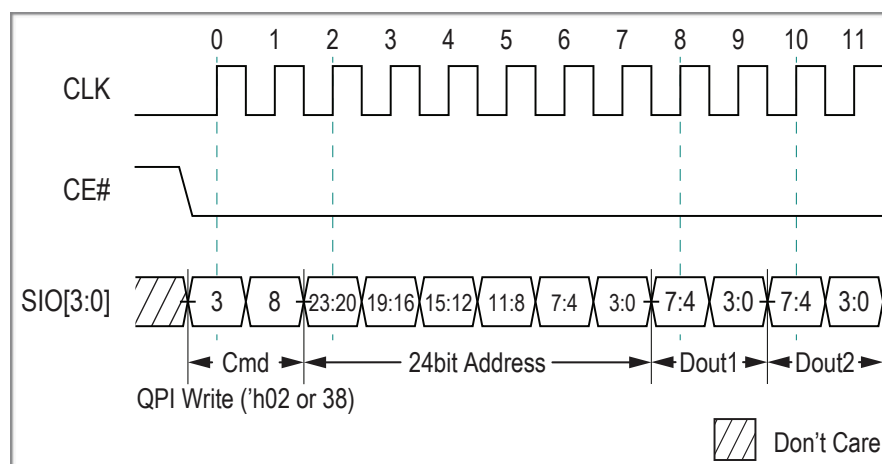


图 8-3. QPI 写操作

8.3. QPI 四线模式退出操作

此命令将芯片切换到串行 IO 模式。

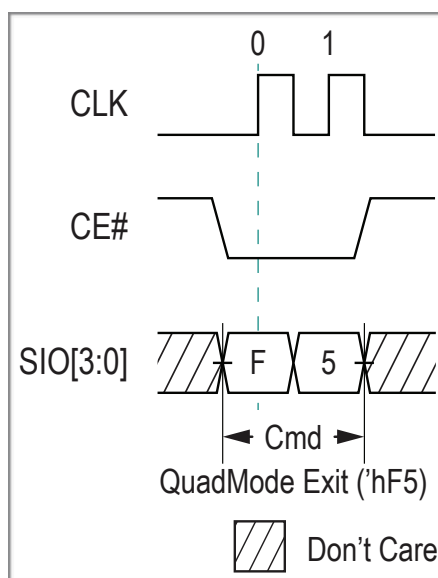


图 8-4. 四线模式退出命令 'hF5（仅支持 QPI 模式）



9.

复位操作

复位操作用于（软件）复位系统，使芯片进入 SPI 待机模式，SPI 待机模式也是芯片上电后的默认模式。该操作由两个命令组成：复位使能 (RSTEN) 和复位 (RST)。

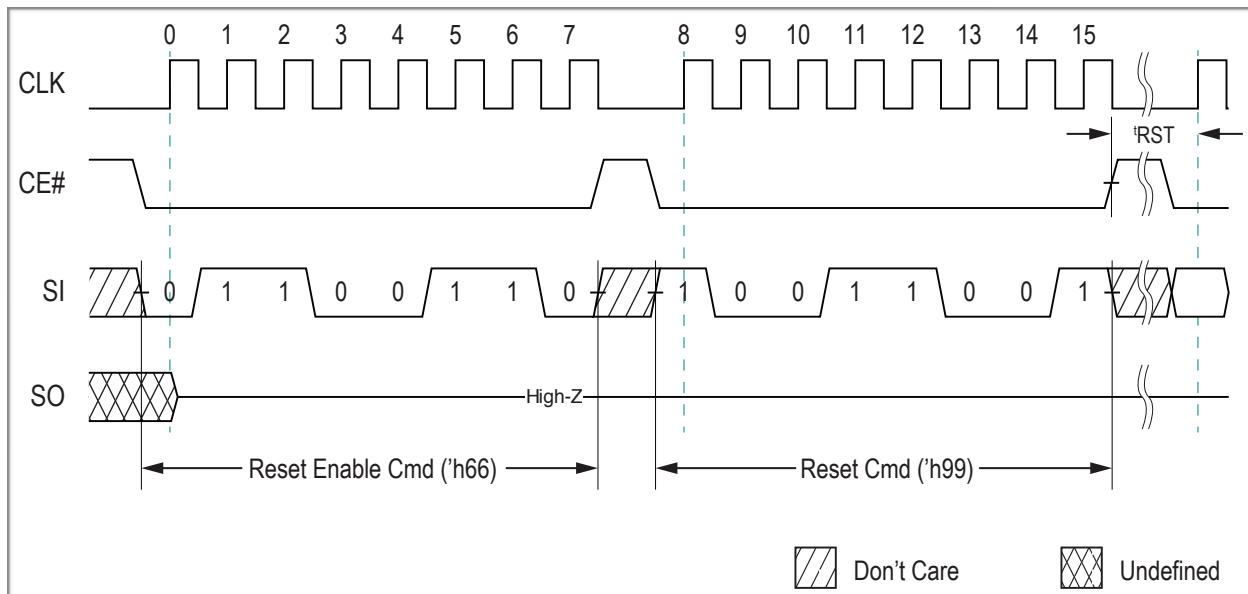


图 9-1. SPI 复位命令

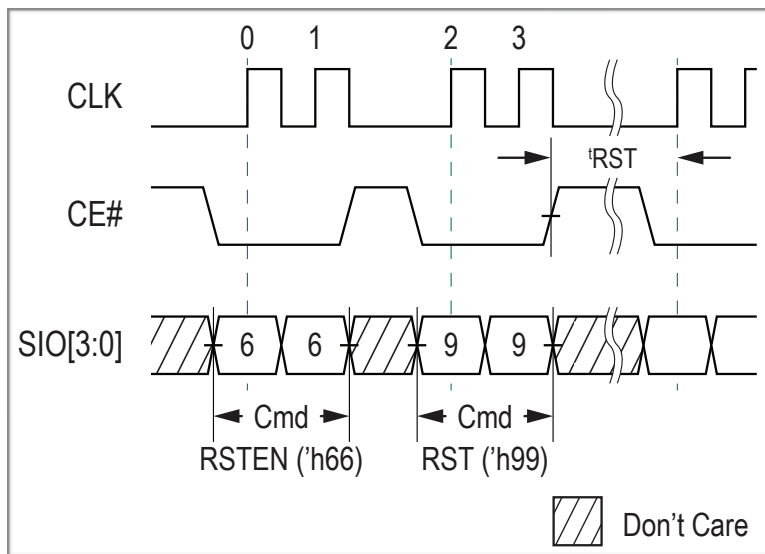


图 9-2. QPI 复位命令

复位命令应紧跟复位使能命令。否则在复位使能命令之后，其他命令会使芯片退出复位使能状态并终止复位操作。



10. Wrap 边界切换操作

Wrap 边界切换操作完成了芯片在模式寄存器设置（默认 512 字节 CA[8:0]）和 32 字节 (CA[4:0]) 模式 (CA[4:0]) 之间的切换，或 MR0[6:5] 的设置与固定值 32 字节之间的切换。

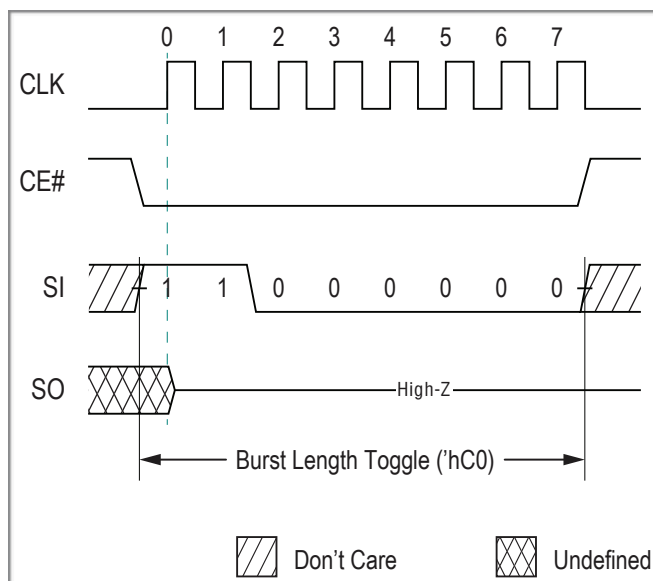


图 10-1. SPI Wrap 边界切换 'hC0

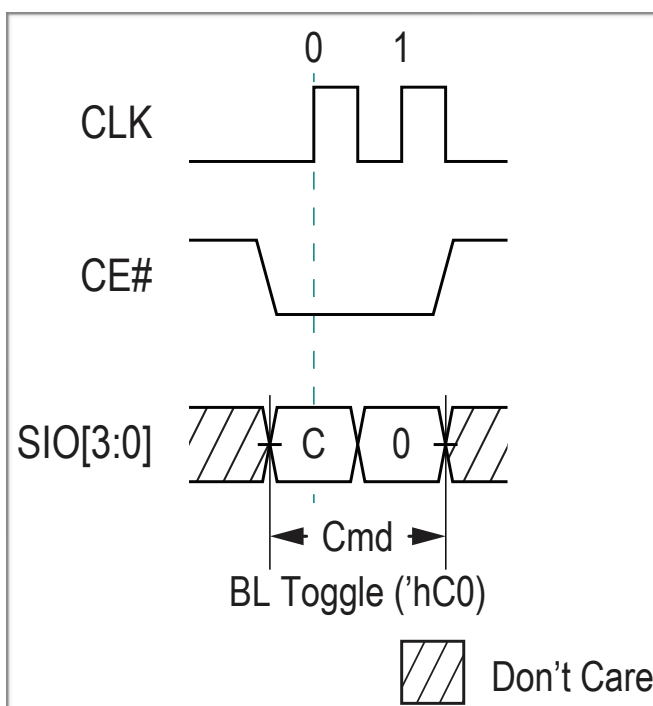


图 10-2. QPI Wrap 边界切换 'hC0



11. 读取 ID 操作

11.1. SPI 读取 ID 操作

此命令与快速读操作类似，但没有等待周期，并且芯片输出 EID 值而非数据。

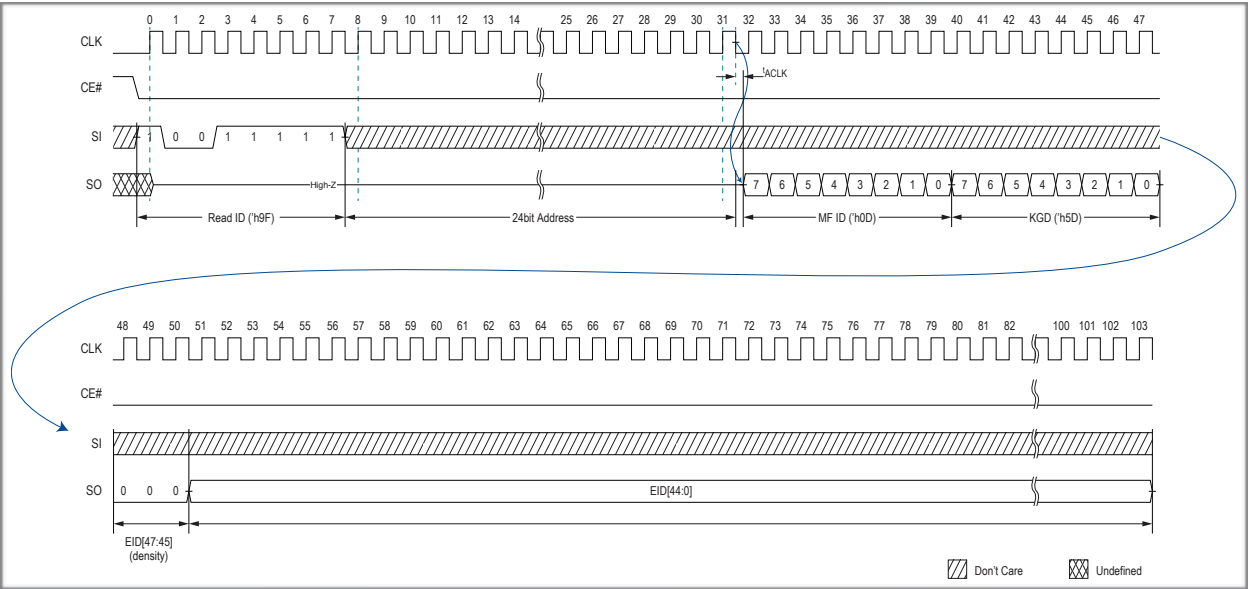


图 11-1. SPI 读 ID 命令 'h9F (仅支持 SPI 模式)

11.2. QPI 读取 ID 操作

在 QPI 模式下，QPI 读取 ID 操作基本与 QPI MR 读操作一样，只需关注 Dout[7] 即可。MRR 数据输出 bit[7] 每两个时钟输出一次串行 ID 数据。

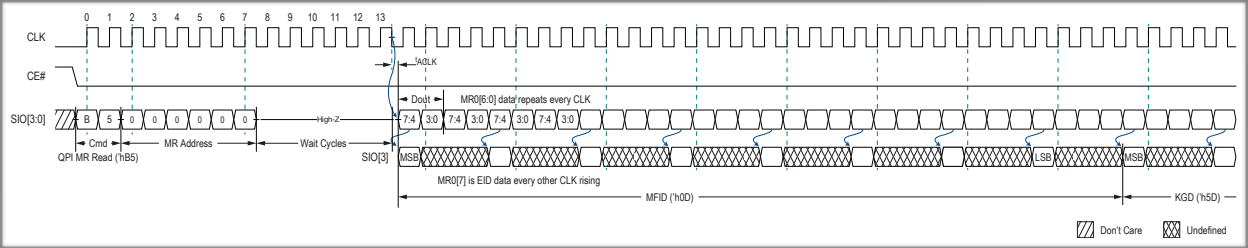


图 11-2. QPI 读 ID (MR 读命令 'hB5)

表 11-1. 已知合格芯片 (KGD)

KDG[7:0]	KGD
'b0101_0101	Fail



KDG[7:0]	KGD
'b0101_1101	Pass

 说明：
默认为 FAIL，只有通过所有测试才会标示为 PASS。



12.

输入/输出时序

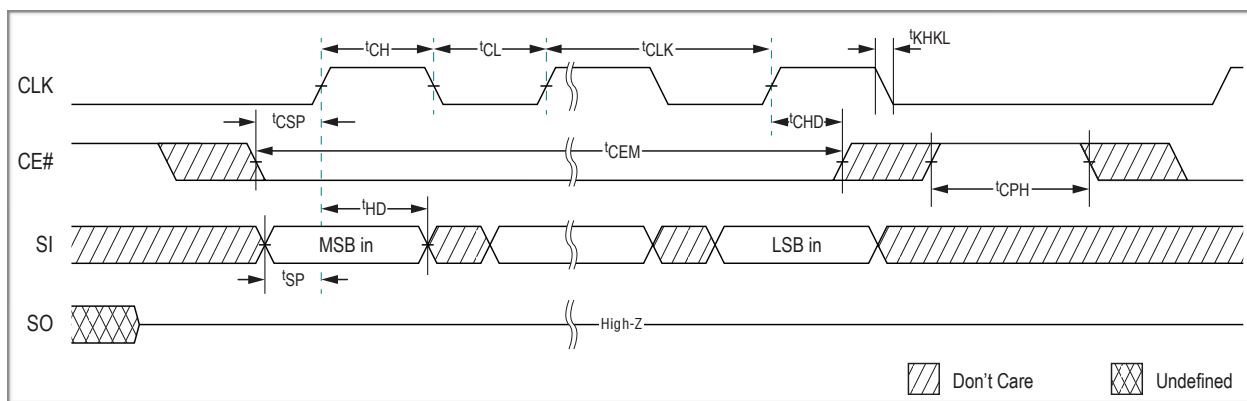


图 12-1. 输入时序

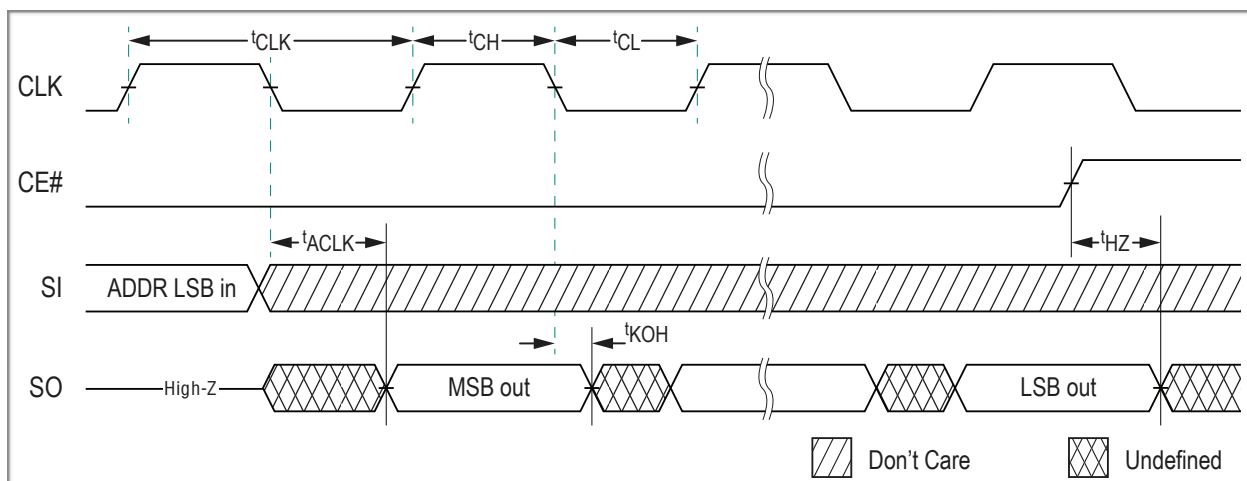


图 12-2. 输出时序



13.

电气特性

⚠ 注意:

将设备暴露在高于绝对最大额定值的环境可能会导致永久性的损坏。芯片不适用于本文档规定的限制条件以外的环境。

13.1. 绝对最大额定值

表 13-1. 绝对最大额定值

名称	参数	额定值	单位
V _T	除 V _{DD} 相对 V _{SS} 的电压外其他管脚的电压	-0.4 ~ V _{DD} +0.4	V
V _{DD}	V _{DD} 相对 V _{SS} 的电压	-0.4 ~ +4.0	V
T _{STG}	存储温度*	-55 ~ +150	°C

📖 说明:

存储温度是指 PSRAM 的中心/顶侧的表面温度。

13.2. 工作条件

表 13-2. 工作条件

参数	最小值	最大值	单位
工作温度	-40	85	°C

13.3. 管脚电容

表 13-3. 管脚电容

名称	参数	最小值	最大值	单位	备注
C _{IN}	输入管脚电容	-	6	pF	V _{IN} = 0 V
C _{OUT}	输出管脚电容	-	8	pF	V _{OUT} = 0 V



13.4. 负载容量

表 13-4. 负载容量

名称	参数	最小值	最大值	单位
C _L	负载容量	-	20	pF

13.5. 直流电气特性

表 13-5. 直流电气特性

名称	参数	最小值	最大值	单位
V _{DD}	供电电压	2.7	3.6	V
V _{IH}	输入高电压	V _{DD} - 0.4	V _{DD} + 0.3	V
V _{IL}	输入低电压	-0.3	0.4	V
V _{OH}	输出高电压 (I _{OH} = -0.2 mA)	0.8 V _{DD}	-	V
V _{OL}	输出低电压 (I _{OL} = +0.2 mA)	-	0.2 V _{DD}	V
I _{LI}	输入漏电流	-	1	μA
I _{LO}	输出漏电流	-	1	μA
I _{CC}	读/写 (133 MHz)	-	7	mA
	读/写 (66 MHz)	-	6	mA
	读/写 (13 MHz)	-	5	mA
I _{SB}	待机电流 (室温) *	-	40	μA

说明:

*待机电流是在 CLK 处于直流低电平的状态下测得。

13.6. 交流电气特性

表 13-6. 交流电气特性

符号	参数	最小值	最大值	单位	备注
t _{CLK}	CLK 周期—SPI 读 ('h03)	30.3	-	ns	33 MHz
	CLK 周期—QPI 读 ('h0B)	15.1			66 MHz
	CLK 周期—其他操作 (3 V)	7.5			133 MHz 说明 1



符号	参数	最小值	最大值	单位	备注
	CLK 周期—其他操作 (3.3 V)	9.17			109 MHz
t_{CH}/t_{CL}	时钟高/低宽度	0.45	0.55	$t_{CLK}(\text{min})$	-
t_{KHKL}	时钟上升/下降时间	-	1.5	ns	说明 2
t_{CPH}	连续突发操作之间 CE# 高电平的时间	18	-	ns	-
t_{CEM}	CE# 低脉冲宽度	-	8	μs	-
t_{CSP}	从 CE# 建立到 CLK 上升沿的时间	2.5	-	ns	-
t_{CHD}	从 CLK 上升沿的 CE# 保持时间	3	-	ns	-
t_{SP}	从建立到 CLK 有效沿的时间	2	-	ns	-
t_{HD}	从 CLK 有效沿的保持时间	2	-	ns	-
t_{HZ}	芯片关闭到 DQ 输出高阻	-	5.5	ns	-
t_{ACLK}	从 CLK 到输出延迟	2	5.5	ns	说明 2
t_{KOH}	从时钟下降沿到输出数据的保持时间	1.5	-	ns	-
t_{RST}	从 RST 指令结束到下一条有效指令之间的时间	50	-	ns	-

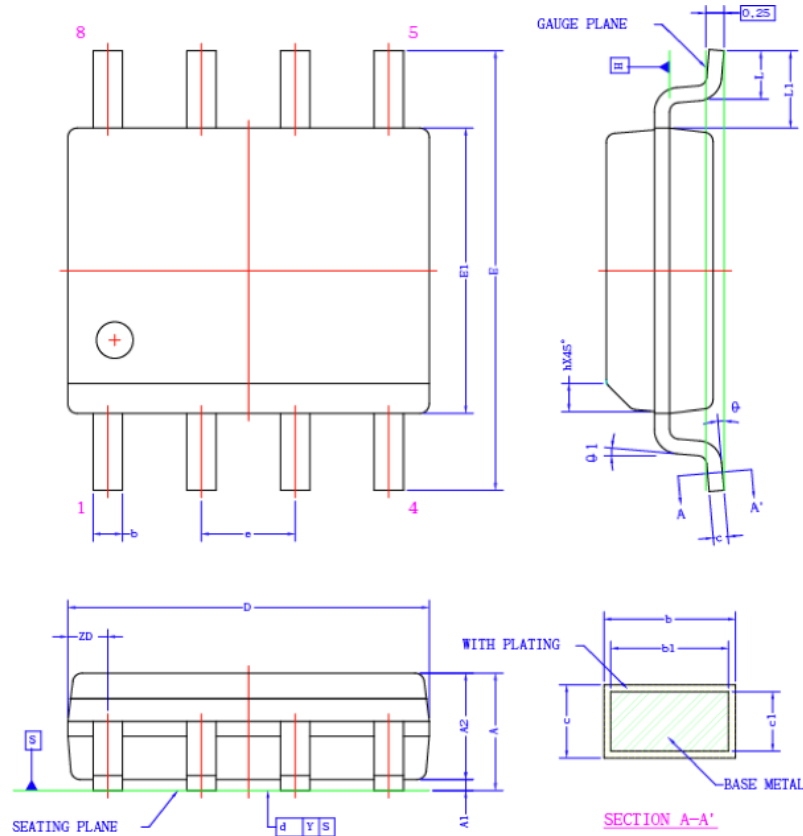
说明：

1. 对于高于 84 MHz 的工作频率，建议通过数据模式调整在 CLK 下降沿采样读数据或对齐采样时钟，具体请参考 JEDEC JESD84-B50 中的示例）。
2. 20% ~ 80% V_{DD} 时测得。



14.

产品外观尺寸



SYMBOL	DIMENSION (MM)			DIMENSION (MIL)		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	1.35	1.60	1.75	53	63	69
A1	0.10	0.15	0.25	4	6	10
A2	1.35	1.45	1.55	53	57	61
b	0.31	-	0.51	12	-	20
b1	0.28	0.40	0.48	11	16	19
c	0.17	-	0.25	7	-	10
c1	0.17	0.20	0.23	7	8	9
D	4.80	4.90	5.00	189	193	197
E	6.00 BSC			236 BSC		
E1	3.80	3.90	4.00	150	154	157
e	1.27 BSC			50 BSC		
L	0.40	0.66	1.27	16	26	50
L1	1.05 REF			41 REF		
ZD	0.55 REF			22 REF		
h	0.25	0.38	0.50	10	15	20
Y	-	-	0.10	-	-	4
θ	0°	-	8°	0°	-	8°
θ1	0°	-	-	0°	-	-

NOTE :

1. REFER TO JEDEC STD: MS-012 AA.
2. DIMENSION "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSION OR GATE BURRS. MOLD FLASH, PROTRUSION AND GATE BURRS SHALL NOT EXCEED 0.15mm PER SIDE.
DIMENSION "E1" DOES NOT INCLUDE INTERLEAD MOLD FLASH OR PROTRUSION. INTERLEAD MOLD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25mm PER SIDE.
'D' AND 'E1' DIMENSIONS ARE DETERMINED AT DATUM H.
3. DIMENSION "b" DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.10mm TOTAL IN EXCESS OF THE 'b' DIMENSION AT MAXIMUM MATERIAL CONDITION. THE DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OF THE FOOT.



A.

附录-芯片丝印

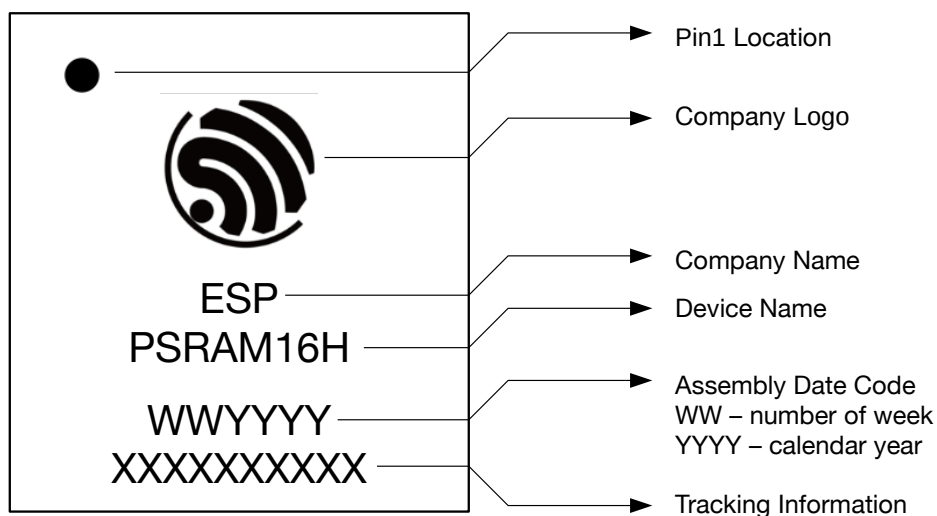


图 A-1. ESP-PSRAM16H 芯片丝印

说明:

Tracking Information 的字符数和内容不固定。



乐鑫 IoT 团队

www.espressif.com

免责声明和版权公告

本文中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2020 乐鑫所有。保留所有权利。