



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)

دانشکده مهندسی کامپیوتر

پروژه مدارهای الکتریکی و الکترونیکی

نیمسال اول 1402-1403

موضوع پروژه: پیش تقویت کننده با کنترل خودکار بهره

استاد درس: دکتر محمود ممتازپور

نگارش: لیلا محسنی

شماره دانشجویی: 40131044

بهمن ماه 1402

فهرست

۳	چکیده
۴	مقدمه
۵	مدار و مشخصات آن
۷	تحلیل DC
۹	تحلیل AC
۱۱	نقش المان های مدار
۱۴	تحلیل اورکد مدار
۲۰	اهمیت پاسخ فرکانسی در مدار های تقویت کننده
۲۲	نتیجه گیری
۲۳	منابع

چکیده:

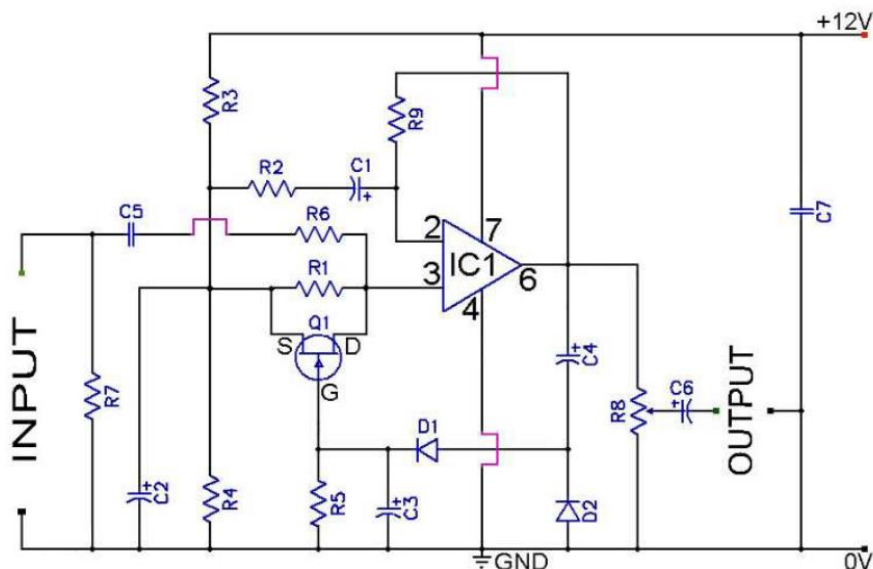
در این پروژه هدف این است که مدار یک پیش تقویت کننده با کنترل خودکار بهره را تحلیل و شبیه سازی کنیم.

این مدار یک مسیر فیدبک دارد که به طور متوالی از خروجی نمونه برداری کرده و متناسب با افزایش یا کاهش در ولتاژ خروجی، تغییرات لازم را در ورودی اعمال می کند تا دامنه خروجی ثابت باقی بماند.

مقدمه:

در این پروژه سعی بر این است تا دانشجویان بتوانند آموخته های خود را در درس مدارهای الکتریکی و الکترونیکی را به کار بسته و توانایی خود را در طراحی یک سیستم آنالوگ محک بزنند. موضوع پروژه "پیش تقویت کننده با کنترل خودکار بهره" است. عموماً می توان تقویت کننده ها را بسته به بهره توان یا ولتاژ به زیر دسته هایی تقسیم بندی کرد. اولین آن ها، تقویت کننده سیگنال کوچک است که (پیش تقویت کننده ها)، (تقویت کننده های ابزار دقیق)، و غیره از این نوع هستند. این تقویت کننده ها، به منظور تقویت سیگنال های ورودی با سطوح ولتاژ بسیار پایین در حد میکروولت برای سنسورها یا سیگنال های رادیویی طراحی میشوند. نوع دیگر، تقویت کننده های سیگنال بزرگ مانند (تقویت کننده های توان صوتی) یا (تقویت کننده های سویچینگ توان) هستند. این تقویت کننده ها، برای تقویت سیگنال های ورودی بزرگ یا سویچ کردن جریان های بسیار زیاد به کار می روند.

مدار زیر یک پیش تقویت کننده با کنترل خودکار بهره می باشد.



شکل 1

مشخصات مدار:

PARTS LIST			
R1	100kΩ	C1	1μF 16V
R2	470Ω	C2	1μF 16V
R3	10kΩ	C3	10μF 16V
R4	10kΩ	C4	1μF 16V
R5	560kΩ	C5	0.1μF (104)
R6	100kΩ	C6	10μF 16V
R7	10kΩ	C7	0.22μF (224)
R8	10kΩ PRESET	D1	1N4148
R9	100kΩ	D2	1N4148

Q1	BF245
IC1	LM741

شکل 2

مشخصات ترازیستور استفاده شده در مدار:

این ترازیستور BF۲۴۵C یک ترازیستور J FET است.

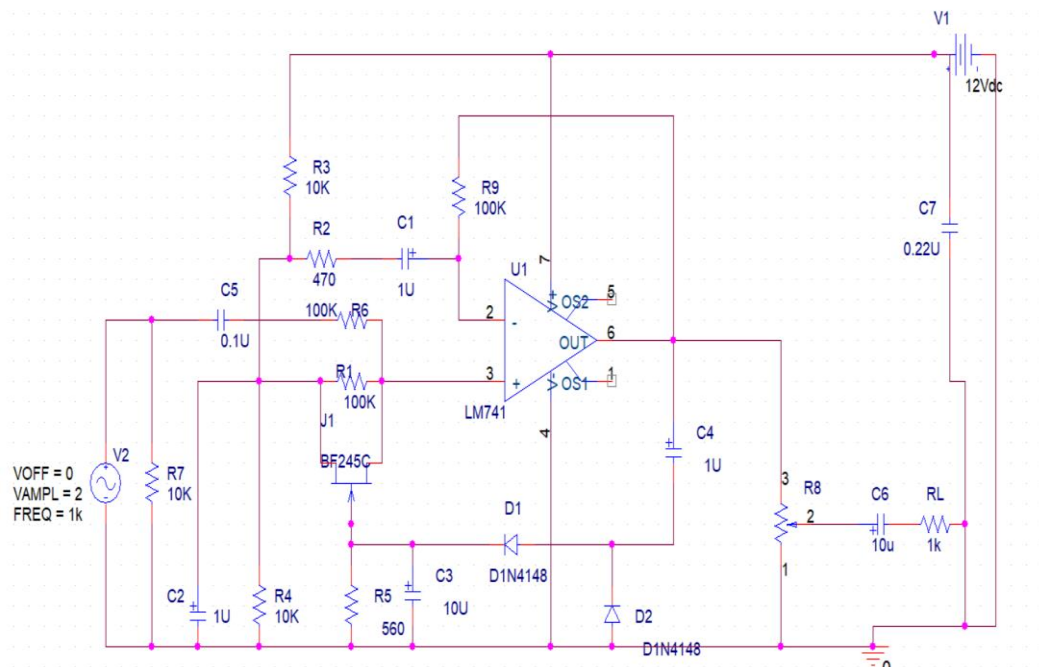
روابط و ناحیه هایی که ممکن است ترازیستور در آن باشد به شرح زیر است:

ناحیه	شرط	جریان درین-سورس
قطع	$ V_{gs} \geq V_p $	$I_{ds} = 0$
خطی (اهمی)	$ V_{gs} \leq V_p $ $ V_{ds} \leq V_{gs} - V_p $	$I_{ds} = I_{DSS} \left(\frac{2}{V_p} \left(\frac{V_{gs}}{V_p} - 1 \right) V_{ds} - \left(\frac{V_{ds}}{V_p} \right)^2 \right)$
اشباع	$ V_{gs} \leq V_p $ $ V_{ds} \geq V_{gs} - V_p $	$I_{ds} = I_{DSS} \left(1 - \frac{V_{gs}}{V_p} \right)^2$

(1) نحوه کار مدار:

طبق مقدمه گفته شده در طرح پروژه این مدار با دریافت ورودی با دامنه زیاد بهره را کم می کند و با دریافت ورودی با دامنه کم بهره را زیاد می کند تا موج خروجی دامنه تقریباً ثابتی داشته باشد. این مدار دو مسیر فیدبک دارد. فیدبک اول به ورودی ۲ آپامپ و فیدبک دوم به وسیله ترانزیستور به ورودی ۳ آپامپ متصل است. فیدبک اول تاثیر ورودی بر خروجی آپامپ و فیدبک دوم تاثیر خروجی بر ورودی را اعمال می کند. ترانزیستور در ناحیه اهمی قرار دارد و به همین دلیل به شکل یک مقاومت وابسته به V_{gs} عمل می کند و از مسیر فیدبک دوم افزایش ولتاژ خروجی را به کاهش در ولتاژ ورودی تبدیل می کند که همین باعث می شود ولتاژ خروجی تقریباً دارای دامنه ثابتی باشد.

(2) شماتیک کلی مدار در اورکد:

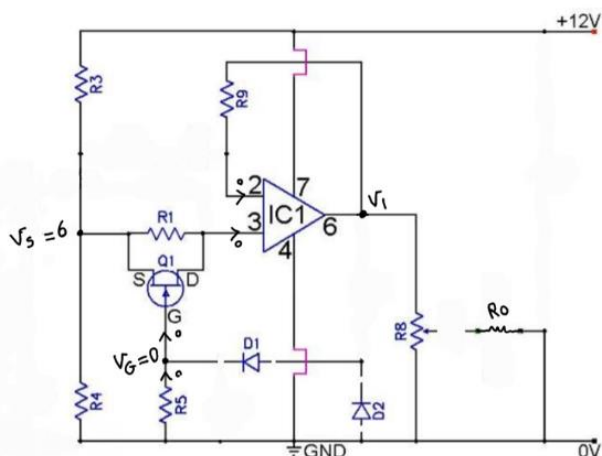


شکل 3

تحلیل های مدار:

1) تحلیل DC مدار:

در این تحلیل خازن ها مدار باز می شوند. (شکل زیر)



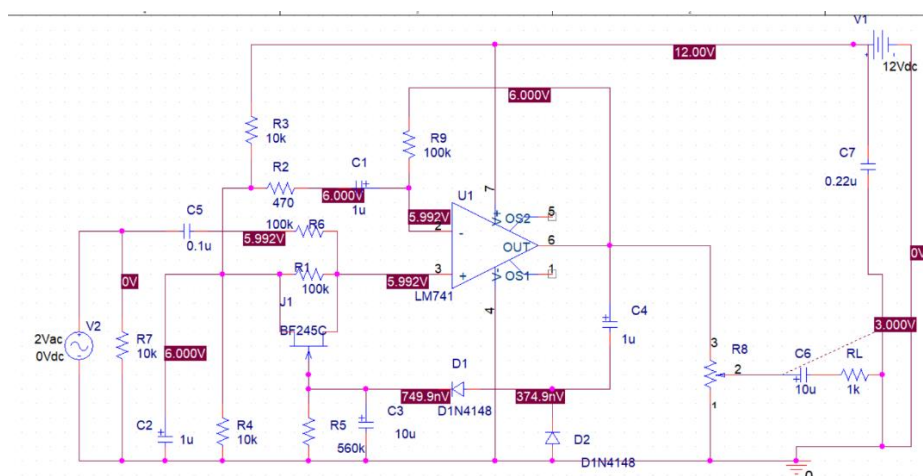
شکل 4

در این قسمت خازن ها مدار باز فرض می شوند. با فرض ایده آل بودن آپامپ ولتاژ سورس با تقسیم ولتاژ بین مقاومت های R_3 , R_4 مقدار $6V$ می گیرد. ابتدا فرض می کنیم ترانزیستور در ناحیه قطع است و از آنجایی که جریانی از آن عبور نمی کند ولتاژ درین نیز مقدار $6V$ می گیرد. با توجه به ایده آل بودن آپامپ خروجی آن هم $6V$ می شود.

برای تحلیل دیود ها به علت همسو بودن آن ها دو حالت داریم: (۱) هر دو روشن هستند. (۲) هر دو خاموش هستند. فرض روشن بودن دیود ها به تناقض می خورد زیرا با این فرض و با توجه به اینکه ولتاژ آستانه دیود ها $0.7V$ است، یک جریان از زمین و با عبور از مقاومت R_5 به سمت دیود ها به وجود می آید که شرط مثبت بودن جریان عبوری از دیود ها را نقض می کند. بنابراین دیود ها خاموش هستند و به علت عدم عبور جریان به گیت، ولتاژ گیت صفر می شود. بنابراین $V_{GS} = -6V$ بدست می آید. ولتاژ آستانه ترانزیستور (V_p) تقریباً برابر با $-3V$ است. بنابراین طبق شرط خاموش بودن ترانزیستور ($V_{GS} < -|V_p|$) فرض اولیه ما درست بوده است.

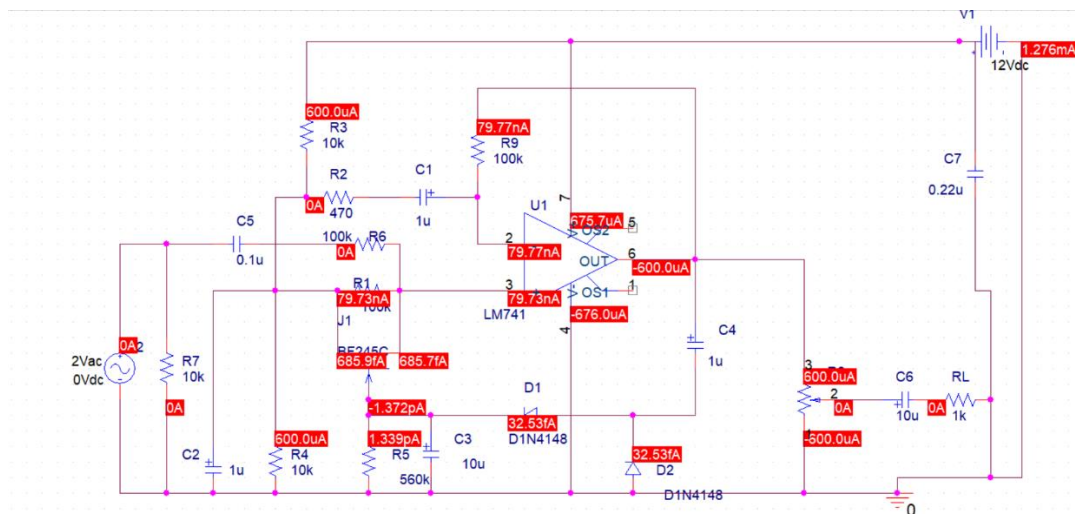
از طرفی خازن C_6 نیز قطع می‌شود و اگر در دو سر خروجی یک مقاومت RL قرار دهیم یک سر آن به زمین وصل است و جریانی از آن عبور نمی‌کند بنابراین ولتاژ خروجی روی صفر بایاس می‌شود. در دو شکل زیر ولتاژ هر المان و جریان هر المان را مشاهده می‌کنیم:

ولتاژ هر المان:



شکل 5

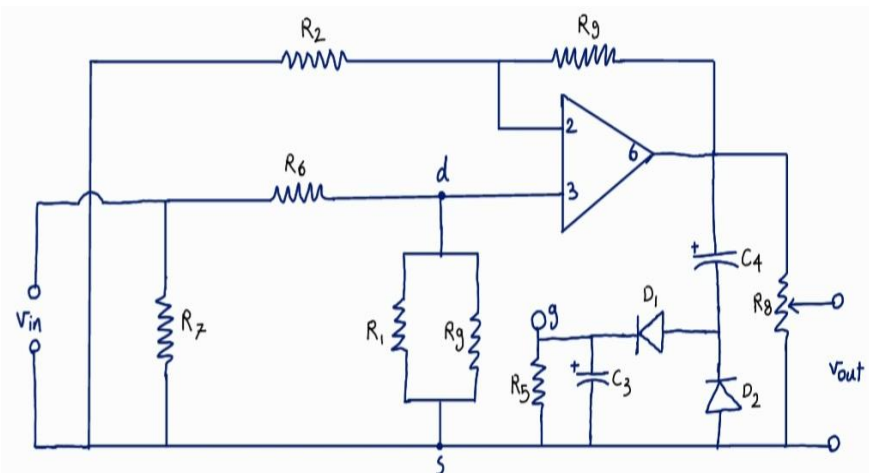
جریان هر المان:



شکل 6

۲) تحلیل AC مدار:

در این قسمت خازن ها اتصال کوتاه می شوند و منابع DC حذف می شوند (شکل زیر)



شکل 7

در این قسمت ترازистور روشن شده و وارد ناحیه اهمی می شود (در زمانی که ما ولتاژ AC داشته باشیم، ولتاژ گیت ترازистور مقدار DC دارد در ادامه بیشتر توضیح می دهیم) در حالت خطی این نوع ترازистور مثل مقاومتی وابسته به V_{gs} عمل می کند. C_2 را اتصال کوتاه فرض می کنیم.

پس طبق این رابطه داریم:

$$V_s = 0 \rightarrow V_{gs} = -V_g \rightarrow |V_{gs}| = |V_g|$$

نتیجه می گیریم ترازистور در ناحیه اهمی است و مثل مقاومت وابسته به V_g عمل می کند.

خازن C_4 و دیود D_2 یک Cl amper را تشکیل می دهند و آفست ولتاژ خروجی آپ امپ را کم می کند.

خازن C_3 و دیود D_1 و مقاومت R_5 یک peak detector می باشد و ولتاژ سر منفی آن را تبدیل به ولتاژی DC تقریباً مساوی با قدر مطلق دامنه ولتاژ سر منفی می کنند. این ولتاژ DC همان

ولتاژ گیت ترازبستور است (اگر ما ولتاژ گیت را موج سینوسی میدادیم عملکرد ترازبستور ثابت نمی ماند)

تنظیم مناسب مقادیر $C3$ و $C4$ این کمک را می کنند ولتاژ ورودی همیشه ترازبستور را در حالت اهمی نگه دارد.

در اینجا چون Clamper و peak detector و تغییر در دامنه ولتاژ سر ۶ آپ امپ ایجاد نمی کنند، می توان فهمید که اگر دامنه آن را زیاد شود، $|V_g|$ هم زیاد میشود. با زیاد شدن مقدار R_g هم زیاد میشود.

از طرفی ولتاژ ورودی به پایه ۳ آپ امپ وصل است و برابر با:

$$V_{ds} = \frac{R_1 || R_g}{R_6 + R_1 || R_g} V_{in} = \frac{R_1 R_g}{R_1 R_6 + R_g (R_1 + R_6)} V_{in}$$

با افزایش R_g ، V_{ds} هم زیاد میشود و در نتیجه ولتاژ سر مثبت خازن $C4$ کم میشود.

اگر دامنه ولتاژ سر مثبت خازن $C4$ کاهش یابد، $|V_g|$ هم کم میشود و R_g هم کم میشود بنابراین با

کاهش R_g ، V_{ds} هم کم میشود و در نهایت ولتاژ سر مثبت خازن $C4$ افزایش می یابد.

ولتاژ خروجی همواره کسری از ولتاژ سر مثبت خازن $C4$ است چون با پتانسومتر کنترل می شود پس

تغییرات هردو یکسان می باشد. این طور مدار بهره را کنترل می کند. یعنی دامنه های کم را زیاد و دامنه های زیاد را کم می کند.

در اصل در اینجا آپ امپ با تغییر مقدار ورودی بر حسب خروجی، مقدار خروجی مدار را تغییر می دهد

$$\text{و بهره ی خودش همواره ثابت و برابر } 212.76 = \frac{100000}{470} = \frac{R_9}{R_2} \text{ است.}$$

اگر مقاومتی مثل R_{out} را دو سر خروجی قرار دهیم، جریان خروجی از رابطه ی زیر به دست می آید:

$$I_{out} = \frac{V_{out}}{R_{out}} = \frac{V_1 R_8}{R_{out} + R_8}$$

نقش المان های مدار:

1) نقش خازن ها:

خازن C1: در محاسبات و تحلیل مدار آپ امپ را ایده آل در نظر می گیریم ولی در عمل آپ امپ محدودیت هایی دارد مثل اینکه آپ امپ واقعی در فرکانس های بالا خوب عمل نمی کند یعنی بهره در فرکانس های بالا افت می کند. این خازن در فرکانس های بالا امپدانس بسیار کمی دارد که این باعث میشود امپدانس ورودی به پایه منفی آپ امپ کم شده و در نتیجه بهره آپ امپ زیاد می شود. در اصل نقش این خازن جلوگیری از افت بهره است.

خازن C2: این خازن در تحلیل AC ولتاژ سورس را صفر می کند و باعث می شود که ترازیستور مقاومتی وابسته به ولتاژ وابسته گیت باشد. ولتاژ گیت وابسته به ولتاژ خروجی آپ امپ است پس ولتاژ ورودی به پایه مثبت که همان ولتاژ درین سورس ترانزیستور است هم کاملاً وابسته به ولتاژ خروجی آپ امپ می شود.

خازن C3: این خازن به همراه دیود D1 و مقاومت R5 یک peck detector را تشکیل می دهند تا ولتاژ سینوسی را به ولتاژ DC برای گیت ترانزیستور تبدیل کنند و ترازیستور در حالتی پایدار و در ناحیه خطی باقی بماند.

خازن C4: این خازن در Clamper نقش دارد و برای تغییر مقدار DC ولتاژ خروجی آپ امپ به کار می رود.

خازن C5: این خازن در تحلیل DC ورودی مدار را قطع می کند.

خازن C6: این خازن در تحلیل DC خروجی را در صفر بایاس می کند.

خازن C7: در صورت بروز نوسانات در V_{CC} ولتاژ ۱۲ ولت مدار را ثابت نگه می دارد.

(2) نقش دیودها :

(D1) : این دیود به همراه خازن C3 و مقاومت R5 یک peak detector را تشکیل می دهند تا ولتاژ سینوسی را به ولتاژ DC برای گیت ترانزیستور تبدیل کنند و ترانزیستور در حالتی پایدار و در ناحیه ی خطی باقی بماند.

(D2) : این دیود به همراه خازن C4 یک Clamper را تشکیل می دهند و آفست ولتاژ خروجی آپ امپ را کم می کنند تا در نهایت ولتاژ گیت ترانزیستور به گونه ای تنظیم شود که ترانزیستور در ناحیه ی خطی باقی بماند.

(3) نقش ترازیستور:

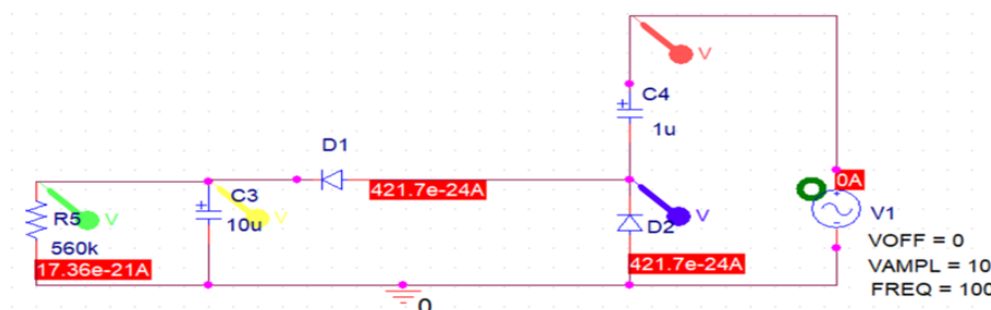
این ترانزیستور در ناحیه خطی است پس مثل مقاومتی وابسته به ولتاژ عمل می کند که بر اساس ولتاژ خروجی آپ امپ تغییر می کند. همان طور که گفته شد ولتاژی DC تقریباً برابر با دامنه ی ورودی دو سر خازن C3 می افتد که همان ولتاژ گیت ترازیستور است. با افزایش ولتاژ خروجی آپ امپ، ولتاژ گیت افزایش یافته و در نتیجه قدر مطلق ولتاژ گیت - سورس هم افزایش می یابد. با افزایش این مقدار مقاومت RDS هم افزایش می یابد. از آن جا که RDS موازی با R1 شده است پس مقاومت معادل آن ها کم شده و ولتاژ ورودی به پایه ی مثبت آپ امپ هم کم می شود. با کم شدن این ولتاژ، ولتاژ خروجی آپ امپ هم کم می شود. برعکس این اتفاق هم می افتد و به همین ترتیب مدار بهره را کنترل می کند. یعنی هر وقت دامنه ی خروجی بخواهد خیلی زیاد شود، ترانزیستور فیدبک را کنترل کرده و دامنه ی ورودی و در ادامه خروجی را کم می کند و برعکس.

(۴) نقش آپ امپ:

با استفاده از فیدبک های آن بهره ی مدار کنترل می شود.

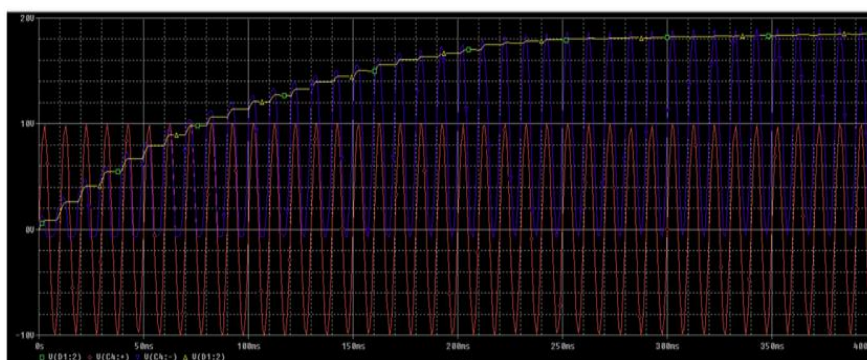
نقش تکه مدار خواسته شده:

اگر تکه مدار را به شکل زیر فرض کنیم: در صورتی که ولتاژ خروجی آپ امپ که، همان V_1 می باشد، مثبت است. جریانی از خازن 4 به سوی دیود 1 سرازیر می شود و در این حالت دیود دوم خاموش است و خازن 3 در حال شارژ شدن است. در حالی که ولتاژ خروجی آپ امپ منفی شود. جریان گذرنده از خازن 4 منفی خواهد بود در نتیجه دیود یک خاموش و دیود دو خاموش خواهد شد و در سمت چپ این قسمت یک مدار حاوی خازن و مقاومت خواهیم داشت که در آن خازن 3 در حال دشارژ شدن است و باعث افزایش ولتاژ گیت ترازیستور خواهد شد اگر دامنه ولتاژ بیشتر شود خازن 3 بیشتر و بیشتر شارژ میشود و با این افزایش ترازیستور به حالت اهمی خود خواهد رفت و از آن جهت آپ امپ نیز کنترل خواهد شد.



شکل 8

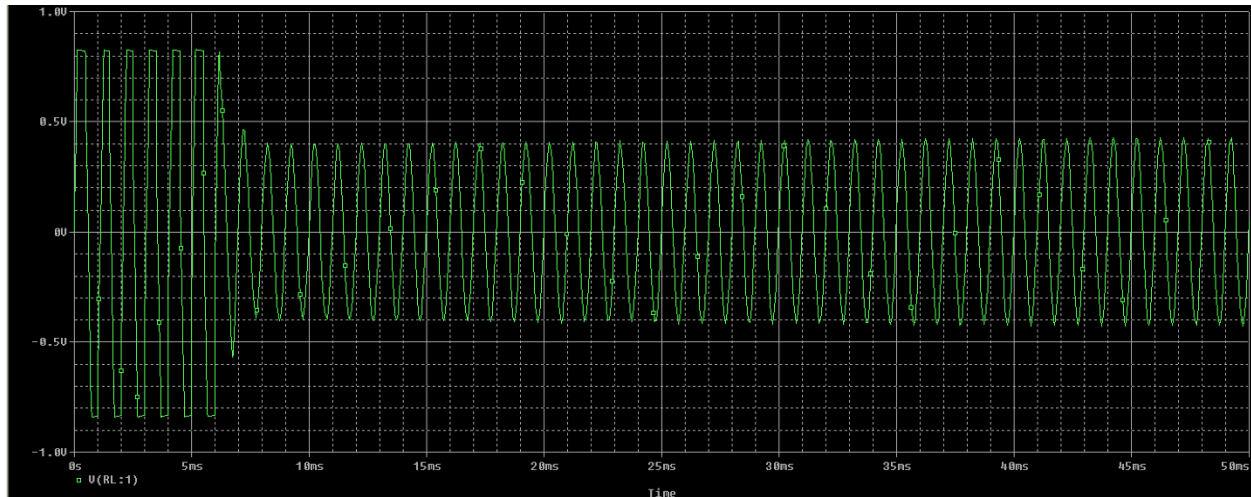
همان طور که مشاهده می کنید ولتاژ خازن 3 نزدیک عدد 19 تقریباً ثابت می ماند.



شکل 9

تحلیل های اورکد مدار:

(۱) رسم خروجی خواسته شده به ازای دامنه ۲ ولت و فرکانس ۱ کیلوهرتز:



شکل 10

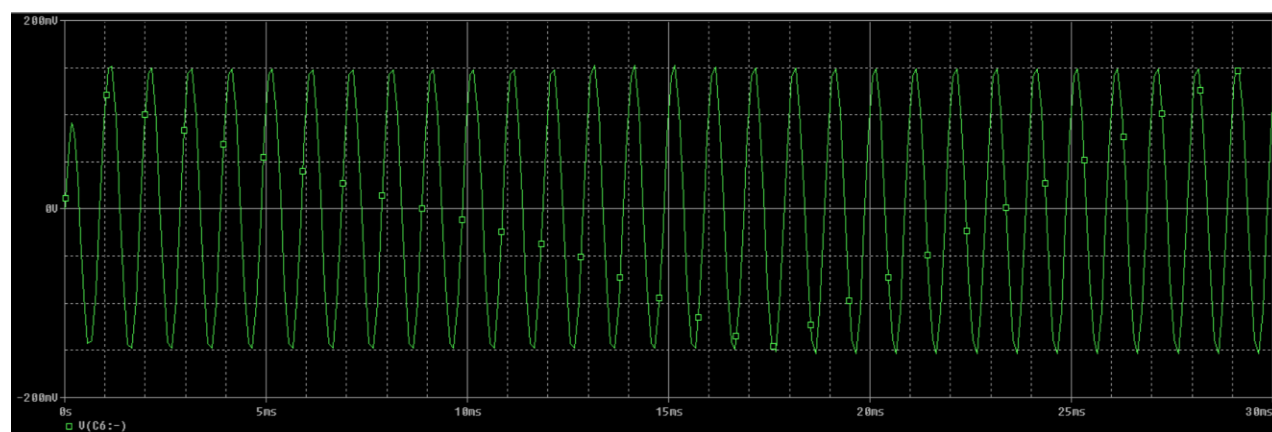
همان طور که مشاهده می کنید چند میلی ثانیه طول می کشد تا افزایش ولتاژ خروجی به واسطه فیدبک دوم به ورودی آپ امپ منتقل شده و باعث کاهش آن و حفظ دامنه ولتاژ خروجی روی یک مقدار تقریباً ثابت شود. در چند میلی ثانیه اول، ولتاژ ورودی از صفر ولت به ۲ ولت افزایش یافته و دامنه خروجی آپامپ از محدوده ولتاژ منابع تغذیه آن خارج شده و به همین دلیل قله و دره موج خروجی قطع شده است.

(2) رسم ولتاژ خروجی به ورودی بر حسب دامنه ورودی:

$\text{MAX}(V_{in})$	$A_v = \frac{V_{out}}{V_{in}}$
1mv	≈ 10.5
2mv	≈ 11
3mv	≈ 11
4mv	≈ 11
5mv	≈ 11
6mv	≈ 11

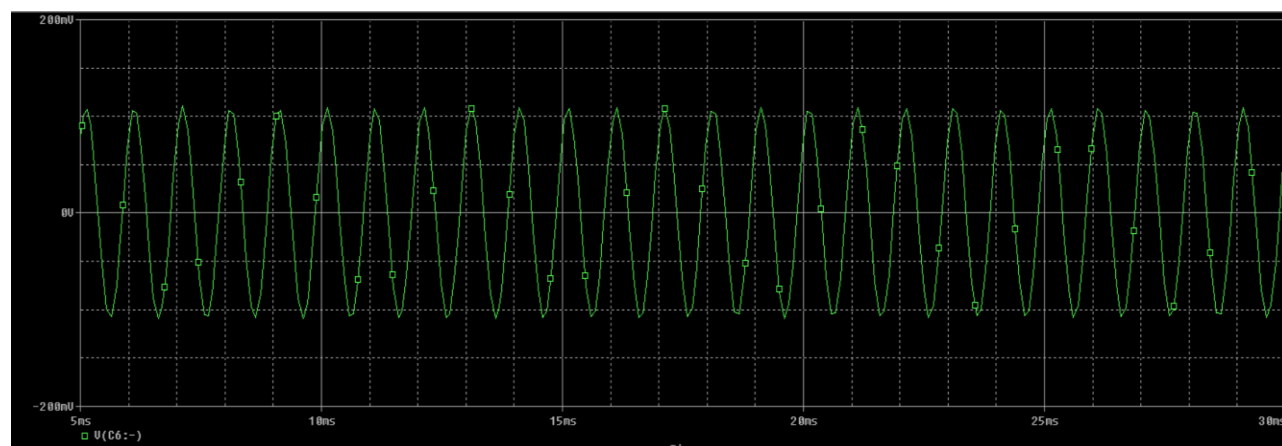
$7mv$	≈ 11
$8mv$	≈ 11
$9mv$	≈ 11
$10mv$	≈ 11
$50mv$	≈ 0.7
$100mv$	≈ 0.4

خروجی مدار به ازای دامنه ورودی ۵ میلی ولت:



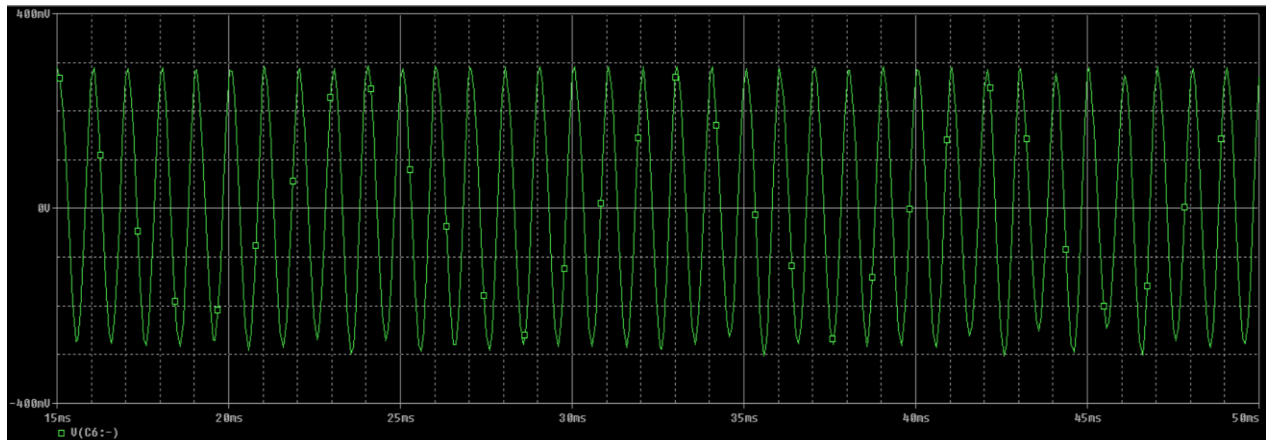
شکل 11

خروجی مدار به ازای دامنه ورودی ۱۰ میلی ولت:

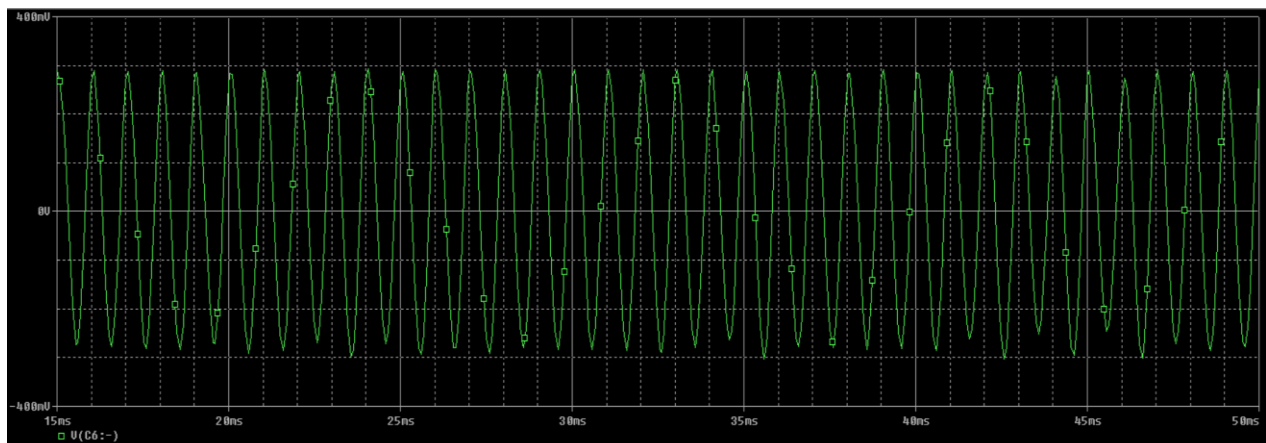


شکل 12

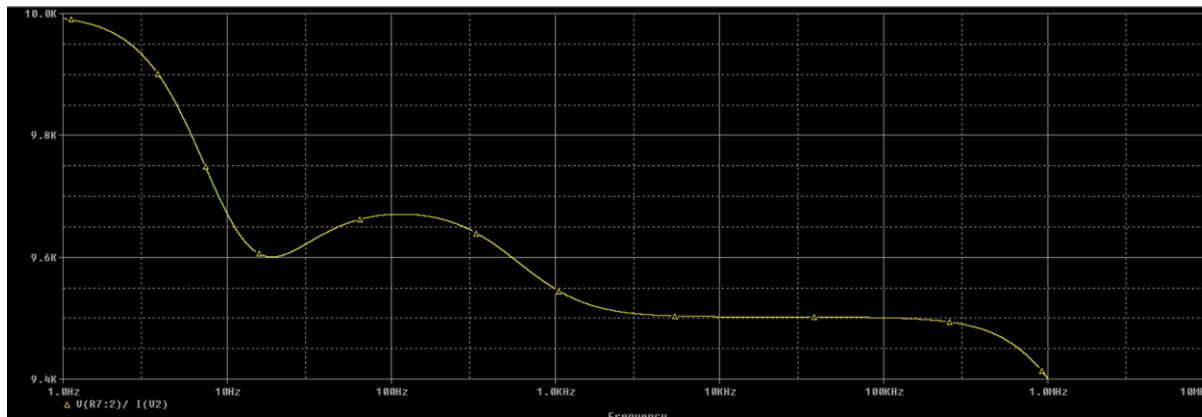
خروجی مدار به ازای دامنه ورودی ۱۰۰ میلی ولت:



خروجی مدار به ازای دامنه ۱ ولت:

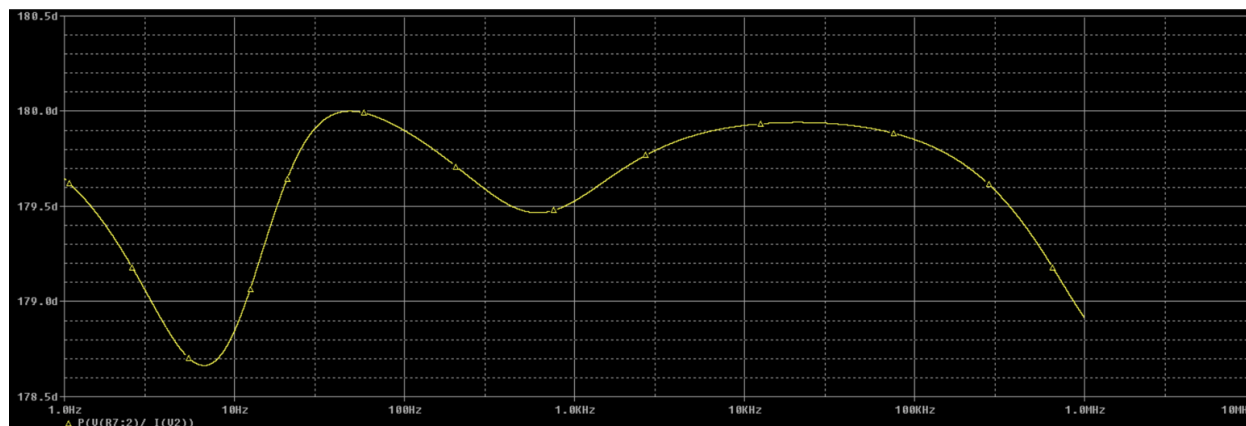


(3) محاسبه امپدانس معادل:



شکل 13

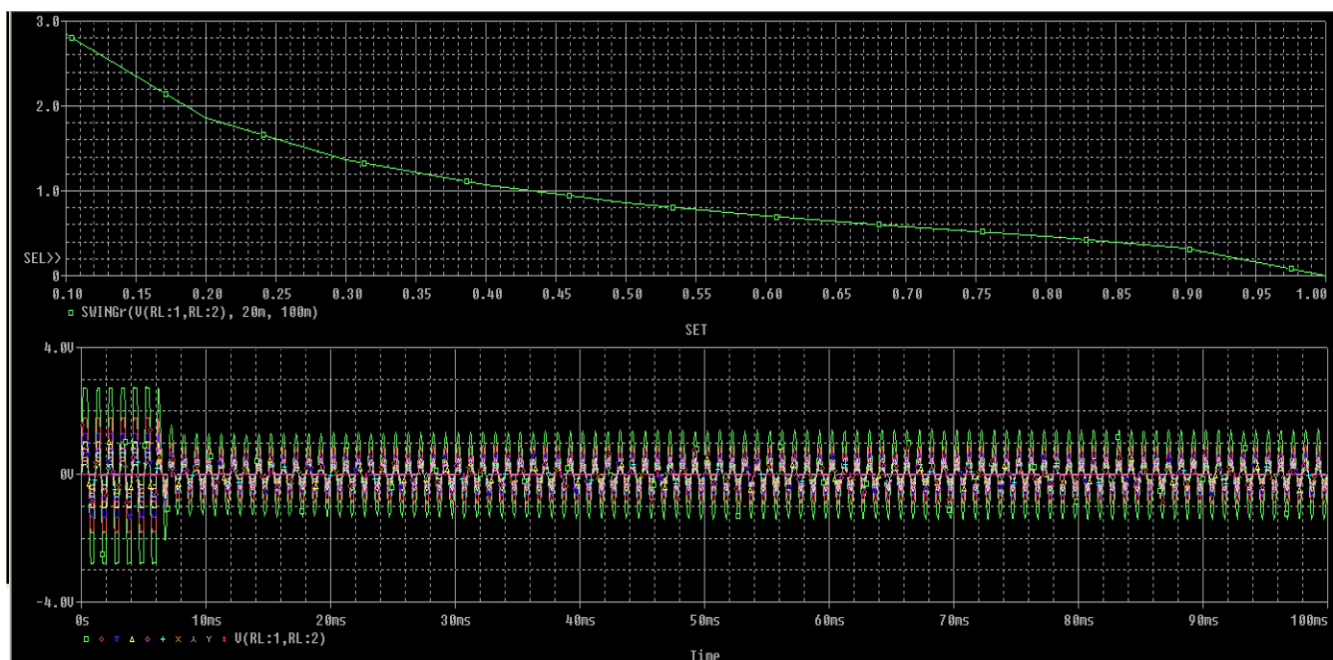
(4) محاسبه فاز امپدانس:



شکل 14

شکل ۱۳ نمودار اندازه و شکل ۱۴ فاز امپدانس ورودی (ولتاژ ورودی تقسیم بر جریان ورودی) را بر حسب فرکانس نشان می‌دهد. همانطور که در شکل پیداست با افزایش فرکانس امپدانس ورودی کاهش می‌یابد؛ دلیل این امر این است که با افزایش فرکانس، امپدانس معادل خازن ها ($\frac{1}{C\omega j}$) کم می‌شود؛ بنابراین امپدانس معادل ورودی نیز کاهش می‌یابد. همچنین در شکل ۱۵ پیداست که فاز امپدانس ورودی تقریباً ثابت می‌ماند.

5) ولتاژ خروجی بر حسب مقدار و ست مقاومت R8:



شکل 15

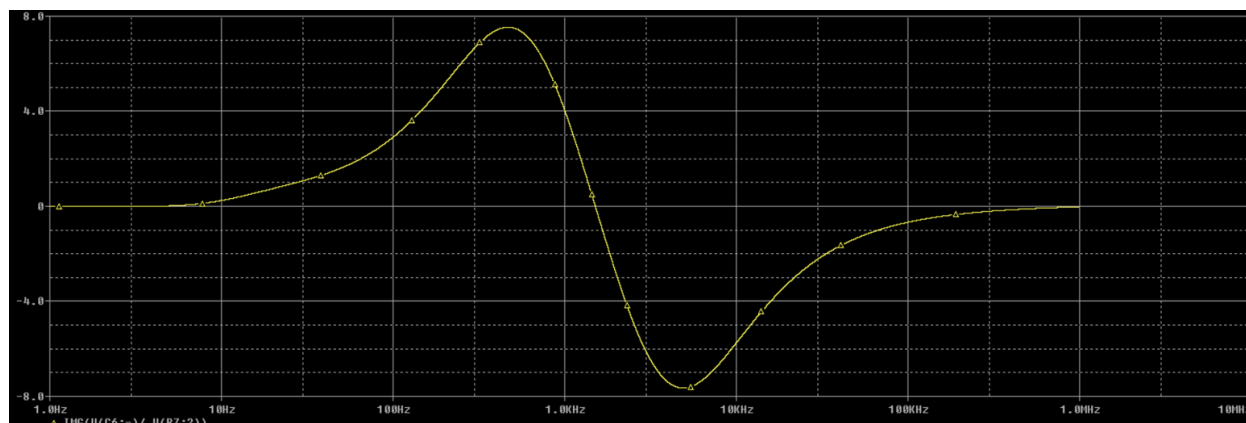
شکل ۱۵ سوینگ Vout put را بر حسب مقدار مقاومت R_8 (از 1Ω تا $10k\Omega$) و شکل سوینگ

Vout put را بر حسب set مقاومت R_8 (از ۰.۱ تا ۱) نشان می‌دهد. همانطور که پیداست مقاومت R_8 ولتاژ

خروجی آپامپ را تقسیم می‌کند و کنترل می‌کند که چه درصدی از آن به خروجی منتقل شود. همچنین با

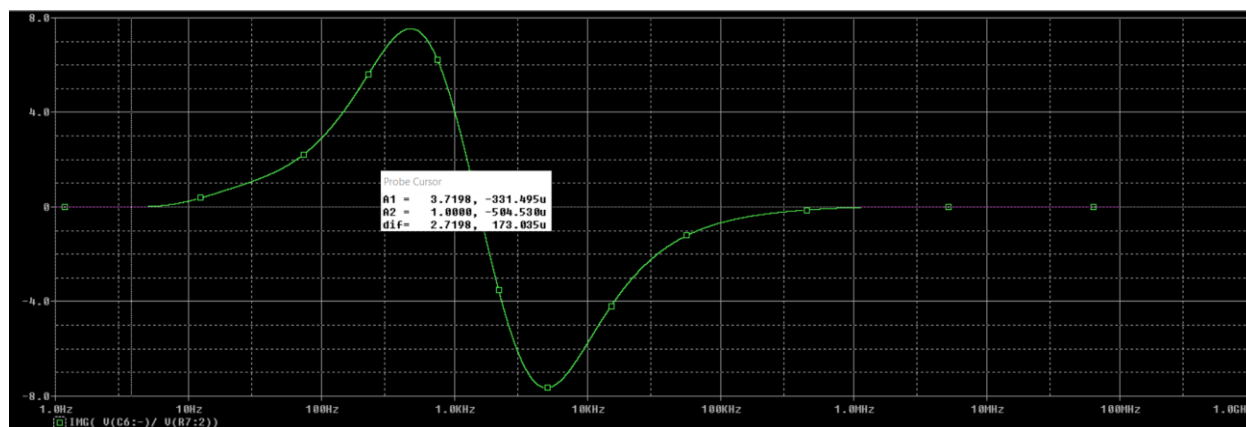
کم شدن مقدار مقاومت (کمتر از 500Ω) در عملکرد مدار اختلال ایجاد می‌شود.

6) محاسبه فرکانس تشدید:

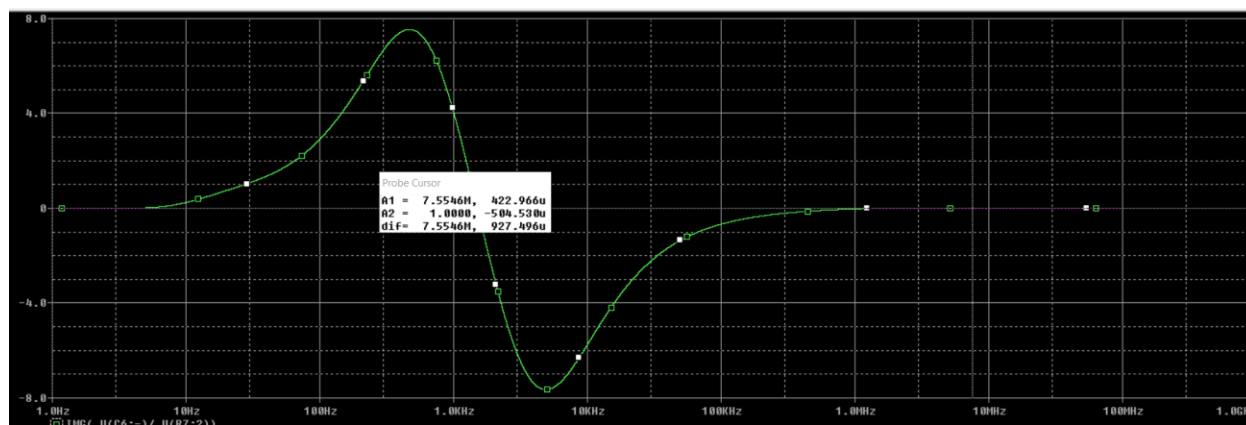


شکل 16

7) دو نقطه مورد نظر که در آن قسمت موهومی تابع انتقال تقریباً صفر میشود.

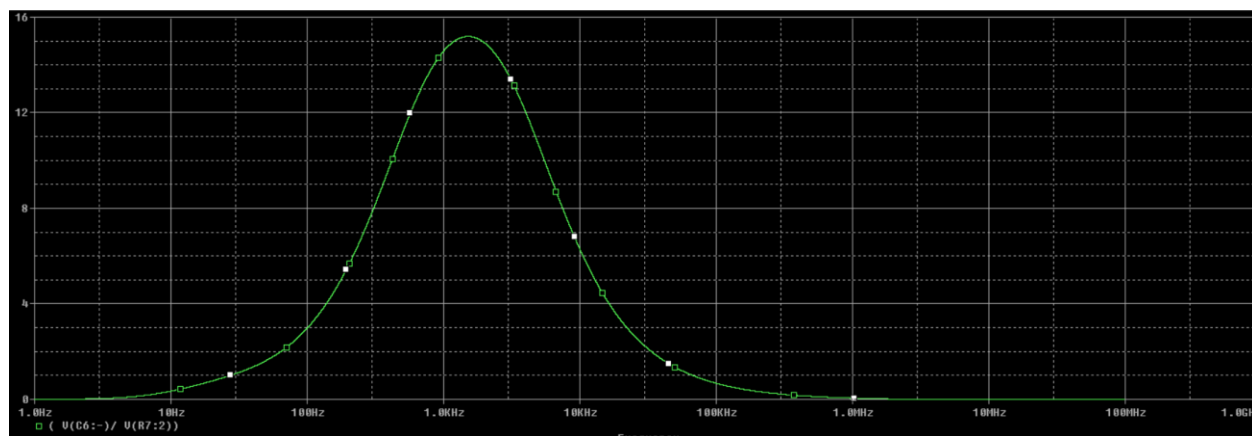


شکل 17



شکل 18

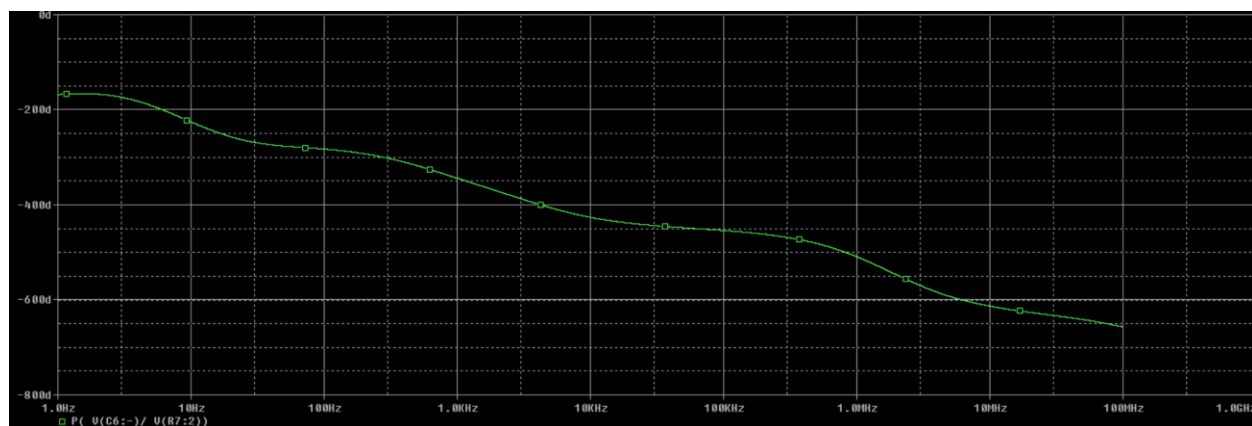
۸) بررسی رفتار فیلتری مدار:



شکل 19

مشاهده می کنیم مدار فیلتر میان گذر می باشد و فرکانس های میانی را عبور می دهد.

۹) محاسبه فاز انتقال:



شکل 20

پاسخ فرکانسی و اهمیت آن در تقویت کننده ها:

برای هر مدار الکترونیکی، رفتار تقویت کننده ها تحت تاثیر فرکانس سیگنال در ترمینال ورودی آنها قرار میگیرد. این مشخصه به عنوان پاسخ فرکانسی شناخته میشود. پاسخ فرکانسی یکی از مهم ترین ویژگی های تقویت کننده ها است. در محدوده فرکانسی که تقویت کننده ها برای آن طراحی شده اند، باید

سطح بهره ثابت و قابل قبولی ارائه دهند. پاسخ فرکانسی به طور مستقیم به اجزا و معماری انتخاب شده برای طراحی تقویت کننده بستگی دارد.

تقویت کننده ها و فیلترها مدارهای الکترونیکی پرکاربردی هستند که دارای ویژگی های تقویت و فیلتراسیون هستند، از این رو نام آنها باعث ایجاد پاسخ فرکانسی در باند بالا و پایین می شود. تقویت کننده ها بهره تولید می کنند در حالی که فیلترها دامنه ویا ویژگی های فاز یک سیگنال الکتریکی را با توجه به فرکانس آن تغییر می دهند. از آنجایی که این تقویت کننده ها و فیلترها در طراحی خود از مقاومت ها، سلف ها یا شبکه های خازن استفاده می کنند، رابطه مهمی بین استفاده از این اجزای راکتیو و ویژگی های پاسخ فرکانسی مدار وجود دارد.

هنگام برخورد با مدارهای AC فرض بر این است که آنها در یک فرکانس ثابت کار می کنند، برای مثال ۵۰ هرتز یا ۶۰ هرتز. اما پاسخ یک مدار AC خطی را می توان با یک سیگنال ورودی AC یا سینوسی با قدر ثابت اما با فرکانس های متغیر مانند آنچه در مدارهای تقویت کننده و فیلتر یافت می شود، بررسی کرد. سپس این اجازه می دهد که چنین مدارهایی با استفاده از تحلیل پاسخ فرکانسی مورد مطالعه قرار گیرند.

پاسخ فرکانس مدار الکتریکی یا الکترونیکی به ما این امکان را می دهد که دقیقاً ببینیم که چگونه بهره خروجی (معروف به پاسخ بزرگی) و فاز (معروف به پاسخ فاز) در یک فرکانس خاص یا در طیف وسیعی از فرکانس های مختلف تغییر می کند (بسته به مشخصات طراحی مدار)

نتیجه گیری:

در این پروژه رفتار و عملکرد یک مدار پیش تقویت کننده با کنترل خودکار بهره را بررسی کردیم. دیدیم که ترانزیستور در ناحیه‌ی اهمی مانند یک مقاومت متغیر با ولتاژ عمل می‌کند و می‌توان از آن در مسیر فیدبک آپ امپ برای کنترل ولتاژ ورودی و بهره استفاده کرد. فهمیدیم که خازن‌ها و دیودها در یک مدار می‌توانند نقش‌های متفاوتی از جمله بایاس کردن، تبدیل ولتاژ AC به DC و تغییر آفست موج سینوسی داشته باشند. مشاهده کردیم که اندازه امپدانس ورودی مدار با افزایش فرکانس کاهش می‌یابد و فاز امپدانس آن تقریباً ثابت می‌ماند. نقش مقاومت R_8 را بررسی کردیم و دیدیم که با افزایش مقدار این مقاومت، ولتاژ خروجی کاهش می‌یابد. در نهایت با رسم تابع انتقال متوجه شدیم که این مدار یک فیلتر میان‌گذر است و در فرکانس‌های خیلی پایین و خیلی زیاد ورودی را به خوبی عبور نمی‌دهد.

منابع:

ع. گلمگانی, مجموعه مباحث الکترونیک ۱, مشهد: انتشارات فرایاز, ۱۳۹۲

Engineering circuit Analysis 8th Edition ,by William Hayt

Foundation of analog and digital electronic circuits 1st Edition,by Anant Agarwal

<https://www.onsemi.com/pdf/datasheet/bf245a-d.pdf>.

<https://www.eeeguide.com/peak-to-peak-detector/>.

<https://www.electronics-lab.com/article/frequency-response-amplifiers/>.