

“*Flip-Flops e Dispositivos Correlatos – Parte II*”

Prof. Dr. Emerson Carlos Pedrino
emerson@dc.ufscar.br
DC/UFSCar

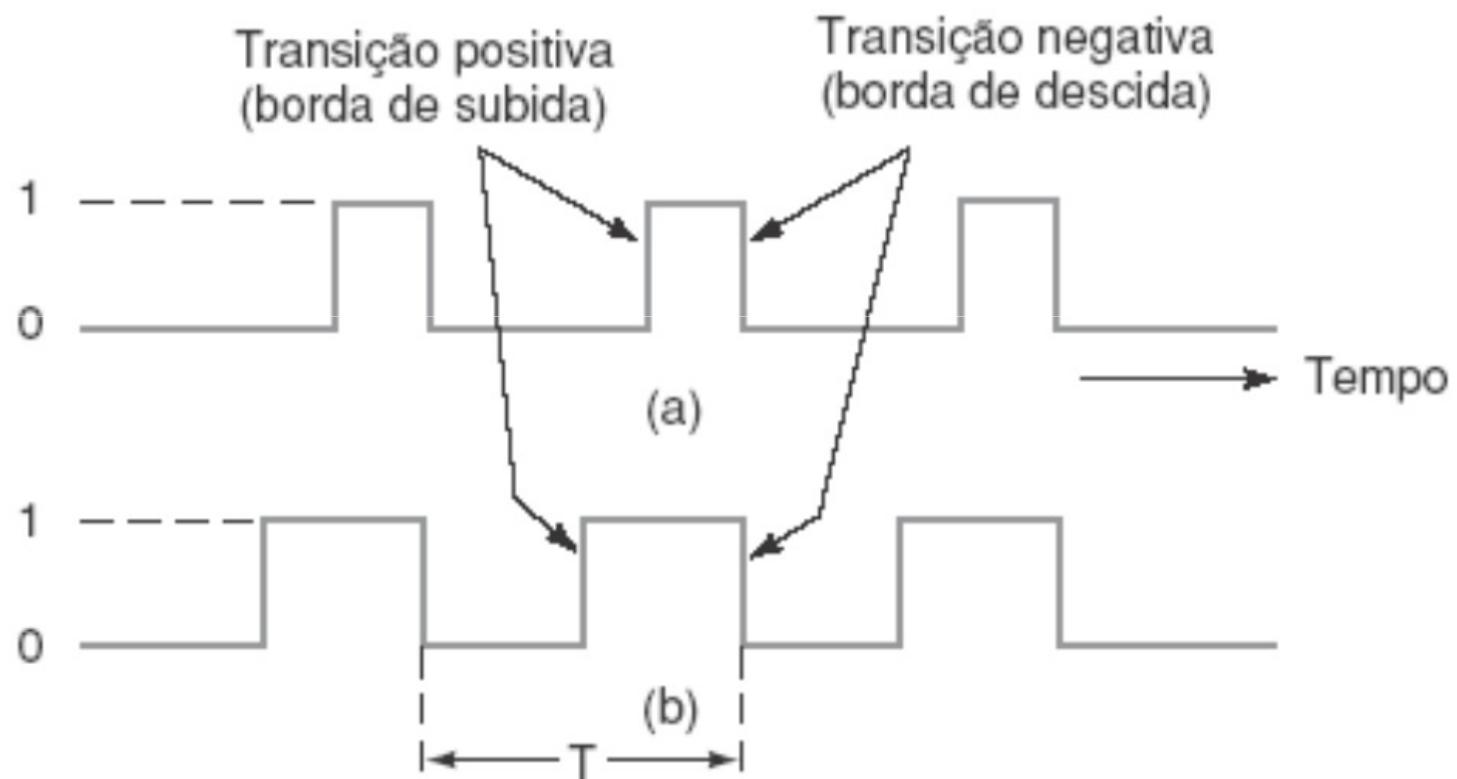


Flip-Flops Sensíveis à Borda

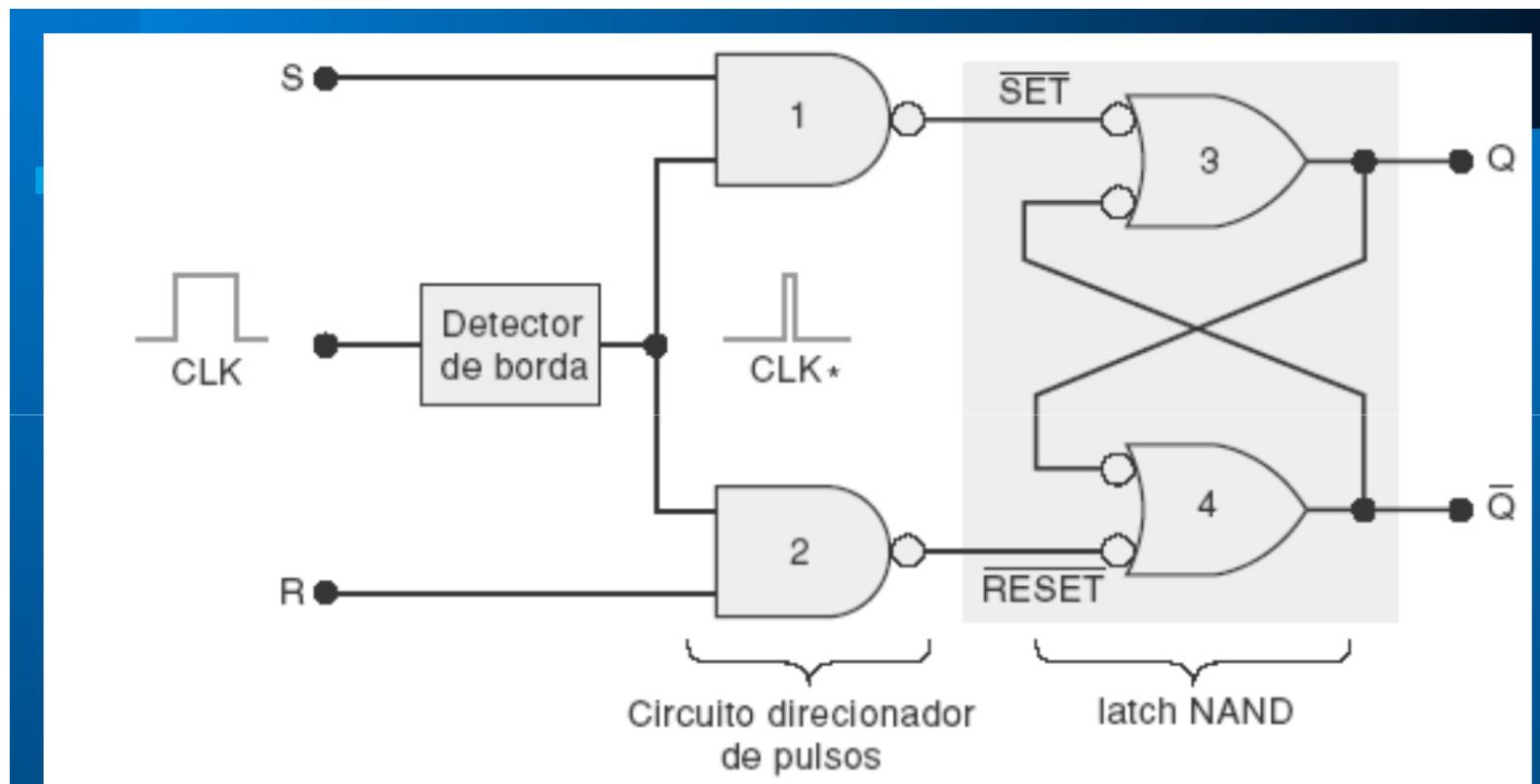
- FF Mestre-Escravo – (Obsoleto)

- Apesar de garantir que o estado de saída só se altere na borda de descida do pulso de *clock*, durante o $\frac{1}{2}$ período positivo do *clock*, o estado do FF mestre pode alterar, resultando em operação imprevisível na saída;
- Assim, para um perfeito sincronismo, é necessário garantir que as estradas sejam mantidas estáveis durante todo o período do *clock*, alterando apenas na transição.

Transição por Borda

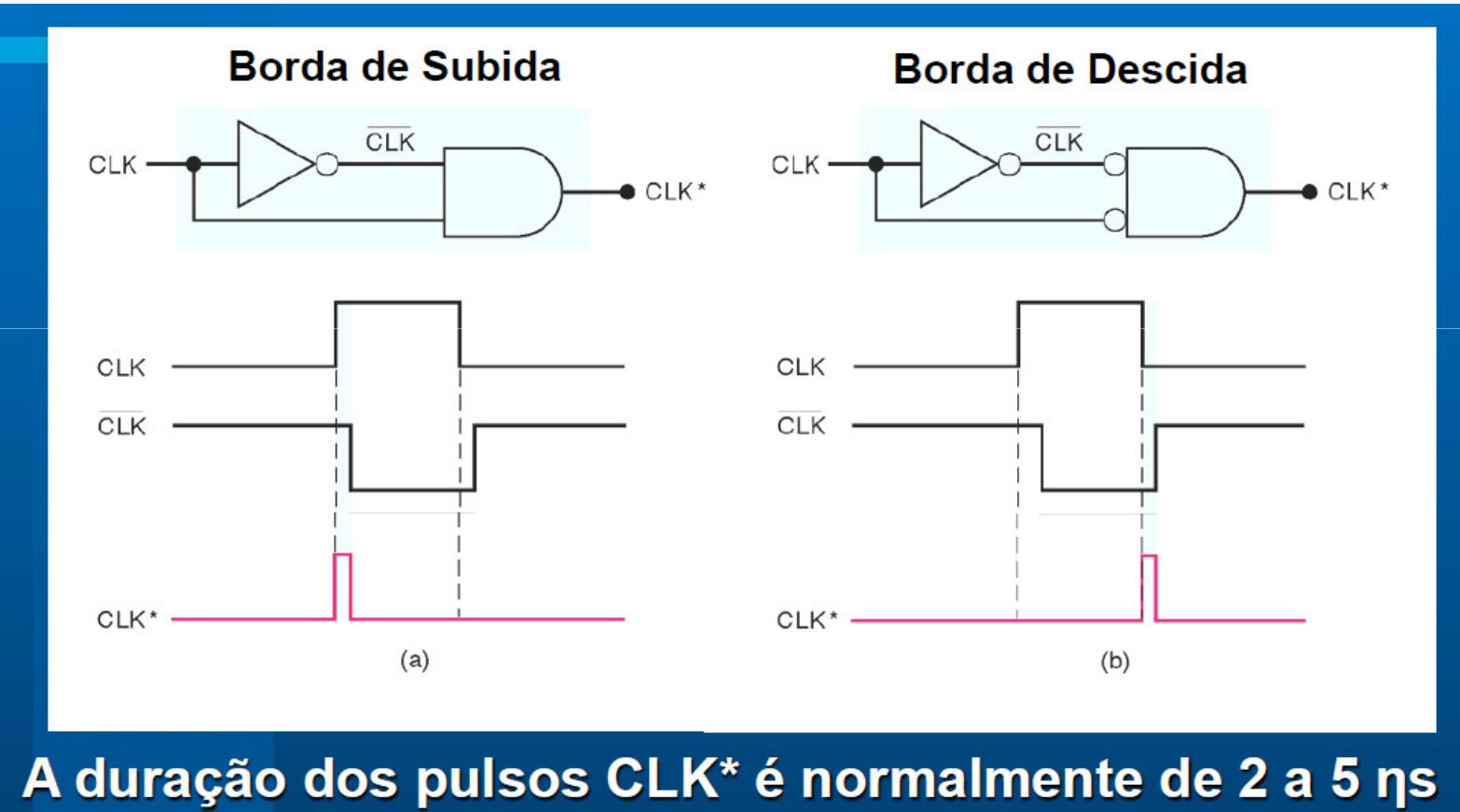


FF RS Síncrono Sensível à Borda

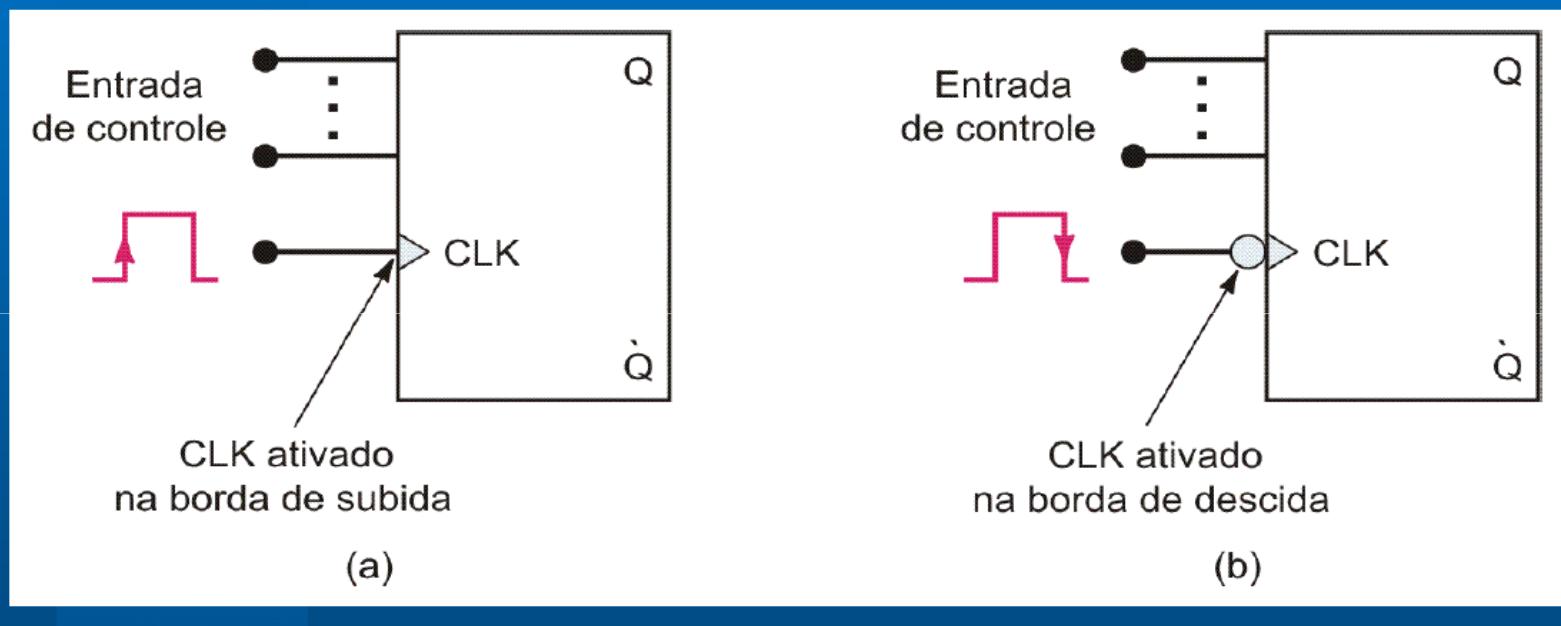


- Para $Ck=0$ ou $1 \rightarrow Q$ e \bar{Q} não “sentirão” eventuais variações nas entradas
- Para $Ck=\uparrow$ ou $\downarrow \rightarrow$ portas de entrada habilitadas por alguns nanosegundos.

Detector de Borda



Latch RS Síncrono Sensível à Borda



- Para $Ck=0$ ou $1 \Rightarrow Q$ e \bar{Q} não “sentirão” eventuais variações nas entradas
- Para $Ck=\uparrow$ ou $\downarrow \Rightarrow$ funcionamento normal (portas de entrada habilitadas)

Latch RS Síncrono Sensível à Borda

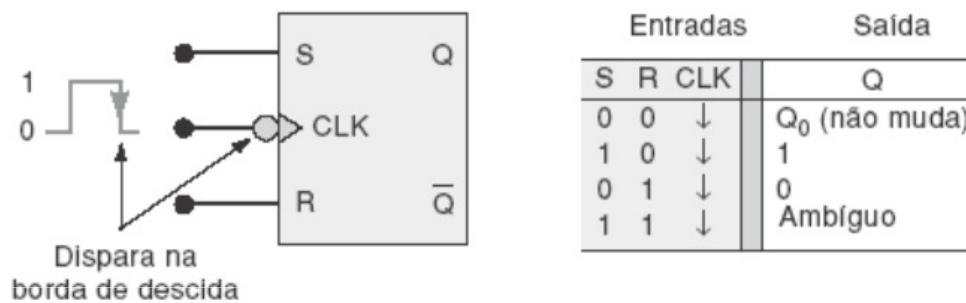
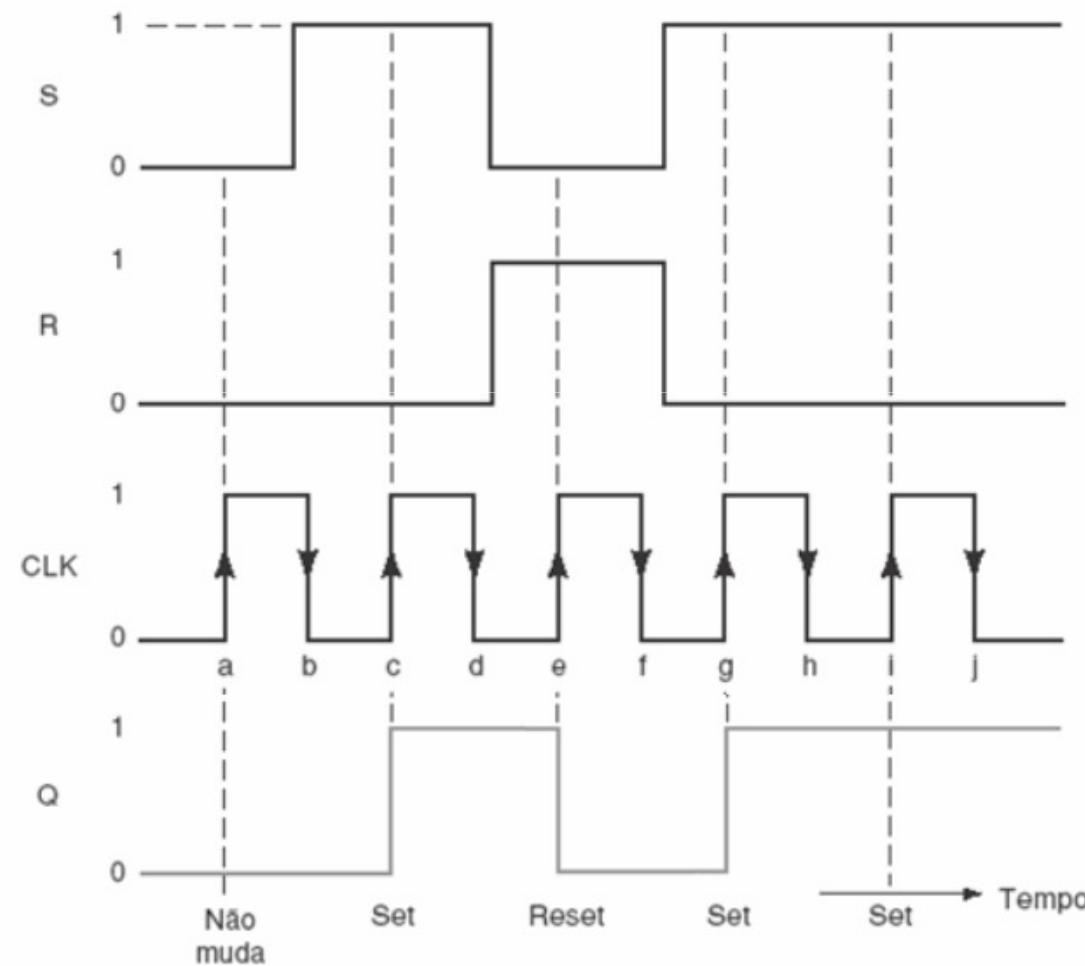


FIGURA 5.20
Flip-flop S-R com clock disparado apenas nas bordas de descida do clock.

Latch RS Síncrono Sensível à Borda



Flip-Flop JK

Flip-Flop JK

Condição Inicial $\rightarrow Q = 0$

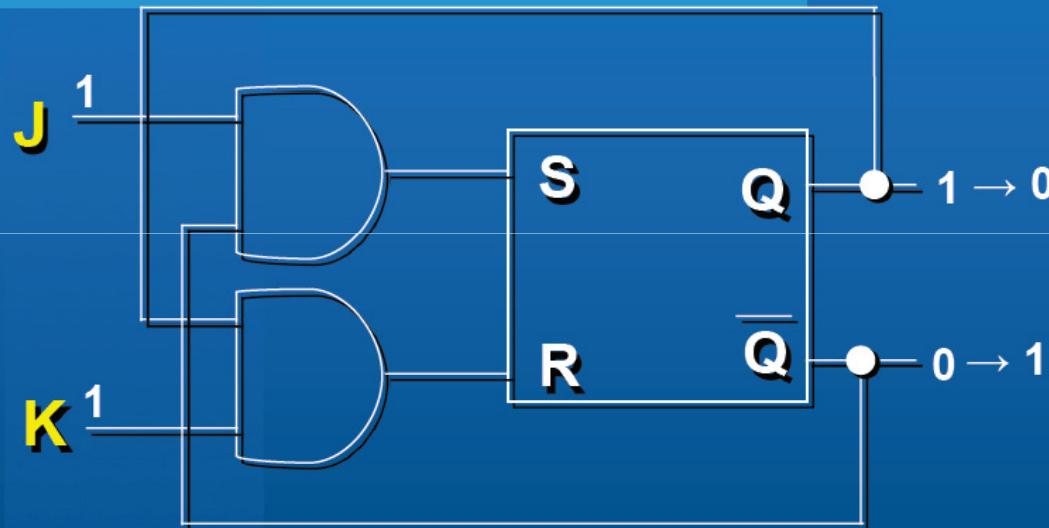
J	K	Q
0	0	Q_0
0	1	0
1	0	1
1	1	1

Resolver o problema do “estado ambíguo” quando as duas entradas são iguais a 1

Flip-Flop JK

Flip-Flop JK

Condição Inicial ➔ $Q = 1$

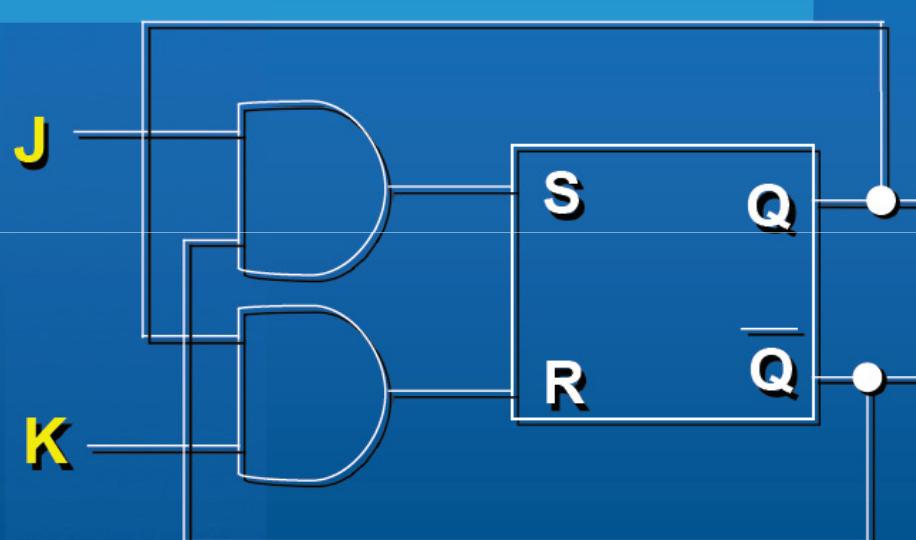


J	K	Q
0	0	Q_0
0	1	0
1	0	1
1	1	0

Resolver o problema do “estado ambíguo” quando as duas entradas são iguais a 1

Flip-Flop JK

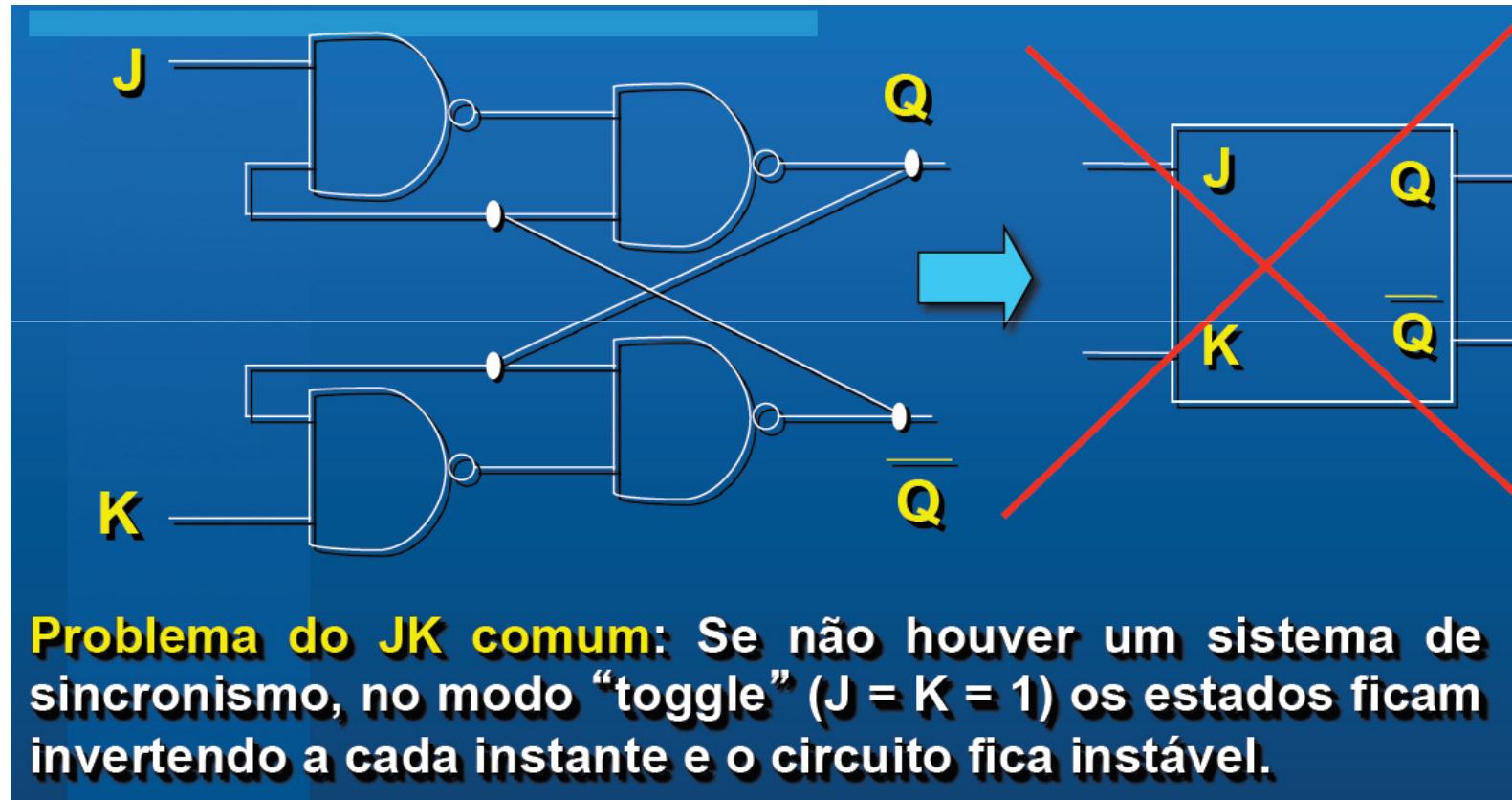
Flip-Flop JK



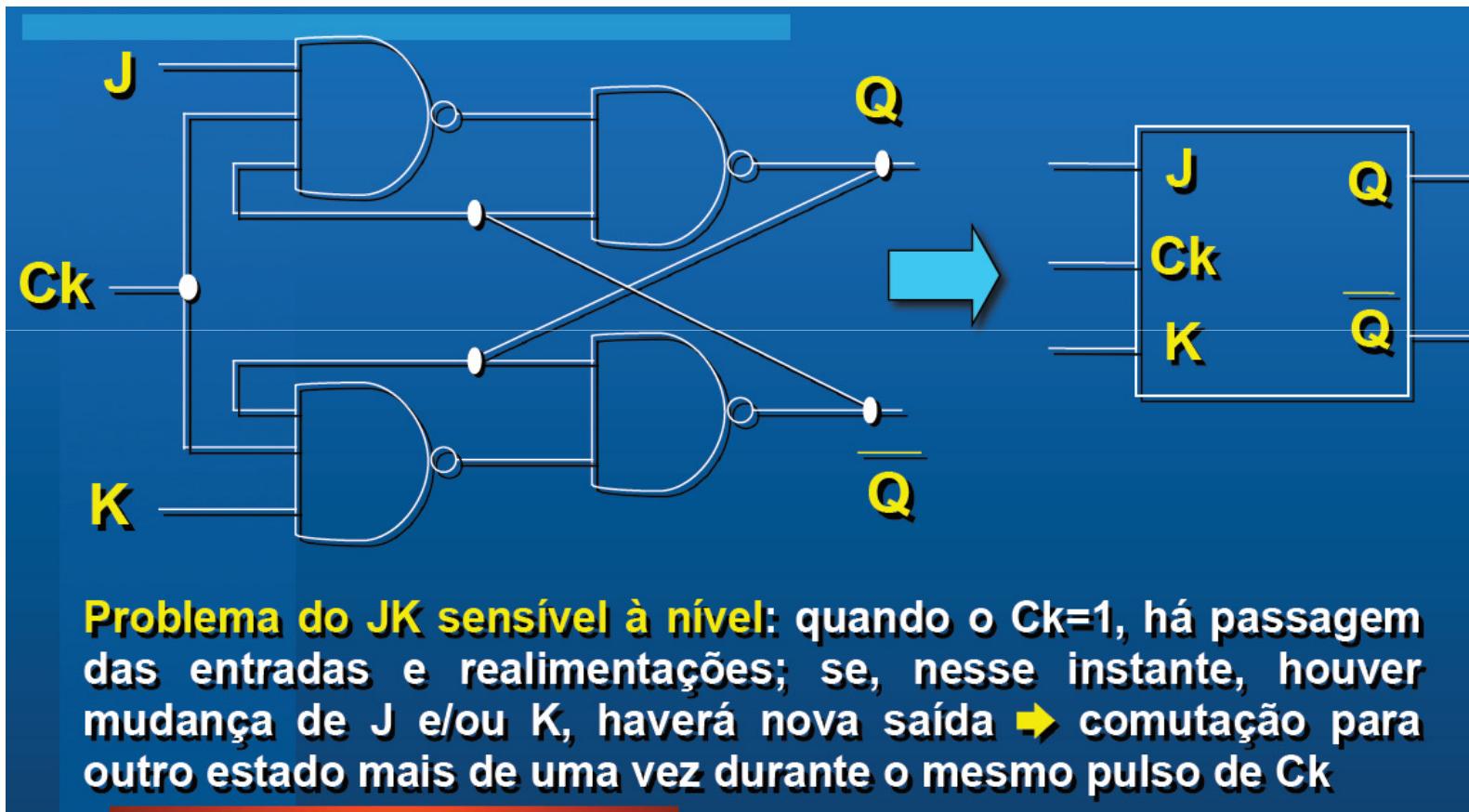
J	K	Q
0	0	Q_0
0	1	0
1	0	1
1	1	\bar{Q}_0

*Comutação – “Toggle”
Inverte o estado anterior*

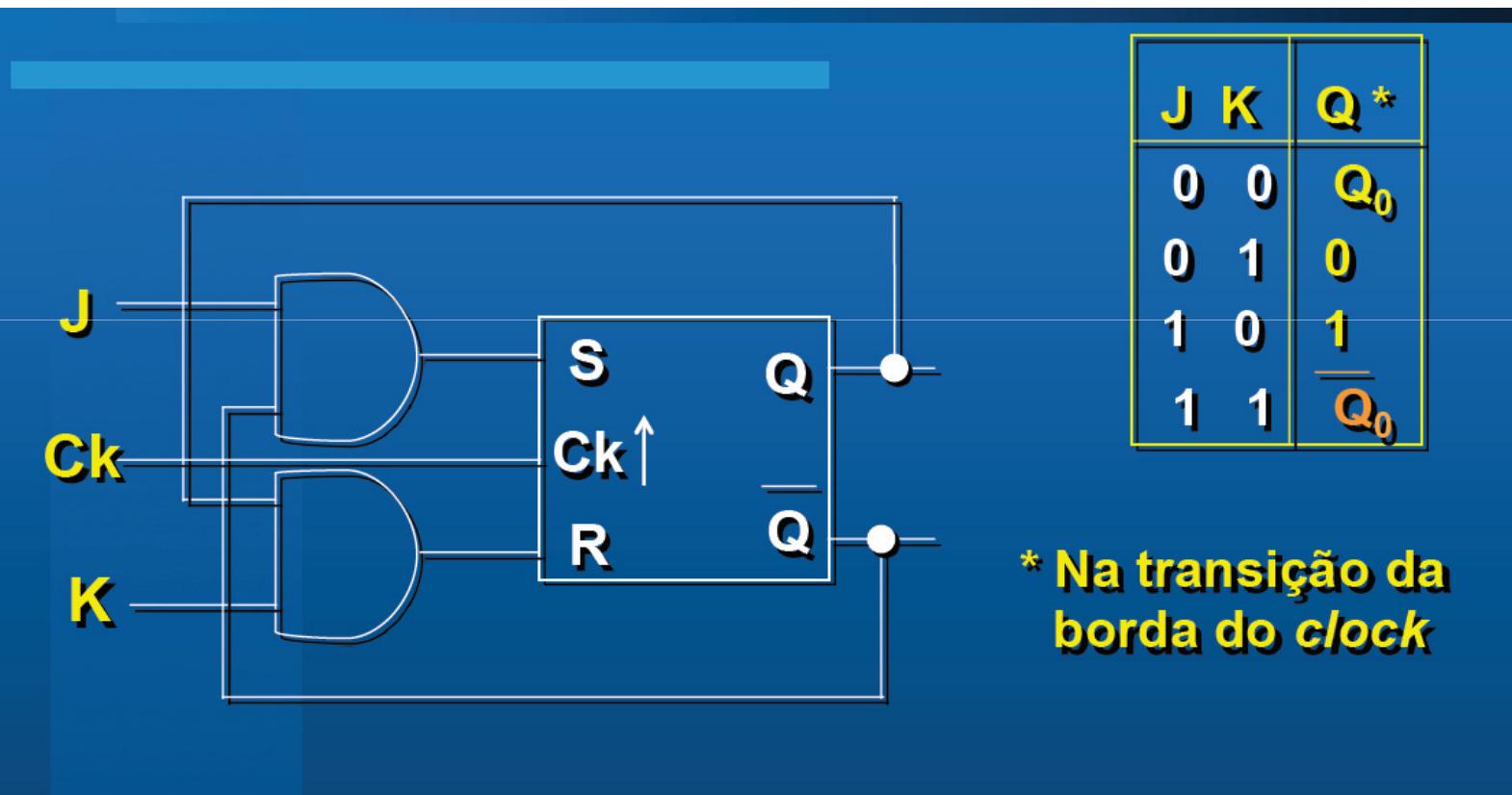
Círcuito Básico - Assíncrono



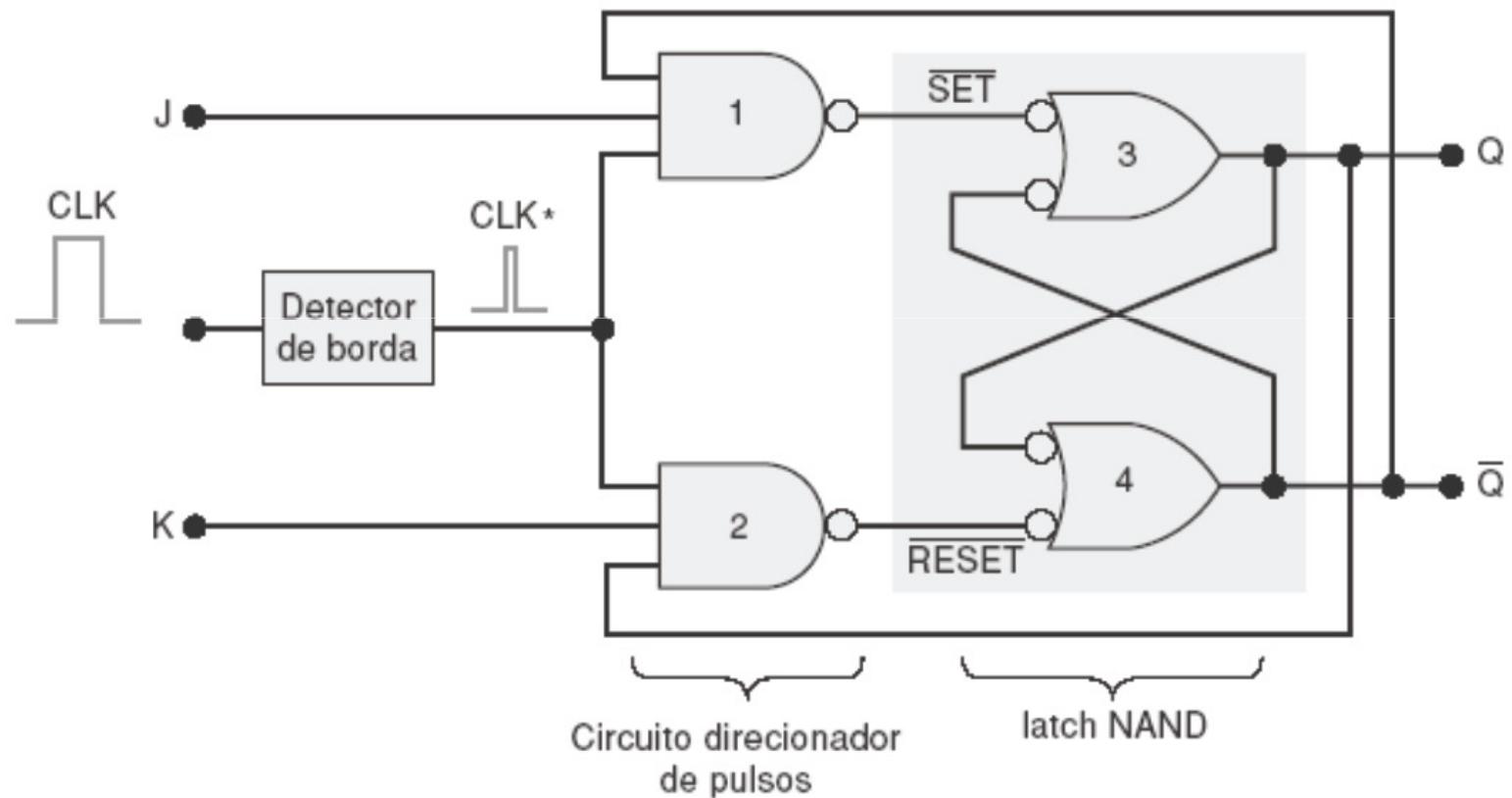
FF JK Síncrono – Sensível à Nível



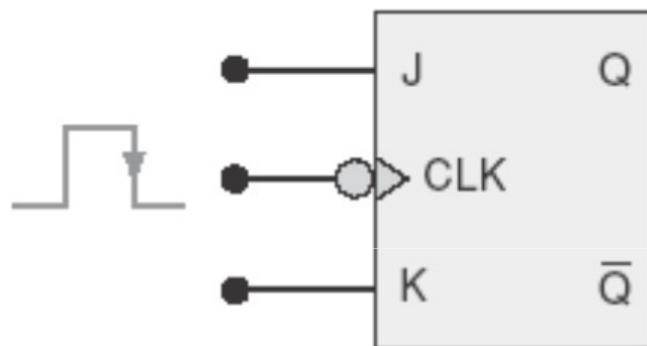
FF JK Sensível à Borda de Subida



Circuito Interno

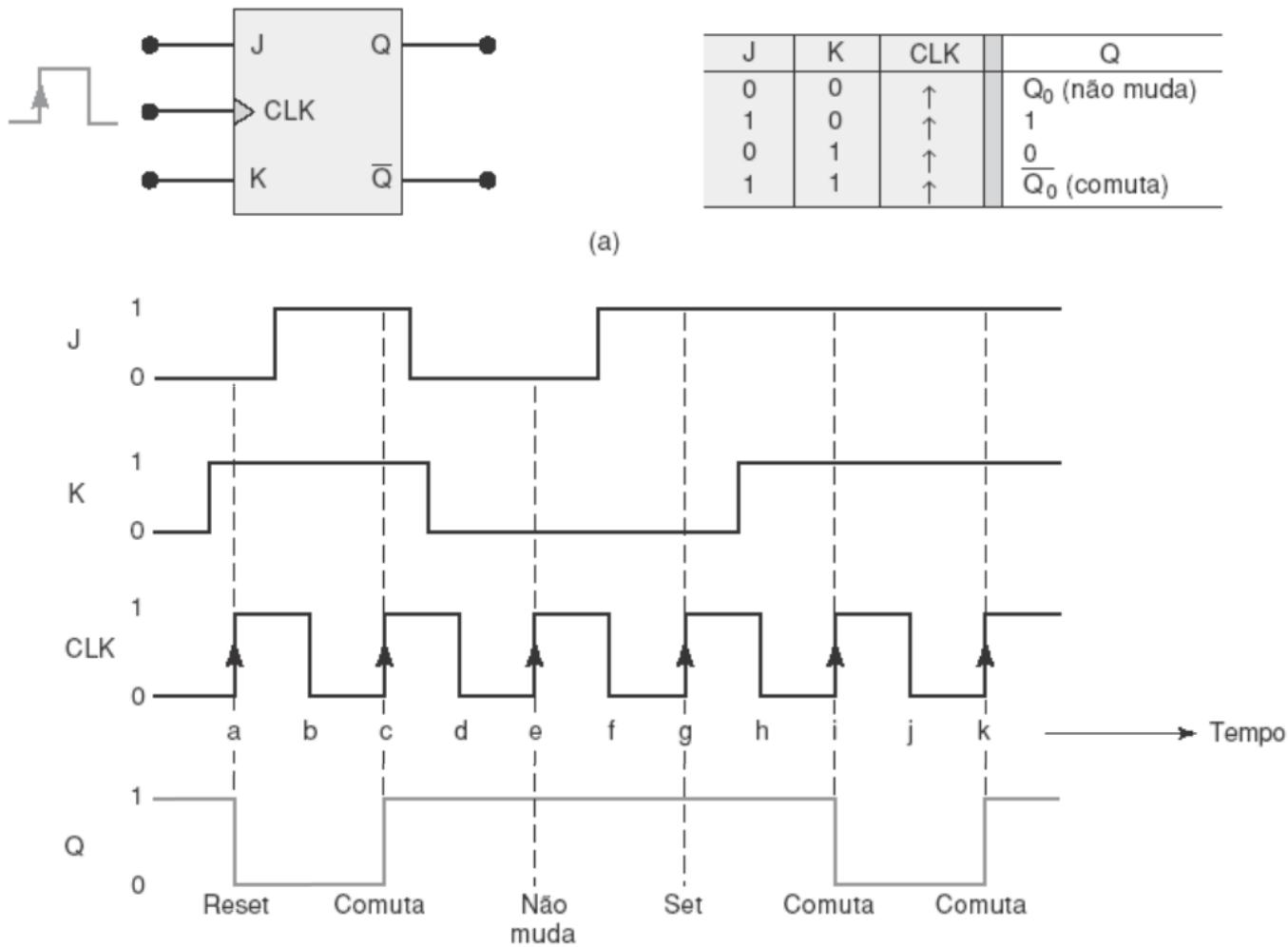


Esquema Geral de um FF JK Disparado pela Borda de Descida

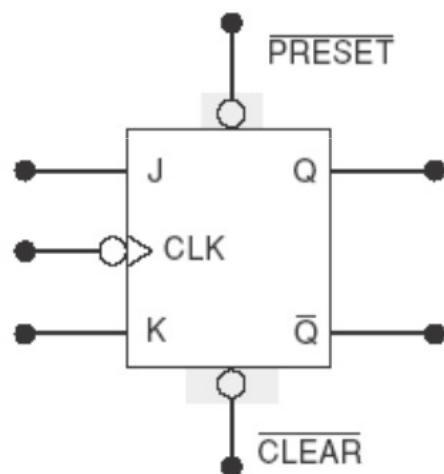


J	K	CLK	Q
0	0	↓	Q_0 (não muda)
1	0	↓	1
0	1	↓	0
1	1	↓	\bar{Q}_0 (comuta)

FF JK Sensível à Borda

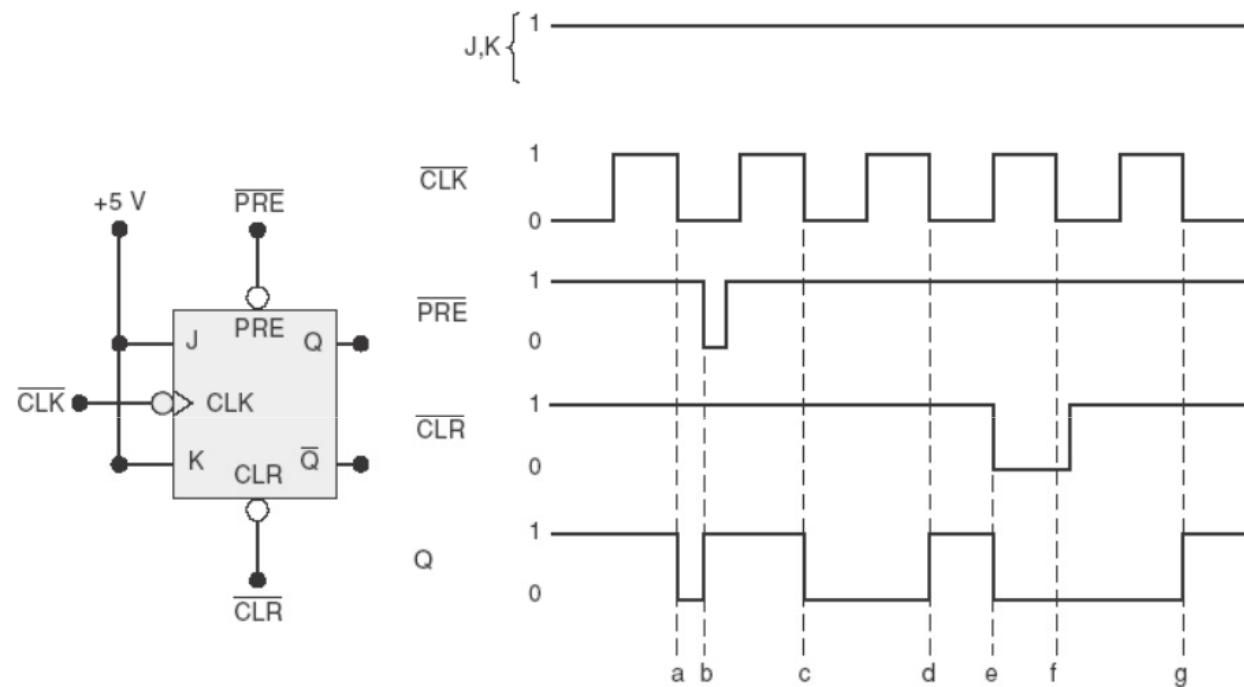


Entradas Assíncronas *Preset* e *Clear*



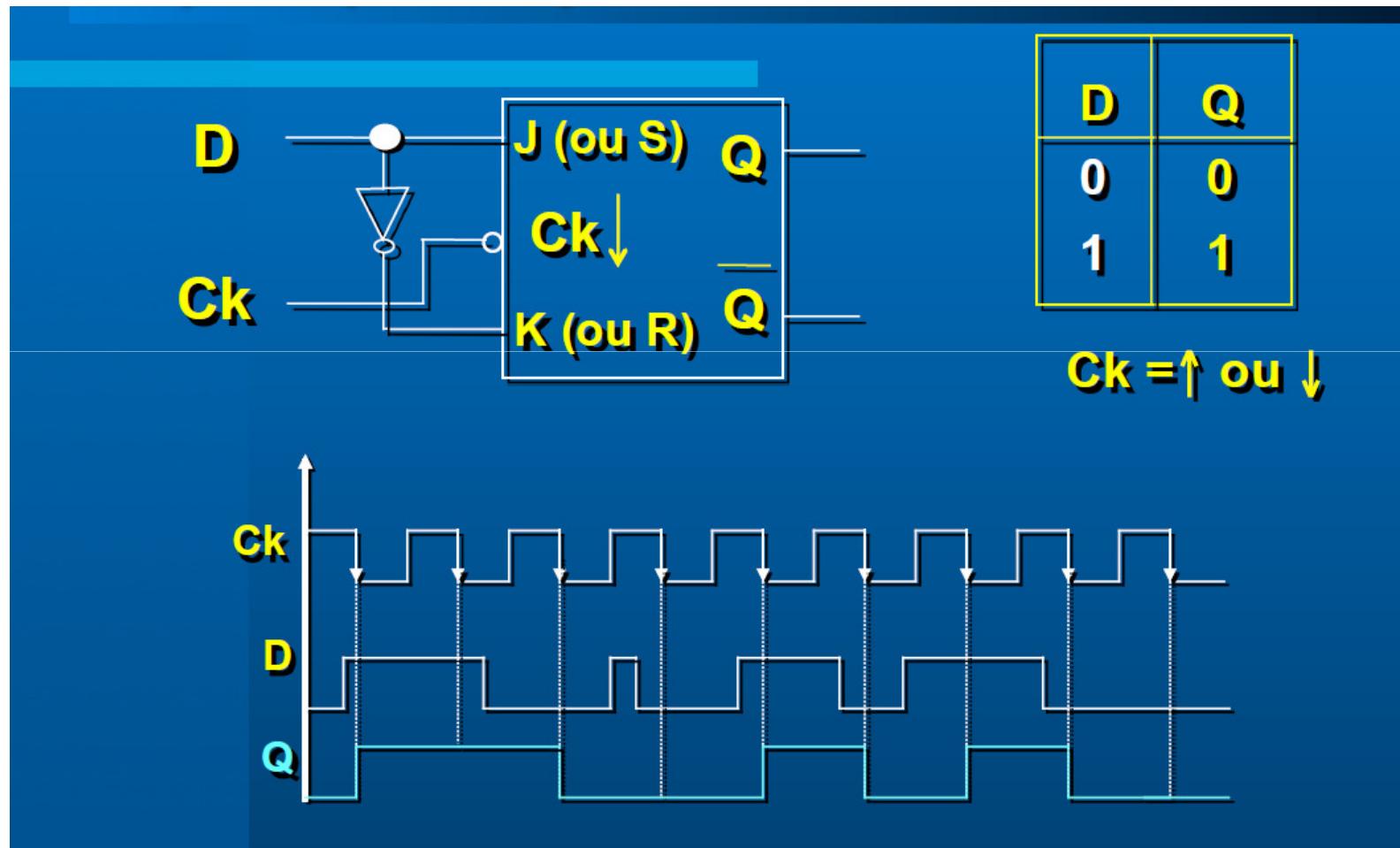
J	K	CLK	$\overline{\text{PRE}}$	$\overline{\text{CLR}}$	Q
0	0	↓	1	1	Q (não muda)
0	1	↓	1	1	0 (reset síncrono)
1	0	↓	1	1	1 (set síncrono)
1	1	↓	1	1	\overline{Q} (toggle síncrono ou comutação síncrona)
X	X	X	1	1	Q (não muda)
X	X	X	1	0	0 (clear assíncrono)
X	X	X	0	1	1 (preset assíncrono)
X	X	X	0	0	(Inválido)

FF Tipo T com Entradas Assíncronas

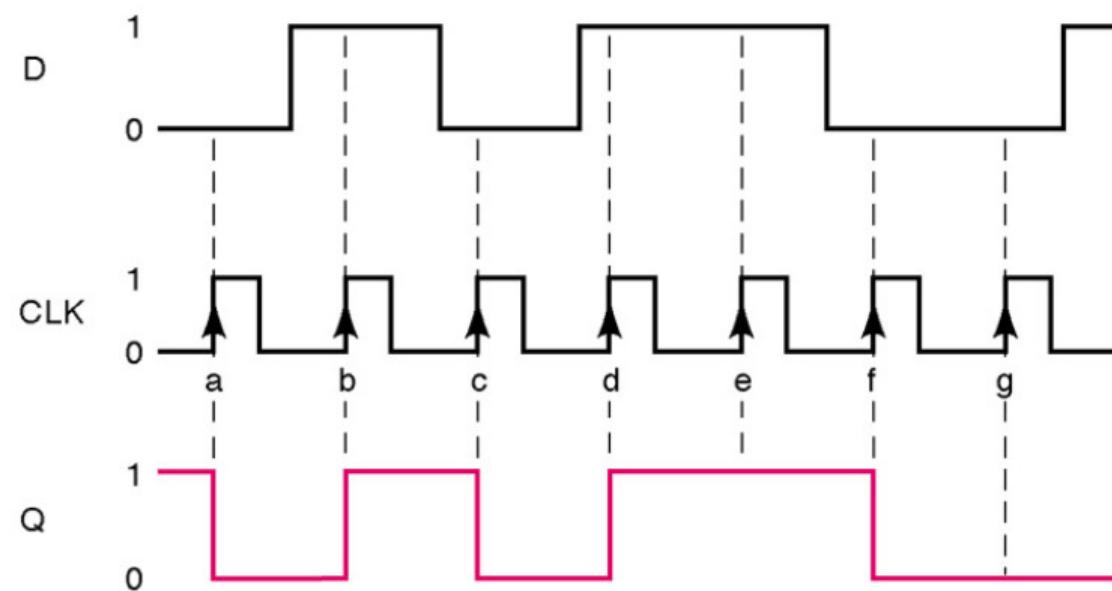
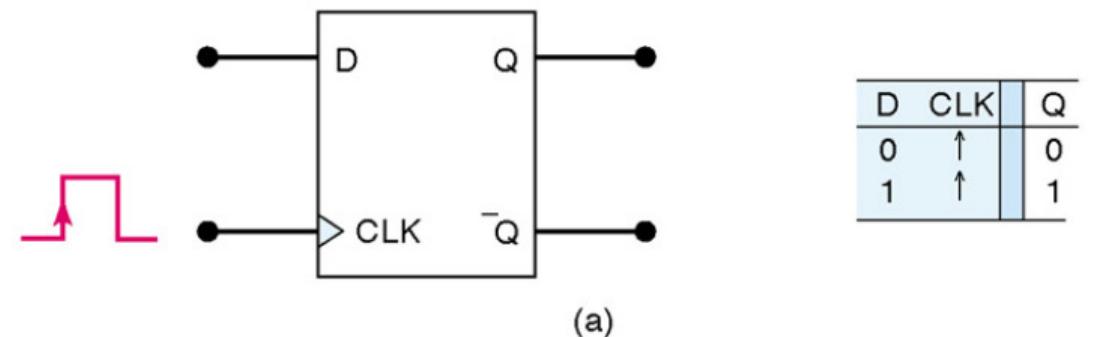


Ponto	Operação
a	Comutação síncrona na borda de descida em $\overline{\text{CLK}}$
b	Set assíncrono em $\overline{\text{PRE}} = 0$
c	Comutação síncrona
d	Comutação síncrona
e	Clear assíncrono em $\overline{\text{CLR}} = 0$
f	$\overline{\text{CLR}}$ se sobrepõe à borda de descida de $\overline{\text{CLK}}$
g	Comutação síncrona

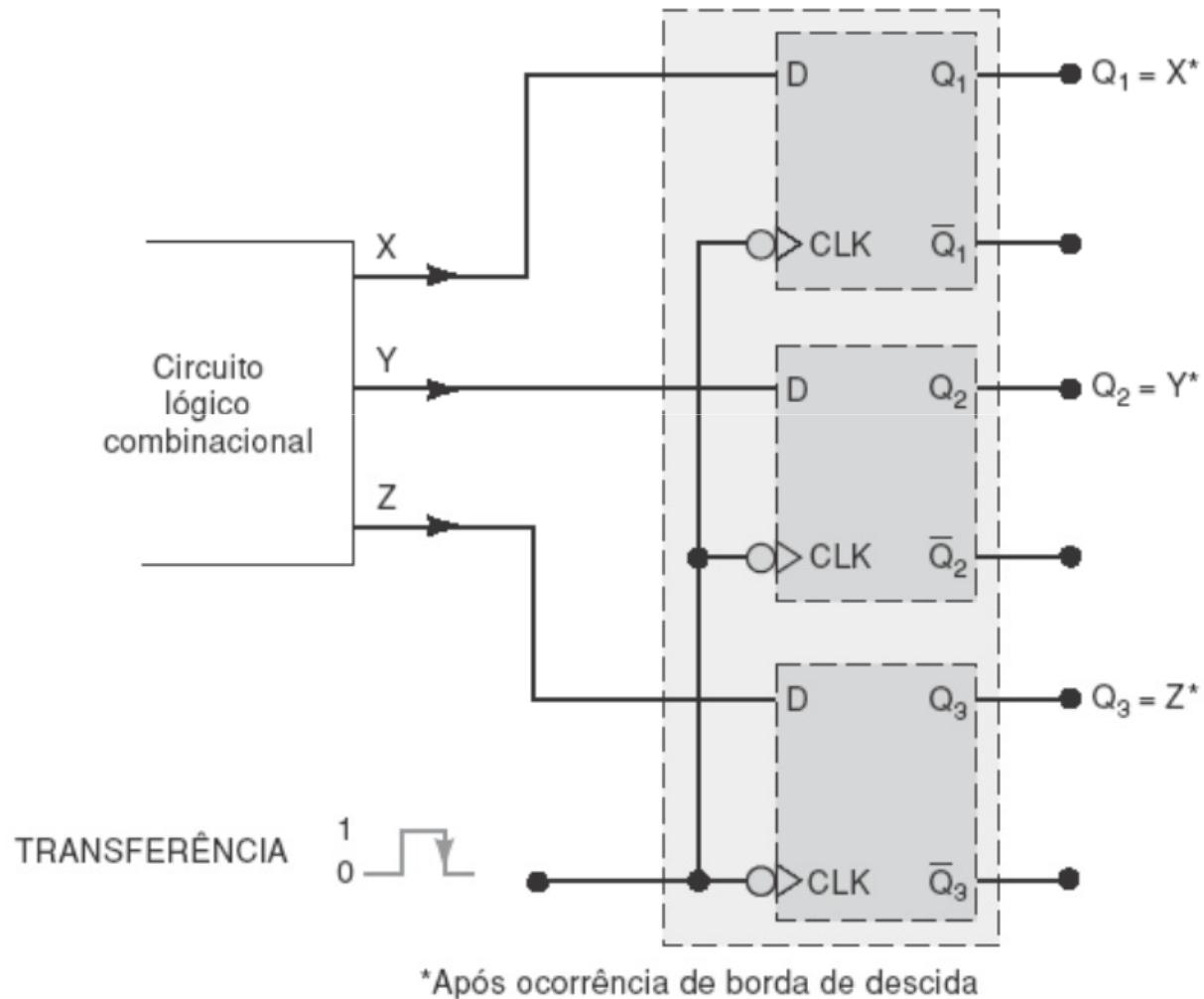
FF Típo D



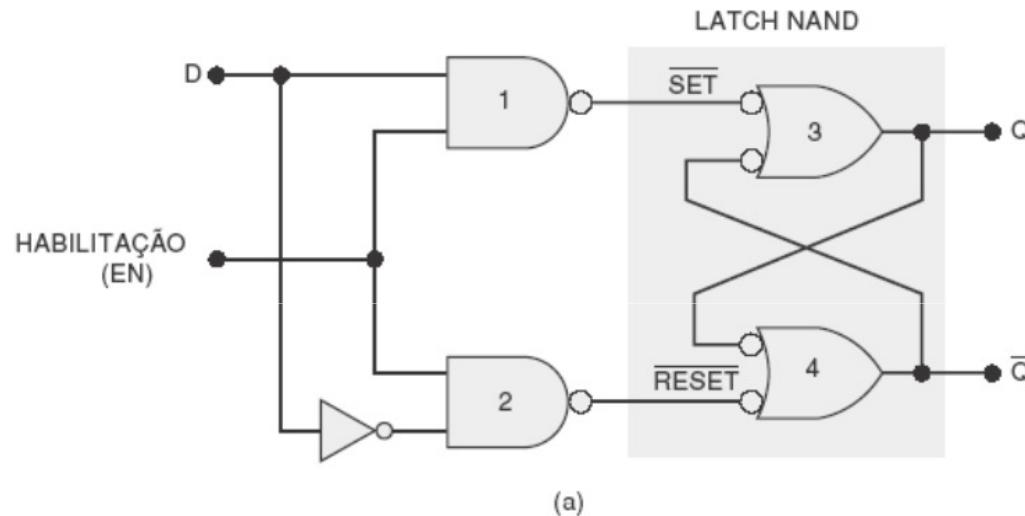
FF Tipo D Sensível à Borda de Subida



Transferência de Dados em Paralelo

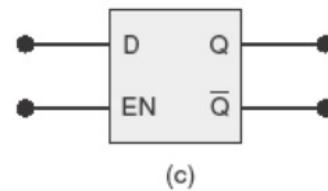


Latch D Transparente – Sensível à Nível

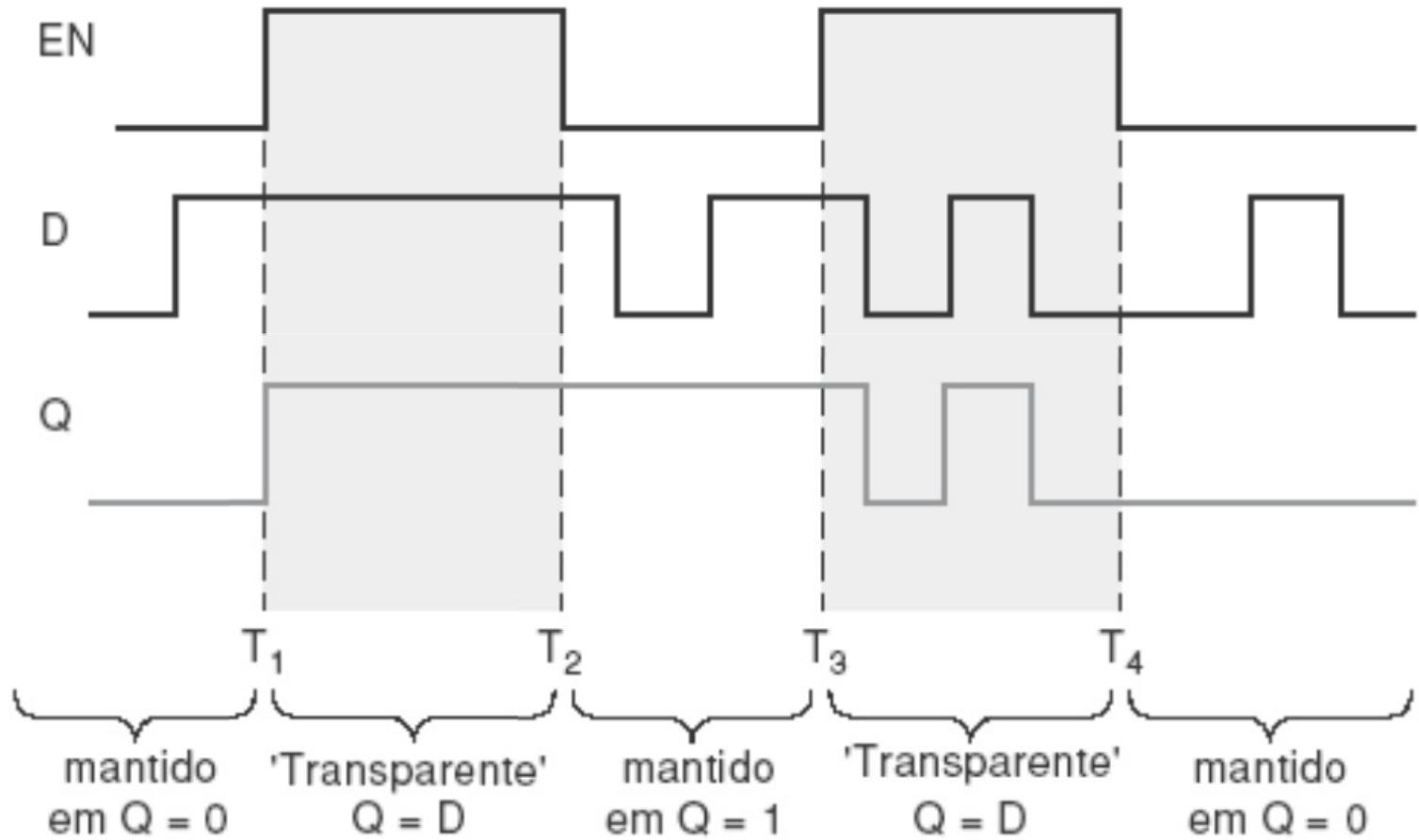


Entradas		Saída
EN	D	Q
0	X	Q_0 (não muda)
1	0	0
1	1	1

'X' indica irrelevante.
 Q_0 é o estado imediatamente anterior a EN para o nível BAIXO.



Funcionamento



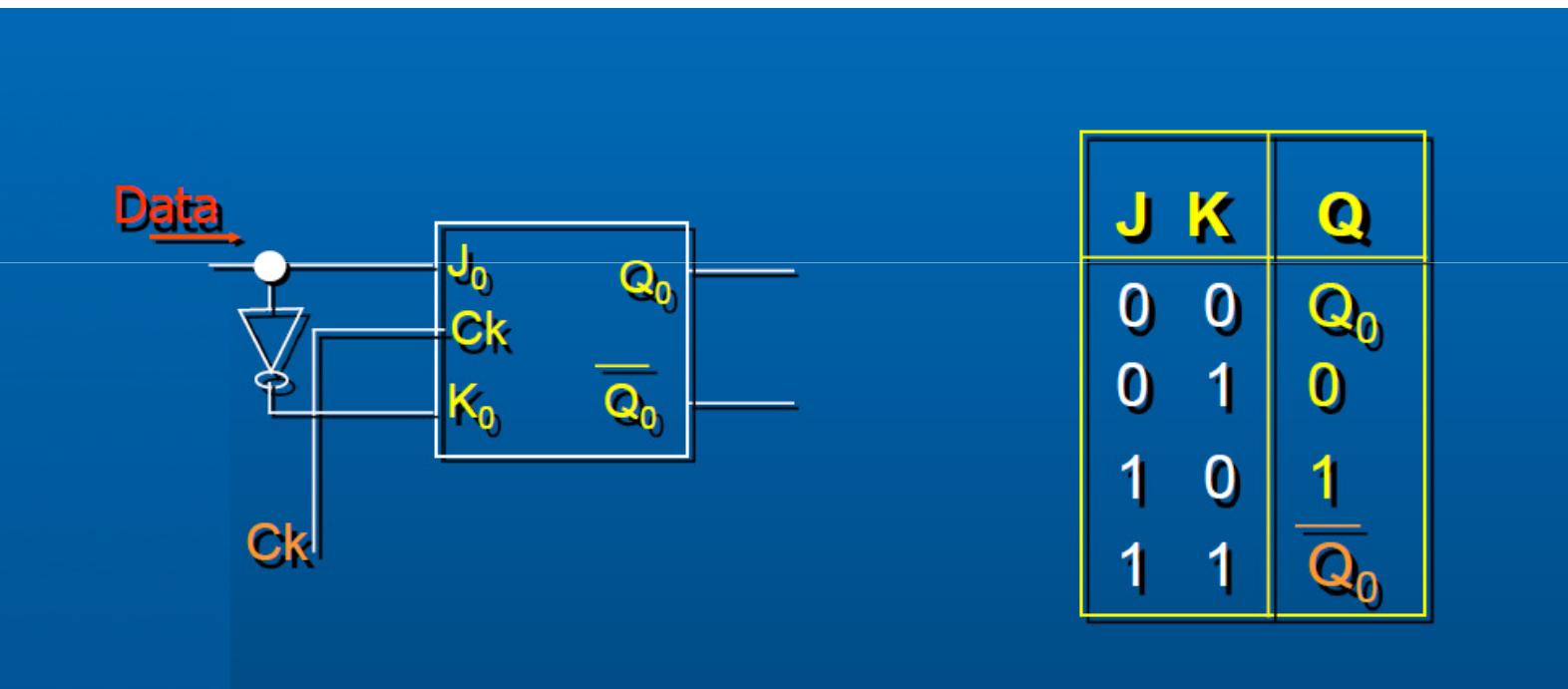
Registradores

Utilização:

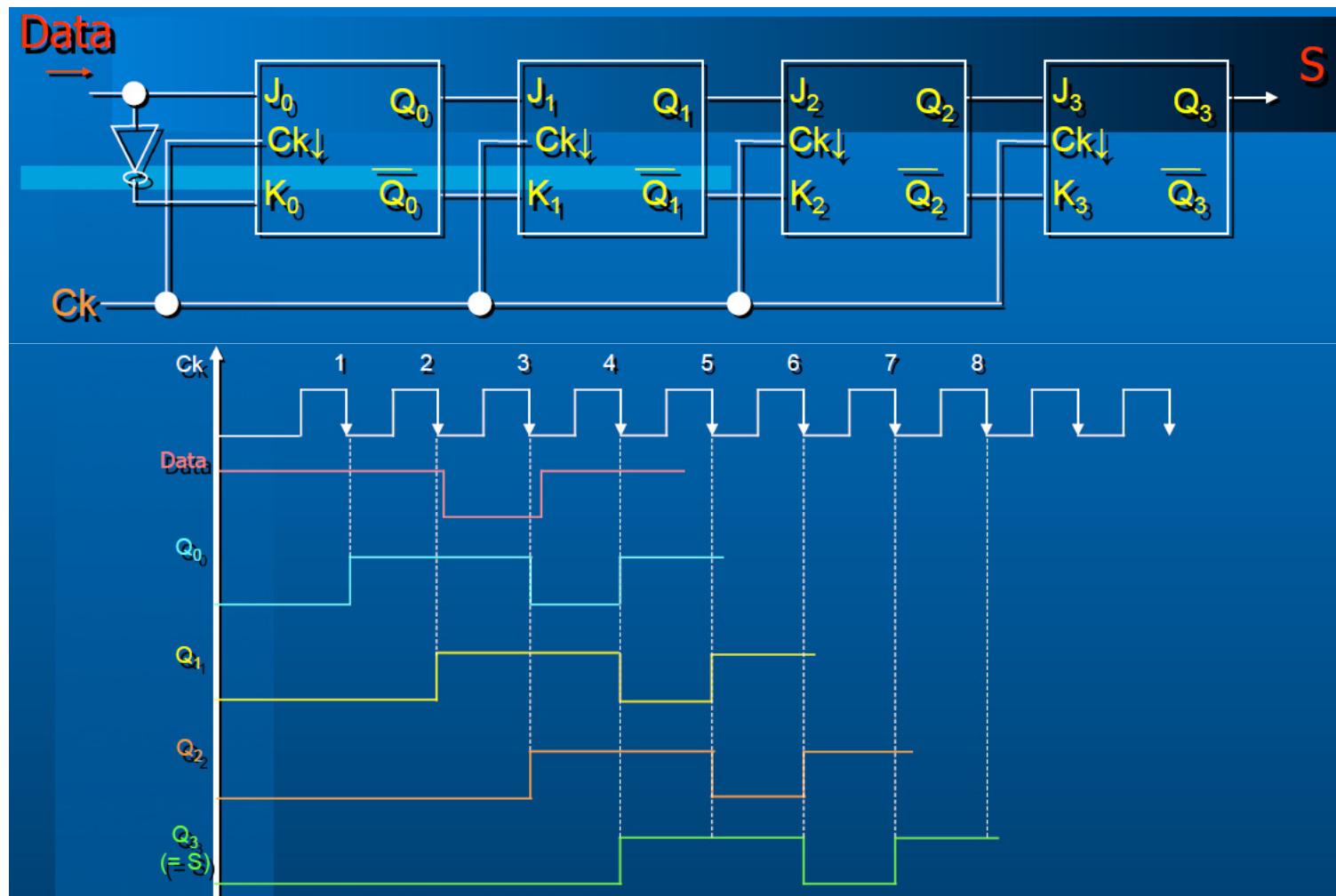
- 1. Armazenamento de informações com mais de 1 bit
(tipo mais simples de MEMÓRIA)**

- 2. Aplicação em:**
 - ✓ Conversores (série/paralelo, paralelo/série...)
 - ✓ Contadores, multiplicadores binários
 - ✓ Memórias, computadores, microprocessadores, microcontroladores.

Transferência de Dados



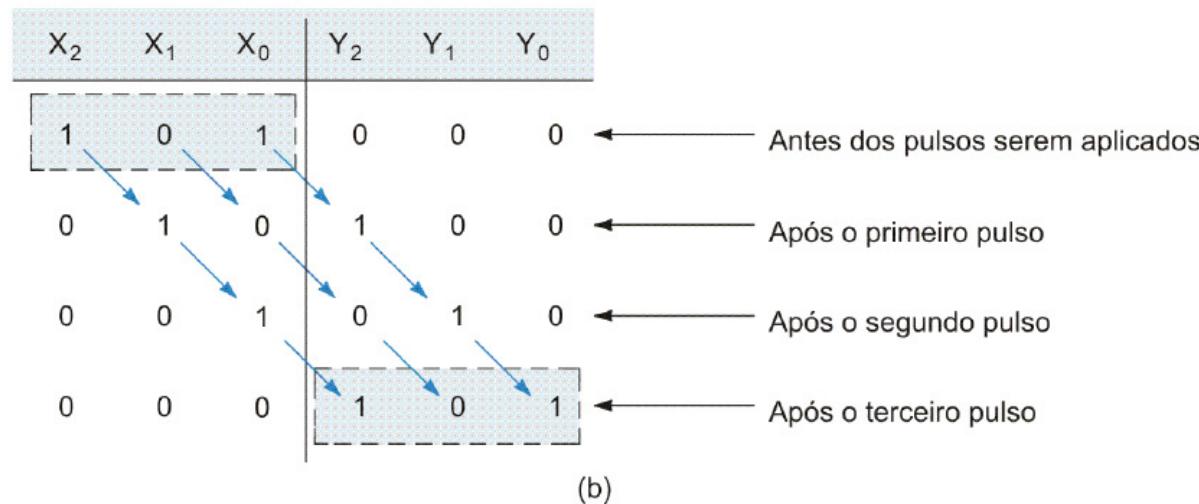
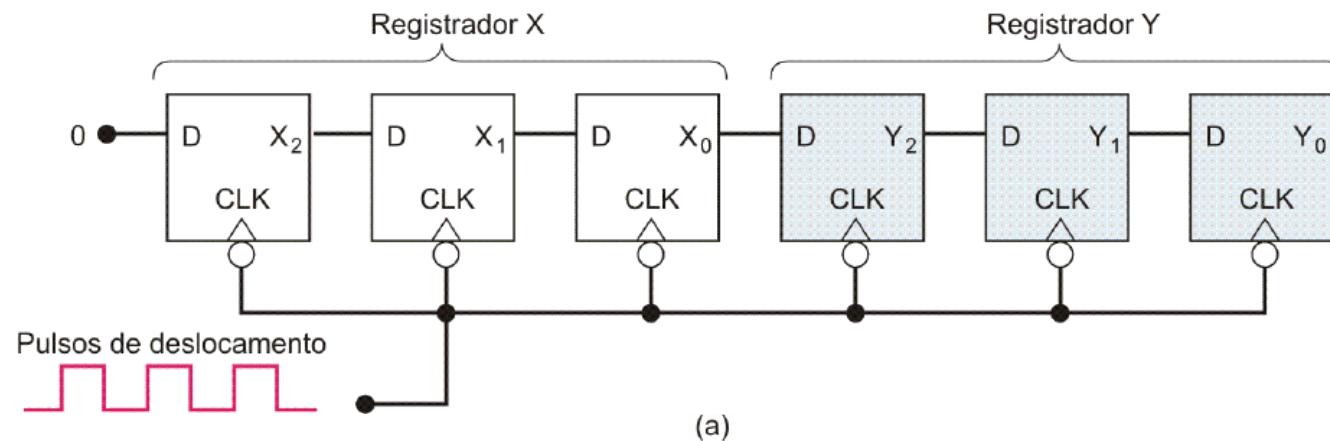
Registrador de Deslocamento – Shift Register



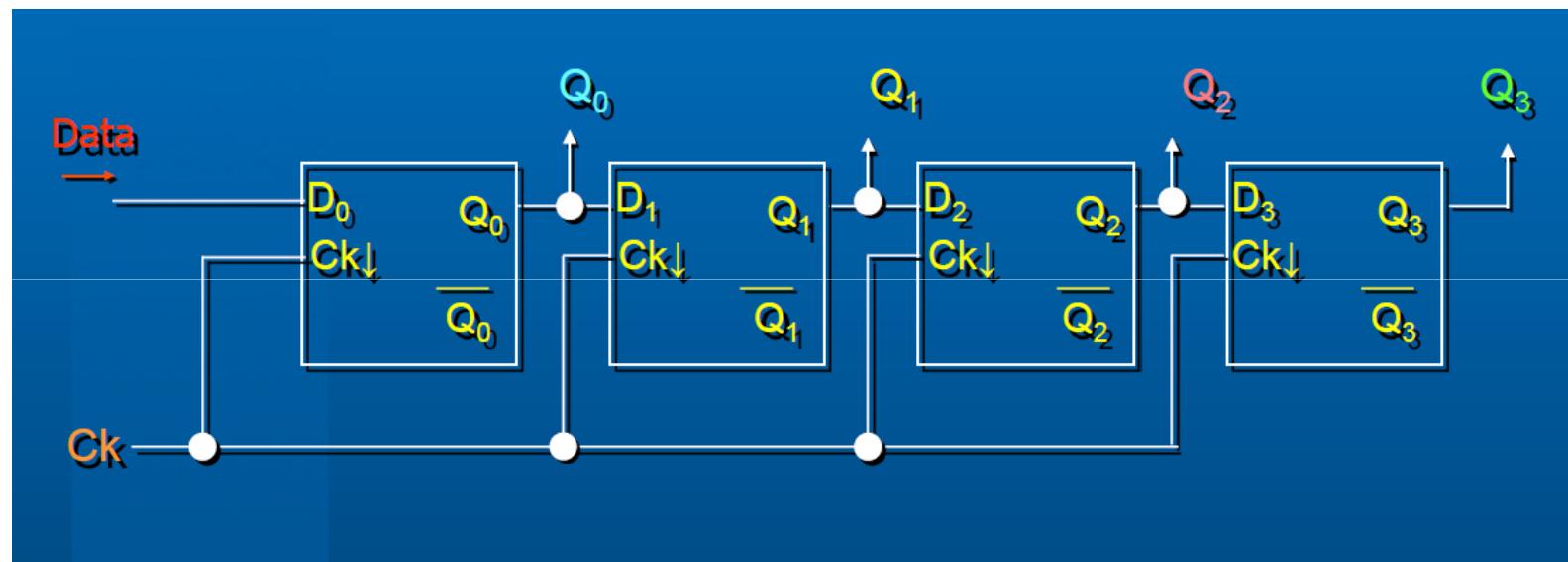
Registrador de Deslocamento – Shift Register



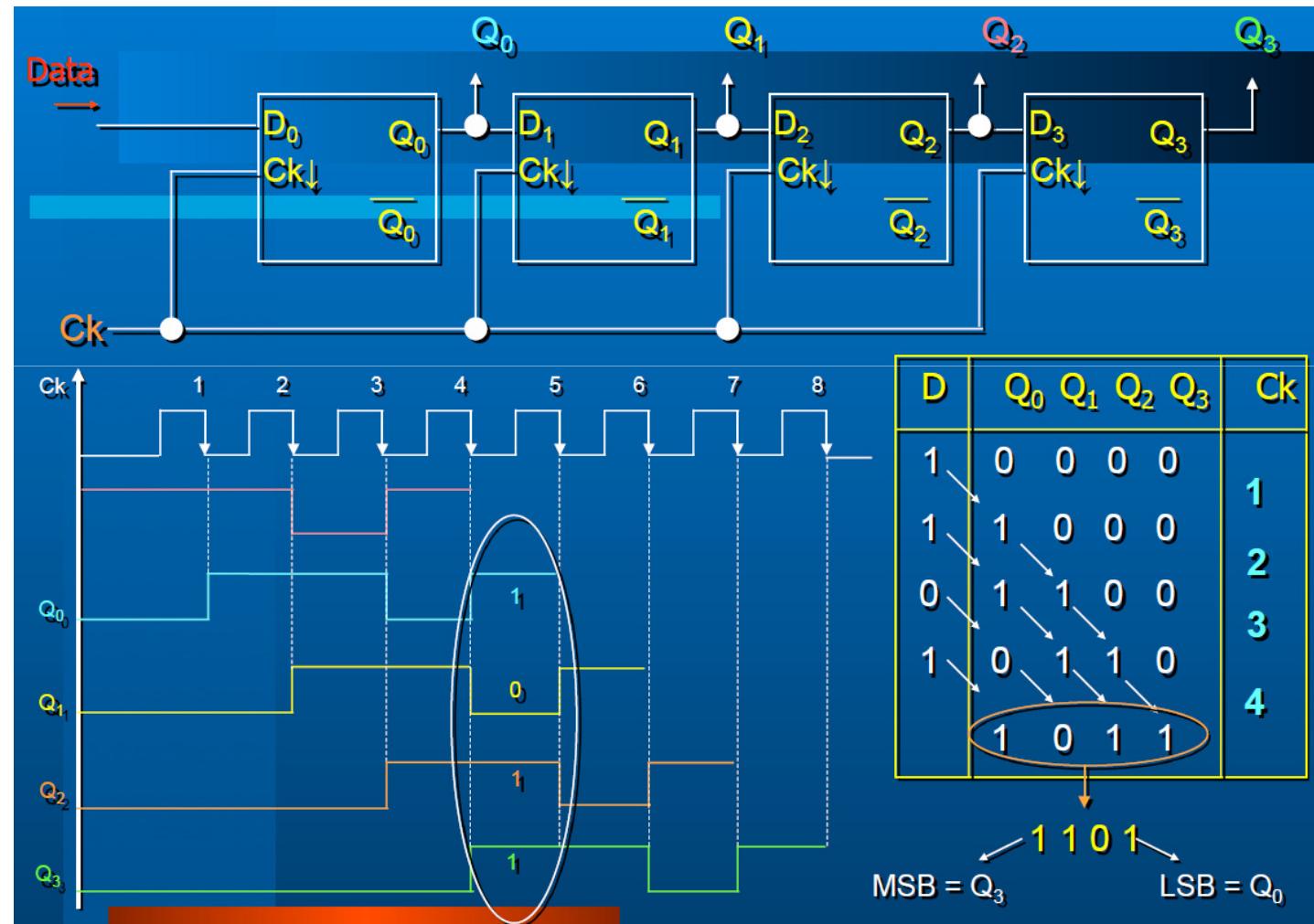
Transferência Serial de Dados



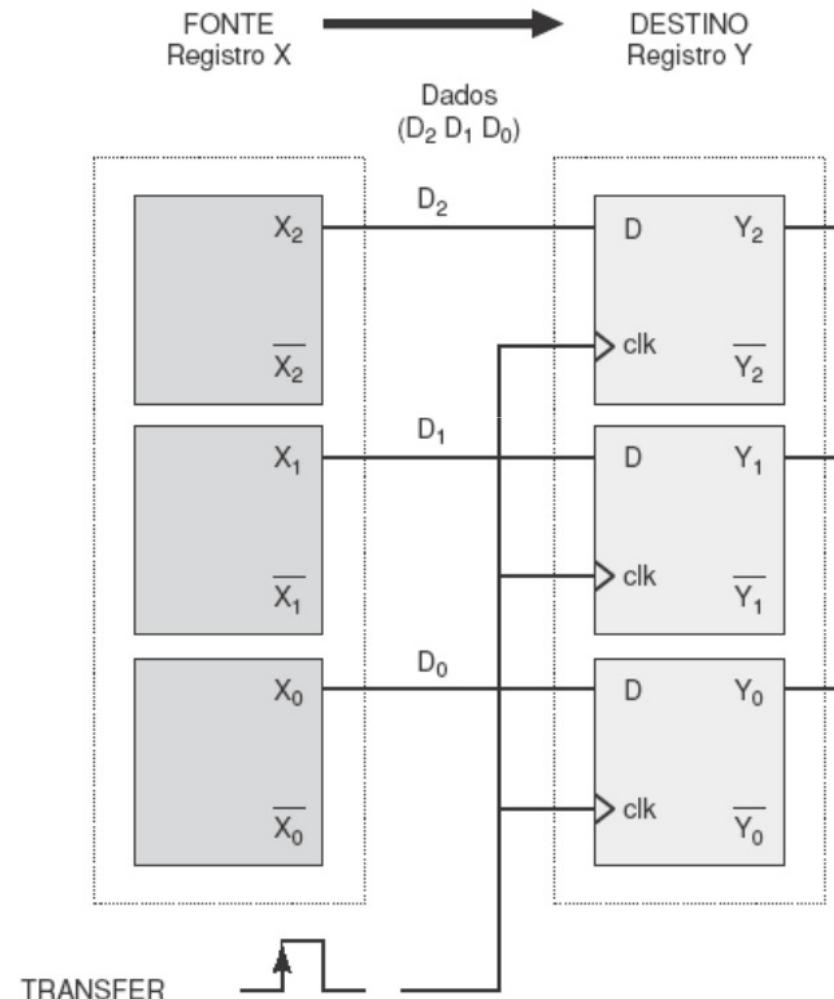
Conversor Serial/Paralelo



Conversor Serial/Paralelo

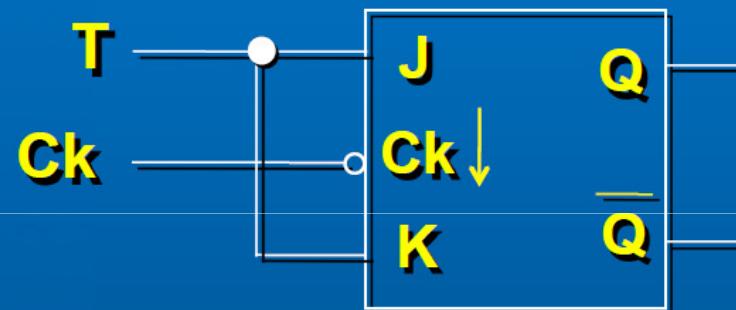


Transferência Paralela de Dados

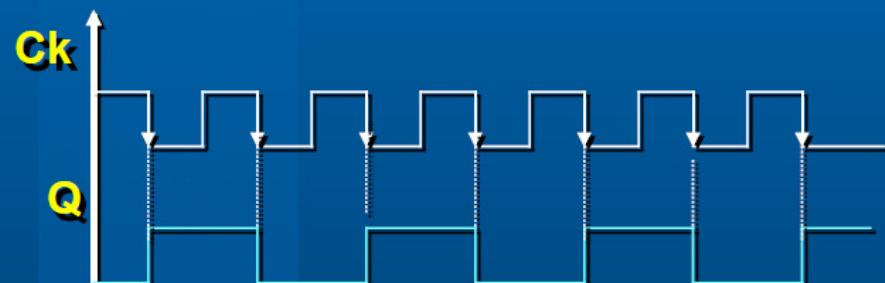


FF Tipo T

FF Tipo T (“Toggle”)



T	Q
0	Q_0
1	\bar{Q}_0

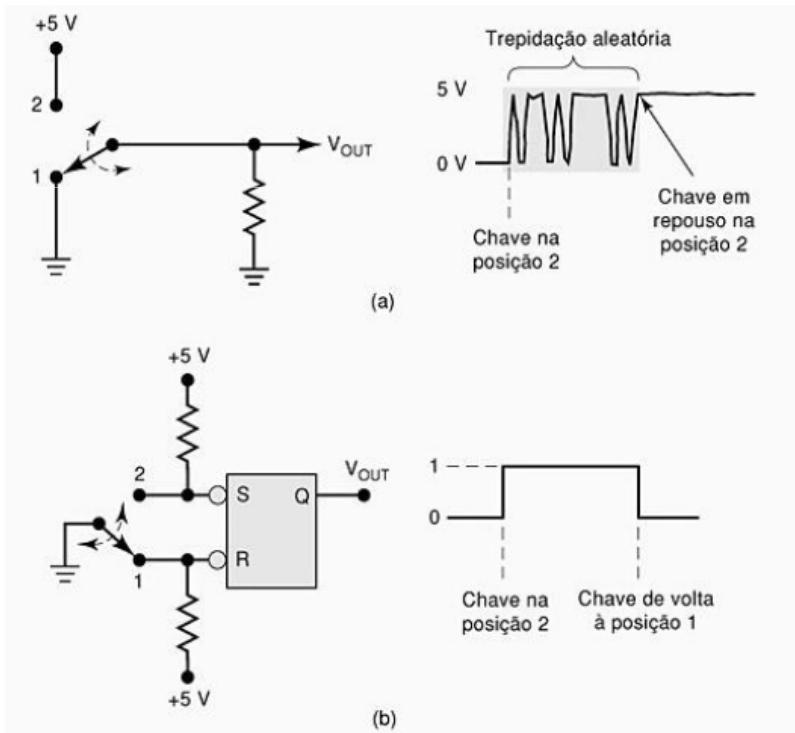


$$f_Q = f_{Ck} / 2$$

Divisor por 2

Exercícios*

- I. Explique o funcionamento do circuito a seguir:





Exercícios*😊

- Fazer os seguintes exercícios do livro texto: 5.1 a 5.29.



Referências

- I.Tocci, R. J. **Sistemas Digitais - Princípios e Aplicações**. Pearson, Prentice Hall, 2011.
- **Flip-Flop – Parte II**. SEL 0414 - Sistemas Digitais. Prof. Dr. Marcelo Andrade da Costa Vieira.